

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 6 月 11 日 (11.06.2020)



(10) 国际公布号
WO 2020/113613 A1

(51) 国际专利分类号:
H01L 29/06 (2006.01) **H01L 27/146** (2006.01)
H01L 21/336 (2006.01)

(21) 国际申请号: PCT/CN2018/120171

(22) 国际申请日: 2018 年 12 月 11 日 (11.12.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201811466314.5 2018 年 12 月 3 日 (03.12.2018) CN

(71) 申请人: 惠科股份有限公司(HKC CORPORATION LIMITED) [CN/CN]; 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518101 (CN)。

(72) 发明人: 莫琼花(MO, Qionghua); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518101 (CN)。 卓恩宗(CHO,

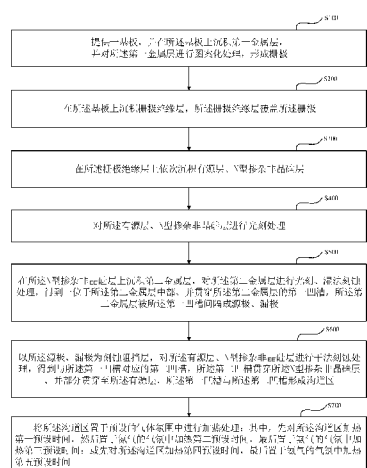
En-Tsung); 中国广东省深圳市宝安区石岩街道水田村民营工业园惠科工业园厂房 1、2、3 栋, 九州阳光 1 号厂房 5、7 楼, Guangdong 518101 (CN)。

(74) 代理人: 广州华进联合专利商标代理有限公司 (ADVANCE CHINA IP LAW OFFICE); 中国广东省广州市天河区珠江东路 6 号 4501 房 (部位: 自编 01-03 和 08-12 单元) (仅限办公用途), Guangdong 510623 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(54) Title: THIN FILM TRANSISTOR STRUCTURE, MANUFACTURING METHOD THEREOF, AND DISPLAY DEVICE

(54) 发明名称: 薄膜晶体管结构及其制作方法、显示装置



S100 Provide a substrate, deposit a first metal layer on the substrate, and perform patterning process on the first metal layer to form a gate
S200 Deposit a gate insulating layer on the substrate, the gate insulating layer covering the gate
S300 Sequentially deposit an active layer and an N-type doped amorphous silicon layer on the gate insulating layer
S400 Perform photolithography on the active layer and the N-type doped amorphous silicon layer
S500 Deposit a second metal layer on the N-type doped amorphous silicon layer, perform photolithography and wet etching on the second metal layer, to obtain a first groove located in the middle portion of the second metal layer and penetrating the second metal layer, wherein the second metal layer is separated into a source and a drain by the first groove
S600 Use the source and drain as an etch barrier layer, perform dry etching on the active layer and the N-type doped amorphous silicon layer, to obtain a second groove corresponding to the first groove, wherein the second groove penetrates the N-type doped amorphous silicon layer and partially penetrates the active layer, the first groove and the second groove form a channel region
S700 Place the channel region in a preset gas atmosphere for heating treatment, wherein first the channel region is heated for a first preset time, then is placed in a nitrogen atmosphere to heat for a second preset time, finally is placed in an ammonia atmosphere to heat for a third preset time, or first the channel region is heated for a fourth preset time, finally is placed in the ammonia atmosphere to heat for a fifth preset time

(57) Abstract: Provided are a thin film transistor structure, a manufacturing method thereof, and a display device. The method comprises: providing a substrate (10), and sequentially forming a gate (20), a gate insulating layer (30), an active layer (40), a doped layer (50), a source (610), a drain (620) and a channel region (70) on the substrate (10); placing the channel region (70) in a preset gas atmosphere for heating treatment; wherein, the channel region (70) is placed in a nitrogen atmosphere to heat for a first preset time, in a mixed atmosphere of nitrogen and ammonia to heat for a second preset time, in an ammonia atmosphere to heat for a third preset time; or first heating the channel region (70) for a fourth preset time, finally placing in the ammonia atmosphere to heat for a fifth preset time.

(57) 摘要: 一种薄膜晶体管结构及其制作方法、显示装置。该方法包括: 提供一基板 (10), 并在基板 (10) 上依次形成栅极 (20)、栅极绝缘层 (30)、有源层 (40)、掺杂层 (50)、源极 (610)、漏极 (620) 及沟道区 (70); 将沟道区 (70) 置于预设的气体氛围中进行加热处理; 其中, 将沟道区 (70) 置于氮气的气氛中加热第一预设时间, 在氮气和氨气的混合气氛中加热第二预设时间, 在氨气的气氛中加热第三预设时间; 或先对沟道区 (70) 加热第四预设时间, 最后置于氨气的气氛中加热第五预设时间。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

申请名称：薄膜晶体管结构及其制作方法、显示装置**相关申请的交叉引用**

本申请要求于 2018 年 12 月 03 日提交中国专利局、申请号为 201811466314.5、申请名称为“薄膜晶体管结构及其制作方法、显示装置”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本申请涉及显示技术领域，特别是涉及一种薄膜晶体管结构及其制作方法、显示装置。

背景技术

这里的陈述仅提供与本申请有关的背景信息，而不必然地构成现有技术。

GOA (Gate Driven on Array, 阵列基板上栅驱动集成) 技术，能够实现显示面板的逐行扫描驱动功能，利用 GOA 技术将栅极驱动电路集成在显示面板的阵列基板上，从而可以省掉栅极驱动集成电路部分，以从材料成本和制作工艺两方面降低产品成本。

相比集成电路驱动，采用 GOA 驱动技术存在一定的品质和可靠性风险，主要是由于用于控制逐行扫描开关的开关元件，例如 TFT (Thin Film Transistor, 薄膜晶体管) 中掺氢非晶硅半导体偏移特性所引起的阈值电压偏移。如何减小 TFT 器件中的阈值电压偏移，进而提高显示器的显示效果是本领域技术人员亟待解决的问题。

申请内容

根据本申请的各种实施例，提供一种可以减小 TFT 器件中的阈值电压偏移的薄膜晶体管结构的制作方法。

此外，还提供一种薄膜晶体管结构及显示装置。

一种薄膜晶体管结构的制作方法，包括：

提供一基板，并在所述基板上沉积第一金属层，并对所述第一金属层进

行图案化处理，形成栅极；

在所述基板上沉积栅极绝缘层，所述栅极绝缘层覆盖所述栅极；

在所述栅极绝缘层上依次沉积有源层、掺杂层；

对所述有源层、掺杂层进行光刻处理；

- 5 在所述掺杂层上沉积第二金属层，对所述第二金属层进行光刻、湿法刻蚀处理，得到一位于所述第二金属层中部、并贯穿所述第二金属层的第一凹槽，所述第二金属层被所述第一凹槽间隔成源极、漏极；

- 以所述源极、漏极为刻蚀阻挡层，对所述有源层、掺杂层进行干法刻蚀处理，得到与所述第一凹槽对应的第二凹槽，所述第二凹槽贯穿所述掺杂层、
10 并部分贯穿至所述有源层，所述第一凹槽与所述第二凹槽形成沟道区；

将所述沟道区置于预设的气体氛围中进行加热处理；其中，先对所述沟道区加热第一预设时间，然后置于氮气的气氛中加热第二预设时间，最后置于氨气的气氛中加热第三预设时间；或

- 先对所述沟道区加热第四预设时间，最后置于氨气的气氛中加热第五预
15 设时间。

在其中一个实施例中，沉积所述掺杂层时，采用增加沉积气体总体积的方式进行沉积，其中，总体积的基准范围为 41200sccm-43200sccm；当总体积增加 100%时，沉积气体中 PH₃ 和 SiH₄ 的气体流量比为 1.8-4.5。

- 在其中一个实施例中，当总体积增加 150%时，沉积气体中 PH₃ 和 SiH₄
20 的气体流量比为 2-6。

在其中一个实施例中，所述第一预设时间为 0s-50s，所述第二预设时间为 0s-20s，所述第三预设时间为 0s-20s，所述第四预设时间为 0s-50s，所述第五预设时间为 0s-20s。

- 在其中一个实施例中，所述第一预设时间为 25s，所述第二预设时间为
25 15s，所述第三预设时间为 7s，所述第四预设时间为 25s，所述第五预设时间为 10s。

在其中一个实施例中，所述沉积栅极绝缘层分为第一速率沉积、第二速率沉积和第三速率沉积；其中，所述第一速率、第二速率及第三速率的数值依次递减。

在其中一个实施例中,第一速率沉积形成的所述栅极绝缘层的厚度为 500 埃-1000 埃,第二速率沉积形成的所述栅极绝缘层的厚度为 1000 埃,第三速率沉积形成的所述栅极绝缘层的厚度为 2000 埃。

在其中一个实施例中,所述第一金属层的沉积工艺包括射频磁控溅射、
5 热蒸发、真空电子束蒸发以及等离子增强化学气相沉积工艺中的一种。

一种薄膜晶体管结构,其中,使用薄膜晶体管结构的制作方法进行制造,所述方法包括:

提供一基板,并在所述基板上沉积第一金属层,并对所述第一金属层进行图案化处理,形成栅极;

10 在所述基板上沉积栅极绝缘层,所述栅极绝缘层覆盖所述栅极;

在所述栅极绝缘层上依次沉积有源层、掺杂层;

对所述有源层、掺杂层进行光刻处理;

在所述掺杂层上沉积第二金属层,对所述第二金属层进行光刻、湿法刻蚀处理,得到一位于所述第二金属层中部、并贯穿所述第二金属层的第一凹
15 槽,所述第二金属层被所述第一凹槽间隔成源极、漏极;

以所述源极、漏极为刻蚀阻挡层,对所述有源层、掺杂层进行干法刻蚀处理,得到与所述第一凹槽对应的第二凹槽,所述第二凹槽贯穿所述掺杂层、并部分贯穿至所述有源层,所述第一凹槽与所述第二凹槽形成沟道区;

将所述沟道区置于预设的气体氛围中进行加热处理;其中,先对所述沟
20 道区加热第一预设时间,然后置于氮气的气氛中加热第二预设时间,最后置于氮气的气氛中加热第三预设时间;或

先对所述沟道区加热第四预设时间,最后置于氮气的气氛中加热第五预设时间;

所述薄膜晶体管结构包括:

25 基板;

栅极,形成于所述基板上;

栅极绝缘层,形成所述基板上,其中,所述栅极绝缘层覆盖所述栅极;

有源层,形成于所述栅极绝缘层上;

掺杂层,形成于所述有源层上;及

形成于所述掺杂层上的源极与漏极；

其中，一沟道区位于所述掺杂层的中部，所述沟道区贯穿所述掺杂层、并部分贯穿至所述有源层，所述源极与漏极位于所述沟道区的两侧。

在其中一个实施例中，所述栅极的厚度范围为 3000 埃-5000 埃。

5 在其中一个实施例中，所述栅极包括钼、钛、铝和铜中的至少一种。

在其中一个实施例中，所述有源层的厚度范围为 550 埃-700 埃。

在其中一个实施例中，所述有源层包括非晶硅。

在其中一个实施例中，所述源极的厚度范围为 3500 埃-5000 埃；所述漏极的厚度范围为 3500 埃-5000 埃。

10 在其中一个实施例中，所述源极包括钼、钛、铝和铜中的至少一种；所述漏极包括钼、钛、铝和铜中的至少一种。

在其中一个实施例中，所述栅极绝缘层的厚度范围为 3500 埃-4000 埃。

在其中一个实施例中，所述栅极绝缘层包括氧化硅和氮化硅中的至少一种。

15 在其中一个实施例中，所述薄膜晶体管结构还包括：

保护层，形成于所述源极、漏极上。

在其中一个实施例中，所述保护层包括氧化硅和氮化硅中的至少一种。

一种显示装置，其中，包括薄膜晶体管结构，所述薄膜晶体管结构包括：基板；

20 栅极，形成于所述基板上；

栅极绝缘层，形成于所述基板上，其中，所述栅极绝缘层覆盖所述栅极；

有源层，形成于所述栅极绝缘层上；

掺杂层，形成于所述有源层上；及

形成于所述掺杂层上的源极与漏极；

25 其中，一沟道区位于所述掺杂层的中部，所述沟道区贯穿所述掺杂层、并部分贯穿至所述有源层，所述源极与漏极位于所述沟道区的两侧。

上述薄膜晶体管结构及其制作方法、显示装置，通过将沟道区加热第一预设时间，然后置于氮气的气氛中加热第二预设时间，最后置于氮气的气氛中加热第三预设时间。或者将沟道区加热第四预设时间，最后置于氮气的气

氛中加热第五预设时间可修复沟道区的损伤，减少非晶硅中的弱键，增强薄膜晶体管的照光以及照光稳定性，减少阈值电压的漂移，进而可提高显示装置的最终显示效果。

附图说明

- 5 为了更清楚地说明本申请实施例或示例性技术中的技术方案，下面将对实施例或示例性技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本申请的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他实施例的附图。
- 10 图 1 为一实施例中的薄膜晶体管结构的制作方法流程图；
 图 2 为图 1 中步骤 S100 形成的结构示意图；
 图 3 为图 1 中根据步骤 S200 形成的结构示意图；
 图 4 为图 1 中根据步骤 S300 和 S400 形成的结构示意图；
 图 5 为图 1 中根据步骤 S500 形成的结构示意图；
15 图 6 为图 1 中根据步骤 S600 形成的结构示意图；
 图 7 为一实施例中的薄膜晶体管结构的结构示意图；
 图 8 为另一实施例中的薄膜晶体管结构的结构示意图。

具体实施方式

为了便于理解本申请，下面将参照相关附图对本申请进行更全面的描述。附图中给出了本申请的可选实施例。但是，本申请可以以许多不同的形式来实现，并不限于本文所描述的实施例。相反地，提供这些实施例的目的是使对本申请的公开内容的理解更加透彻全面。

除非另有定义，本文所使用的所有的技术和科学术语与属于发明的技术领域的人员通常理解的含义相同。本文中在发明的说明书中所使用的术语只是为了描述具体的实施例的目的，不是旨在限制本申请。本文所使用的术语“和 / 或”包括一个或多个相关的所列项目的任意的和所有的组合。

请参阅图 1，为一实施例中的薄膜晶体管的制作方法流程示意图。该薄膜

晶体管的制作方法可以包括步骤：S100-S700。

步骤 S100，提供一基板，并在所述基板上沉积第一金属层，并对所述第一金属层进行图案化处理，形成栅极。

具体地，请辅助参阅图 2，基板 10 可以是玻璃基板或塑料基板，其中，
5 玻璃基板可以为无碱硼硅酸盐超薄玻璃，无碱硼硅酸盐玻璃具有较高的物理特性、较好的耐腐蚀性能、较高的热稳定性以及较低的密度和较高的弹性模量。在基板 10 上沉积第一金属层（图 2 未标示）可以是射频磁控溅射、热蒸发、真空电子束蒸发以及等离子增强化学气相沉积工艺。第一金属层（图 2 未标示）可以是钼、钛、铝和铜中的一种或者多种的堆栈组合。图案化处理可以
10 是通过光刻处理形成所需的图案，也就是栅极 20。栅极 20 的厚度范围可以为 3000 埃-5000 埃，可选地，栅极 20 的厚度可以为 3000 埃-4000 埃，进一步地，栅极 20 的厚度可以为 4000 埃-5000 埃。可以理解，栅极 20 的厚度可以根据实际应用情况以及产品性能进行选择 and 调整，在此不作进一步的限定。

步骤 S200，在所述基板上沉积栅极绝缘层，所述栅极绝缘层覆盖所述栅
15 极。

具体地，请辅助参阅图 3，在基板 10 上沉积栅极绝缘层 30，同时，栅极绝缘层 30 将栅极 20 覆盖住。沉积工艺可以包括射频磁控溅射、热蒸发、真空电子束蒸发以及等离子增强化学气相沉积工艺。栅极绝缘层 30 的厚度可以为 3500 埃-4000 埃，可选地，栅极绝缘层 30 的厚度可以为 3500 埃-3700 埃，
20 进一步地，栅极绝缘层 30 的厚度可以为 3700 埃-4000 埃。可以理解，栅极绝缘层 30 的厚度可以根据实际应用情况以及产品性能进行选择 and 调整，在此不作进一步的限定。栅极绝缘层 30 的材料可以是氧化硅、氮化硅中的一种或者二者的组合，即栅极绝缘层 30 可以是氧化硅，也可以是氮化硅，还可以是氧化硅和氮化硅的混合物。

25 可选地，以等离子增强化学气相沉积工艺为例，采用等离子增强化学气相沉积栅极绝缘层 30 可以分为第一速率沉积、第二速率沉积和第三速率沉积；其中，第一速率、第二速率及第三速率的数值依次递减，换句话说，第一速率的数值大于第二速率的数值，第二速率的数值大于第三速率的数值，可以这样理解，以第一速率为高速为例，第二速率相应为中速，第三速率相应

为低速。当然，对于具体的数值本申请没有特殊限制，本领域人员可以实际生产情况和产品性能进行调整和选择。进一步地，第一速率沉积形成的栅极绝缘层的厚度为 500 埃-1000 埃，第二速率沉积形成的栅极绝缘层的厚度为 1000 埃，第三速率沉积形成的栅极绝缘层的厚度为 2000 埃。将栅极绝缘层 30 的沉积形成分为三个沉积阶段，先使用第一速率沉积可以增加沉积速率，提高产能，然后使用第二速率沉积进行速率的过渡，过渡到第三沉积速率进行沉积可以使得后续形成的沟道区有良好的界面特性，同时还可减少非晶硅和栅极绝缘层界面的凹凸特性，提高电子迁移率。

步骤 S300，在所述栅极绝缘层上依次沉积有源层、掺杂层。

具体地，可以通过射频磁控溅射、热蒸发、真空电子束蒸发以及等离子增强化学气相沉积工艺来沉积有源层 40、掺杂层 50。示例性地，以等离子增强化学气相沉积为例。可采用 SiH_4 气体来沉积有源层 40，采用 PH_3 和 SiH_4 气体来沉积掺杂层 50。同时，沉积掺杂层 50 的温度可以为 300°C - 400°C ，可选地，沉积掺杂层 50 的温度可以为 300°C - 360°C ，沉积掺杂层 50 的温度可以为 340°C - 360°C 。可选地，沉积掺杂层 50 时，采用增加沉积气体总体积的方式进行沉积，其中，总体积的基准范围为 41200sccm-43200sccm；sccm 的含义为标准毫升/分钟。当总体积增加 100% 时，沉积气体中 PH_3 和 SiH_4 的气体流量比为 1.8-4.5；此处的总体积增加 100% 是在本领域技术人员熟悉的沉积气体总体积的基准范围上增加的 100%。例如，可在总体积为 41200sccm 的基础上增加 100%，在总体积增加 100% 后，沉积气体中 PH_3 和 SiH_4 的气体流量比可以为 1.8-4.5，可选地， PH_3 和 SiH_4 的气体流量比还可以为 1.8-3；可选地， PH_3 和 SiH_4 的气体流量比还可以为 3-4.5。可以理解，沉积气体中还可包括 H_2 、 NH_3 、 N_2 和 Ar ，对于这几种气体的流量比不作进一步限定，本领域技术人员可根据产品的性能和实际情况进行选择和调整。进一步地，当总体积增加 150% 时，沉积气体中 PH_3 和 SiH_4 的气体流量比为 2-6；此处的总体积增加 150% 是在本领域技术人员熟悉的沉积气体总体积的基准范围上增加的 150%。例如，可在总体积为 43200sccm 的基础上增加 150%，在总体积增加 150% 后， PH_3 和 SiH_4 的气体流量比可以为 2-6，可选地， PH_3 和 SiH_4 的气体流量比还可以为 2-4；可选地， PH_3 和 SiH_4 的气体流量比还可以为 4-6。采用增加 PH_3 和 SiH_4

的总体积进而增加 PH_3 和 SiH_4 的气体流量比的方式可以减小阈值电压漂移，同时获得较好的 IS (Image Sticking, 残影) 效果。

步骤 S400，对所述有源层、掺杂层进行光刻处理。

具体地，请辅助参阅图 4，对有源层 40、掺杂层 50 进行光刻处理得到如图 4 所示的立体图案。光刻是指使用带有某一层设计图形的掩模版，经过曝光和显影，使光敏的光刻胶在衬底上形成三维浮雕图形。

步骤 S500，在所述掺杂层上沉积第二金属层，对所述第二金属层进行光刻、湿法刻蚀处理，得到一位于所述第二金属层中部、并贯穿所述第二金属层的第一凹槽，所述第二金属层通过所述第一凹槽间隔成源极、漏极。

具体地，请辅助参阅图 5，在掺杂层 50 上沉积第二金属层(图 5 未标示)，对第二金属层进行光刻、湿法刻蚀处理，得到一位于第二金属层中部、并贯穿所述第二金属层的第一凹槽 72，第二金属层被第一凹槽 72 间隔成源极 610、漏极 620。进一步地，可以通过在第二金属层上涂布一层光阻层，然后采用一道光罩对光阻层进行曝光、显影。更进一步地，然后以光阻层为遮挡，对第二金属层进行湿法刻蚀，得到一位于第二金属层中部、并贯穿第一金属层的第一凹槽 72，得到如图 5 所示的立体图案。在第一凹槽 72 的左右两侧分别为源极 610 和漏极 620。

步骤 S600，以所述源极、漏极为刻蚀阻挡层，对所述有源层、掺杂层进行干法刻蚀处理，得到与所述第一凹槽对应的第二凹槽，所述第二凹槽贯穿所述掺杂层、并部分贯穿至所述有源层，所述第一凹槽与所述第二凹槽形成沟道区。

具体地，请辅助参阅图 6，在形成源极 610 和漏极 620 之后，以源极 610 和漏极 620 为刻蚀阻挡层，对有源层 40、掺杂层 50 进行干法刻蚀处理，得到与第一凹槽 72 对应的第二凹槽(图 6 未标示)。第二凹槽贯穿掺杂层 50、并部分贯穿至有源层 40。“部分贯穿”即没有全部刻蚀掉位于第二凹槽中的有源层部分，因为有源层作为导电的介质，所以不能被全部刻蚀掉。可以理解，对于“部分”的具体厚度，可以根据实际生产情况和产品性能作出选择和调整。第一凹槽 72 与第二凹槽形成沟道区 70。

步骤 S700，将所述沟道区置于预设的气体氛围中进行加热处理；其中，

将所述沟道区置于氮气的气氛中加热第一预设时间，在氮气和氨气的混合气氛中加热第二预设时间，在氨气的气氛中加热第三预设时间。或先对所述沟道区加热第四预设时间，最后置于氨气的气氛中加热第五预设时间。

具体地，在对有源层 40、掺杂层 50 进行蚀刻形成沟道区 70 的时候，会造成沟道区 70 的损伤，因此，为了修复沟道区的损伤，可以对沟道区 70 进行气体加热处理。具体的加热环境和加热时间可以为：在加热温度 275°C-285°C 之下，先对沟道区加热 0s-50s，可选地，先加热 25s；然后置于氮气的气氛中加热 0s-20s，可选地，可将沟道区置于氮气的气氛中加热 15s；最后置于氨气的气氛中加热 0s-20s，可选地，在氨气的气氛中加热 7s。最后置于氨气的气氛中加热 0s-20s，可选地，在氨气的气氛中加热 7s。或者，在加热温度 275°C-285°C 之下，先对沟道区加热 0s-50s，可选地，先加热 25s；最后置于氨气的气氛中加热 0s-20s，可选地，在氨气的气氛中加热 10s。

上述薄膜晶体管结构的制作方法，通过将沟道区加热第一预设时间，然后置于氮气的气氛中加热第二预设时间，最后置于氨气的气氛中加热第三预设时间。或者将沟道区加热第四预设时间，最后置于氨气的气氛中加热第五预设时间可修复沟道区的损伤，减少非晶硅中的弱键，增强薄膜晶体管的照光以及照光稳定性，减少阈值电压的漂移，进而可提高显示装置的最终显示效果。进一步地，采用增加 PH_3 和 SiH_4 的总体积进而增加 PH_3 和 SiH_4 的气体流量比的方式可以减小阈值电压漂移，同时获得较好的 IS (Image Sticking, 残影) 效果，也可以提高显示装置的最终显示效果。

请参阅图 7 为一实施例中的薄膜晶体管结构的结构示意图，该薄膜晶体管结构使用前述薄膜晶体管结构的制作方法实施例进行制造。该薄膜晶体管结构可以包括：基板 10，栅极 20，栅极绝缘层 30，有源层 40，掺杂层 50 及源极 610、漏极 620。其中，栅极 20 形成于基板 10 上；栅极绝缘层 30 形成于基板 10 上，同时栅极绝缘层 30 覆盖栅极 20；有源层 40 形成于栅极绝缘层 30 上；掺杂层 50 形成于有源层 40 上；源极 610、漏极 620 形成于掺杂层 50 上。一沟道区 70 位于掺杂层 50 的中部，沟道区 70 贯穿掺杂层 50、并部分贯穿至有源层 40，源极 610 与漏极 620 位于沟道区 70 的两侧。

上述薄膜晶体管结构通过使用前述薄膜晶体管结构的制作方法实施例进

行制造，而前述薄膜晶体管结构的制作方法实施例通过将沟道区加热第一预设时间，然后置于氮气的气氛中加热第二预设时间，最后置于氮气的气氛中加热第三预设时间。或者将沟道区加热第四预设时间，最后置于氮气的气氛中加热第五预设时间可修复沟道区的损伤，减少非晶硅中的弱键，增强薄膜晶体管的照光以及照光稳定性，减少阈值电压的漂移，进而可使得制造出来的薄膜晶体管可提高显示装置的最终显示效果。进一步地，采用增加 PH_3 和 SiH_4 的总体积进而增加 PH_3 和 SiH_4 的气体流量比的方式可以减小阈值电压漂移，同时获得较好的 IS (Image Sticking, 残影) 效果，也可以使得制造出来的薄膜晶体管提高显示装置的最终显示效果。

基板 10 可以是玻璃基板或塑料基板，其中，玻璃基板可以为无碱硼硅酸盐超薄玻璃，无碱硼硅酸盐玻璃具有较高的物理特性、较好的耐腐蚀性能、较高的热稳定性以及较低的密度和较高的弹性模量。

栅极 20 形成于基板 10 上，其中，栅极 20 的形成工艺可以包括射频磁控溅射、热蒸发、真空电子束蒸发以及等离子增强化学气相沉积工艺。可以理解，栅极 20 的形成工艺可以根据实际情况以及产品性能进行选择和调整，在此不作进一步的限定。栅极 20 的材料可以为钼、钛、铝和铜中的一种或者多种的堆栈组合；选用钼、钛、铝和铜作为栅极 20 材料可以保证良好的导电性能。可以理解，栅极 20 的材料可以根据实际情况以及产品性能进行选择和调整，在此不作进一步的限定。栅极 20 的厚度范围可以为 3000 埃-5000 埃，可选地，栅极 20 的厚度可以为 3000 埃-4000 埃，进一步地，栅极 20 的厚度可以为 4000 埃-5000 埃。可以理解，栅极 20 的厚度可以根据实际情况以及产品性能进行选择和调整，在此不作进一步的限定。

栅极绝缘层 30，形成于基板 10 上，栅极绝缘层 30 的形成工艺可以包括射频磁控溅射、热蒸发、真空电子束蒸发以及等离子增强化学气相沉积工艺。可以理解，栅极绝缘层 30 的形成工艺可以根据实际情况以及产品性能进行选择和调整，在此不作进一步的限定。栅极绝缘层 30 的材料可以是氧化硅、氮化硅中的一种或者二者的组合，即栅极绝缘层 30 可以是氧化硅，也可以是氮化硅，还可以是氧化硅和氮化硅的混合物。可以理解，栅极绝缘层 30 的材料可以根据实际情况以及产品性能进行选择和调整，在此不作进一步的

限定。栅极绝缘层 30 的厚度可以为 3500 埃-4000 埃，可选地，栅极绝缘层 30 的厚度可以为 3500 埃-3700 埃，可选地，栅极绝缘层 30 的厚度可以为 3700 埃-4000 埃。可以理解，栅极绝缘层 30 的厚度可以根据实际情况以及产品性能进行选择 and 调整，在此不作进一步的限定。

5 有源层 40 形成于栅极绝缘层 30 上，有源层 40 的形成工艺可以包括射频磁控溅射、热蒸发、真空电子束蒸发以及等离子增强化学气相沉积工艺。可以理解，有源层 40 的形成工艺可以根据实际情况以及产品性能进行选择 and 调整，在此不作进一步的限定。有源层 40 的材料可以为非晶硅，有源层 40 通常作为导电的介质。有源层 40 的厚度可以为 550 埃-700 埃，可选地，有源层 10 层 40 的厚度为 550 埃-600 埃，进一步地，有源层 40 的厚度可以为 600 埃-700 埃。可以理解，有源层 40 的厚度可以根据实际情况以及产品性能进行选择 and 调整，在此不作进一步的限定。

 掺杂层 50，形成于有源层 40 上，掺杂层 50 的形成工艺可以包括射频磁控溅射、热蒸发、真空电子束蒸发以及等离子增强化学气相沉积工艺。可以 15 理解，掺杂层 50 的形成工艺可以根据实际情况以及产品性能进行选择 and 调整，在此不作进一步的限定。掺杂层 50 的厚度可以为 400 埃，可以理解，掺杂层 50 的厚度可以根据实际情况以及产品性能进行选择 and 调整，在此不作进一步的限定。掺杂层 50 可以是在非晶硅层中进行 N 型掺杂，也可以是非晶硅层中进行 P 型掺杂，可选地，掺杂层 50 为在非晶硅层中进行 N 型 20 掺杂，同时，为 N 型重掺杂，其中，掺杂方式可以包括高温扩散和离子注入。高温扩散是将杂质原子通过气相源或掺杂过的氧化物扩散或淀积到硅晶片的表面，这些杂质浓度将从表面到体内单调下降，在高温扩散中，杂质的分布主要是由高温与扩散时间来决定。离子注入即将掺杂离子以离子束的形式注入半导体内，杂质浓度在半导体内有峰值分布，在离子注入中，杂质分布主 25 要由离子质量和注入能量决定。N 型掺杂主要是在半导体内掺入五价杂质元素，例如：磷、砷。离子注入相对于高温扩散的优点是：1、注入的离子是通过质量分析器选取出来的，被选取的粒子纯度高，能量单一，从而保证了掺杂浓度不受杂质源纯度的影响。另外，注入过程在清洁、干燥的真空条件下进行，各种污染降到最低水平；2、可以精确控制注入到晶片中的掺杂原子数

目，注入剂量从用于调整阈值电压的 $10^{11}/\text{cm}^2$ 到形成绝缘埋层的 $10^{17}/\text{cm}^2$ ，范围较宽。3、离子注入时，衬底一般保持在室温或低于 400°C 的温度环境下。因此，像二氧化硅、氮化硅、铝和光刻胶等都可以用来作为选择掺杂的掩蔽膜，使器件制造中的自对准掩蔽技术更加灵活。

5 源极 610、漏极 620 形成于掺杂层 50 上，源极 610、漏极 620 的形成工艺可以包括射频磁控溅射、热蒸发、真空电子束蒸发以及等离子增强化学气相沉积工艺。可以理解，源极 610、漏极 620 的形成工艺可以根据实际应用情况以及产品性能进行选择 and 调整，在此不作进一步的限定。源极 610、漏极 620 的材料可以为钼、钛、铝和铜中的一种或者多种的堆栈组合；选用钼、钛、
10 铝和铜作为源极 610、漏极 620 材料可以保证良好的导电性能。可以理解，源极 610、漏极 620 的材料可以根据实际应用情况以及产品性能进行选择和调整，在此不作进一步的限定。源极 610、漏极 620 的厚度可以为 3500 埃-5000 埃，可选地，源极 610、漏极 620 的厚度可以为 3500 埃-4000 埃，更进一步地，源极 610、漏极 620 的厚度可以为 4000 埃-5000 埃。可以理解，源极 610、
15 漏极 620 的材料和厚度可以相同也可以不相同，源极 610、漏极 620 的材料和厚度可以根据实际应用情况以及产品性能进行选择和调整，在此不作进一步的限定。

 沟道区 70 位于掺杂层 50 的中部，沟道区 70 贯穿掺杂层 50、并部分贯穿有源层 40。源极 610 与漏极 620 就位于沟道区 70 的两侧。“贯穿”可以通过
20 过光刻或者刻蚀方法实现，具体的，光刻是指使用带有某一层设计图形的掩模版，经过曝光和显影，使光敏的光刻胶在衬底上形成三维浮雕图形。刻蚀是指在光刻胶掩蔽下，根据需要形成微图形的膜层不同，采用不同的刻蚀物质和方法在膜层上进行选择性刻蚀。这样，去掉光刻胶以后，三维设计图形就转移到了衬底的相关膜层上。

25 请参阅图 8，为另一实施例中薄膜晶体管结构的结构示意图。该薄膜晶体管结构可以包括基板 10，栅极 20，栅极绝缘层 30，有源层 40，掺杂层 50，源极 610、漏极 620 及保护层 80。其中，栅极 20 形成于基板 10 上；栅极绝缘层 30 形成于基板 10 上，同时栅极绝缘层 30 覆盖栅极 20；有源层 40 形成于栅极绝缘层 30 上；掺杂层 50 形成于有源层 40 上；源极 610、漏极 620 形

成于掺杂层 50 上，保护层 80 形成于源极 610、漏极 620 上；一沟道区 70 位于掺杂层 50 的中部，沟道区 70 贯穿掺杂层 50、并部分贯穿至有源层 40，源极 610 与漏极 620 位于沟道区 70 的两侧，同时保护层 80 覆盖沟道区 70。

可以理解，对于基板 10、栅极 20、栅极绝缘层 30、有源层 40、掺杂层 50、源极 610、漏极 620 的材料、形成工艺、组成、厚度等，可以参照前述薄膜晶体管结构实施例的描述，在此不再进一步进行赘述。

保护层 80 主要用于保护薄膜晶体管器件免受污染和损伤，具体的，保护层 80 也称为 PV (Passivation, 钝化) 层，保护层 80 的材料可以是氮化硅、氧化硅或者二者的结合。可以理解，对于保护层 80 的厚度没有特殊限制，本领域技术人员可根据实际生产情况和产品性能进行选择和调整。

上述薄膜晶体管结构通过使用前述薄膜晶体管结构的制作方法实施例进行制造，而前述薄膜晶体管结构的制作方法实施例通过将沟道区加热第一预设时间，然后置于氮气的气氛中加热第二预设时间，最后置于氮气的气氛中加热第三预设时间。或者将沟道区加热第四预设时间，最后置于氮气的气氛中加热第五预设时间可修复沟道区的损伤，减少非晶硅中的弱键，增强薄膜晶体管的照光以及照光稳定性，减少阈值电压的漂移，进而可使得制造出来的薄膜晶体管可提高显示装置的最终显示效果。进一步地，采用增加 PH_3 和 SiH_4 的总体积进而增加 PH_3 和 SiH_4 的气体流量比的方式可以减小阈值电压漂移，同时获得较好的 IS (Image Sticking, 残影) 效果，也可以使得制造出来的薄膜晶体管提高显示装置的最终显示效果。进一步地，通过设置保护层，可保护薄膜晶体管免受损伤。

一种显示装置，可以包括前述所述的薄膜晶体管结构实施例，上述显示装置，由于薄膜晶体管结构采用使用前述薄膜晶体管结构的制作方法实施例进行制造，而前述薄膜晶体管结构的制作方法实施例通过将沟道区加热第一预设时间，然后置于氮气的气氛中加热第二预设时间，最后置于氮气的气氛中加热第三预设时间。或者将沟道区加热第四预设时间，最后置于氮气的气氛中加热第五预设时间可修复沟道区的损伤，减少非晶硅中的弱键，增强薄膜晶体管的照光以及照光稳定性，减少阈值电压的漂移，进而可使得采用上述制作方法制造出来的薄膜晶体管的显示装置的最终显示效果得以提高。进

一步地,采用增加 PH_3 和 SiH_4 的总体积进而增加 PH_3 和 SiH_4 的气体流量比的方式可以减小阈值电压漂移,同时获得较好的 IS (Image Sticking, 残影) 效果,也可以使得采用上述制作方法制造出来的薄膜晶体管的显示装置的最终显示效果得以提高。

5

以上所述实施例的各技术特征可以进行任意的组合,为使描述简洁,未对上述实施例中的各个技术特征所有可能的组合都进行描述,然而,只要这些技术特征的组合不存在矛盾,都应当认为是本说明书记载的范围。

10 以上所述实施例仅表达了本申请的几种实施方式,其描述较为具体和详细,但并不能因此而理解为对申请专利范围的限制。应当指出的是,对于本领域的普通技术人员来说,在不脱离本申请构思的前提下,还可以做出若干变形和改进,这些都属于本申请的保护范围。因此,本申请专利的保护范围应以所附权利要求为准。

权利要求书

1、一种薄膜晶体管结构的制作方法，其中，包括：

提供一基板，并在所述基板上沉积第一金属层，并对所述第一金属层进行图案化处理，形成栅极；

在所述基板上沉积栅极绝缘层，所述栅极绝缘层覆盖所述栅极；

5 在所述栅极绝缘层上依次沉积有源层、掺杂层；

对所述有源层、掺杂层进行光刻处理；

在所述掺杂层上沉积第二金属层，对所述第二金属层进行光刻、湿法刻蚀处理，得到一位于所述第二金属层中部、并贯穿所述第二金属层的第一凹槽，所述第二金属层被所述第一凹槽间隔成源极、漏极；

10 以所述源极、漏极为刻蚀阻挡层，对所述有源层、掺杂层进行干法刻蚀处理，得到与所述第一凹槽对应的第二凹槽，所述第二凹槽贯穿所述掺杂层、并部分贯穿至所述有源层，所述第一凹槽与所述第二凹槽形成沟道区；

将所述沟道区置于预设的气体氛围中进行加热处理；其中，先对所述沟道区加热第一预设时间，然后置于氮气的气氛中加热第二预设时间，最后置于氮气的气氛中加热第三预设时间；或

15 先对所述沟道区加热第四预设时间，最后置于氮气的气氛中加热第五预设时间。

2、根据权利要求1所述的薄膜晶体管结构的制作方法，其中，沉积所述掺杂层时，采用增加沉积气体总体积的方式进行沉积，其中，总体积的基准范围为 41200sccm-43200sccm；当总体积增加 100%时，沉积气体中 PH₃ 和 SiH₄ 的气体流量比为 1.8-4.5。

3、根据权利要求2所述的薄膜晶体管结构的制作方法，其中，当总体积增加 150%时，沉积气体中 PH₃ 和 SiH₄ 的气体流量比为 2-6。

4、根据权利要求1所述的薄膜晶体管结构的制作方法，其中，所述第一预设时间为 0s-50s，所述第二预设时间为 0s-20s，所述第三预设时间为 0s-20s，所述第四预设时间为 0s-50s，所述第五预设时间为 0s-20s。

5、根据权利要求4所述的薄膜晶体管结构的制作方法，其中，所述第一预设时间为 25s，所述第二预设时间为 15s，所述第三预设时间为 7s，所述第

四预设时间为 25s, 所述第五预设时间为 10s。

6、根据权利要求 1 所述的薄膜晶体管结构的制作方法, 其中, 所述沉积栅极绝缘层分为第一速率沉积、第二速率沉积和第三速率沉积; 其中, 所述第一速率、第二速率及第三速率的数值依次递减。

5 7、根据权利要求 6 所述的薄膜晶体管结构的制作方法, 其中, 第一速率沉积形成的所述栅极绝缘层的厚度为 500 埃-1000 埃, 第二速率沉积形成的所述栅极绝缘层的厚度为 1000 埃, 第三速率沉积形成的所述栅极绝缘层的厚度为 2000 埃。

8、根据权利要求 1 所述的薄膜晶体管结构的制作方法, 所述第一金属层的沉积工艺包括射频磁控溅射、热蒸发、真空电子束蒸发以及等离子增强化学气相沉积工艺中的一种。

9、一种薄膜晶体管结构, 其中, 使用薄膜晶体管结构的制作方法进行制造, 所述方法包括:

15 提供一基板, 并在所述基板上沉积第一金属层, 并对所述第一金属层进行图案化处理, 形成栅极;

在所述基板上沉积栅极绝缘层, 所述栅极绝缘层覆盖所述栅极;

在所述栅极绝缘层上依次沉积有源层、掺杂层;

对所述有源层、掺杂层进行光刻处理;

20 在所述掺杂层上沉积第二金属层, 对所述第二金属层进行光刻、湿法刻蚀处理, 得到一位于所述第二金属层中部、并贯穿所述第二金属层的第一凹槽, 所述第二金属层被所述第一凹槽间隔成源极、漏极;

以所述源极、漏极为刻蚀阻挡层, 对所述有源层、掺杂层进行干法刻蚀处理, 得到与所述第一凹槽对应的第二凹槽, 所述第二凹槽贯穿所述掺杂层、并部分贯穿至所述有源层, 所述第一凹槽与所述第二凹槽形成沟道区;

25 将所述沟道区置于预设的气体氛围中进行加热处理; 其中, 先对所述沟道区加热第一预设时间, 然后置于氮气的气氛中加热第二预设时间, 最后置于氮气的气氛中加热第三预设时间; 或

先对所述沟道区加热第四预设时间, 最后置于氮气的气氛中加热第五预设时间;

所述薄膜晶体管结构包括：

基板；

栅极，形成于所述基板上；

栅极绝缘层，形成所述基板上，其中，所述栅极绝缘层覆盖所述栅极；

5 有源层，形成于所述栅极绝缘层上；

掺杂层，形成于所述有源层上；及

形成于所述掺杂层上的源极与漏极；

其中，一沟道区位于所述掺杂层的中部，所述沟道区贯穿所述掺杂层、并部分贯穿至所述有源层，所述源极与漏极位于所述沟道区的两侧。

10 10、根据权利要求 9 所述的薄膜晶体管结构，其中，所述栅极的厚度范围为 3000 埃-5000 埃。

11、根据权利要求 10 所述的薄膜晶体管结构，其中，所述栅极包括钼、钛、铝和铜中的至少一种。

15 12、根据权利要求 9 所述的薄膜晶体管结构，其中，所述有源层的厚度范围为 550 埃-700 埃。

13、根据权利要求 12 所述的薄膜晶体管结构，其中，所述有源层包括非晶硅。

14、根据权利要求 9 所述的薄膜晶体管结构，其中，所述源极的厚度范围为 3500 埃-5000 埃；所述漏极的厚度范围为 3500 埃-5000 埃。

20 15、根据权利要求 14 所述的薄膜晶体管结构，其中，所述源极包括钼、钛、铝和铜中的至少一种；所述漏极包括钼、钛、铝和铜中的至少一种。

16、根据权利要求 9 所述的薄膜晶体管结构，其中，所述栅极绝缘层的厚度范围为 3500 埃-4000 埃。

25 17、根据权利要求 16 所述的薄膜晶体管结构，其中，所述栅极绝缘层包括氧化硅和氮化硅中的至少一种。

18、根据权利要求 9 所述的薄膜晶体管结构，其中，还包括：

保护层，形成于所述源极、漏极上。

19、根据权利要求 18 所述的薄膜晶体管结构，其中，所述保护层包括氧化硅和氮化硅中的至少一种。

20、一种显示装置，其中，包括薄膜晶体管结构，所述薄膜晶体管结构包括：

基板；

栅极，形成于所述基板上；

5 栅极绝缘层，形成所述基板上，其中，所述栅极绝缘层覆盖所述栅极；

有源层，形成于所述栅极绝缘层上；

掺杂层，形成于所述有源层上；及

形成于所述掺杂层上的源极与漏极；

10 其中，一沟道区位于所述掺杂层的中部，所述沟道区贯穿所述掺杂层、并部分贯穿至所述有源层，所述源极与漏极位于所述沟道区的两侧。

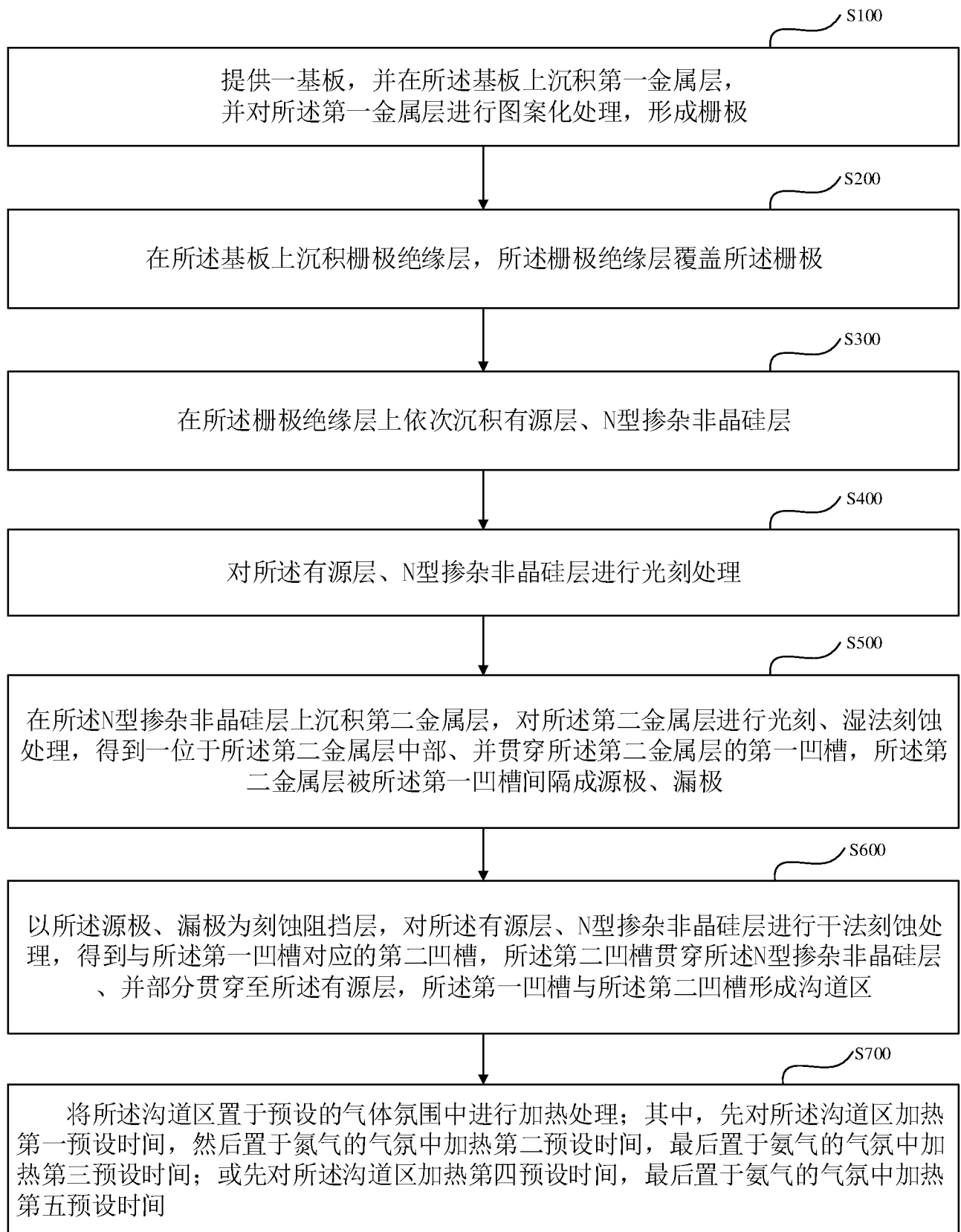


图 1

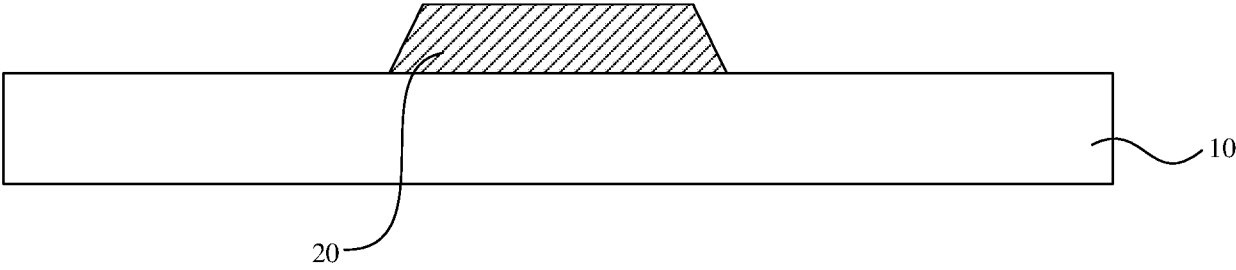


图 2

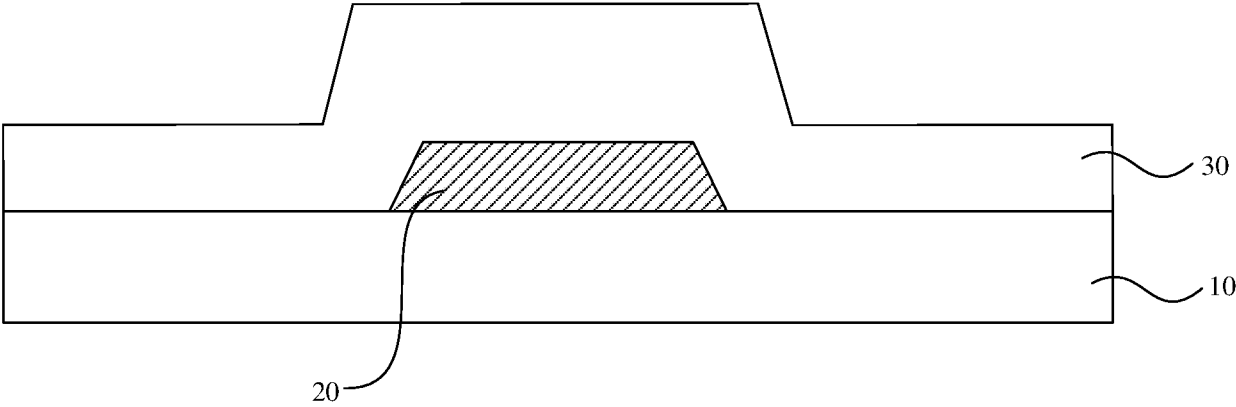


图 3

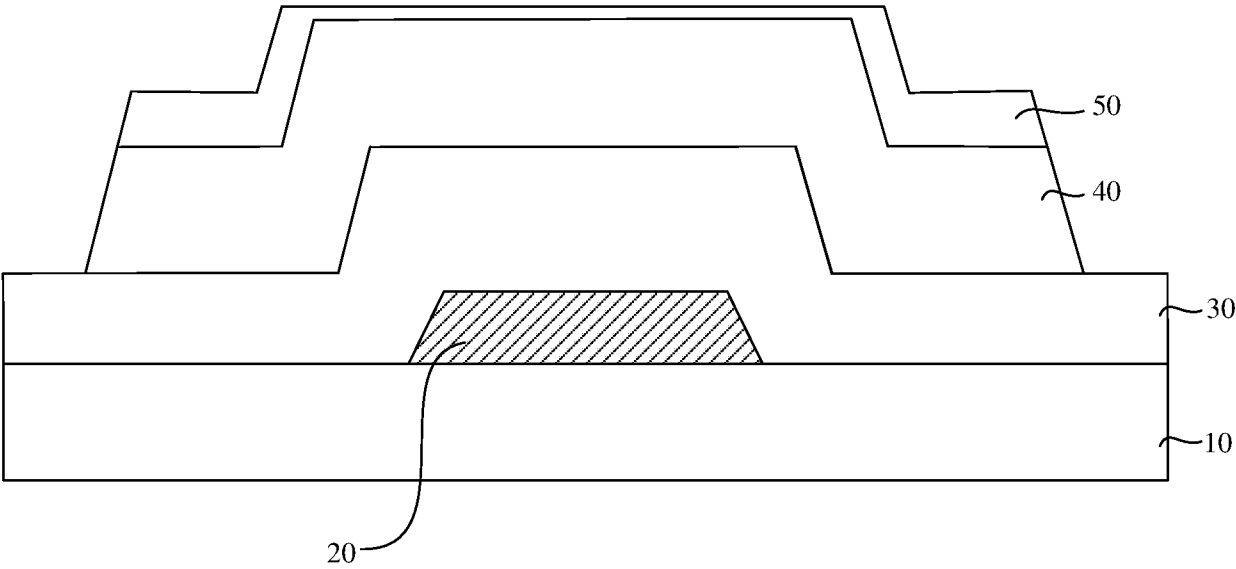


图 4

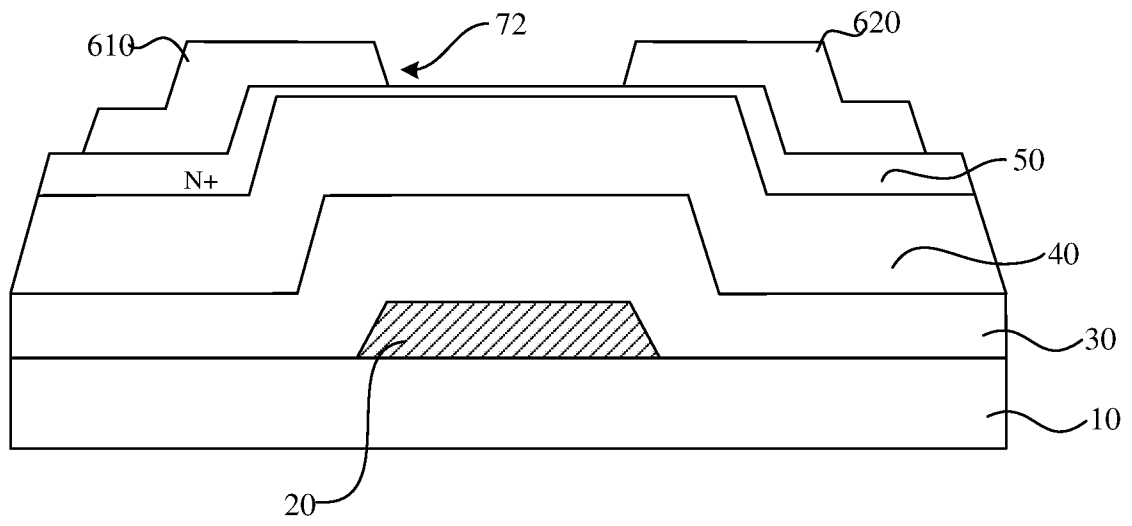


图 5

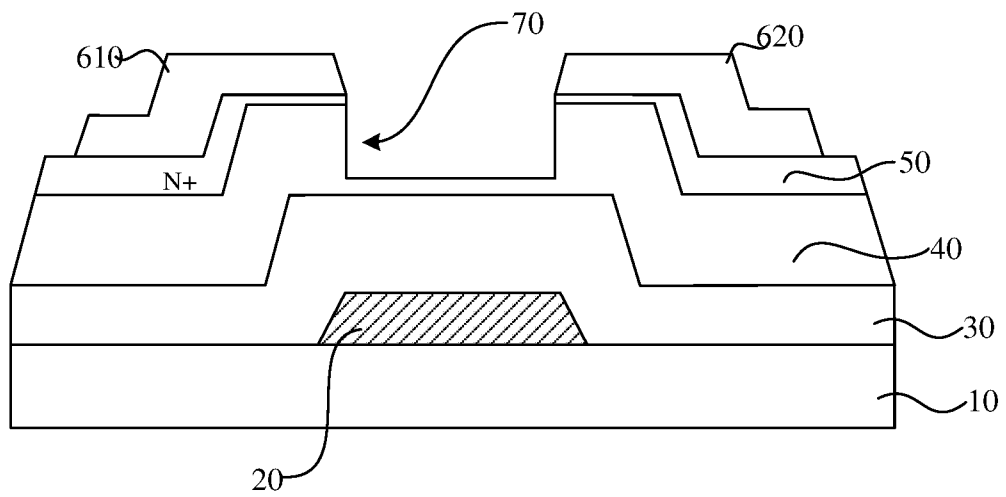


图 6

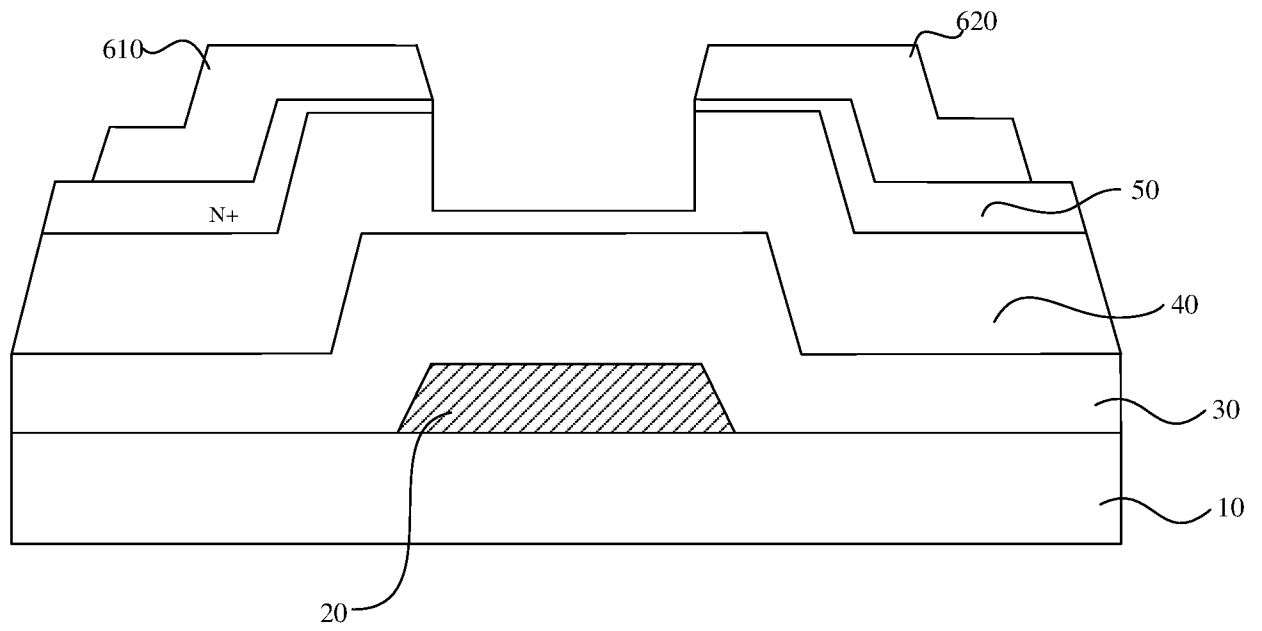


图 7

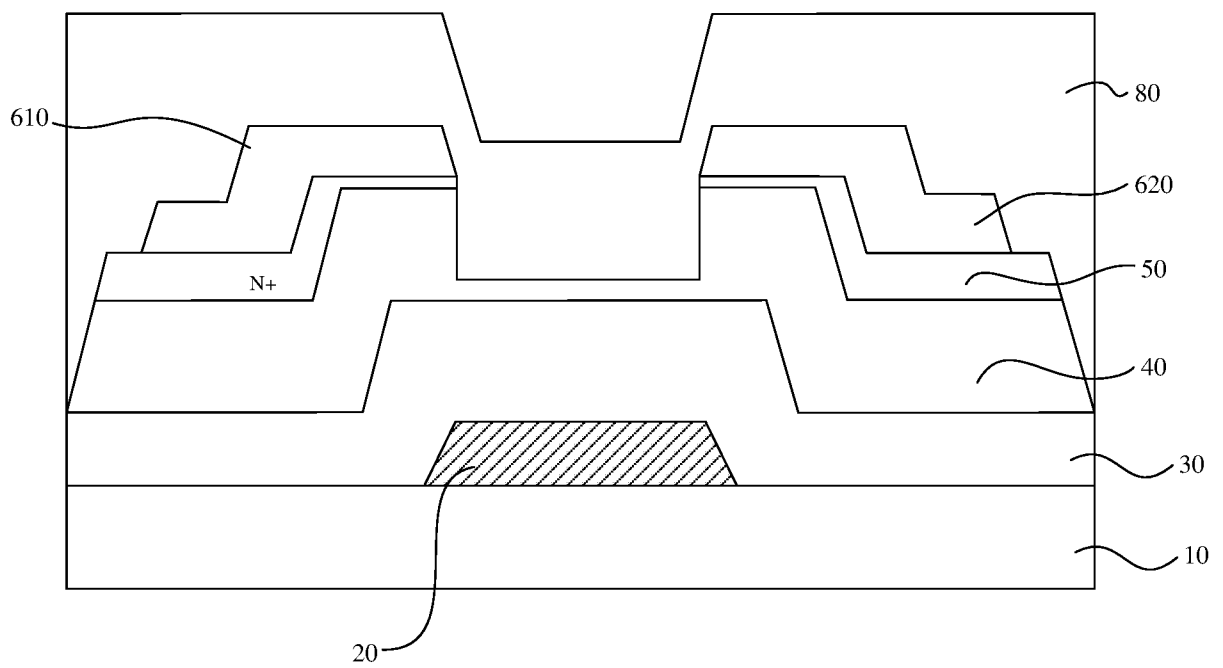


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/120171

A. CLASSIFICATION OF SUBJECT MATTER

H01L 29/06(2006.01)i; H01L 21/336(2006.01)i; H01L 27/146(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI: 莫琼花, 惠科股份有限公司, 薄膜, 晶体管, TFT, 加热, 退火, 热处理, 沟道, 有源, 氨气, 氮气, 刻蚀, 蚀刻, 修复, thin 2w film 2w transistor?, heat+, thermal, treat+, anneal+, etch+, channel, recovery, ammonia, nitrogen

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103779362 A (SHANGHAI TIANMA MICROELECTRONICS CO., LTD.) 07 May 2014 (2014-05-07) description, paragraphs [0037]-[0055], and figures 3-6	20
A	CN 108335969 A (TRULY (HUIZHOU) SMART DISPLAY LIMITED) 27 July 2018 (2018-07-27) entire document	1-20
A	CN 103988288 A (SHARP CORPORATION) 13 August 2014 (2014-08-13) entire document	1-20
A	US 2002096681 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 25 July 2002 (2002-07-25) entire document	1-20

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

08 August 2019

Date of mailing of the international search report

27 August 2019

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088

China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/120171

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	103779362	A	07 May 2014	CN	103779362	B	27 April 2016
CN	108335969	A	27 July 2018	None			
CN	103988288	A	13 August 2014	TW	I546975	B	21 August 2016
				US	2014346502	A1	27 November 2014
				WO	2013084846	A1	13 June 2013
				TW	201332118	A	01 August 2013
				CN	103988288	B	12 October 2016
				US	9343580	B2	17 May 2016
US	2002096681	A1	25 July 2002	US	6369410	B1	09 April 2002
				US	6613614	B2	02 September 2003
				JP	H11261076	A	24 September 1999

国际检索报告

国际申请号

PCT/CN2018/120171

A. 主题的分类 H01L 29/06(2006.01)i; H01L 21/336(2006.01)i; H01L 27/146(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																	
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) WPI, EPDOC, CNPAT, CNKI: 莫琼花, 惠科股份有限公司, 薄膜, 晶体管, TFT, 加热, 退火, 热处理, 沟道, 有源, 氮气, 氮气, 刻蚀, 蚀刻, 修复, thin 2w film 2w transistor?, heat+, thermal, treat+, anneal+, etch+, channel, recovery, ammonia, nitrogen																	
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 103779362 A (上海天马微电子有限公司) 2014年 5月 7日 (2014 - 05 - 07) 说明书第[0037]-[0055]段, 图3-6</td> <td>20</td> </tr> <tr> <td>A</td> <td>CN 108335969 A (信利惠州智能显示有限公司) 2018年 7月 27日 (2018 - 07 - 27) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>CN 103988288 A (夏普株式会社) 2014年 8月 13日 (2014 - 08 - 13) 全文</td> <td>1-20</td> </tr> <tr> <td>A</td> <td>US 2002096681 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 2002年 7月 25日 (2002 - 07 - 25) 全文</td> <td>1-20</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 103779362 A (上海天马微电子有限公司) 2014年 5月 7日 (2014 - 05 - 07) 说明书第[0037]-[0055]段, 图3-6	20	A	CN 108335969 A (信利惠州智能显示有限公司) 2018年 7月 27日 (2018 - 07 - 27) 全文	1-20	A	CN 103988288 A (夏普株式会社) 2014年 8月 13日 (2014 - 08 - 13) 全文	1-20	A	US 2002096681 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 2002年 7月 25日 (2002 - 07 - 25) 全文	1-20
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求															
X	CN 103779362 A (上海天马微电子有限公司) 2014年 5月 7日 (2014 - 05 - 07) 说明书第[0037]-[0055]段, 图3-6	20															
A	CN 108335969 A (信利惠州智能显示有限公司) 2018年 7月 27日 (2018 - 07 - 27) 全文	1-20															
A	CN 103988288 A (夏普株式会社) 2014年 8月 13日 (2014 - 08 - 13) 全文	1-20															
A	US 2002096681 A1 (SEMICONDUCTOR ENERGY LABORATORY CO., LTD.) 2002年 7月 25日 (2002 - 07 - 25) 全文	1-20															
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																	
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																	
国际检索实际完成的日期 2019年 8月 8日		国际检索报告邮寄日期 2019年 8月 27日															
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 赵凤瑗 电话号码 (86-10) 53961478															

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/120171

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103779362	A	2014年 5月 7日	CN	103779362	B	2016年 4月 27日
CN	108335969	A	2018年 7月 27日	无			
CN	103988288	A	2014年 8月 13日	TW	I546975	B	2016年 8月 21日
				US	2014346502	A1	2014年 11月 27日
				WO	2013084846	A1	2013年 6月 13日
				TW	201332118	A	2013年 8月 1日
				CN	103988288	B	2016年 10月 12日
				US	9343580	B2	2016年 5月 17日
US	2002096681	A1	2002年 7月 25日	US	6369410	B1	2002年 4月 9日
				US	6613614	B2	2003年 9月 2日
				JP	H11261076	A	1999年 9月 24日