

【特許請求の範囲】

【請求項 1】

光電変換素子と、

前記光電変換素子にソースが接続され、ドレインにリセット用電源が接続されるリセット用トランジスタと、

前記光電変換素子にゲートが接続され、ドレインに読み出し用電源が接続される読み出し用トランジスタと、

前記読み出し用トランジスタのソースに接続された信号線と、

前記読み出し用電源又は前記信号線と前記読み出し用トランジスタとの間に接続された選択用トランジスタと、

前記信号線に接続された定電流源と、

を有することを特徴とする光電変換装置。

【請求項 2】

前記光電変換素子、前記読み出し用トランジスタ、前記信号線及び前記定電流源は、単一の絶縁性支持体上に形成されていることを特徴とする請求項 1 に記載の光電変換装置。

【請求項 3】

前記信号線に接続された読み出し手段を有し、

前記定電流源は、前記読み出し用トランジスタよりも前記読み出し手段から離間した前記信号線上の位置に設けられていることを特徴とする請求項 1 又は 2 に記載の光電変換装置。

【請求項 4】

前記読み出し手段は、前記信号線が接続されたアナログマルチプレクサを有することを特徴とする請求項 3 に記載の光電変換装置。

【請求項 5】

前記アナログマルチプレクサは前記読み出し用トランジスタと同一の絶縁性支持体上に、アモルファスシリコン又はポリシリコンの薄膜トランジスタを用いて形成されていることを特徴とする請求項 4 に記載の光電変換装置。

【請求項 6】

前記定電流源は、ゲートに定電流源用電源が接続された定電流源用トランジスタを有することを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の光電変換装置。

【請求項 7】

前記定電流源用電源は、前記定電流源用トランジスタのゲートに、ドレイン - ソース間電圧を V_{ds} 、ゲート - ソース間電圧を V_{gs} 、しきい値電圧を V_{th} としたときに、 $V_{ds} > V_{gs} - V_{th}$ の関係が成り立つような電圧を供給することを特徴とする請求項 6 に記載の光電変換装置。

【請求項 8】

前記定電流源は、ゲートとソースとが相互に接続された定電流源用トランジスタを有することを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の光電変換装置。

【請求項 9】

前記定電流源は、ゲートとソースとが抵抗を介して接続された定電流源用トランジスタを有することを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載の光電変換装置。

【請求項 10】

前記リセット用トランジスタ、前記読み出し用トランジスタ、前記選択用トランジスタ及び前記定電流源からなる群から選択された少なくとも 1 個は、アモルファスシリコン層又はポリシリコン層を用いて形成されていることを特徴とする請求項 1 乃至 9 のいずれか 1 項に記載の光電変換装置。

【請求項 11】

放射線を吸収し、前記光電変換素子が検知可能な波長帯域の光を放出する蛍光体層を有することを特徴とする請求項 1 乃至 10 のいずれか 1 項に記載の光電変換装置。

【請求項 12】

10

20

30

40

50

前記光電変換素子は、PIN型フォトダイオード又はMIS型センサであることを特徴とする請求項1乃至11のいずれか1項に記載の光電変換装置。

【請求項13】

前記光電変換素子は放射線を直接電荷に変換する直接型光電変換素子であることを特徴とする請求項1乃至10のいずれか1項に記載の光電変換装置。

【請求項14】

前記直接型光電変換素子は、アモルファスセレン、ガリウム砒素、ガリウムリン、ヨウ化鉛、ヨウ化水銀、CdTe及びCdZnTeからなる群から選択された1種を材料とすることを特徴とする請求項13に記載の光電変換装置。

【請求項15】

光電変換素子と、

前記光電変換素子にソースが接続され、ドレインにリセット用電源が接続されるリセット用トランジスタと、

前記光電変換素子にゲートが接続され、ドレインに読み出し用電源が接続される読み出し用トランジスタと、

前記読み出し用電源又は前記信号線と前記読み出し用トランジスタとの間に接続された選択用トランジスタと、

を備えた画素が2次元状に複数配列され、

前記複数の画素に接続された複数の共通信号線と、

前記共通信号線に接続された定電流源と、

を有することを特徴とする光電変換装置。

10

20

【請求項16】

請求項1乃至15のいずれか1項に記載の光電変換装置と、X線発生装置と、制御手段とを有し、

前記制御手段は、X線発生装置および光電変換装置の動作を制御することにより、被写体を透過したX線画像を読み取ることを特徴とするX線撮影システム。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、放射線撮影装置等の光電変換装置に関し、特に、寄生容量による感度低下の低減を図った光電変換装置に関する。

30

【背景技術】

【0002】

従来、アモルファスシリコンやポリシリコンを用いたセンサアレイの光電変換素子で光電変換された電荷を、マトリクス駆動によって容量へ転送して読み出す放射線撮影装置等の光電変換装置が知られている。

【0003】

図9は、従来の光電変換装置(放射線撮像装置)を示す模式的回路図である。図9に示すように、従来の光電変換装置では、図中破線で囲まれた画素に、PIN型フォトダイオードPDと選択用薄膜トランジスタ(TFT)STとが設けられており、このような画素が2次元に配列してセンサアレイ101が構成されている。これらの素子は、ガラス基板102上に形成されたアモルファスシリコン層及びポリシリコン層等を用いて構成されている。各画素のPIN型フォトダイオードPDの共通電極には電源からバイアス電圧Vsが印加されている。

40

【0004】

また、各画素の選択用TFT STのゲート電極は共通ゲート線Vg1~VgMに接続されている。共通ゲート線Vg1~VgMはシフトレジスタ(図示せず)等を備えたゲートドライバ104に接続されている。各選択用TFT STのソース電極は共通信号線Sig1~SigNに接続されている。共通信号線Sig1~SigNは、アンプAmp1~AmpN、アナログマルチプレクサMUX及びA/Dコンバータ(図示せず)等を備え

50

た読み出し回路 103 に接続されている。

【0005】

このように構成された従来の光電変換装置では、ゲートドライバ 104 によるマトリクス駆動が行われ、撮影画像データが読み出し回路 103 に出力されて読み出される。

【0006】

次に、従来の放射線撮影装置等の光電変換装置に用いられるセンサアレイの画素の断面構造について説明する。図 10 は、従来の光電変換装置 (X 線撮像装置) の画素を示す断面図である。

【0007】

各画素において、ガラス基板 201 上に、ゲート電極層 (下電極) 202、絶縁層 (アモルファスシリコン窒化膜) 203、アモルファスシリコン半導体層 204、n 型アモルファスシリコン層 205、ソース・ドレイン電極層 (上電極) 206 が積層されて選択用薄膜トランジスタ (TFT) 222 が構成されている。また、ガラス基板上に、ソース・ドレイン電極層 206 の延出した部分 (下電極層)、p 型アモルファスシリコン層 207、アモルファスシリコン半導体層 208、n 型アモルファスシリコン層 209、上電極層 210 が積層されてフォトダイオード 221 が構成されている。更に、ガラス基板 201 上には、絶縁層 203、アモルファスシリコン半導体層 204、n 型アモルファスシリコン層 205、ソース・ドレイン電極層 206 が積層されて構成された配線部 223 も存在する。更に、これらを覆うアモルファスシリコン窒化膜等からなる保護層 211 が形成され、この上に接着層 212 を用いて蛍光体層 213 が接着されている。このような構造は 20 例え特許文献 1 (特開平 08-116044 号公報) に記載されている。

【0008】

なお、蛍光体層 213 は、放射線 (X 線) を可視光に変換するために設けられている。一般的に、アモルファスシリコンを用いて構成されたフォトダイオードは X 線に対する感度が極めて低い。蛍光体層 213 はガドリニウム系材料又は CsI (ヨウ化セシウム) 等から構成される。

【0009】

このような従来の光電変換装置 (X 線撮像装置) では、被写体を透過した X 線が蛍光体層に入射すると、可視光に変換される。そして、可視光がフォトダイオードに入射する。フォトダイオードでは、半導体層で電荷が発生し、TFT がオンになると、順次読み出し回路に転送され、読み出される。

【0010】

しかしながら、従来の放射線撮影装置等の光電変換装置では、2 次元的に配列した画素の数が多くなるに従って、共通信号線に大きな寄生容量が寄生し、出力電圧が大幅に低下することがある。つまり、図 9 に示すように、寄生容量 Cgs は、選択用 TFT ST のゲートとソース電極との間に寄生し、1 本の共通信号線に寄生する寄生容量の大きさは、当該共通信号線に接続される画素の数に比例して大きくなる。例えば、X 線フィルム相当のエリアセンサを 1 画素 $200 \mu m \times 200 \mu m$ で縦横に 2000 個 \times 2000 個配置し、 $40 cm \times 40 cm$ のエリアセンサを作製した場合、1箇所の寄生容量 Cgs の大きさが $0.05 pF$ であるとしても、1 本の共通信号線には $0.05 \times 2000 \times 2000 = 100 pF$ の寄生容量が生じてしまう。

【0011】

一方、フォトダイオード PD のセンサ容量 C は $1 pF$ 程度である。このため、可視光の入射によりフォトダイオードで発生した信号電圧を V_1 とすると、共通信号線上で観察できる出力電圧 V_o は $V_o = V_1 \times C_s / (C_s + C_{gs}) \times 2000$ となり、出力電圧 V_o は信号電圧 V_1 の約 $1/100$ になってしまう。

【0012】

従って、従来の放射線撮影装置等の光電変換装置では、このような出力電圧の大幅な低下のために、大面積のセンサを構成することができない。また、出力電圧の大幅な低下のために、読み出し回路のアンプで発生するノイズや外来ノイズの影響を受けやすく、高感

10

20

30

40

50

度の光電変換装置を構成するのが困難な場合もある。定電流源や低ノイズアンプ等を読み出し回路に設ければノイズの影響を低減することが可能な場合もあるが、低ノイズアンプは特殊な回路であるため、コストの上昇等の問題が引き起こされてしまう。更に、低ノイズアンプは一般に消費電力が大きいため、読み出し回路の発熱の問題も無視できない。

【0013】

【特許文献1】特開平8-116044号公報

【発明の開示】

【発明が解決しようとする課題】

【0014】

本発明は、寄生容量によるノイズの影響を低減することが可能であり、また、簡素な構成で低消費電力の読み出し回路で読み出し可能な光電変換装置を提供することを目的とする。

【課題を解決するための手段】

【0015】

本願発明者は、前記課題を解決すべく鋭意検討を重ねた結果、以下に示す発明の諸態様に想到した。

【0016】

本発明に係る光電変換装置は、光電変換素子と、前記光電変換素子にソースが接続され、ドレインにリセット用電源が接続されるリセット用トランジスタと、前記光電変換素子にゲートが接続され、ドレインに読み出し用電源が接続される読み出し用トランジスタと、前記読み出し用トランジスタのソースに接続された信号線と、前記読み出し用電源又は前記信号線と前記読み出し用トランジスタとの間に接続された選択用トランジスタと、前記信号線に接続された定電流源と、を有することを特徴とする。

【0017】

本発明に係るX線撮影システムは、上記の光電変換装置と、X線発生装置と、制御手段とを有し、前記制御手段は、X線発生装置および光電変換装置の動作を制御することにより、被写体を透過したX線画像を読み取ることを特徴とする。

【発明の効果】

【0018】

本発明によれば、大面積のセンサを構成しても、寄生容量の増大による出力電圧の低下を抑えることができる。このため、ノイズの影響を受けにくくなり、高い感度が得られる。更に、低ノイズアンプや定電流源等の特殊な回路を用いなくても読み出し手段を構成することができる。また低消費電力で発熱の影響の小さい読み出し手段を構成することができる。更に、本発明に設けられる定電流源はガラス基板上に薄膜トランジスタを用いて形成することができる。このため、光電変換素子や他の薄膜トランジスタと同時に成膜形成することができ、コストの面で有利である。また、定電流源はガラス基板上において、読み出し手段から離間した場所に設けることができるため、信号線の抵抗の影響を低減することも可能である。

【発明を実施するための最良の形態】

【0019】

以下、本発明の実施形態について添付の図面を参照して具体的に説明する。

【0020】

(第1の実施形態)

先ず、本発明の第1の実施形態について説明する。図1は、本発明の第1の実施形態に係る光電変換装置、特にX線撮像装置の回路構成を示す回路図である。

【0021】

本実施形態においては、ガラス基板2上に2行2列(4個)の画素P E 1 1、P E 2 1、P E 2 1及びP E 2 2が設けられてセンサアレイ1が構成されているが、センサアレイ1を構成する画素の数はこれに限定されるものではない。各画素には、アモルファスシリコンを用いて形成されたPIN型フォトダイオードからなる光電変換素子P D及び光電変

10

20

30

40

50

換素子 P D が生成した信号電荷を蓄積する蓄積容量 C s が設けられている。光電変換素子 P D 及び蓄積容量 C s の一端は接地されており、他端は互いに接続されている。各画素には、更に、リセット用 MOS トランジスタ R T 、選択用 MOS トランジスタ S T 及びソースフォロア MOS トランジスタ（読み出し用トランジスタ） F T が設けられている。リセット用 MOS トランジスタ R T 、選択用 MOS トランジスタ S T 及びソースフォロア MOS トランジスタ F T は、例えばアモルファスシリコン又はポリシリコンを用いて形成された薄膜トランジスタ（ TFT ）から構成されている。なお、蓄積容量 C s は、光電変換素子 P D 自体に存在する容量の大きさが十分なものであれば設けられていなくてもよい。

【 0022 】

画素 P E 1 1 及び P E 1 2 のリセット用 MOS トランジスタ R T のゲートには、共通の共通リセット線 R 1 が接続され、画素 P E 2 1 及び P E 2 2 のリセット用 MOS トランジスタ R T のゲートには、共通の共通リセット線 R 2 が接続されている。また、各リセット用 MOS トランジスタ R T の一端はリセット用電源 5 に接続され、他端は光電変換素子 P D 及び蓄積容量 C s に接続されている。

【 0023 】

画素 P E 1 1 及び P E 1 2 の選択用 MOS トランジスタ S T のゲートには、共通の共通選択線 S 1 が接続され、画素 P E 2 1 及び P E 2 2 の選択用 MOS トランジスタ S T のゲートには、共通の共通選択線 S 2 が接続されている。また、各選択用 MOS トランジスタ S T の一端はソースフォロア用電源（読み出し用電源） 6 に接続され、他端は当該画素内でソースフォロア MOS トランジスタ F T のドレインに接続されている。

【 0024 】

画素 P E 1 1 及び P E 2 1 のソースフォロア MOS トランジスタ F T のソースには、共通の共通信号線 S i g 1 が接続され、画素 P E 1 2 及び P E 2 2 のソースフォロア MOS トランジスタ F T のソースには、共通の共通信号線 S i g 2 が接続されている。また、各ソースフォロア MOS トランジスタ F T のゲートは、当該画素内で光電変換素子 P D 及び蓄積容量 C s に接続されている。

【 0025 】

共通リセット線 R 1 及び R 2 並びに共通選択線 S 1 及び S 2 は、結晶シリコンを用いて形成されたシフトレジスタを備えた走査回路 4 に接続されている。また、共通信号線 S i g 1 及び S i g 2 は、結晶シリコンを用いて形成された読み出し回路 3 に接続されている。更に、共通信号線 S i g 1 及び S i g 2 には、ガラス基板 2 上に形成された定電流源 I が接続されている。読み出し回路 3 には、共通信号線 S i g 1 及び S i g 2 毎に、増幅器 A m p 1 及び A m p 2 が設けられており、これらの出力信号を外部に順次出力するアナログマルチプレクサ M U X も設けられている。また、センサアレイ 1 の受光面には、従来のものと同様に蛍光体層が設けられている。

【 0026 】

次に、第 1 の実施形態に係る光電変換装置（ X 線撮像装置）の動作について説明する。図 2 は、第 1 の実施形態に係る光電変換装置（ X 線撮像装置）の動作を示すタイミングチャートである。図 2 中の R 1 及び R 2 は、夫々共通リセット線 R 1 、 R 2 を介してリセット用 MOS トランジスタ R T のゲートに印加されるリセットパルスを示し、 S 1 、 S 2 は、夫々共通選択線 S 1 、 S 2 を介して選択用 MOS トランジスタ S T のゲートに印加される選択パルスを示し、 M U X _ C L K はアナログマルチプレクサ M U X に印加されるパルスを示す。

【 0027 】

放射線（ X 線）が光電変換装置に連続して照射されている状態で、走査回路 4 が共通リセット線 R 1 にリセットパルスを印加すると、画素 P E 1 1 及び P E 1 2 の光電変換素子 P D の電位がリセットされた後、画素 P E 1 1 及び P E 1 2 の光電変換素子 P D が光電変換を開始し、蓄積容量 C s に信号電荷が蓄積される。また、走査回路 4 が共通リセット線 R 2 にリセットパルスを印加すると、画素 P E 2 1 及び P E 2 2 の光電変換素子 P D の電位がリセットされた後、画素 P E 2 1 及び P E 2 2 の光電変換素子 P D が光電変換を開始

10

20

30

40

50

し、蓄積容量 C_s に信号電荷が蓄積される。

【0028】

そして、走査回路 4 が、共通リセット線 R_1 にリセットパルスを印加した後に共通選択線 S_1 に選択パルスを印加すると、光電変換素子 P_D のリセット以降、画素 $P_E 11$ 及び $P_E 12$ の蓄積容量 C_s に蓄積されていた信号電荷が信号線 $S_{sig} 1$ を介して読み出し回路 3 に読み出される。同様に、走査回路 4 が、共通リセット線 R_2 にリセットパルスを印加した後に共通選択線 S_2 に選択パルスを印加すると、光電変換素子 P_D のリセット以降、画素 $P_E 21$ 及び $P_E 22$ の蓄積容量 C_s に蓄積されていた信号電荷が信号線 $S_{sig} 2$ を介して読み出し回路 3 に読み出される。

【0029】

読み出し回路 3 は、パルス MUX_CLK に同期して、信号線 $S_{sig} 1$ 及び $S_{sig} 2$ を介して出力されてきた信号を外部の処理装置等に出力する。

【0030】

このような第 1 の実施形態では、全体的な回路の構成がソースフォロア回路となっている。従って、信号線 $S_{sig} 1$ 及び $S_{sig} 2$ に寄生する寄生容量 P の影響を受けずに光電変換素子 P_D により得られた信号を増幅して読み出すことができる。従って、大面積化に伴う出力の低下を回避することができる。このため、読み出し回路 3 内の増幅器 $Amp 1$ 及び $Amp 2$ 自体で生じるノイズや外来ノイズの影響を受けにくいという効果も得られる。従って、高い感度を得ることもできる。更に、光電変換素子 P_D により得られた信号がソースフォロアで増幅されており、また、読み出し回路 3 に定電流源が不要なので、読み出し回路 3 の構成は簡素であり、廉価な汎用の素子を用いて構成することが可能である。即ち、従来技術のように、特殊で消費電力の大きい低ノイズアンプや低電流源を要しない簡単な構成の読み出し回路を実現することができる。

【0031】

なお、上述の動作についての説明では、放射線 (X 線) を連続的に照射しているものとしているが、断続的に照射してもよい。また、X 線撮像装置の構成に関し、選択用 MOS ドバイア二極管がソースフォロア MOS ドバイア二極管のソース側に設けられていてよい。また、定電流源の回路構成は、特に限定されるものではなく、例えば 1 又は 2 以上の TFT を組み合わせることにより構成することができる。

【0032】

(第 2 の実施形態)

次に、本発明の第 2 の実施形態について説明する。図 3 は、本発明の第 2 の実施形態に係る光電変換装置、特に X 線撮像装置の回路構成を示す回路図である。第 2 の実施形態では、第 1 の実施形態で用いられている定電流源 I の替わりに、アモルファスシリコンを用いて形成された薄膜トランジスタ (TFT) CT が設けられている。薄膜トランジスタ CT のゲートには、定電流源用電源 V_7 から電圧が供給されている。このような構成では、定電流源を他のトランジスタ (リセット用、選択用、ソースフォロア用) 等と同時に成膜して形成することができるため、簡易な製造プロセスで構成することができる。ここで、リセット用、選択用、ソースフォロア用、定電流源用の各薄膜トランジスタは積層する膜厚等を共通にしても良いし、又は個別の膜厚等にしても良い。また、不純物ドープの条件 (n 型又は p 型) を共通にしても良いし、又は個別のドープ条件としても良い。更に、レーザーアニール等を用いて、一部をアモルファスシリコンで構成し、他の一部をポリシリコン化しても良い。

【0033】

なお、図 3 においては、薄膜トランジスタ CT 及び定電流源用電源 V_7 を備えた定電流源は、図 1 に示すように構成されている。この場合、定電流源を構成する薄膜トランジスタ CT は n 型、 p 型のいずれでも良い。

【0034】

例えば、薄膜トランジスタ CT が n 型の薄膜トランジスタである場合、薄膜トランジスタ CT は、ソース - ドレイン間電圧 V_{ds} 、ソース - ドレイン間電流 I_{ds} 、ゲート - ソ

10

20

30

40

50

ース間電圧 $V_{g s}$ 及びしきい値電圧 $V_{t h}$ に関し、図 4 に示すような $V_{d s} - I_{d s}$ 特性を示す。従って、薄膜トランジスタ C T のゲート電圧を制御して「 $V_{d s} > V_{g s} - V_{t h}$ 」が満たされる飽和領域とすることにより、薄膜トランジスタ C T を定電流源として用いることができる。

【0035】

更に、上式に従えば、薄膜トランジスタ C T が n 型の薄膜トランジスタである場合、図 12 に示すように、ゲートとソースとを互いに接続することにより、簡単な構成で定電流源を構成することもできる。また、必要な電流値によっては、図 13 に示すように、ゲートとソースとの間に抵抗を設けても良い。図 12 又は図 13 に示す構成によれば、定電流源用電源が不要となる。

10

【0036】

更に、定電流源をガラス基板上に形成する場合の別の例を図 14 に示す。この例では擬似的な定電流源を、薄膜トランジスタなどを用いずに、ガラス基板上にパターニングされた抵抗で形成している。この場合の抵抗値は選択用 M O S トランジスタ S T の ON 抵抗値より十分大きいことが望ましい。

【0037】

(第 3 の実施形態)

次に、本発明の第 3 の実施形態について説明する。図 5 は、本発明の第 3 の実施形態に係る光電変換装置、特に X 線撮像装置の回路構成を示す回路図である。第 2 の実施形態では、定電流源を形成する薄膜トランジスタ C T が画素と読み出し回路 3 との間に位置しているのに対し、第 3 の実施形態では、薄膜トランジスタ C T が共通信号線上において、画素よりも読み出し回路 3 から離間して位置している。つまり、薄膜トランジスタ C T と読み出し回路 3 との間に画素が位置している。

20

【0038】

定電流源を読み出し回路から離間して設ける利点について、図 15、図 16、図 17 を用いて詳しく説明する。図 15 は各信号線に対して、定電流源を読み出し手段から離間して設けた場合の構成であり、図 16 は低電流源を読み出し手段側に設けた場合の構成である。図 16 のように定電流源を読み出し手段側に設けた場合、各ソースフォロア M O S トランジスタのソース電位 V_s に対して、実際に読み出し手段で読み出される電圧 V_{out} が信号線の抵抗成分 R_1 、 R_2 、 R_3 の影響で低減する。たとえば画素 C を読み出す場合は $V = I_0 \times (R_1 + R_2 + R_3)$ だけ F T 3 のソース電位より低い電圧が読み出される。

30

【0039】

特に大面積の光電変換装置を形成するなど、信号線の抵抗が大きい場合には、この電圧降下は無視できない。図 17 に画素による電圧降下の様子を示す。一方、図 15 のように定電流源を読み出し手段と離間して設ける場合、上述の信号線抵抗による出力電圧降下を防ぐことができる。例えば画素 C を読み出す場合においても、電流は R_1 、 R_2 、 R_3 にはほとんど流れないと想定するため、ソースフォロア M O S トランジスタ F T 3 のソース電圧を降下させることなく、読み出し手段で読み出すことが可能である。図 17 に、定電流源を読み出し手段から離間して設けた場合、電圧降下がほとんどないことを示す。図 5 及び図 15 に示すように、定電流源を読み出し手段から離間して設ける構成にすれば、大面積の光電変換装置のように信号線抵抗が無視できない場合にも、電圧降下などの不具合を生じることがない。

40

【0040】

本実施形態によれば、第 1 及び第 2 の実施形態で得られる効果に加えて、共通信号線に抵抗成分が存在しても、読み出し回路 3 が読み出す信号出力に対する抵抗成分による電圧降下を回避することができるという更なる効果が得られる。

【0041】

(第 4 の実施形態)

次に、本発明の第 4 の実施形態について説明する。図 6 は、本発明の第 4 の実施形態に

50

係る光電変換装置、特にX線撮像装置の回路構成を示す回路図である。第4の実施形態においては、第3の実施形態に対し、共通信号線Sig1及びSig2に、読み出し走査用薄膜トランジスタ(TFT)RDTが設けられている。読み出し走査用薄膜トランジスタRDTは、ガラス基板2上の画素と読み出し回路3との間に形成されている。また、読み出し回路3には、アナログマルチプレクサMUXが設けられておらず、各信号線からの出力信号は単一の増幅器AMPに入力されるようになっている。更に、読み出し回路3には、読み出し走査用薄膜トランジスタRDTのゲート電圧を走査する読み出し走査回路8が設けられている。

【0042】

このように構成された第4の実施形態では、図7に示すように、第1の実施形態と同様にして蓄積容量Csに信号電荷が蓄積された後、信号線Sig1用のクロック信号CLK1及び信号線Sig2用のクロック信号CLK2に同期して読み出し走査用薄膜トランジスタRDTがオンとなり、蓄積されていた電荷が順次読み出し回路3により読み出される。

【0043】

このような第4の実施形態によれば、読み出し回路3に必要な増幅器の個数は1個であり、他にはロジック回路等は必要なだけである。即ち、読み出し回路3の構成がより一層簡素になっている。従って、ノイズがより一層低くなり、より簡単な構成でより高い感度を得ることができる。本実施形態において、レーザーアニール技術等を用いて走査用薄膜トランジスタRDTをポリシリコンで形成することは、走査速度の観点から望ましい。

【0044】

(第5の実施形態)

次に、本発明の第5の実施形態について説明する。図8は、本発明の第5の実施形態に係る光電変換装置、特にX線撮像装置の回路構成を示す回路図である。第4の実施形態では、選択用MOSトランジスタSTがソースフォロアMOSトランジスタFTのドレインに接続されているのに対し、第5の実施形態では、選択用MOSトランジスタSTがソースフォロアMOSトランジスタFTのソースと信号線Sig1又はSig2との間に接続されている。ソースフォロアMOSトランジスタFTのドレインは、ソースフォロア用電源6に直接接続されている。

【0045】

このような第5の実施形態によっても、第4の実施形態と同様の効果が得られる。

【0046】

なお、X線の検出だけでなく、蛍光体層を設けずに可視光をそのまま受光するようにしてもよい。また、光電変換素子としては、PIN型フォトダイオードだけでなく、MIS型センサ等を用いてもよい。MIS型センサを用いる場合は、リセット用トランジスタに接続されたリセット用電源が図示しない制御手段により出力電圧を制御可能な構成としてもよい。

【0047】

さらには光電変換素子としては、アモルファスセレン、ガリウム砒素、ヨウ化鉛、ヨウ化水銀など直接放射線(あるいはX線)を吸収して電荷を発生するいわゆる直接変換型素子を用いてもよい。この場合、アモルファスシリコンやポリシリコンで薄膜トランジスタを形成したガラス基板に、直接変換型素子を成膜あるいは接続して光電変換装置を構成することができる。

【0048】

(第6の実施形態)

次に、本発明の第6の実施形態について説明する。第6の実施形態は、本発明の光電変換装置を用いたX線撮影システムの例である。図18は、本発明の第6の実施形態に係るX線撮影システムを示す図である。

【0049】

X線ルーム(撮影室)内において、X線チューブ(X線発生装置)6050で発生した

10

20

30

40

50

X線 6060 は患者又は被験者 6061 の胸部 6062 を透過し、イメージセンサ 6040 に入射する。この入射した X 線には患者 6061 の体の内部の情報が含まれている。X 線の入射に対応してシンチレータ（蛍光体）は発光し、これをセンサーパネルの光電変換素子が光電変換して、電気的情報を得る。イメージセンサ 6040 は、この情報を電気信号（デジタル信号）としてイメージプロセッサ 6070 に出力する。画像処理手段としてのイメージプロセッサ 6070 は、受信した信号に対して画像処理を施して、コントロールルーム（操作室）の表示手段であるディスプレイ 6080 に出力する。ユーザは、ディスプレイ 6080 に表示された画像を観察して、患者 6061 の体の内部の情報を得ることができる。なお、イメージプロセッサ 6070 は、制御手段の機能も有しており、動画／静止画の撮影モードを切り換えたり、X 線チューブ 6050 の制御を行ったりすることも可能である。

【0050】

また、イメージプロセッサ 6070 は、イメージセンサ 6040 から出力された電気信号を電話回線 6090 等の伝送処理手段を介して遠隔地へ転送し、ドクタールーム等の別の場所にある表示手段（ディスプレイ）6081 に表示することもできる。また、イメージセンサ 6040 から出力された電気信号を光ディスク等の記録手段に保存し、この記録手段を用いて遠隔地の医師が診断することも可能である。また、記録手段となるフィルムプロセッサ 6100 によりフィルム 6110 に記録することもできる。

【0051】

本 X 線撮影システムの特徴は、以下の点である。即ち、

（1）前述の光電変換装置が図中 6040 のイメージセンサ内部に設けられており、A/D 変換されたデジタル出力はイメージプロセッサ 6070 で目的に応じた画像処理などが施される。

（2）イメージプロセッサ 6070 には図示しない制御手段が設けられており、制御手段はイメージセンサ 6040 、X 線発生装置 6050 、ディスプレイ 6080 、6081 、フィルムプロセッサ 6100 などを制御している。

【図面の簡単な説明】

【0052】

【図 1】本発明の第 1 の実施形態に係る光電変換装置、特に X 線撮像装置の回路構成を示す回路図である。

【図 2】第 1 の実施形態に係る X 線撮像装置の動作を示すタイミングチャートである。

【図 3】本発明の第 2 の実施形態に係る光電変換装置、特に X 線撮像装置の回路構成を示す回路図である。

【図 4】第 2 の実施形態における薄膜トランジスタ C T の V_{ds} - I_{ds} 特性を示すグラフである。

【図 5】本発明の第 3 の実施形態に係る光電変換装置、特に X 線撮像装置の回路構成を示す回路図である。

【図 6】本発明の第 4 の実施形態に係る光電変換装置、特に X 線撮像装置の回路構成を示す回路図である。

【図 7】第 4 の実施形態に係る X 線撮像装置の動作を示すタイミングチャートである。

【図 8】本発明の第 5 の実施形態に係る光電変換装置、特に X 線撮像装置の回路構成を示す回路図である。

【図 9】従来の光電変換装置（放射線撮像装置）を示す模式的回路図である。

【図 10】従来の光電変換装置（X 線撮像装置）の画素を示す断面図である。

【図 11】定電流源の構成の一例を示す回路図である。

【図 12】定電流源の構成の他の一例を示す回路図である。

【図 13】定電流源の構成の更に他の一例を示す回路図である。

【図 14】定電流源の構成の更に他の一例を示す回路図である。

【図 15】定電流源の配置（離間配置）による出力説明図である。

【図 16】定電流源の配置（読み出し手段側配置）による出力説明図である。

【図17】定電流源の配置による出力差の説明図である。

【図18】本発明の光電変換装置を用いたX線撮影システム図である。

【符号の説明】

【0053】

1 : センサアレイ

2 : ガラス基板

3 : 読み出し回路

4 : 走査回路

5 : リセット用電源

6 : ソースフォロア用電源

7 : 定電流源用電源

8 : 読み出し走査回路

P E 1 1 、 P E 1 2 、 P E 2 1 、 P E 2 2 : 画素

P D : 光電変換素子

C s : 蓄積容量

R T : リセット用MOSトランジスタ

S T : 選択用MOSトランジスタ

F T : ソースフォロアMOSトランジスタ

C T : 薄膜トランジスタ

R D T : 読み出し走査用薄膜トランジスタ

A m p 、 A m p 1 、 A m p 2 : 増幅器

M U X : アナログマルチブレクサ

I : 定電流源

R 1 、 R 2 : 共通リセット線

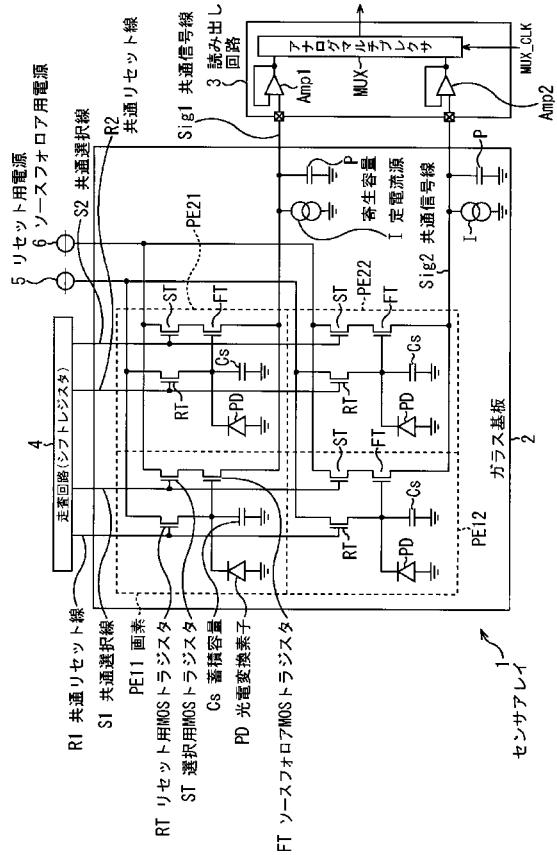
S 1 、 S 2 : 共通選択線

S i g 1 、 S i g 2 : 共通信号線

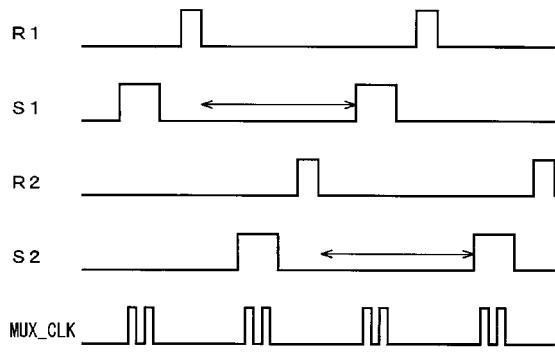
10

20

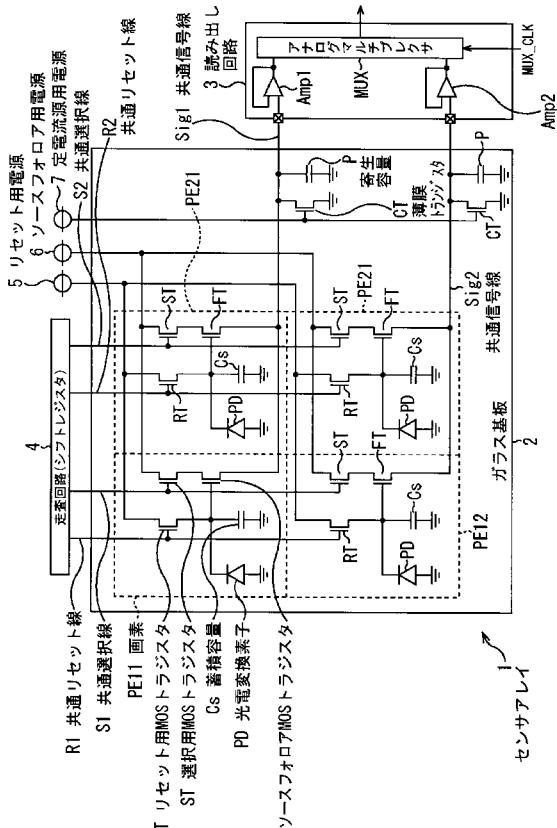
【図 1】



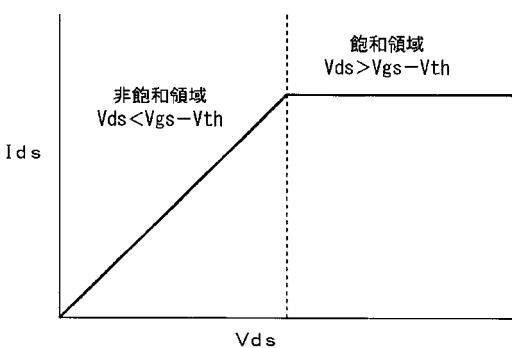
【図 2】



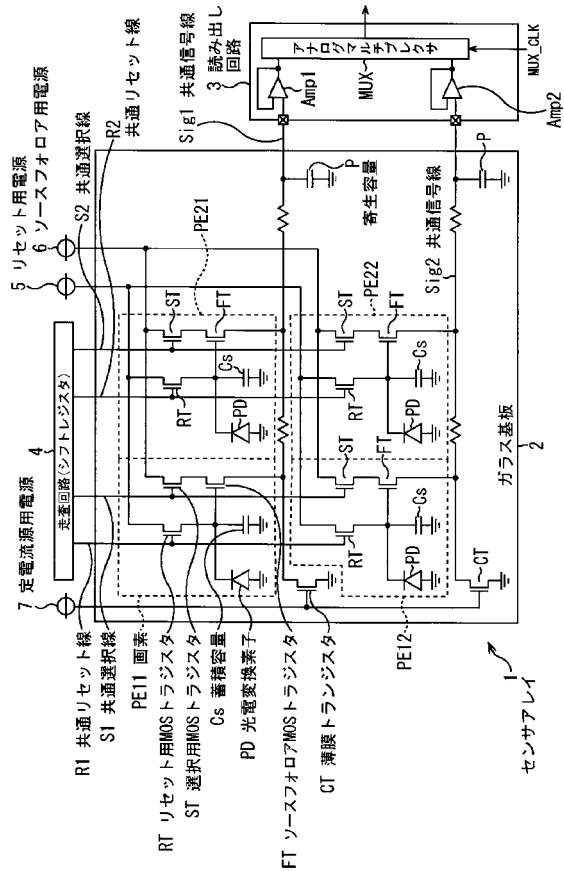
【図 3】



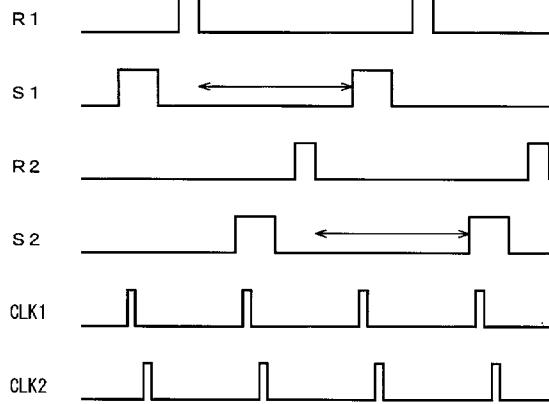
【図 4】



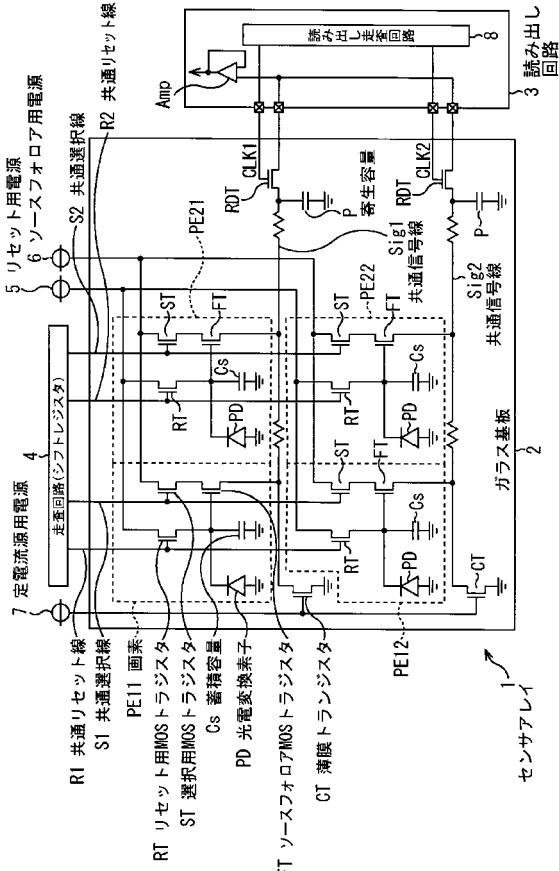
【図5】



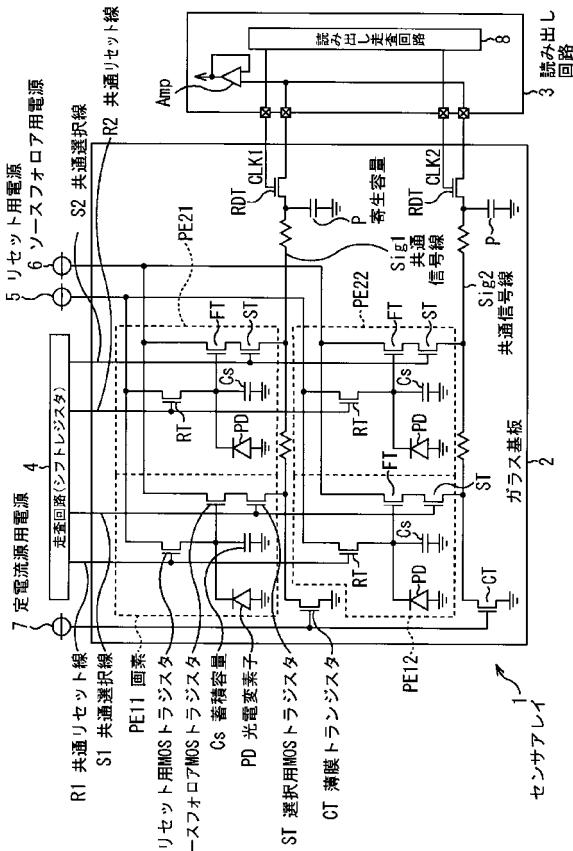
【図7】



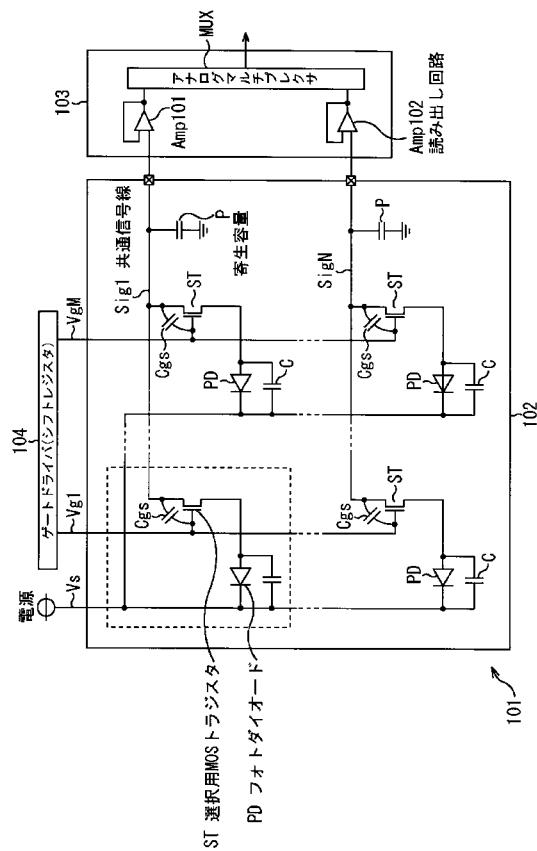
【図6】



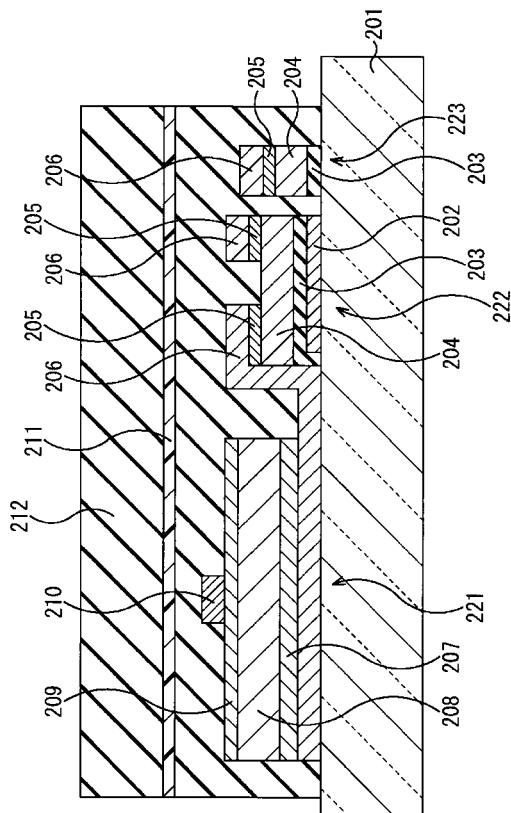
【図8】



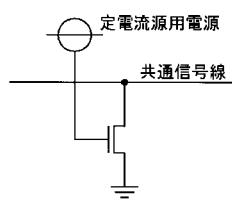
【 四 9 】



【 図 1 0 】



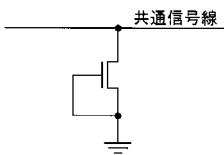
【 図 1 1 】



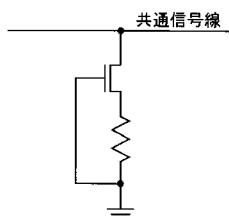
【 図 1 4 】



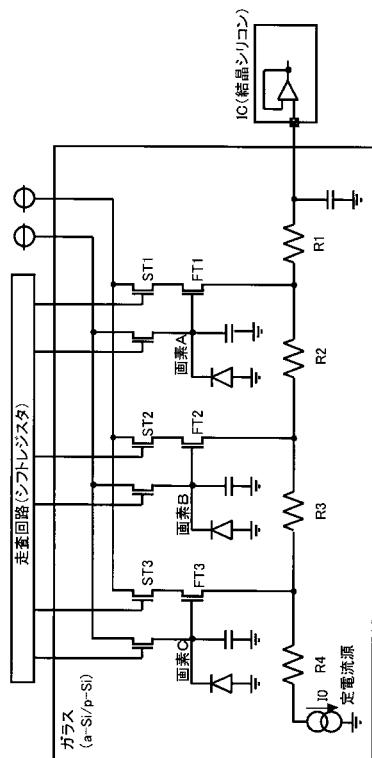
【 図 1 2 】



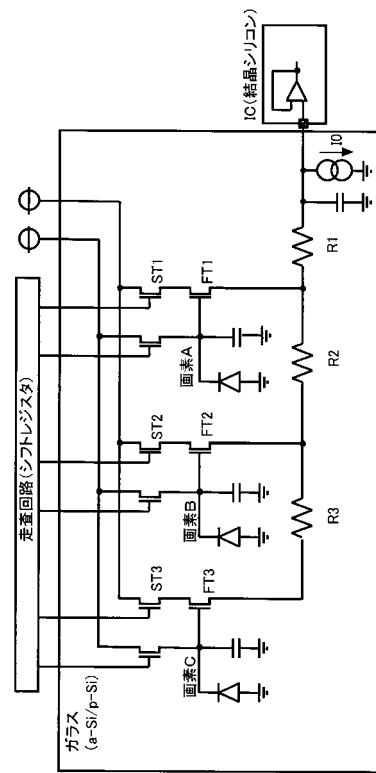
【 図 1 3 】



【図15】

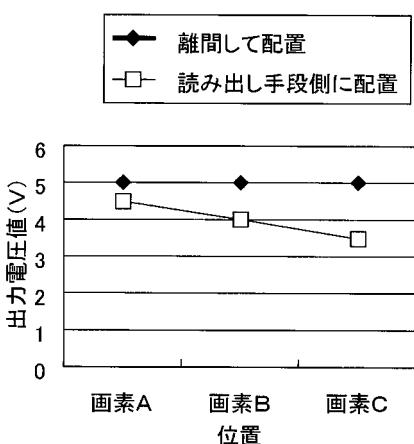


【図16】

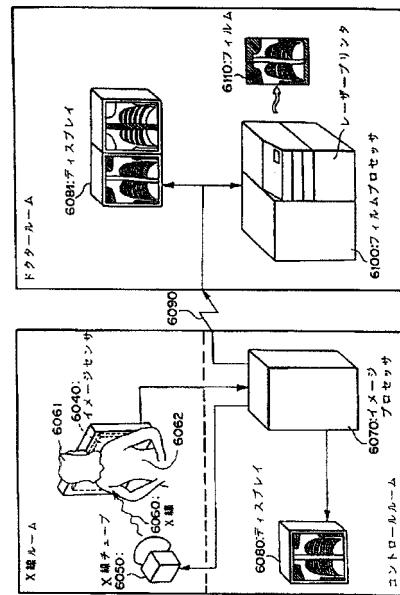


【図17】

定電流源配置による出力差



【図18】



フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード(参考)
H 01 L 31/09	H 04 N 5/32	
H 04 N 5/32	H 04 N 5/335	E
H 04 N 5/335	H 01 L 31/00	A
	H 01 L 27/14	C

F ターム(参考) 5C024 AX12 CX03 GX03 GY31 GY41 HX47 HX48
5F088 AA03 AA20 AB01 AB05 AB07 AB09 BB03 EA04 EA08 JA17
LA08