[19]中华人民共和国国家知识产权局

[51]Int. Cl[7]
H03K 17/687

[12]发明专利说明书

[21] ZL 专利号 95191236.4

[45]授权公告日 2002 年 8 月 7 日

[11]授权公告号 CN 1088943C

[22]申请日 1995.1.10
[21]申请号 95191236.4
[30]优先权
[32]1994.1.13 [33]US [31]08/180,689
[86]国际申请 PCT/US95/00423 1995.1.10
[87]国际公布 WO95/19660 英 1995.7.20
[85]进入国家阶段日期 1996.7.15
[73]专利权人 爱特梅尔股份有限公司
地址 美国加利福尼亚州
[72]发明人 萨罗杰·帕塔克 詹姆斯·E·佩恩
格伦·A·罗森戴尔
[56]参考文献

US 4845381	1989. 7. 4	H03K17/10
US 5136190	1992. 8. 4	H03K19/605
US 5274276	1993.12.28	H03K17/08

审查员 段成云

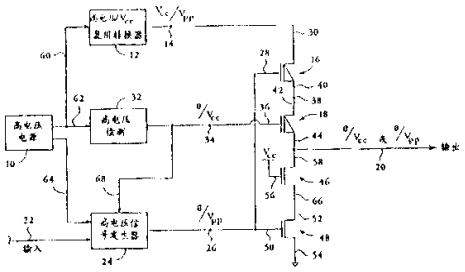
[74]专利代理机构 北京三幸商标专利事务所
代理人 刘激扬

权利要求书 2 页 说明书 6 页 附图页数 2 页

[54]发明名称 采用高电压检测的击穿保护电路

[57]摘要

一种高电压电路，包括一转换装置(12)，用于向一包括串联的控 制用 p－沟道晶体管(16)和保护用 p－沟道晶体管(18)的可控通道提供 高电压(V_{PP})和低电压(V_{CC})的其中之一。利用高电压检测器(32)来测 定是V_{PP}还是V_{CC}施加到该控制通道上。高电压检测器在使用V_{PP}运行的过程中，对保护用 p－沟道晶体管确定保护状态，在使用V_{CC}运 行的过程中确立非保护状态。当控制用晶体管关断和保护用晶体管 处于保护状态时，沿可控通道产生的电压降将使保护用晶体管关 断，从而限制加到控制用晶体管上的电压。



ISSN1008-4274

权 利 要 求 书

1. 一种高电压转换器电路，包含：

一信号输入端；

一信号输出端，响应于所述信号输入，在 0 伏和一个正电压电平(V_{CC})之间以及在 0 伏和一助增的正电压电平(V_{PP})之间转换；

电压电源提供装置，具有一第一转换节点，用于在所述第一转换节点在 V_{CC} 和 V_{PP} 之间进行电位转换；

第一可控通道，连接在所述第一节点和所述信号输出端之间，所述第一可控通道包括串联的第一和第二 p-沟道晶体管，所述第一 p-沟道晶体管的源极连接到所述电压电源提供装置，所述第二 p-沟道晶体管的漏极连接到所述信号输出端，所述第一和第二 p-沟道晶体管都具有栅极；

检测装置，连接到所述电压电源提供装置，用于当所述第一节点处于 V_{CC} 时，向所述第二 p-沟道晶体管的所述栅极提供地电位，以及当所述第一节点处于 V_{PP} 时，向所述第二 p-沟道晶体管的所述栅极提供电压 V_{CC}；

第二可控通道，由所述信号输出端到地电位，所述第二可控通道包括串联的第一和第二 n-沟道晶体管，所述第一 n-沟道晶体管的漏极连接到所述信号输出端，所述第二 n-沟道晶体管的源极连接到地电位，所述第一 n-沟道晶体管的栅极的连接在于接收一固定的电压 V_{CC}；以及

控制信号装置，它的输入端连接到所述信号输入端，它的输出端连接到所述第一 p-沟道晶体管和第二 n-沟道晶体管的栅极，用于当所述信号输入端处于逻辑高电平时，向所述栅极提供一个正电压，以及用于当所述信号输入端处于逻辑低电平时，提供地电位，所述正电压足以使所述第一 p-沟道晶体管转为关断状态；

其中，当所述第一节点处于 V_{PP} 和所述控制信号装置向所述栅极提供所述正电压时，在所述第一 p-沟道晶体管的漏极的电压基本上维持在所述第二 p-沟道晶体管的栅极电压减去所述第二 p-沟道晶体管的阈值电压的电压下。

2. 如权利要求 1 所述的电路，其中所述的控制信号装置的连接在于提供所述正电压基本上等于 V_{PP} 的电压。

3. 如权利要求 1 所述的电路，其中所述的第一和第二 n-沟道和 p-沟道晶体管是薄栅极 MOS 晶体管。

说　明　书

采用高电压检测的击穿保护电路

本发明一般地涉及高电压电路，更确切地说可在高速和高电压下工作的击穿保护电路。

在利用金属氧化物半导体(MOS)技术制造集成电路时，为了进一步提高晶体管的性能，栅极氧化物层越来越变得更薄了。对于指定的一组端电压，MOS晶体管的漏极电流与栅极氧化物层的厚度成反比。一种“薄栅极晶体管”的栅极氧化物层的厚度可以小于300埃。晶体管沟道长度的降低也会提高集成电路的性能。

集成电路上的栅极厚度的降低使该电路更易于形成栅极－辅助连接击穿(gate-aided junction breakdown)。栅极－辅助连接击穿将会在逻辑电路中使电压电平错误，产生高的功率损耗，以及可能使受到损伤的晶体管不可消除地损坏。

很多非易失性器件(包括各种EPROM、EEPROM、PLD和FPGA)要求在高电压下工作而不会击穿。例如，在写入或擦除操作中可能利用高的电压。已知有各种包括在高电压下防止击穿的保护电路的电路。在授予Martinez的4,161,663号、授予Raghunathan等人的4,689,504号、授予Cuevas的4,845,381号以及授予Guillot的5,054,001号美国专利中介绍了这些电路。虽然，现有技术的电路能够按照设计正常工作，但存在一些缺点。例如，某些电路不仅需要惯常的电源电压(V_{CC})以及高的操作电压(V_{PP})，而且还需要中间电压(V_1和V_2)。另一种缺点是某些已知的电路要在输出节点限制在V_{PP}和地之间进行转换或者在输出节点限制在V_{PP}和V_{CC}之间进行转换。能够在V_{PP}和地之间或在V_{CC}和地之间进行选择的电路通常是复杂的。这种复杂性经常会降低电路的速度。

本发明的一个目的是提供一种高电压电路，它能采用高速薄栅极晶体管，而不会使电路易于产生栅极－辅助连接击穿以及不会使电路复杂化。

通过一个利用高电压检测器的电路，首先测定对一可控通道的输入节点是处在高的正电源电压(V_{PP})下还是处在低的正电源电压V_{CC}下，其次根据检测结果确定击穿保护模式，可以实现上述目的。可控通道包括一控制用MOS晶体管的以及一保护用MOS晶体管的源极和漏极的串联电路。在击穿保护模式下，保护用MOS晶体管限制加在控制用MOS晶体管上的电压。在非

保护模式下，保护用MOS晶体管对电路操作维持畅通。

高电压检测器的连接在于监测加到可控通道的电压。这种监测可以直接在到可控通道的输入节点处进行。另外，这种监测可以间接进行，例如在高电压电源与输入节点电耦合传输时进行检测。假如输入节点处于V_{PP}下，高电压检测器对保护用MOS晶体管的栅极进行偏置，这样，由于将控制用MOS晶体管转换到"关断"状态，将会使保护用MOS晶体管关断。因此，加在控制用MOS晶体管上的电压降将减小，减少量为保护用MOS晶体管的栅极电压和阈值电压之差。在一优选实施例中，栅极电压等于V_{CC}，这样就不需要产生中间电压。假如V_{CC}等于5伏，阈值电压为－1伏，加在控制用MOS晶体管上的电压将减少6伏，使得晶体管较少可能受到栅极-辅助连接击穿。

假如到可控通道的输入节点处于V_{CC}下，则不需要击穿保护。高电压检测器则固定该保护用MOS晶体管的栅极电压，保持该晶体管在"导通"状态，不管控制用MOS晶体管处于什么状态。例如，在可控通道中的两个晶体管是p-沟道晶体管，栅极电压可以置为0，确保处于非保护状态，使得保护用MOS晶体管对于电路操作是畅通的。

利用一个输入信号测定控制用MOS晶体管的栅极电压。在可控通道中的两个晶体管都是p-沟道晶体管的场合下，一高电压信号发生器接收一输入信号并将该栅极电压在V_{PP}和地之间进行转换。该可控通道通到一电路输出端和一具有第二保护用MOS晶体管和第二控制用MOS晶体管的第二可控通道。第二控制用MOS晶体管的源极连接到地电位，栅极连接到上述控制用MOS晶体管的栅极。因此，该栅极电压由输入信号决定，但是在一个控制用MOS晶体管为n沟道器件以及另一个为p-沟道器件的场合下，两个控制用晶体管中之一的导通/并断状态将与另一个相反。第二控制用MOS晶体管的漏极连接到第二保护用MOS晶体管的源极。当第二可控通道中的两个晶体管是n沟道晶体管时，第二保护用MOS 晶体管的栅极电压可以固定在V_{CC}。在这一栅极电压下，该晶体管对于在V_{CC} 下的晶体管的操作是畅通的，但是当V_{PP}施加到可控通道时，则限制加在第二控制用MOS晶体管上的电压。

虽然不是先决性的，该电路可以是一个转换器，其中取决于施加到可控通道的输入节点的电压，输入信号使输出在V_{PP}和地电位之间或者在V_{CC}和地电位之间进行转换。

本发明的一个优点是两个保护用MOS 晶体管使得该电路能够利用薄栅

极晶体管来构成，不会危害该电路产生栅极-辅助连接击穿。还有，保护用MOS晶体管不会影响在V_{CC}模式下进行的操作，以及即使在V_{PP}模式下增加的复杂程度是很小的。该高电压检测器能保证在V_{CC}/地转换的过程中，保护电路的畅通性。

图1 是具有根据本发明的击穿保护晶体管的转换器的第一实施例的示意图。

图2 是具有根据本发明的击穿保护晶体管的转换器的第二实施例的示意图。

参照图1，所示高压电源10连接到一V_{PP}/V_{CC}开关12，该开关12 用于使供电节点14在低的正电压(V_{CC})和高的正电压(V_{PP})之间转换。在电源10和V_{PP}/V_{CC}开关12之间连接线可以利用在高压电源10 内部的内部接地节点选择性地断开，以及该V_{PP}/V_{CC}开关12可以设计得一旦发生这种断开时，能够将V_{CC}提供到供电节点14。假如电源10能够在V_{CC}和V_{PP}之间交替变化，不必使用该V_{PP}/V_{CC}开关12。

供电节点14是包含两个p-型沟道晶体管16和18的第一可控通道的入口端。第一p-沟道晶体管16是一控制用MOS器件，而第二p-沟道晶体管设计用作一保护用MOS器件。取决于在供电节点14的电压电平，输出端20 的电压在地电位和V_{CC}之间或在地电位和V_{PP}之间转换。在信号线22，输入信号由高压信号发生器24所接收。在该优选实施例中，信号线22上的低电平将在栅极节点26形成地电位，而信号线22 上的高电平将使栅极节点提高到V_{PP}。栅极节点连接到第一p-沟道晶体管16的栅极28。在处于地电位时，栅极28将使该晶体管处于"导通"状态，这是由于源极30的电压电平将超过栅极，不管在供电节点14处的电压为V_{CC}还是V_{PP}。在信号线22上为逻辑高电平时，将在栅极28提供电压V_{PP}，使得该电压电平至少与源极30 的电压电平一样高，因此，将晶体管16转换到"关断"状态。

高电压检测器32的连接在于监测加到第一p-沟道晶体管16上的电压。在图1所示的电路中，通过测定高电压电源10的输出，间接地进行监测。当在供电节点14的电压测定为V_{CC}时，高电压检测器在保护节点34 形成低电位。该保护节点连接到第二p-沟道晶体管18的栅极36。连接节点38处于第一晶体管16的漏极40和第二晶体管18的源极42的连接点。当第一和第二p-沟道晶体管两者处于导通状态时，来自第二晶体管的漏极44的输出线20处于与供电节点14的相同的电压电平下。

当第一和第二p-沟道晶体管16和18导通时，第一n-沟道晶体管46和第

二n-沟道晶体管48的至少其中之一关断。由于n-沟道和p-沟道晶体管之间的不同，在栅极节点26处的地电位使p-沟道晶体管16转为导通，使n-沟道晶体管48转为关断。也可以进行相反的转换。即当由于在栅极28 的V_{cc}电压，使第一p-沟道晶体管16转为关断时，第二n-沟道晶体管48导通。在栅极50的V_{cc}电压使得从晶体管48的漏极52到源极54形成一个通道。第一n-沟道晶体管46的栅极56固定在V_{cc}电压下，因此，只要在源极58 的电压不超过栅极56的电压，就会形成晶体管46维持导通的状态。

在工作过程中，有4种可能的电压电平状态的组合，用以确定 p-沟道晶体管16和18和n-沟道晶体管46和48的导通/关断状态。 在这些组合状态的第一种状态，高电压电源10沿线60向该V_{PP}/V_{cc}开关12施加电压， 这样在供电节点14处于V_{cc}下，高电压检测器32由线62 连接到电源10。电源10的低电压或无电压的下降会导致检测器在保护节点34形成地电位。根据在信号线22上的输入，高电压信号发生器24在地电位和V_{cc}之间转换。 通过经线64连接到高电压电源10，得到V_{PP}，将V_{PP}连接到与线60 上电压无关的高电压信号发生器24上。由于供电接点14处于V_{cc}，以及栅极节点26 处于地电位，第一p-沟道晶体管16处于导通状态，第二n-沟道晶体管48将处于截止状态。两个p-沟道晶体管16和18的栅极28和36将处于地电位，这样输出线20将处于V_{cc}下。

在4种可能的组合状态中的第二种状态下，供电节点14维持在V_{cc}， 不过沿信号线22的输入为逻辑高电平。发生器24在栅极节点26提供V_{PP}电压，使第一p-沟道晶体管16关断，第二n-沟道晶体管48导通。由输出线20到在第二n-沟道晶体管的源极54的接地点的可控通道将输出线拉到地电位。因而，图1的电路作用象一转换器。

当供电节点14处于V_{cc}，第二p-沟道晶体管18和第一 n-沟道晶体管46对于电路操作是畅通的。即这两个晶体管维持在导通状态，而第一p-沟道晶体管16和第二n-沟道晶体管48通过改变在两个栅极28和50的电位转换为导通和关断状态。高电压检测器32通过将栅极36维持在地电位，对于第二p-沟道晶体管18形成一种非保护状态。

在供电节点和输入信号的电平的第三种组合状态下，高电压电源10转换在供电节点14形成V_{cc} 电压，以及在信号线22的输入处于逻辑低电平。在这种模式下，第一p-沟道晶体管16的栅极28处于0伏，该晶体管导通。相反，在第二n-沟道晶体管48的栅极50为0伏时，使该晶体管关断，这样输出线20的接地通道被阻断。当高电压电源10处于高电平时，检测器32为第二

p-沟道晶体管18的栅极36提供V_{CC}电压。来自供电节点14的V_{PP}超过在栅极36的V_{CC}，并且晶体管18维持导通，使得输出线20提升到供电节点14 的电平即V_{PP}。

在4种组合状态中的最后一种状态下，电源10维持在高电压下，但信号线22转换到逻辑高电平。在这种状态下，第一p-沟道晶体管16的栅极28 变到V_{PP}，与在供电节点14的电平相一致。因此，第一 p-沟道晶体管转为关断。同时，在第二n-沟道晶体管48的栅极50的V_{CC}电压使该晶体管导通，对输出线20形成一接地通道。

如上所述，在信号线22上的逻辑电平反相，根据在供电节点14的电位，使输出线20或者在0伏和V_{CC}之间转换，或者在0伏和V_{PP}之间转换。晶体管16、18、46和48都是薄栅极晶体管，这样该转换器能够高速操作。由于在供电节点14为V_{CC}，薄栅极晶体管不易产生栅极-辅助连接击穿。然而，V_{PP} 将超过晶体管的击穿电压，包含在该电路中的第二 p-沟道晶体管 18和第一n-沟道晶体管46防止损坏另外两个晶体管16和48。当第二n-沟道晶体管48关断时，第一n-沟道晶体管46将防止全V_{PP}电压到达第一 n-沟道晶体管。这是因为当第一晶体管46的源极66与第二晶体管48的漏极52的连接点达到一等于在栅极56和晶体管的阈值电压之间的电位差的电压时，第一晶体管46将关断，不再会有升高电压达到第二晶体管48的漏极52。在上述实施例中，栅极56的电压为5伏的V_{CC}电压，阈值电压可接近1伏，这样加在第二晶体管48的漏极52和源极48间的电压将限制到4伏。然而， 这些电压对于本发明不是先决性的。

当栅极节点26由于信号线22处于逻辑高电平而提升到V_{PP} 电平时，两个n-沟道晶体管46和48将导通。与此同时，第一p-沟道晶体管16将转为关断。因为在连接节点38处的电平将下降到一等于在 36处的栅极电压减去p－沟道晶体管16和18的阈值电压的电平，第二p-沟道晶体管18也将关断。由于两个晶体管16和18都关断，该控制用晶体管16不会降低全体V_{PP}电平。

高电压检测器32 测定由供电节点14 到输出线20的第一可控通道是在V_{CC}下还是在V_{PP}下运行。检测器然后根据测定结果，在第二p-沟道晶体管确定处于保护状态还是非保护状态。对在高电压信号发生器24内部的薄栅极MOS晶体管可以实现相同的保护。图中包含的线68提供信号， 用以保护在发生器24的电路内部未予表示的各MOS晶体管。

下面参照图2，除了按照不同的配置之外，所示第二转换器电路70 包

含与图1相同的元件。能够在内部在V_{PP}和地电位之间转换的高电压电源72连接到该V_{PP}/V_{CC}开关74，以便以与图1的V_{PP}/V_{CC}开关12 相同的方式在供电节点76或者提供V_{CC}或者提供V_{PP}。用于该电路的第一可控通道包括一控制用p-沟道晶体管78和保护用p-沟道晶体管80。当每个p-沟道晶体管导通时，输出线82将处在与供电节点76相同的电平上。 第二可控通道包括一控制用n-沟道晶体管84和一保护用n-沟道晶体管86。由于控制用晶体管78和84的栅极88和90相连，将始终有一可控通道电开路而另一个则电短路，使电路70接收电源功率。

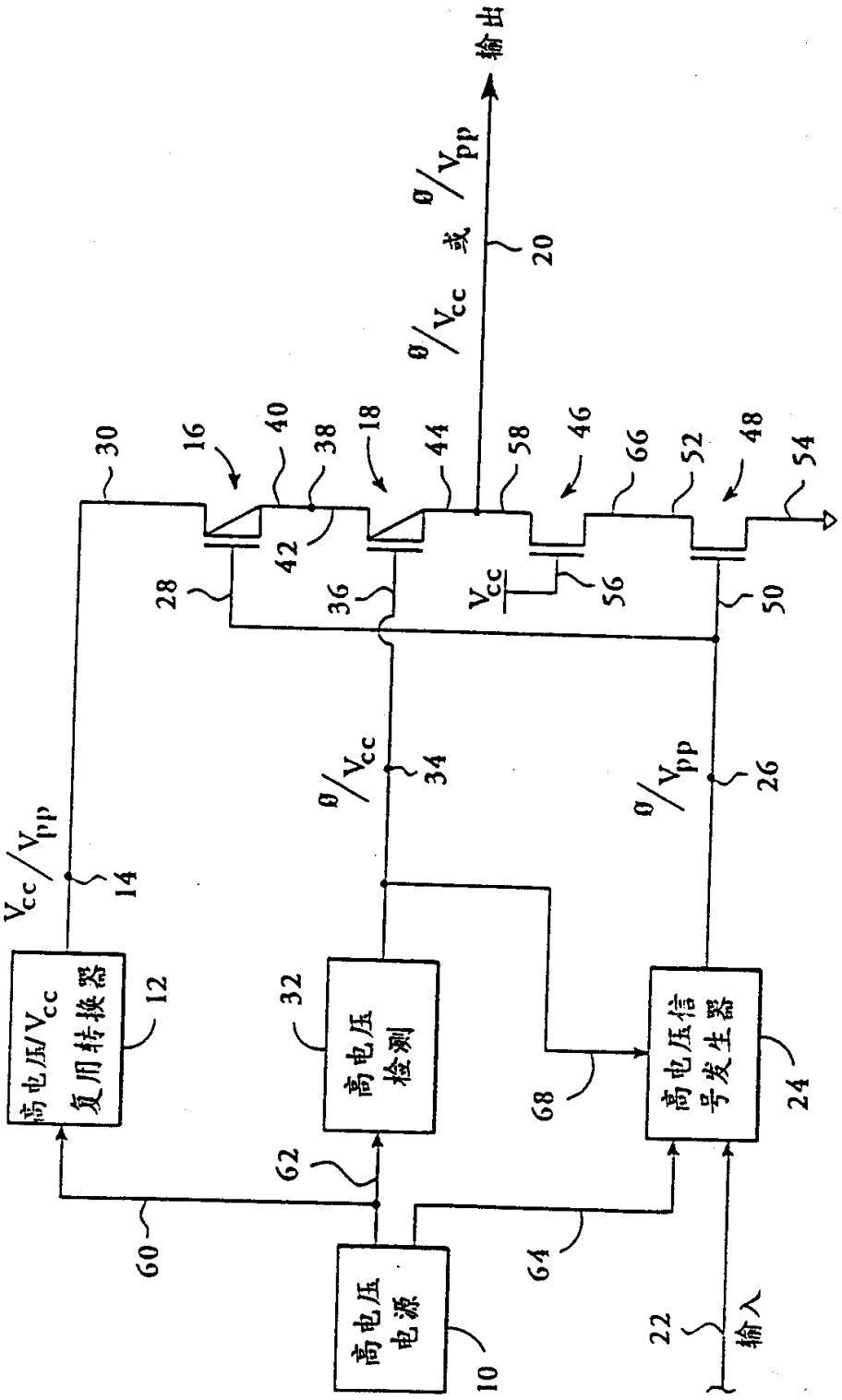
高电压检测器92的连接在于直接监测在供电节点76处的电压电平。在该供电节点处电压为V_{CC}，将会使检测器形成一种非保护状态， 在这种状态下，保护用p-沟道晶体管80的栅极94处于接地状态。在供电节点76处的电压V_{PP}将会使栅极94的电平提高到V_{CC}，从而形成保护状态。

保护用n-沟道晶体管86的栅极96固定接在V_{CC}。因此， 在不是控制用n-沟道晶体管84被关断和输出线82处于高电压的组合状态下，保护用n- 沟道晶体管86将对电路70的操作维持在畅通的状态。控制用晶体管78和84的栅极88和90都连接到一控制信号装置98。该装置可以按照与图1 中的信号发生器相同的方式工作，但这并不是先决性的。该装置接收来自该V_{PP}/V_{CC}开关74的输入。以可选择的方式，在输入线100 上的电平作用可以使栅极88和90连接到低电节点76和由其断开。因此，在V_{CC}运行方式下，栅极 88和90由于在信号线100 的逻辑电平的变化将在V_{CC} 和地电位之间转换。在V_{PP}运行方式下，在信号输入线100上的逻辑电平将决定栅极88和90或者处在地电位或者处在V_{PP}下。

晶体管78、80、84和86以参照图1所介绍的相同方式工作。 假如控制用p-沟道晶体管78关断和供电节点76处于V_{PP}下，保护用 p-沟道晶体管80将关断，防止该控制用p-沟道晶体管其上承受全电压。两个p- 沟道晶体管的连接点将不会低于在94处的栅极电压减去该晶体管的阈值电压。按照类似的方式，保护用n-沟道晶体管86限制了加到控制用n-沟道晶体管84上的电压。

虽然，已经介绍了利用一高电压检测器对一保护用晶体管确立保护和非保护状态，并象在一转换器电路中使用p-沟道晶体管所描述的一样，这并不是先决性的。控制用晶体管和保护用晶体管以及高电压检测器的组合方案也可以用在其它电路中。

说　明　书　附　图


输出
0/Vpp
或
0/Vcc
20
30
16
40
38
18
44
58
46
66
52
48
54
42
28
36
Vcc
56
50
0/Vcc
34
0/Vpp
26
Vcc/Vpp
14
高电压/Vcc
复用转换器
12
32
高电压
检测
68
高电压信
号发生器
24
62
60
64
高电压
电源
10
22
输入

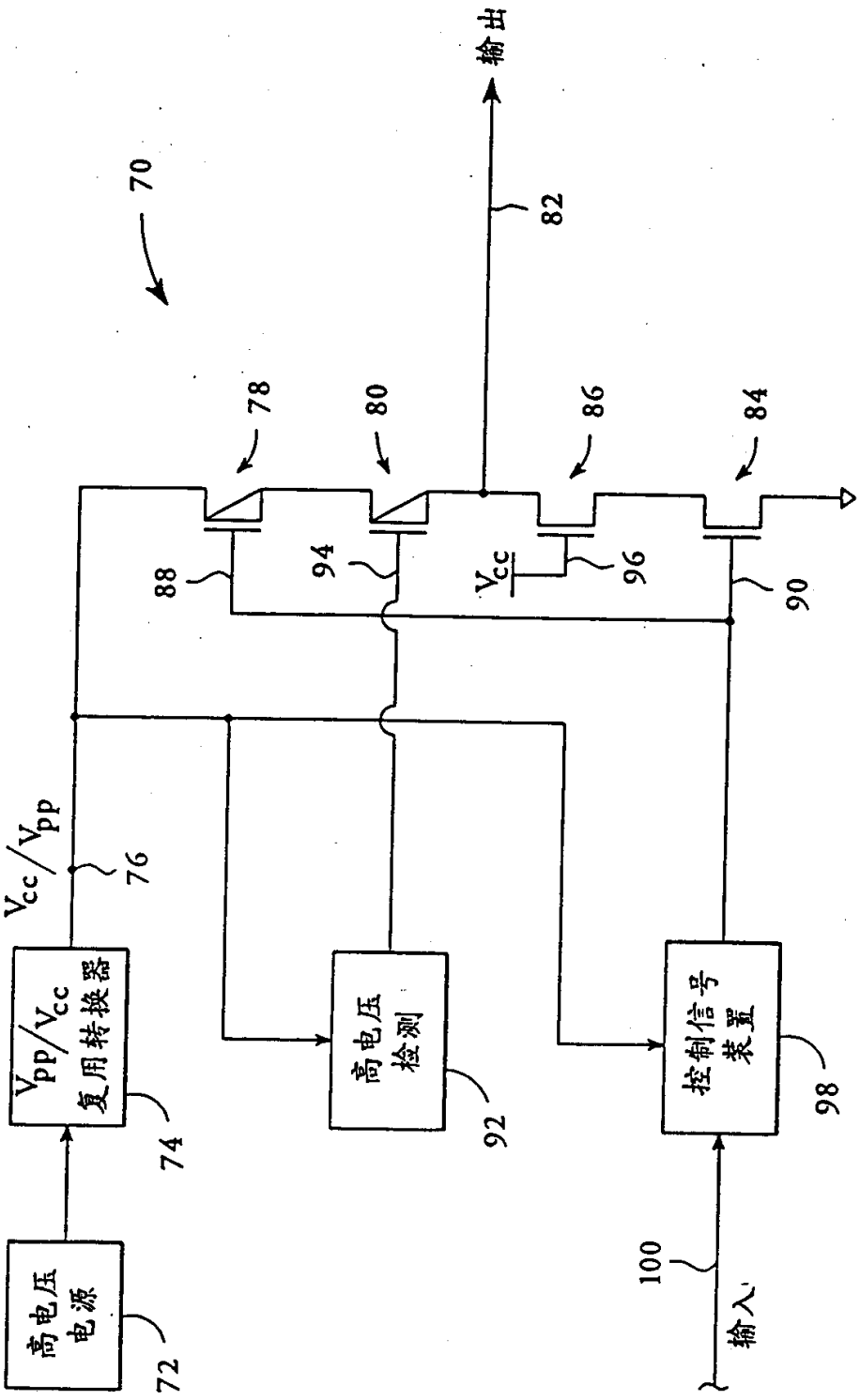

70
输出
82
78
80
86
84
88
94
V_{cc}
96
90
V_{cc}/V_{pp}
76
高电压电源
72
V_{pp}/V_{cc} 复用转换器
74
高电压检测
92
控制信号装置
98
100
输入

图2