



(12) 发明专利

(10) 授权公告号 CN 101944496 B

(45) 授权公告日 2014. 10. 15

(21) 申请号 201010222594. 2

(22) 申请日 2010. 07. 02

(30) 优先权数据

61/222, 860 2009. 07. 02 US

12/825, 822 2010. 06. 29 US

(73) 专利权人 台湾积体电路制造股份有限公司  
地址 中国台湾新竹市

(72) 发明人 林俊成 余振华

(74) 专利代理机构 北京德恒律师事务所 11306  
代理人 陆鑫 高雪琴

(51) Int. Cl.

H01L 21/60(2006. 01)

H01L 23/485(2006. 01)

H01L 23/495(2006. 01)

(56) 对比文件

CN 1287035 A, 2001. 03. 14, 说明书第 5 页第 29 行到第 6 页第 2 行、权利要求 1, 20、附图 1.

CN 1998074 A, 2007. 07. 11, 全文.

US 6504242 B1, 2003. 01. 07, 全文.

审查员 柴春英

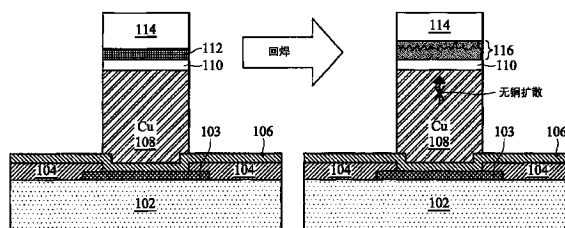
权利要求书1页 说明书5页 附图5页

(54) 发明名称

柱状结构及其形成方法、倒装芯片接合结构

(57) 摘要

本发明提供一种于铜柱结构之上形成良好粘着性的介金属化合物的柱状结构的形成方法与柱状结构及倒装芯片接合结构。该方法包括沉积铜以形成铜柱层；沉积扩散阻挡层于铜柱层之上；沉积铜盖层于扩散阻挡层之上，其中于铜盖层与扩散阻挡层之间形成介金属化合物 (IMC)；以及焊料层形成于铜盖层之上。介金属化合物对于铜柱结构具有良好的粘着性，且介金属化合物的厚度由铜盖层的厚度决定，且扩散阻挡层限制铜从铜柱层中扩散到焊料层。于沉积铜盖层之前，方法中还包括沉积一薄层于扩散阻挡层之上，以增进湿润性 (wettability)。本发明的优点包括于铜柱凸块上形成良好粘着性的介金属化合物 (IMC)，且形成整体可靠的结构。



1. 一种柱状结构的形成方法,包括以下步骤:

形成一铜柱层;

沉积一扩散阻挡层于该铜柱层之上;以及

形成一介金属化合物于该扩散阻挡层之上;

其中形成该介金属化合物包括以下步骤:

沉积一铜盖层于该扩散阻挡层之上;

沉积一焊料层于该铜盖层之上;以及

热处理该铜盖层与该焊料层以形成该介金属化合物;

其中,为了决定该介金属化合物的厚度,还包括控制该铜盖层的厚度,并且,铜盖层提供铜来源,以与扩散阻挡层和焊料层反应形成介金属化合物。

2. 如权利要求1所述的柱状结构的形成方法,其中热处理以形成该介金属化合物,其中该介金属化合物由铜-镍-锡合金所组成且厚度为 $7\mu\text{m}$ 。

3. 如权利要求1所述的柱状结构的形成方法,形成该介金属化合物之前还包括沉积一厚度为 $0.01\mu\text{m}$ - $0.1\mu\text{m}$ 的金于该扩散阻挡层之上。

4. 如权利要求1所述的柱状结构的形成方法,其中该扩散阻挡层包括镍、含磷的镍、含钒的镍或上述的组合。

5. 一种柱状结构,包括:

一铜柱层;

一扩散阻挡层形成于该铜柱层之上;

一介金属化合物形成于该扩散阻挡层之上;以及

一焊料层于该介金属化合物之上;

其中,一铜盖层沉积于该扩散阻挡层之上,一焊料层沉积于该铜盖层之上,热处理该铜盖层与该焊料层以形成该介金属化合物,控制该铜盖层的厚度以决定该介金属化合物的厚度,并且,铜盖层提供铜来源,以与扩散阻挡层和焊料层反应形成介金属化合物。

6. 如权利要求5所述的柱状结构,其中该扩散阻挡层包括镍、含磷的镍、含钒的镍或上述的组合。

7. 如权利要求5所述的柱状结构,其中该介金属化合物由铜-镍-锡合金所组成且厚度为 $7\mu\text{m}$ 。

8. 一种倒装芯片接合结构,包括:

一印刷电路板;以及

一半导体晶片,其与该印刷电路板倒装芯片接合,其中该半导体晶片包括一柱状结构,该柱状结构包括:

一铜柱层;

一扩散阻挡层形成于该铜柱层之上;

一介金属化合物形成于该扩散阻挡层之上;以及

一焊料层,用以倒装芯片接合该印刷电路板。

其中,该介金属化合物通过对沉积于该扩散阻挡层之上的一铜盖层以及沉积于该铜盖层之上的一焊料层热处理而形成,控制该铜盖层的厚度以决定该介金属化合物的厚度,并且,铜盖层提供铜来源,以与扩散阻挡层和焊料层反应形成介金属化合物。

## 柱状结构及其形成方法、倒装芯片接合结构

### 技术领域

[0001] 本发明涉及倒装芯片接合方法,且特别涉及一种铜柱凸块 (Cu pillar bump)。

### 背景技术

[0002] 倒装芯片 (flip chip) 或控制崩溃芯片接合工艺 (Controlled Collapse Chip Connection, C4) 是一种将半导体元件 (例如集成电路芯片与 MEMS) 连接到具有焊料凸块 (solder bump) 外部线路的方法,其中焊料凸块是在晶片工艺的最后步骤中沉积于晶片上侧的芯片焊盘上。为了接合芯片到外部电路 (例如,电路板或其他的芯片或晶片),将芯片反转使得其上侧表面面向下,并将芯片对准到外部线路对应的焊盘上,之后回焊焊料以完成内连线。

[0003] 公知的倒装芯片接合方法使用标准 (球型) 凸块,其具有下述缺点:(1) 芯片与基材之间存在不一致的间隔 (inconsistent gap);(2) 缩小的接点间距 (reduced pitch) 降低了芯片与基材之间的间隔;(3) 基材焊料掩模的开口变异改变了间隔;以及 (4) 凸块尺寸的变异造成不一致的底部填充物 (underfill)。

[0004] 相反的,柱状凸块倒装芯片接合方法使用柱状凸块取代球型凸块且具有下述优点:(1) 芯片与基材之间存在一致的间隔 (inconsistent gap) (坚固的凸块);(2) 具有凸块高度一致且细微接点间距的凸块,因此降低芯片的尺寸 (例如,80  $\mu\text{m}$  接点间距);(3) 因不具有焊料掩模 (solder mask, SM) 而消除了与焊料掩模相关的缺陷;(4) 柱状结构的凸块具有一致的底部填充物;以及 (5) 可改变的焊盘位置,以解决关键设计的瓶颈。

[0005] 特别的是,铜柱焊料凸块 (copper pillar solder bumps, CPB) 具有下述优点:(1) 较佳的热/电性表现;(2) 较高的电流承载能力;(3) 较佳的耐电子迁移力,因此凸块寿命较长;(4) 减少铸造孔隙 (molding voids),亦即于铜柱凸块之间具有较一致的间隔。此外,通过使用铜柱控制焊料扩散 (Cu-pillar controlled solder spreading),消除无铅液滴状 (lead-free teardrop) 的设计,以及使用细微接点间距的无掩模基材与裸铜焊盘,可以获得较低成本的基材。再者,铜柱焊料凸块 (copper pillar solder bumps, CPB) 对于敏感性元件 (例如存储器芯片) 可以提供软错误防护 (soft error protection),例如,通过铜柱距离提供“ $\alpha$ -粒子防护 (Alpha emission)”。铜柱焊料凸块 (copper pillar solder bumps, CPB) 也可使用无铅柱状凸块。

[0006] 焊料中的铜会影响介金属化合物 (intermetallic compound, IMC) 的粘着性。于含铜焊料合金中,界面的介金属化合物 (IMC) (例如锡-铜-镍 (Sn-Cu-Ni)) 可粘着至无电镀凸块底层金属 (UBM, 例如镍-磷 (Ni-P))。若不含铜 (例如镍-锡 (Ni-Sn) 或镍-锡-银 (Ni-Sn-Ag)), 介金属化合物 (例如针状型镍锡合金 (needle-type  $\text{Ni}_3\text{Sn}_4$ )) 会失去粘着性且自无电镀凸块底层金属 (electroless UBM) 界面 (例如镍-磷 (Ni-P)) 剥离。

[0007] 然而,此处关心的是于退火 (annealing) 与电流压缩 (current stressing) 期间,在铜柱凸块中介金属化合物 (IMC) 与克肯达孔洞生长 (Kirkendall void growth) 的问题。当使用锡焊料材料,从铜柱提供足够的铜,且通过铜与锡进行反应以形成厚的介金

属化合物 (IMC), 例如六铜五锡 ( $\text{Cu}_6\text{Sn}_5$ ) 与三铜锡 ( $\text{Cu}_3\text{Sn}$ )。因为介金属化合物 (IMC) 脆性较高 (brittle), 因此厚的介金属化合物 (IMC) 会降低铜柱凸块的机械强度。介金属化合物 (IMC) 变成扇贝型 (scalloped) 且从界面剥除。较厚的锡焊料 (例如, 20mm) 需要较长的退火工艺, 且需要充足的铜来源, 使三铜锡 ( $\text{Cu}_3\text{Sn}$ ) 变厚且使六铜五锡 ( $\text{Cu}_6\text{Sn}_5$ ) 的尺寸变大。软的焊料全部转变成较硬的介金属化合物 (IMC), 会降低结构的剪切强度 (shear strength)。此外, 较厚的介金属化合物 (IMC) 会造成粘着性较差。再者, 克肯达孔洞 (Kirkendall void) 会形成于柱状结构与三铜锡 ( $\text{Cu}_3\text{Sn}$ ) 之间的界面, 造成铜柱结构与三铜锡 ( $\text{Cu}_3\text{Sn}$ ) 之间具有不良的界面与较差的接触。

[0008] 因此, 业界亟需提出一种于铜柱结构之上形成良好粘着性的介金属化合物 (IMC) 的新的方法与结构, 以提供可靠的结构完整性。

### 发明内容

[0009] 为克服现有技术中的上述缺陷, 本发明提供一种柱状结构 (pillar structure) 的形成方法, 包括以下步骤: 形成一铜柱层 (copper-containing pillar layer); 沉积一扩散阻挡层 (diffusion barrier layer) 于该铜柱层之上; 以及形成一介金属化合物 (intermetallic compound, IMC) 于该扩散阻挡层之上。

[0010] 本发明另提供一种柱状结构 (pillar structure), 包括: 一铜柱层; 一扩散阻挡层形成于该铜柱层之上; 一介金属化合物 (intermetallic compound, IMC) 形成于该扩散阻挡层之上; 以及一焊料层于该介金属化合物 (IMC) 之上。

[0011] 本发明也提供一种倒装芯片接合结构, 包括: 一印刷电路板 (printed circuit board); 以及一半导体晶片, 其与该印刷电路板倒装芯片接合, 其中该半导体晶片包括一柱状结构, 该柱状结构包括: 一铜柱层; 一扩散阻挡层形成于该铜柱层之上; 一介金属化合物 (intermetallic compound, IMC) 形成于该扩散阻挡层之上; 以及一焊料层, 用以倒装芯片接合该印刷电路板。

[0012] 本发明的优点包括于铜柱凸块上形成良好粘着性的介金属化合物 (IMC), 且形成整体可靠的结构。

[0013] 为了让本发明的上述和其他目的、特征、和优点能更明显易懂, 下文特举出优选实施例, 并配合附图, 进行详细说明。

### 附图说明

[0014] 图 1 为一剖面图, 用以说明本发明一优选实施例于铜柱凸块之上形成良好粘着性的介金属化合物 (IMC) 的示范结构。

[0015] 图 2A ~ 图 2K 为一系列剖面图, 用以说明本发明另一优选实施例的于铜柱凸块之上形成良好粘着性的介金属化合物 (IMC) 的工艺。

[0016] 图 3A- 图 3B 为一系列剖面图, 用以说明本发明另一优选实施例经由图 2A- 图 2K 的工艺后, 将此结构倒装芯片结合至印刷电路板 (PCB) 上的示范结构。

[0017] 其中, 附图标记说明如下:

[0018] 102 ~ 半导体晶片

[0019] 103 ~ 金属线层

- [0020] 104 ~ 保护层
- [0021] 106 ~ 籽晶层
- [0022] 108 ~ 铜柱
- [0023] 110 ~ 扩散阻挡层
- [0024] 112 ~ 铜盖层
- [0025] 114 ~ 焊料层
- [0026] 116 ~ 介金属化合物层 (IMC layer)
- [0027] 202 ~ 光致抗蚀剂层
- [0028] 204 ~ 印刷电路板
- [0029] 206 ~ 导电层
- [0030] 208 ~ 扩散阻挡层
- [0031] 210 ~ 介金属化合物层 (IMC layer)

### 具体实施方式

[0032] 以下特举出本发明的实施例,并配合附图作详细说明。以下实施例的元件和设计是为了简化所公开的发明,并非用以限定本发明。

[0033] 本发明提供一种于铜柱凸块之上形成良好粘着性的介金属化合物 (IMC) 的新的方法与结构。于各实施例与附图中,相同的元件用相同的元件参考符号标示。

[0034] 依据本发明的一实施例,图 1 显示于铜柱凸块之上形成良好粘着性的介金属化合物 (IMC) 的示范结构。该结构为一半导体晶片 (例如,硅) 102,其具有图案化菊链式配线 (patterned daisy chain) (菊链式配线指一群与短金属线相连接的导通孔)。金属线层 103 (例如,铝 (Al)、铜 (Cu) 或铝铜合金 (AlCu))、保护层 (具有开口) 104、籽晶层 106 (例如钛钨 / 铜 (TiW/Cu)、钛 / 铜 (Ti/Cu) 或钛 / 铜 / 镍金 (Ti/Cu/NiAu) 等)、铜柱 108、扩散阻挡层 110 (例如镍 (Ni)、含磷的镍 (Ni(P))、含钒的镍 (Ni(V)) 等)、铜盖层 112 与焊料层 114 (例如锡银合金 (Sn-Ag)、锡 (Sn) 或掺杂铜的锡银合金 (Sn-Ag(Cu)),其中铜含量小于 0.3 重量百分比,等等)。

[0035] 扩散阻挡层 110 阻挡铜从铜柱 118 扩散到焊料层 114。如果不存在扩散阻挡层 110,从铜柱 118 提供充足的铜来源,于焊料层 114 的界面会形成非常厚的介金属化合物 (IMC)。如此一来,会造成弱的强度与较差的粘着性。为了提高湿润性 (wettability),也可于扩散阻挡层 110 的顶部沉积一薄层 (例如,金)。

[0036] 薄的铜盖层 112 仅能提供有限的铜来源以与焊料层 114 (例如,锡) 反应,且薄的铜盖层 112 也会与扩散阻挡层 110 (例如,镍) 反应。铜盖层 112 的厚度为约  $0.1 \mu\text{m}$  -  $1.5 \mu\text{m}$ ,以在进行回焊焊接 (reflow soldering) 之后,形成可控制的介金属化合物 (IMC) (例如,  $(\text{Cu}, \text{Ni})_x \text{Sn}_y$ )。回焊焊接 (reflow soldering) 是一种工艺,此工艺中利用焊料膏 (粉末状的焊料与助熔剂的粘稠混合物) 将成分暂时地固定在其附着的焊盘上,之后为了焊接接点,小心地加热此组合 (assembly)。可通过红外光灯 (infrared lamp) 加热此组合,或将此组合通过一个精进控制的烘箱 (oven),或者用焊接笔 (hot air pencil) 进行焊接。

[0037] 经过回焊之后,介金属化合物层 (IMC layer) 116 形成于铜盖层 112、扩散阻挡层 110 (例如,镍) 与焊料层 114 (例如,锡) 之间。举例而言,当铜盖层的厚度为约

0.1  $\mu\text{m}$ -1.5  $\mu\text{m}$ , 且搭配镍扩散阻挡层 110 与锡焊料层 114 时, 则铜-镍-锡介金属化合物层 (Cu-Ni-Sn IMC layer) 的厚度可控制为小于 7  $\mu\text{m}$ 。铜-镍-锡介金属化合物层 (Cu-Ni-Sn IMC layer) 提供较佳的界面粘着性。如果不存在铜 (例如, 镍锡合金 (Ni-Sn) 或镍锡银合金 (Ni-Sn-Ag)), 则介金属化合物 (例如, 针状型镍锡合金 (needle-type  $\text{Ni}_3\text{Sn}_4$ )) 会失去粘着性且会自界面剥离。

[0038] 铜柱 108 的厚度 (高度) 为约 5  $\mu\text{m}$ -150  $\mu\text{m}$ 。可通过电镀或无电极电镀形成扩散阻挡层 110 (例如镍 (Ni)、含磷的镍 (Ni(P))、含钒的镍 (Ni(V)) 等), 且其厚度为约 0.5  $\mu\text{m}$ -4  $\mu\text{m}$ 。如果一湿润性较佳的薄层 (例如, 金) 沉积于扩散阻挡层 110 的顶部, 此薄层的厚度为约 0.01  $\mu\text{m}$ -0.1  $\mu\text{m}$ 。

[0039] 焊料层 114 可由锡 (Sn)、锡银合金 (SnAg)、锡铅合金 (Sn-Pb)、锡银铜合金 (SnAgCu) (其中铜含量为小于 0.3 重量百分比)、锡银锌合金 (SnAgZn)、锡锌合金 (SnZn)、锡铋合金 (SnBi-In)、锡铟合金 (Sn-In)、锡金合金 (Sn-Au)、锡铅合金 (SnPb)、锡铜合金 (SnCu)、锡铟合金 (SnZnIn) 或锡银锑合金 (SnAgSb) 所组成。于热退火过程中, 焊料体积不会改变。如果焊料层 114 为锡银合金 (SnAg), 于界面会形成一可控制的且具有良好粘着性的铜镍锡介金属化合物层 ((Cu, Ni)<sub>x</sub>Sn<sub>y</sub> IMC layer)。虽然锡银合金 ( $\text{Ag}_3\text{Sn}$ ) 具有不错的耐电子迁移 (electromigration, EM) 能力, 但是仍然需要控制银的含量, 以避免形成大尺寸的锡银合金 ( $\text{Ag}_3\text{Sn}$ )。

[0040] 依据本发明的另一实施例, 图 2A-图 2K 显示于铜柱凸块之上形成良好粘着性的介金属化合物 (IMC) 的示范工艺。在图 2A 中, 于半导体晶片 102 (例如, 硅) 之上形成一保护层 104。保护是一种工艺, 此工艺于两种材料结合之前, 使一种材料与另一种材料之间为钝性 (去活化)。于此工艺中, 使半导体表面上具有化学与电子活性的断裂键 (broken bonds) 达到饱和 (saturated), 且通过与其他特定元素反应以达到去活化 (例如, 氢保护表面上断裂的硅键结; 氧生长于硅表面也同样具有保护功能)。

[0041] 于图 2B 中, 沉积籽晶层 106 (例如钛钨 / 铜 (TiW/Cu)、钛 / 铜 (Ti/Cu) 或钛 / 铜 / 镍 / 金 (Ti/Cu/Ni/Au) 等)。于图 2C 中, 沉积光致抗蚀剂层 202, 且于图 2D 中, 部分地移除光致抗蚀剂层 202。于图 2E 中, 通过镀层技术 (例如电镀或无电极电镀) 沉积铜柱层 108。于图 2F 中, 通过电镀或无电极电镀沉积扩散阻挡层 110 (例如镍 (Ni)、含磷的镍 (Ni(P))、含钒的镍 (Ni(V)) 等), 其中扩散阻挡层 110 是为阻止铜柱层 108 的扩散阻挡。并且视需要地沉积一湿润性较佳的薄层 (例如, 金) 于扩散阻挡层 110 的顶部。于图 2G 中, 薄铜盖层 112 沉积于扩散阻挡层 110 之上, 以提供有限的铜来源, 使得薄铜盖层 112 与焊料 (例如, 锡) 和扩散阻挡层 110 (例如, 镍) 进行反应。于图 2H 中, 焊料层 114 (例如, 锡) 沉积于铜盖层 112 的顶部上, 且于图 2I 中, 光致抗蚀剂被剥除。于图 2J 中, 籽晶层 106 被蚀刻。在图 2K 中, 于进行回焊工艺 (reflow process) 期间, 提供良好粘着性的介金属化合物层 116 (例如镍铜锡合金 (Ni-Cu-Sn)) 形成于扩散阻挡层 110 与焊料层 114 之间。

[0042] 依据本发明的另一实施例, 图 3A-图 3B 中显示经由图 2A-图 2K 于铜柱凸块之上形成良好粘着性的介金属化合物 (IMC) 后, 将此结构倒装芯片结合至一印刷电路板 (PCB) 上的示范结构。图 3A 显示焊料层 114 的厚度小于 8  $\mu\text{m}$ , 而图 3B 显示焊料层 114 的厚度大于 8  $\mu\text{m}$ 。于图 2K 中的结构反转向下且附着到位于底部的印刷电路板 (PCB) 204 上。印刷电路板 (PCB) 204 具有一导电层 206 与形成于其上的扩散阻挡层 208, 以及形成一介金属化合

物层 210 (例如,铜镍锡合金 (Cu-Ni-Sn))。于印刷电路板 (PCB) 204 的另一个的薄铜盖层上也形成介金属化合物层 210。

[0043] 焊料层 114 可由锡 (Sn)、锡银合金 (SnAg)、锡铅合金 (Sn-Pb)、锡银铜合金 (SnAgCu) (其中铜含量为小于 0.3 重量百分比)、锡银锌合金 (SnAgZn)、锡锌合金 (SnZn)、锡铋铟合金 (SnBi-In)、锡铟合金 (Sn-In)、锡金合金 (Sn-Au)、锡铅合金 (SnPb)、锡铜合金 (SnCu)、锡锌铟合金 (SnZnIn) 或锡银铋合金 (SnAgSb) 或任何合适的材料所组成。如果焊料层 114 原本包含铜 (例如,锡银铜合金 (SnAgCu, SAC) 或锡铜合金 (Sn-Cu) 等), 则薄的铜盖层 112 可提供铜来源, 以与扩散阻挡层 110 和焊料层 114 反应形成一铜镍锡合金介金属化合物 ((Cu, Ni)<sub>x</sub>Sn<sub>y</sub> IMC)。铜镍锡合金介金属化合物 ((Cu, Ni)<sub>x</sub>Sn<sub>y</sub> IMC) 对于焊料具有良好粘着性。此外, 经由回焊与其他热退火之后, 焊料的体积并不会改变, 若体积改变可能会引起可靠度的问题 (reliability issue)。

[0044] 本发明的优点包括于铜柱凸块上形成良好粘着性的介金属化合物 (IMC), 且形成整体可靠的结构。本领域普通技术人员应能了解的是, 本发明也有许多其他实施例的变化。

[0045] 虽然本发明已以多个优选实施例公开如上, 然其并非用以限定本发明, 任何所属技术领域中的普通技术人员, 在不脱离本发明的精神和范围内, 当可作任意的更动与润饰, 因此本发明的保护范围当视随附的权利要求所界定的保护范围为准。

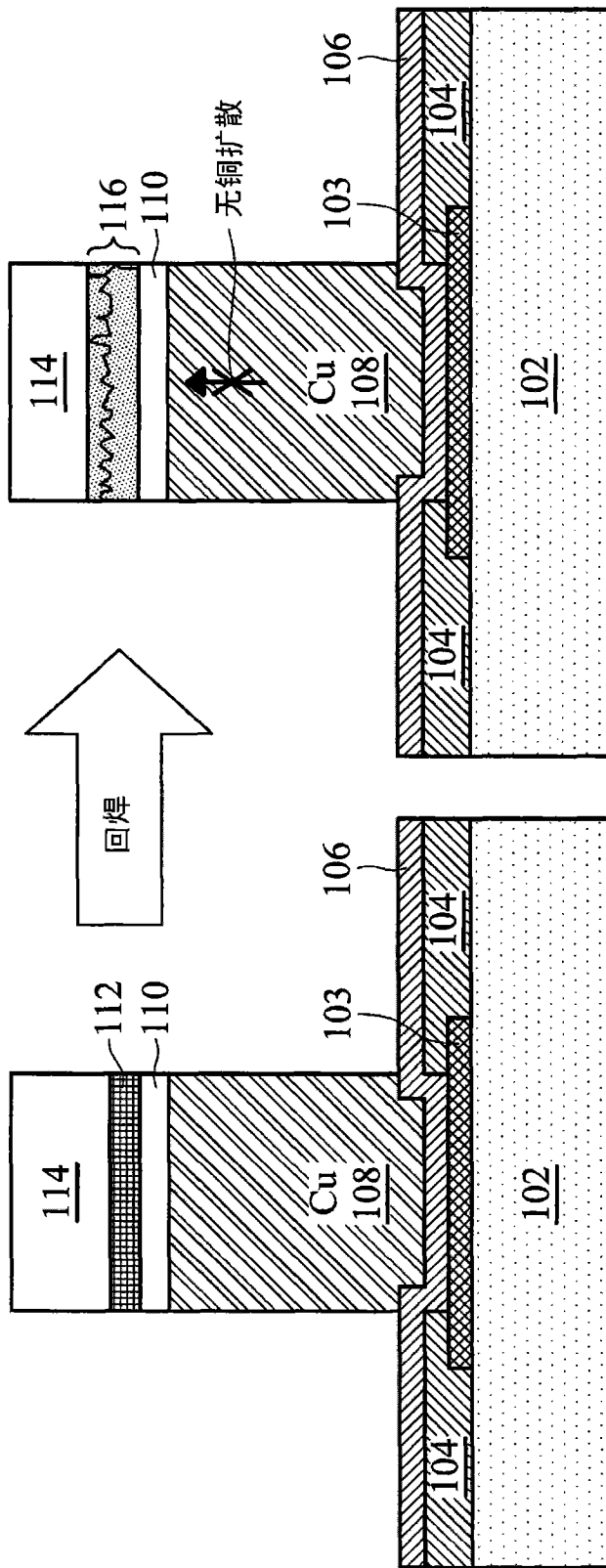


图 1

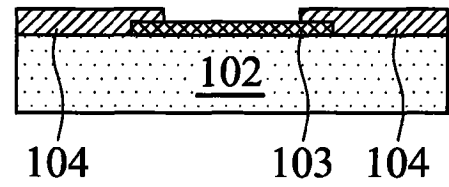


图 2A

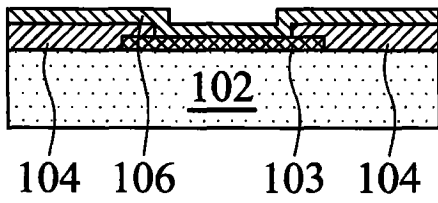


图 2B

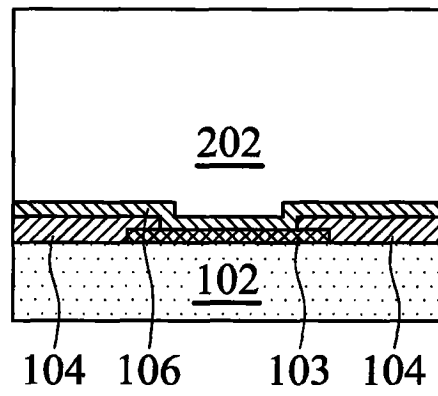


图 2C

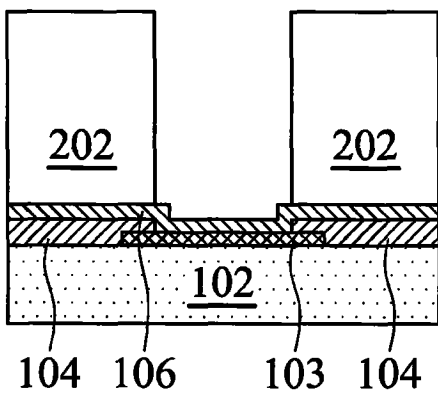


图 2D

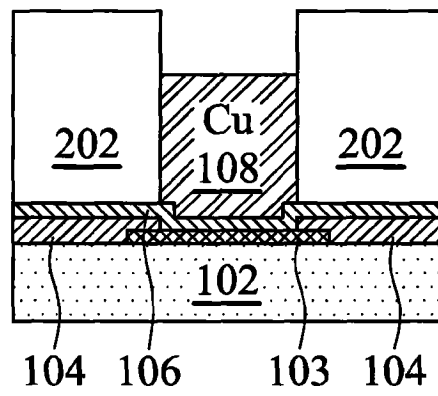


图 2E

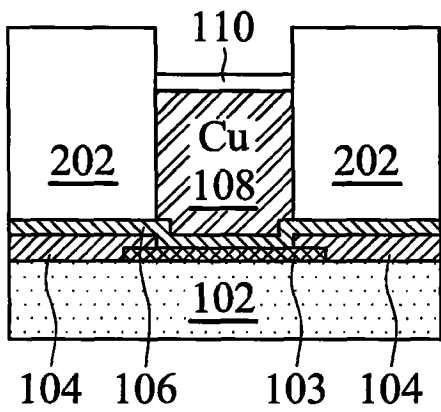


图 2F

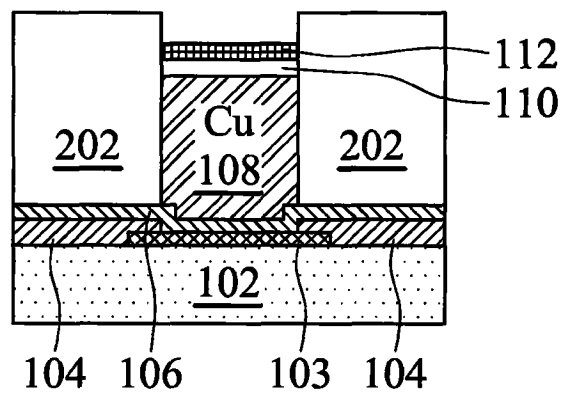


图 2G

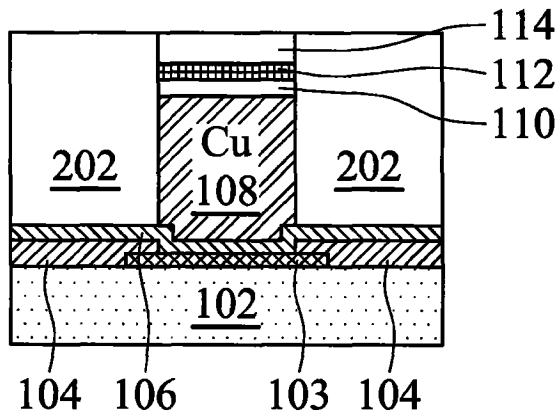


图 2H

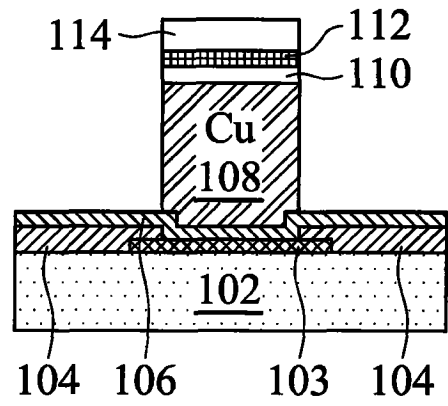


图 2I

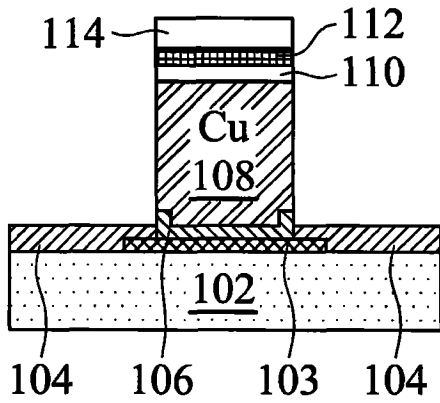


图 2J

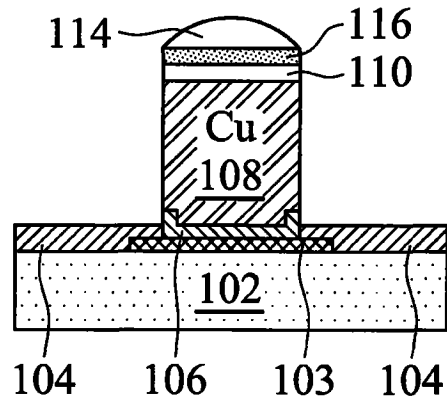


图 2K

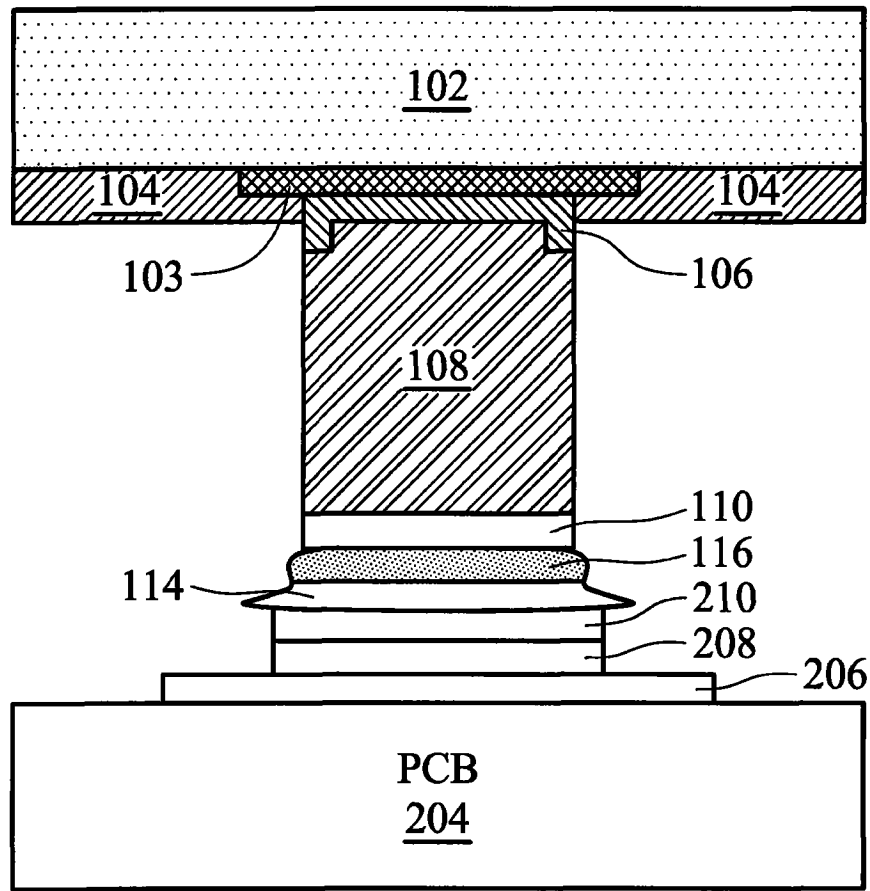


图 3A

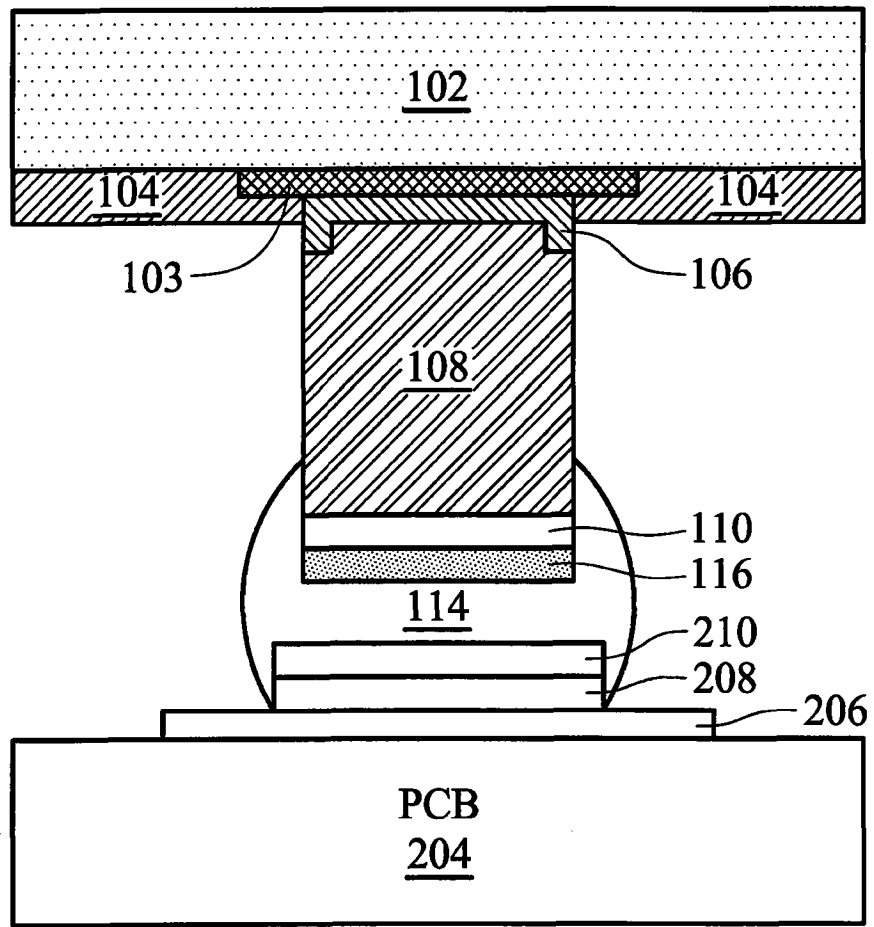


图 3B