

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2022年1月27日(27.01.2022)



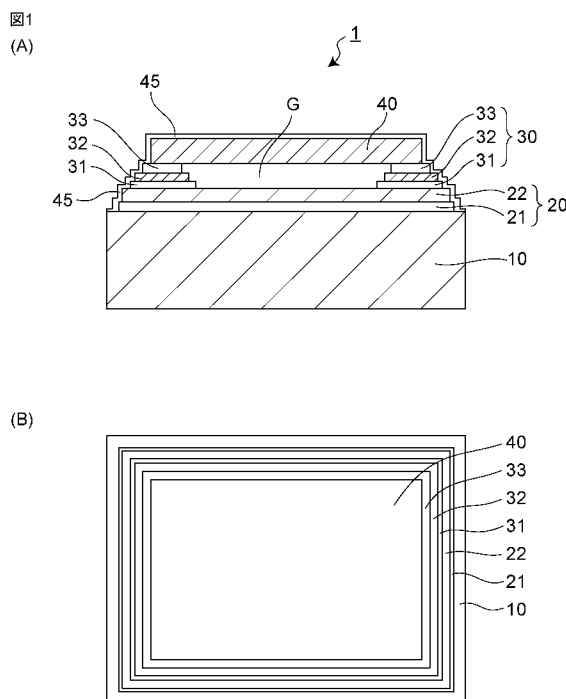
(10) 国際公開番号

WO 2022/019167 A1

- (51) 国際特許分類:  
G01L 9/00 (2006.01) H01L 29/84 (2006.01)
- (21) 国際出願番号: PCT/JP2021/026151
- (22) 国際出願日: 2021年7月12日(12.07.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2020-124567 2020年7月21日(21.07.2020) JP
- (71) 出願人: 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足1丁目10番1号 Kyoto (JP).
- (72) 発明者: 岸杭 薫(KISHIGUI, Kaoru); 〒6178555 京都府長岡京市東神足1丁目10番1号 株式会社村田製作所内 Kyoto (JP). 吉田 康一(YOSHIDA, Koichi); 〒6178555 京都府
- (74) 代理人: 山尾 憲人, 外 (YAMAOKA, Norihito et al.); 〒5300017 大阪府大阪市北区角田町8番1号梅田阪急ビルオフィスタワー 青山特許事務所 Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: PRESSURE SENSOR STRUCTURE, PRESSURE SENSOR DEVICE, AND PRESSURE SENSOR STRUCTURE MANUFACTURING METHOD

(54) 発明の名称: 圧力センサ構造、圧力センサ装置および圧力センサ構造の製造方法



(57) Abstract: This invention relates to a pressure sensor structure that detects variation in the static capacitance between electrodes. A pressure sensor structure 1 comprises a sensor body including a diaphragm plate 40 that functions as a sense electrode, a base electrode 22 that opposes the diaphragm plate 40, and a lateral wall layer 30 that maintains a gap G between the diaphragm plate 40 and base electrode 22, and a conductive guard substrate 10 for supporting the sensor body. The lateral wall layer 30 comprises a guard electrode layer 32 and upper and lower guard electrode insulation layers 31, 33 that electrically insulate the guard electrode layer 32. A substrate insulation layer 21 that electrically insulates the guard substrate 10 is provided between the guard substrate 10 and sensor body. The guard substrate 10 is electrically connected to the guard electrode layer 32 and functions as a guard electrode together with the guard electrode layer 32. This configuration makes it possible to suppress the influence of disturbance and carry out highly accurate pressure measurement.

WO 2022/019167 A1

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

---

(57) 要約 : 本発明は、電極間の静電容量の変化を検知する圧力センサ構造に関する。圧力センサ構造 1 は、センス電極として機能するダイアフラムプレート 40、ダイアフラムプレート 40 に対向するベース電極 22、およびダイアフラムプレート 40 とベース電極 22 との間の間隙 G を維持する側壁層 30 を含むセンサ本体と、該センサ本体を支持するための導電性のガード基板 10 とを備える。側壁層 30 は、ガード電極層 32、ならびにガード電極層 32 を電氣的に絶縁する上側および下側ガード電極絶縁層 31、33 を含む。ガード基板 10 とセンサ本体との間に、ガード基板 10 を電氣的に絶縁する基板絶縁層 21 が設けられる。ガード基板 10 は、ガード電極層 32 と電氣的に接続され、ガード電極層 32 とともにガード電極として機能する。こうした構成により、外乱の影響を抑制でき、高精度の圧力測定が実施できる。

## 明 細 書

発明の名称：

圧力センサ構造、圧力センサ装置および圧力センサ構造の製造方法

技術分野

[0001] 本発明は、気圧や水圧などの圧力を測定するための圧力センサ構造およびそれを用いた圧力センサ装置に関する。また本発明は、圧力センサ構造の製造方法に関する。

背景技術

[0002] 圧力センサは、半導体製造技術を応用したMEMS（マイクロ電気機械システム）技術を用いて製造でき、例えば、約0.5～2mm角の超小型センサが実現できる。典型的な圧力センサは、2つの電極を備えたキャパシタ構造を有し、周囲圧力の変化に起因した静電容量の変化を検知することによって圧力測定が可能である。

[0003] 図9（A）は従来の圧力センサ構造の一例を示す断面図であり、図9（B）はその平面図である。この圧力センサ構造は、例えば、特許文献1に開示されており、センス電極として機能するダイアフラムプレート87と、これに対向するベース電極86と、側壁層85などで構成される。側壁層85は、ガード電極層83と、上下に配置された電気絶縁層82、84とを含む。ベース基板81は、導電性材料で形成され、ベース電極86と導通している。ガード電極層83は、ベース電極86と同一層内に形成され、上方のダイアフラムプレート87と下方のベース基板81との間に挟まれて3層電極構造を構成している。これにより圧力変化に関係しない浮遊静電容量をキャンセルすることが可能になる。

先行技術文献

特許文献

[0004] 特許文献1：国際公開第2015/107453号

発明の概要

## 発明が解決しようとする課題

- [0005] こうした圧力センサ構造は、MEMS技術を用いて1枚の半導体ウエハに多数形成した後、個々のチップに切断すること（個片化）によって得られる。得られたチップは、回路基板90の上に接着剤91を用いて固定され（チップボンディング）、信号処理を行う集積回路とともにケース内に収容されて、圧力センサ装置が完成する。
- [0006] この場合、ベース基板81の裏面は回路基板90に密着しているが、ベース基板81の端面は露出した状態になる。圧力センサ構造の周囲環境は、大気と連通しているため、結露や浸水などに起因して、ベース基板81の端面に水などの液体Qが付着する可能性がある。こうした液体Qは、ダイアフラムプレート87とベース基板81をブリッジすることで浮遊容量が変化して、圧力出力値がシフトすることがある。また、ダイアフラムプレート87およびベース電極86は、外部から到来する電磁ノイズの影響を受けて、圧力出力値がシフトすることがある。
- [0007] 本発明の目的は、外乱の影響を抑制でき、高精度の圧力測定が実施できる圧力センサ構造およびそれを用いた圧力センサ装置を提供することである。また本発明の目的は、外乱の影響を抑制でき、高精度の圧力測定が実施できる圧力センサ構造の製造方法を提供することである。

## 課題を解決するための手段

- [0008] 本発明の一態様は、電極間の静電容量の変化を検知する圧力センサ構造であって、
- センス電極として機能するダイアフラムプレート、該ダイアフラムプレートに対向するベース電極、および前記ダイアフラムプレートと前記ベース電極との間の間隙を維持する側壁層を含むセンサ本体と、
- 該センサ本体を支持するための導電性のガード基板と、を備え、
- 前記側壁層は、ガード電極層、ならびに該ガード電極層を電氣的に絶縁する上側および下側ガード電極絶縁層を含み、
- 前記ガード基板は、前記ガード電極層と電氣的に接続され、前記ガード電

極層とともにガード電極として機能する。

[0009] 本発明の他の態様に係る圧力センサ装置は、上記の圧力センサ構造と、前記圧力センサ構造からの信号を処理する集積回路と、該集積回路および前記圧力センサ構造を搭載する回路基板と、該回路基板とともに前記集積回路および前記圧力センサ構造を収容する、金属製または合成樹脂製のケース部材と、を備える。

[0010] 本発明のさらに他の態様は、電極間の静電容量の変化を検知する圧力センサ構造の製造方法であって、

- a) ベース電極を含む下部基板を形成するステップと、
- b) センス電極として機能するダイアフラムプレートを含む上部基板を形成するステップと、
- c) 前記下部基板と前記上部基板を接合するステップと、
- d) 前記下部基板および前記上部基板を階段状に整形するステップと、
- e) 整形した前記下部基板および前記上部基板の外側表面に、パッシベーション膜を形成するステップとを含み、

前記下部基板形成ステップ a) は、

a 1) 導電性の下部基板の上に順次、下側ガード電極絶縁層および導電層を形成するステップと、

a 2) 前記導電層をエッチングして、ベース電極およびガード電極層を形成するステップとを含み、

前記上部基板形成ステップ b) は、

b 1) 導電性の上部基板の上に、電気絶縁層を形成するステップと、

b 2) 該電気絶縁層をエッチングして、上側ガード電極絶縁層を形成するステップとを含む、方法。

## 発明の効果

[0011] 本発明によれば、外乱の影響を抑制でき、高精度の圧力測定が実施できる。

## 図面の簡単な説明

[0012] [図1]図1 (A) は本発明の実施形態1に係る圧力センサ構造の一例を示す断面図であり、図1 (B) はその平面図である。

[図2]図2 (A) は本発明の実施形態2に係る圧力センサ構造の一例を示す断面図であり、図2 (B) はその平面図である。

[図3]本発明の実施形態3に係る圧力センサ構造の一例を示す断面図である。

[図4]本発明の実施形態4に係る圧力センサ構造の一例を示す断面図である。

[図5]本発明の実施形態5に係る圧力センサ構造の一例を示す断面図である。

[図6]本発明の実施形態6に係る圧力センサ装置の各種例を示す断面図である。  
。

[図7]本発明の実施形態7に係る圧力センサ構造の製造方法の一例を示す説明図である。

[図8]本発明の実施形態7に係る圧力センサ構造の製造方法の一例を示す説明図である。

[図9]図9 (A) は従来の圧力センサ構造の一例を示す断面図であり、図9 (B) はその平面図である。

[図10]本発明の実施形態8に係る圧力センサ構造の一例を示す断面図である。  
。

[図11]本発明の実施形態9に係る圧力センサ構造の一例を示す断面図である。  
。

[図12]本発明の実施形態10に係る圧力センサ構造の一例を示す断面図である。

[図13]本発明の実施形態11に係る圧力センサ構造の一例を示す断面図である。

[図14]本発明の実施形態12に係る圧力センサ構造の一例を示す断面図である。

[図15]本発明の実施形態13に係る圧力センサ構造の一例を示す断面図である。

[図16]本発明の実施形態14に係る圧力センサ構造の一例を示す断面図であ

る。

[図17]本発明の実施形態15に係る圧力センサ構造の一例を示す断面図である。

[図18]本発明の実施形態16に係る圧力センサ構造の一例を示す断面図である。

[図19]図19(A)は本発明の実施形態17に係る圧力センサ構造の一例を示す断面図であり、図19(B)はその平面図である。

[図20]図20(A)は本発明の実施形態18に係る圧力センサ構造の一例を示す断面図であり、図20(B)はその平面図である。

[図21]図21(A)は本発明の実施形態19に係る圧力センサ構造の一例を示す断面図であり、図21(B)はその平面図である。

[図22]図22(A)は本発明の実施形態20に係る圧力センサ構造の一例を示す断面図であり、図22(B)はその平面図である。

[図23]本発明に係るセンサ構造に接続可能な容量変換回路の例を示す回路図である。

[図24]本発明に係るセンサ構造に接続可能な容量変換回路の例を示す回路図である。

[図25]本発明に係るセンサ構造に接続可能な容量変換回路の例を示す回路図である。

[図26]本発明に係るセンサ構造に接続可能な容量変換回路の例を示す回路図である。

[図27]本発明に係るセンサ構造に接続可能な容量変換回路の例を示す回路図である。

[図28]本発明に係るセンサ構造に接続可能な容量変換回路の例を示す回路図である。

### 発明を実施するための形態

[0013] 本発明の一態様は、電極間の静電容量の変化を検知する圧力センサ構造であって、

センス電極として機能するダイアフラムプレート、該ダイアフラムプレートに対向するベース電極、および前記ダイアフラムプレートと前記ベース電極との間の間隙を維持する側壁層を含むセンサ本体と、

該センサ本体を支持するための導電性のガード基板と、を備え、

前記側壁層は、ガード電極層、ならびに該ガード電極層を電氣的に絶縁する上側および下側ガード電極絶縁層を含み、

前記ガード基板は、前記ガード電極層と電氣的に接続され、前記ガード電極層とともにガード電極として機能する。

[0014] この構成によれば、ガード基板は、ガード電極層と電氣的に接続され、ガード電極として機能する。そのため基板端面に水などの液体が付着した場合でも、ベース電極の電位が変化して圧力出力値がシフトするのを抑制できる。

また、最下層としてのガード基板がガード電極として機能するため、圧力センサ構造の下方に設置される電子回路から到来する電磁ノイズの影響を受けにくくなる。そのため外乱に起因して圧力出力値がシフトするのを抑制できる。

また、1枚のウエハ基板に多数の圧力センサ構造が形成された状態で、個々の圧力センサ構造が有するダイアフラムプレートおよびベース電極が電氣的に分離された構造になる。そのためチップ切断前に個々のチップの特性選別が可能になる。

[0015] 前記ガード基板と前記センサ本体との間に、前記ガード基板を電氣的に絶縁する基板絶縁層が設けられることが好ましい。

[0016] この構成によれば、ガード基板とセンサ本体との間の電気絶縁を確保できる。

[0017] 前記センサ本体および前記ガード基板の外側表面には、パッシベーション膜が設けられることが好ましい。

[0018] この構成によれば、結露や浸水などに起因して、圧力センサ構造の外側表面に水などの液体が付着した場合でも、パッシベーション膜は液体からの影

響を抑制できる。

[0019] 前記ベース電極は、前記ガード電極層と同一層内に設けられ、前記ガード電極層から電氣的に隔離されていることが好ましい。

[0020] この構成によれば、ダイアフラムプレートとベース電極との間の間隙の寸法誤差を低減できる。また、ベース電極およびガード電極層は同じ層形成プロセスを用いて形成可能であるため、製造工程の簡素化、低コスト化が図られる。

[0021] 前記基板絶縁層と前記センサ本体との間に、第2ベース電極および第2ガード電極層が同一層内に設けられ、互いに電氣的に隔離されていることが好ましい。

[0022] この構成によれば、第2ガード電極層は、ガード電極層とともにガード電極として機能できる。そのためガード電極の機能をさらに増強できる。

[0023] 前記ダイアフラムプレート、前記上側ガード電極絶縁層、前記ガード電極層、前記下側ガード電極絶縁層および前記ガード基板のうち少なくとも1つに、応力を緩和するための溝が形成されていることが好ましい。

[0024] この構成によれば、センサ本体及び／又はガード基板に印加される応力が緩和されるため、センサ構造の寿命、信頼性を改善できる。

[0025] 前記下側ガード電極絶縁層、前記ガード電極層および前記上側ガード電極絶縁層は、前記ダイアフラムプレートの周縁に沿って枠状に形成され、

前記下側ガード電極絶縁層の内側エッジ間の距離 $W1$ および外側エッジ間の距離 $W6$ 、前記ガード電極層の内側エッジ間の距離 $W2$ および外側エッジ間の距離 $W5$ 、前記上側ガード電極絶縁層の内側エッジ間の距離 $W3$ および外側エッジ間の距離 $W4$ は、下記の式を満たすことが好ましい。

$$W1 < W2 < W3 \quad \text{および} \quad W4 < W5 < W6$$

[0026] この構成によれば、センサ本体の外側表面における沿面距離が大きくなる。そのためダイアフラムプレートとベース電極との間の外部漏れ電流および浮遊静電容量による圧力出力値への影響を低減できる。

[0027] 前記下側ガード電極絶縁層は、前記ダイアフラムプレートの外形より大き

い板状に形成され、

前記ガード電極層および前記上側ガード電極絶縁層は、前記ダイアフラムプレートの周縁に沿って枠状に形成され、

前記下側ガード電極絶縁層の外側エッジ間の距離 $W6$ 、前記ガード電極層の内側エッジ間の距離 $W2$ および外側エッジ間の距離 $W5$ 、前記上側ガード電極絶縁層の内側エッジ間の距離 $W3$ および外側エッジ間の距離 $W4$ は、下記の式を満たすことが好ましい。

$$W2 < W3 \quad \text{および} \quad W4 < W5 < W6$$

[0028] この構成によれば、センサ本体の外側表面における沿面距離が大きくなるため、ダイアフラムプレートとベース電極との間の外部漏れ電流および浮遊静電容量による圧力出力値への影響を低減できる。

[0029] 前記上側および下側ガード電極絶縁層の少なくとも一部が、二酸化ケイ素( $SiO_2$ )で形成されることが好ましい。

[0030] この構成によれば、二酸化ケイ素はシリコンの酸化プロセスによって得られる。そのため、製造工程の簡素化、低コスト化が図られる。

[0031] 本発明の他の態様に係る圧力センサ装置は、上記の圧力センサ構造と、前記圧力センサ構造からの信号を処理する集積回路と、該集積回路および前記圧力センサ構造を搭載する回路基板と、該回路基板とともに前記集積回路および前記圧力センサ構造を収容する、金属製または合成樹脂製のケース部材と、を備える。

[0032] この構成によれば、結露や浸水、電磁ノイズなどの外乱の影響を抑制できる圧力センサ装置が実現できる。

[0033] 本発明のさらに他の態様は、電極間の静電容量の変化を検知する圧力センサ構造の製造方法であって、

- a) ベース電極を含む下部基板を形成するステップと、
- b) センス電極として機能するダイアフラムプレートを含む上部基板を形成するステップと、
- c) 前記下部基板と前記上部基板を接合するステップと、

- d) 前記下部基板および前記上部基板を階段状に整形するステップと、
- e) 整形した前記下部基板および前記上部基板の外側表面に、パッシベーション膜を形成するステップとを含み、
- 前記下部基板形成ステップ a) は、
- a 1) 導電性の下部基板の上に順次、下側ガード電極絶縁層および導電層を形成するステップと、
- a 2) 前記導電層をエッチングして、ベース電極およびガード電極層を形成するステップとを含み、
- 前記上部基板形成ステップ b) は、
- b 1) 導電性の上部基板の上に、電気絶縁層を形成するステップと、
- b 2) 該電気絶縁層をエッチングして、上側ガード電極絶縁層を形成するステップとを含む、方法。

[0034] この構成によれば、結露や浸水、電磁ノイズなどの外乱の影響を抑制できる圧力センサ構造を実現できる。

[0035] (実施形態 1)

図 1 (A) は本発明の実施形態 1 に係る圧力センサ構造 1 の一例を示す断面図であり、図 1 (B) はその平面図である。理解促進のため、図 1 (B) ではパッシベーション膜の図示を省略している。

[0036] この圧力センサ構造 1 は、ダイアフラムプレート 40、ベース電極 22 および側壁層 30 を含むセンサ本体と、センサ本体を支持するガード基板 10 などを備える。

[0037] ダイアフラムプレート 40 は、例えば、多結晶 Si、アモルファス Si、単結晶 Si などの導電性材料で形成され、周囲圧力差に応じて変形可能なセンス電極として機能する。ダイアフラムプレート 40 は、1 層または複数の層で構成でき、例えば、ダイアフラムプレート 40 の上面に電気絶縁層を設けてもよい。ベース電極 22 は、例えば、多結晶 Si、アモルファス Si、単結晶 Si などの導電性材料で形成され、ダイアフラムプレート 40 に対向して配置される。側壁層 30 は、ダイアフラムプレート 40 とベース電極 2

2との間の間隙Gを維持するために設けられる。間隙Gは、外部から密閉された空間であり、例えば、不活性ガスが封入されて一定の圧力に維持される。

[0038] ダイアフラムプレート40およびベース電極22は、平行板キャパシタを構成する。電極間の静電容量Cは、間隙Gの誘電率 $\epsilon$ 、電極面積S、電極間距離dを用いて、 $C = \epsilon \times S / d$ で表される。外部と間隙Gとの圧力差に応じてダイアフラムプレート40が弾性変形すると、電極間距離dが変化し、それに従って静電容量Cも変化する。

[0039] 側壁層30は、間隙Gを取り囲むように枠状に設置され、少なくとも3層で構成され、ガード電極層32と、ガード電極層32の下に配置された電気絶縁層31と、ガード電極層32の上に配置された電気絶縁層33とを含む。ここでは、3層構成を例示するが、側壁層30は4層以上を含んでもよい。

[0040] ガード基板10は、例えば、多結晶Si、アモルファスSi、単結晶Siなどの導電性材料で形成される。ガード基板10は、1層または複数の層で構成でき、例えば、ガード基板10の下面に電気絶縁層を設けてもよい。ガード基板10と側壁層30の間には、中間層20が設けられる。中間層20は、少なくとも2層で構成され、基板側の電気絶縁層21と、その上に位置する上述したベース電極22とを含む。ここでは、2層構成を例示するが、中間層20は3層以上を含んでもよい。

[0041] ガード電極層32は、上方のダイアフラムプレート40と下方のベース電極22との間に介在している。これにより圧力変化に関係しない浮遊静電容量をキャンセルすることが可能になる。

[0042] またガード基板10もガード電極層32と電氣的に接続され、ガード電極層32とともにガード電極として機能する。基板10とガード電極層32とは、本構造内でのビアホールやワイヤなどで導通してもよく、あるいは外部の電子回路を経由して導通してもよい。

[0043] こうした構成により、基板端面に水などの液体が付着した場合でも、ベー

ス電極の電位が変化して圧力出力値がシフトするのを抑制できる。また、最下層としてのガード基板 10 がガード電極（シールド電極）として機能するため、圧力センサ構造の下方に設置される電子回路から到来する電磁ノイズの影響を受けにくくなり、圧力出力値がシフトするのを抑制できる。

[0044] センサ本体、基板絶縁層 21 およびガード基板 10 の外側表面には、パッシベーション膜 45 が設けられる。パッシベーション膜 45 は、例えば、 $\text{SiN}_x$ 、 $\text{SiO}_2$  などの電気絶縁材料で形成され、圧力センサ構造 1 を保護する。

[0045] （実施形態 2）

図 2（A）は本発明の実施形態 2 に係る圧力センサ構造 1 の一例を示す断面図であり、図 2（B）はその平面図である。理解促進のため、図 2（B）ではパッシベーション膜の図示を省略している。本実施形態では、図 1 の構成と比べて、ベース電極 22 の代わりにベース電極 34 をガード電極層 32 と同一層内に設けている。

[0046] この圧力センサ構造 1 は、ダイアフラムプレート 40、ベース電極 34 および側壁層 30 を含むセンサ本体と、センサ本体を支持するガード基板 10 とを備える。

[0047] ダイアフラムプレート 40 は、例えば、多結晶 Si、アモルファス Si、単結晶 Si などの導電性材料で形成され、周囲圧力差に応じて変形可能なセンス電極として機能する。ダイアフラムプレート 40 は、1 層または複数の層で構成でき、例えば、ダイアフラムプレート 40 の上面に電気絶縁層を設けてもよい。ベース電極 34 は、例えば、多結晶 Si、アモルファス Si、単結晶 Si などの導電性材料で形成され、ダイアフラムプレート 40 に対向して配置される。側壁層 30 は、ダイアフラムプレート 40 とベース電極 34 との間隙 G を維持するために設けられる。間隙 G は、外部から密閉された空間であり、例えば、不活性ガスが封入されて一定の圧力に維持される。ダイアフラムプレート 40 およびベース電極 34 は、平行板キャパシタを構成する。

- [0048] 側壁層30は、間隙Gを取り囲むように枠状に設置され、少なくとも3層で構成され、ガード電極層32と、ガード電極層32の下に配置された電気絶縁層31と、ガード電極層32の上に配置された電気絶縁層33とを含む。ここでは、3層構成を例示するが、側壁層30は4層以上を含んでもよい。
- [0049] ベース電極34は、電気絶縁層31の上にガード電極層32と同一層内に設けられ、ガード電極層32からトレンチ34aを介して電氣的に隔離されている。こうした構成により、間隙Gの高さ寸法は、電気絶縁層33の厚さ誤差だけに依存するようになり、図1の構成と比べてより高い精度のものが得られる。また、ベース電極34およびガード電極層32は、同じ層形成プロセスを用いて形成可能であるため、製造工程の簡素化、低コスト化が図られる。
- [0050] ガード基板10は、例えば、多結晶Si、アモルファスSi、単結晶Siなどの導電性材料で形成される。ガード基板10は、1層または複数の層で構成でき、例えば、ガード基板10の下面に電気絶縁層を設けてもよい。ガード基板10と側壁層30との間には、中間層20が設けられる。中間層20は、少なくとも2層で構成され、基板側の電気絶縁層21と、その上に位置するベース導電層23とを含む。ベース導電層23は、ベース電極34と電氣的に接続される。ここでは、2層構成を例示するが、中間層20は3層以上を含んでもよい。
- [0051] ガード電極層32は、上方のダイアフラムプレート40と下方のベース導電層23との間に介在している。これにより圧力変化に関係しない浮遊静電容量をキャンセルすることが可能になる。
- [0052] またガード基板10もガード電極層32と電氣的に接続され、ガード電極層32とともにガード電極として機能する。基板10とガード電極層32とは、本構造内でのビアホールやワイヤなどで導通してもよく、あるいは外部の電子回路を経由して導通してもよい。
- [0053] こうした構成により、基板端面に水などの液体が付着した場合でも、ベー

ス電極の電位が変化して圧力出力値がシフトするのを抑制できる。また、最下層としてのガード基板10がガード電極（シールド電極）として機能するため、圧力センサ構造の下方に設置される電子回路から到来する電磁ノイズの影響を受けにくくなり、圧力出力値がシフトするのを抑制できる。

[0054] センサ本体、ベース導電層23、基板絶縁層21およびガード基板10の外側表面には、パッシベーション膜45が設けられる。パッシベーション膜45は、例えば、 $\text{SiN}_x$ 、 $\text{SiO}_2$ などの電気絶縁材料で形成され、圧力センサ構造1を保護する。

[0055] （実施形態3）

図3は、本発明の実施形態3に係る圧力センサ構造1の一例を示す断面図である。本実施形態では、図2の構成と比べて、ベース導電層23の代わりに第2ベース電極25および第2ガード電極層24を同一層内に設けている。

[0056] この圧力センサ構造1は、ダイアフラムプレート40、ベース電極34および側壁層30を含むセンサ本体と、センサ本体を支持するガード基板10とを備える。

[0057] ダイアフラムプレート40は、例えば、多結晶Si、アモルファスSi、単結晶Siなどの導電性材料で形成され、周囲圧力差に応じて変形可能なセンス電極として機能する。ダイアフラムプレート40は、1層または複数の層で構成でき、例えば、ダイアフラムプレート40の上面に電気絶縁層を設けてもよい。ベース電極34は、例えば、多結晶Si、アモルファスSi、単結晶Siなどの導電性材料で形成され、ダイアフラムプレート40に対向して配置される。側壁層30は、ダイアフラムプレート40とベース電極34との間の間隙Gを維持するために設けられる。間隙Gは、外部から密閉された空間であり、例えば、不活性ガスが封入されて一定の圧力に維持される。ダイアフラムプレート40およびベース電極34は、平行板キャパシタを構成する。

[0058] 側壁層30は、間隙Gを取り囲むように枠状に設置され、少なくとも3層

で構成され、ガード電極層 3 2 と、ガード電極層 3 2 の下に配置された電気絶縁層 3 1 と、ガード電極層 3 2 の上に配置された電気絶縁層 3 3 とを含む。ここでは、3 層構成を例示するが、側壁層 3 0 は 4 層以上を含んでもよい。

[0059] ベース電極 3 4 は、電気絶縁層 3 1 の上にガード電極層 3 2 と同一層内に設けられ、ガード電極層 3 2 からトレンチ 3 4 a を介して電氣的に隔離されている。こうした構成により、間隙 G の高さ寸法は、電気絶縁層 3 3 の厚さ誤差だけに依存するようになり、図 1 の構成と比べてより高い精度のものが得られる。また、ベース電極 3 4 およびガード電極層 3 2 は、同じ層形成プロセスを用いて形成可能であるため、製造工程の簡素化、低コスト化が図られる。

[0060] ガード基板 1 0 は、例えば、多結晶 Si、アモルファス Si、単結晶 Si などの導電性材料で形成される。ガード基板 1 0 は、1 層または複数の層で構成でき、例えば、ガード基板 1 0 の下面に電気絶縁層を設けてもよい。ガード基板 1 0 と側壁層 3 0 との間には、中間層 2 0 が設けられる。中間層 2 0 は、少なくとも 2 層で構成され、基板側の電気絶縁層 2 1 と、その上に位置する第 2 ベース電極 2 5 および第 2 ガード電極層 2 4 とを含む。ここでは、2 層構成を例示するが、中間層 2 0 は 3 層以上を含んでもよい。第 2 ベース電極 2 5 および第 2 ガード電極層 2 4 は、同一層内に設けられ、トレンチ 2 5 a を介して互いに電氣的に隔離されている。第 2 ベース電極 2 5 は、ベース電極 3 4 と電氣的に接続される。また第 2 ガード電極層 2 4 は、ガード電極層 3 2 と電氣的に接続される。

[0061] ガード電極層 3 2 および第 2 ガード電極層 2 4 は、上方のダイアフラムプレート 4 0 と下方のガード基板 1 0 との間に介在している。これにより圧力変化に関係しない浮遊静電容量をキャンセルすることが可能になる。

[0062] またガード基板 1 0 もガード電極層 3 2 と電氣的に接続され、ガード電極層 3 2 とともにガード電極として機能する。基板 1 0 とガード電極層 3 2 とは、本構造内でのビアホールやワイヤなどで導通してもよく、あるいは外部

の電子回路を経由して導通してもよい。

[0063] こうした構成により、基板端面に水などの液体が付着した場合でも、ベース電極の電位が変化して圧力出力値がシフトするのを抑制できる。また、最下層としてのガード基板10がガード電極（シールド電極）として機能するため、圧力センサ構造の下方に設置される電子回路から到来する電磁ノイズの影響を受けにくくなり、圧力出力値がシフトするのを抑制できる。

[0064] また、第2ガード電極層24もガード電極層32と電氣的に接続され、ガード電極層32とともにガード電極として機能する。そのためガード電極の機能をさらに増強できる。

[0065] センサ本体、第2ガード電極層24、基板絶縁層21およびガード基板10の外側表面には、パッシベーション膜45が設けられる。パッシベーション膜45は、例えば、 $\text{SiN}_x$ 、 $\text{SiO}_2$ などの電気絶縁材料で形成され、圧力センサ構造1を保護する。

[0066] （実施形態4）

図4は、本発明の実施形態4に係る圧力センサ構造1の一例を示す断面図である。本実施形態では、側壁層30の幅寸法の最適化について説明する。図1に示した圧力センサ構造1において、側壁層30を構成する下側の電気絶縁層31、ガード電極層32および上側の電気絶縁層33は、ダイアフラムプレート40の周縁に沿って枠状に形成され、いわゆる階段ピラミッド構造の断面形状を示す。

[0067] 具体的には、電気絶縁層31の内側エッジ間の距離 $W1$ および外側エッジ間の距離 $W6$ 、ガード電極層32の内側エッジ間の距離 $W2$ および外側エッジ間の距離 $W5$ 、電気絶縁層33の内側エッジ間の距離 $W3$ および外側エッジ間の距離 $W4$ は、下記の式を満たすことが好ましい。

$$W1 < W2 < W3 \quad \text{および} \quad W4 < W5 < W6$$

[0068] 具体的な数値例として、 $W1$ 、 $W2$ 、 $W3$ は、約 $20 \sim 500 \mu\text{m}$ の範囲でもよく、 $W4$ 、 $W5$ 、 $W6$ は、約 $50 \sim 1000 \mu\text{m}$ の範囲でもよい。ダイアフラムプレート40の面積は、約 $0.5 \sim 2 \text{mm}^2$ の範囲でもよい。また

、ダイアフラムプレート40の層厚は、約0.5～10 $\mu$ mの範囲でもよい。電気絶縁層および導電層の層厚は、約0.1～1 $\mu$ mの範囲でもよい。ガード基板10の層厚は、約100～825 $\mu$ mの範囲でもよい。

[0069] こうした構成により、センサ本体の外側表面における沿面距離が大きくなる。そのため、ダイアフラムプレート40とベース電極22との間の外部漏れ電流および浮遊静電容量による圧力出力値への影響を低減できる。

[0070] (実施形態5)

図5は、本発明の実施形態5に係る圧力センサ構造1の一例を示す断面図である。本実施形態では、側壁層30の幅寸法の最適化について説明する。図2に示した圧力センサ構造1において、側壁層30を構成する下側の電極絶縁層31は、ダイアフラムプレート40の外形より大きい板状に形成される。側壁層30を構成するガード電極層32および上側の電気絶縁層33は、ダイアフラムプレート40の周縁に沿って枠状に形成され、いわゆる階段ピラミッド構造の断面形状を示す。

[0071] 具体的には、電気絶縁層31の外側エッジ間の距離W6、ガード電極層32の内側エッジ間の距離W2および外側エッジ間の距離W5、電気絶縁層33の内側エッジ間の距離W3および外側エッジ間の距離W4は、下記の式を満たすことが好ましい。

$$W2 < W3 \quad \text{および} \quad W4 < W5 < W6$$

[0072] こうした構成により、センサ本体の外側表面における沿面距離が大きくなる。そのため、ダイアフラムプレート40とベース電極22との間の外部漏れ電流および浮遊静電容量による圧力出力値への影響を低減できる。

[0073] (実施形態6)

図6(A)～図6(C)は、本発明の実施形態6に係る圧力センサ装置100の各種例を示す断面図である。

[0074] 圧力センサ装置100は、上述した圧力センサ構造1と、集積回路110と、回路基板120と、ケース部材130などを備える。集積回路110は、ASIC、FPGA、PLD、CPLDなどで構成され、圧力センサ構造

1からの信号を処理する機能を有する。集積回路110は、集積回路110の上面に設けられた端子を經由して圧力センサ構造1と電氣的に接続される。集積回路110は、集積回路110の下面に設けられた端子を經由して回路基板120の導体と電氣的に接続される。集積回路110と圧力センサ構造1の電氣的接続は、回路基板120を經由して行われてもよい。また、集積回路110と回路基板120の電氣的接続は、集積回路110の上面に設けられた端子からワイヤ等で接続してもよい。

[0075] 回路基板120は、集積回路111および圧力センサ構造1を搭載する機能を有し、外部回路との電気接続のための導体を含む。

[0076] ケース部材130は、例えば、金属または合成樹脂などで形成され、回路基板120、集積回路111および圧力センサ構造1を収容する。

[0077] 図6(A)に示す例において、ケース部材130は、段付き円筒状に形成され、回路基板120に固定される。ケース部材130の上部には、大気と連通するための開口131が設けられる。ケース部材130の内部は、空気だけでもよく、あるいは図示のようにゲル(gel)132を充填してもよい。ゲル132は、圧力センサ構造1の防水性、耐水性、防食性などを増強できる。

[0078] 図6(B)に示す例において、ケース部材130は、中空円筒状、中空多角筒状、中空直方体状などに形成され、回路基板120に搭載される。ケース部材130の上部には、大気と連通するための開口131が設けられる。

[0079] 図6(C)に示す例において、ケース部材130は、矩形枠状、円筒枠状などに形成され、圧力センサ構造1の側面および回路基板120と密着するように樹脂成形される。但し、ケース部材130を合成樹脂で形成した場合、ケース部材130は吸水する可能性がある。この場合、圧力センサ構造1の端部と水が電氣的に導通して、吸水したケース部材130と接触しているセンス電位とベース電位間の寄生容量が増加して特性が変動する可能性がある。この場合、従来の圧力センサ構造ではベース電極が露出しているため、特性が変動する可能性があるが、本発明に係る圧力センサ構造ではベース電

極が露出していないため、特性変動を防止できる。

[0080] (実施形態7)

図7と図8は、本発明の実施形態7に係る圧力センサ構造の製造方法の一例を示す説明図である。ここでは、図2に示す圧力センサ構造1を完成させる場合を例示するが、図1と図3に示す圧力センサ構造1についても同様である。

[0081] 最初に、圧力センサ構造1の下部基板について説明する。図7(A)に示すように、Siなどの導電性のウエハ基板50を用意し、続いて酸化処理によりウエハ基板50の上に、SiO<sub>2</sub>などの電気絶縁層51を形成する。このウエハ基板50と電気絶縁層51は、図2に示すガード基板10と電気絶縁層21にそれぞれ対応する。

[0082] 次に、図7(B)に示すように、スパッタを用いて多結晶Siなどの導電層52を成膜し、続いて酸化処理により導電層52の上に、SiO<sub>2</sub>などの電気絶縁層53を形成する。この導電層52と電気絶縁層53は、図2に示すベース導電層23と電気絶縁層31にそれぞれ対応する。続いて、フォトリソグラフィとエッチングを用いて電気絶縁層53を所望のパターンに加工し、その際、例えば、ビアホールを形成する。

[0083] 次に、図7(C)に示すように、スパッタを用いて多結晶Siなどの導電層54を成膜する。このとき導電層54は、ビアホールを經由して導電層52と導通状態になる。続いて、必要に応じて導電層54に鏡面研磨加工を施してもよい。

[0084] 次に、図7(D)に示すように、フォトリソグラフィとエッチングを用いて導電層54を所望のパターンに加工し、図2に示すガード電極層32とベース電極34を形成する。こうして圧力センサ構造1の下部基板LSが得られる。

[0085] 次に、圧力センサ構造1の上部基板について説明する。図7(E)に示すように、例えば、Si/SiO<sub>2</sub>/Siの3層構造を有するSOI(Silicon on Insulator)基板を用いて、導電層62/電気絶縁層63/導電層64の3

層構造を用意する。続いて酸化処理により導電層62の表面に、 $\text{SiO}_2$ などの電気絶縁層61を形成し、導電層64の表面に、 $\text{SiO}_2$ などの電気絶縁層65を形成する。

[0086] 次に、図7(F)に示すように、フォトリソグラフィとエッチングを用いて電気絶縁層65を所望のパターンに加工し、図2に示す電気絶縁層33を形成する。こうして圧力センサ構造1の上部基板USが得られる。

[0087] 次に、図8(A)に示すように、下部基板LSの上に上部基板USを搭載し、接着剤などを用いて両者を接合する。次に、図8(B)に示すように、上部基板USへの研磨処理により電気絶縁層61、導電層62、電気絶縁層63を除去し、導電層64が露出するまで薄くする。この導電層64は、図2に示すダイアフラムプレート40に対応する。

[0088] 次に、図8(C)に示すように、フォトリソグラフィとエッチングを用いて、ウエハ基板50より上側に位置する各層を階段ピラミッド状に整形する。こうして図2に示す電気絶縁層21、ベース導電層23、電気絶縁層31、ガード電極層32、電気絶縁層33およびダイアフラムプレート40が完成する。続いて、スパッタ、フォトリソグラフィ、エッチングを用いて、ダイアフラムプレート40と導通する第1電極パターンを形成し、およびベース電極34およびベース導電層23と導通する第2電極パターンを形成する。電極パターンの主成分は、AlまたはAuである。

[0089] こうして1枚のウエハ基板50に多数の圧力センサ構造が形成される。この状態で個々の圧力センサ構造が有するダイアフラムプレート40およびベース電極34が電氣的に分離された構造になる。そのためチップ切断前に、ウエハテスタを用いて個々のチップの特性選別が可能になる。

[0090] 次に、図8(D)に示すように、スパッタを用いて、例えば、 $\text{SiN}_x$ 、 $\text{SiO}_2$ などのパッシベーション膜45をダイアフラムプレート40から電気絶縁層21までの表面および端面、ならびにウエハ基板50の上側表面に成膜する。続いて、エッチングを用いて、パッシベーション膜45を所望のパターンに加工する。

[0091] 次に、図8(E)に示すように、ダイシングによりウエハ基板50を個々のチップに切断する(個片化)。ウエハ基板50は、図2に示すガード基板10になる。

[0092] こうして結露や浸水、電磁ノイズなどの外乱の影響を抑制できる、図2に示すような圧力センサ構造1を実現できる。

[0093] (実施形態8)

図10は本発明の実施形態8に係る圧力センサ構造1の一例を示す断面図である。本実施形態は、図9に示す構造と類似しているが、最下層をガード基板10としている点で相違する。

[0094] この圧力センサ構造1は、ダイアフラムプレート40、ベース電極34および側壁層30を含むセンサ本体と、センサ本体を支持するガード基板10とを備える。

[0095] ダイアフラムプレート40は、例えば、多結晶Si、アモルファスSi、単結晶Siなどの導電性材料で形成され、周囲圧力差に応じて変形可能なセンス電極として機能する。ダイアフラムプレート40は、1層または複数の層で構成でき、例えば、ダイアフラムプレート40の上面に電気絶縁層を設けてもよい。ベース電極34は、例えば、多結晶Si、アモルファスSi、単結晶Siなどの導電性材料で形成され、ダイアフラムプレート40に対向して配置される。側壁層30は、ダイアフラムプレート40とベース電極34との間の間隙Gを維持するために設けられる。間隙Gは、外部から密閉された空間であり、例えば、不活性ガスが封入されて一定の圧力に維持される。ダイアフラムプレート40およびベース電極34は、平行板キャパシタを構成する。

[0096] 側壁層30は、間隙Gを取り囲むように枠状に設置され、少なくとも3層で構成され、ガード電極層32と、ガード電極層32の下に配置された電気絶縁層31と、ガード電極層32の上に配置された電気絶縁層33とを含む。ここでは、3層構成を例示するが、側壁層30は4層以上を含んでもよい。

- [0097] ベース電極34は、電気絶縁層31の上にガード電極層32と同一層内に設けられ、ガード電極層32からトレンチ34aを介して電氣的に隔離されている。こうした構成により、間隙Gの高さ寸法は、電気絶縁層33の厚さ誤差だけに依存するようになり、図1の構成と比べてより高い精度のものが得られる。また、ベース電極34およびガード電極層32は、同じ層形成プロセスを用いて形成可能であるため、製造工程の簡素化、低コスト化が図られる。
- [0098] ガード基板10は、例えば、多結晶Si、アモルファスSi、単結晶Siなどの導電性材料で形成される。ガード基板10は、1層または複数の層で構成でき、例えば、ガード基板10の下面に電気絶縁層を設けてもよい。ガード基板10と側壁層30との間には、中間層20が設けられる。中間層20は、少なくとも2層で構成され、基板側の電気絶縁層21と、その上に位置するベース導電層23とを含む。ベース導電層23は、ベース電極34と電氣的に接続される。ここでは、2層構成を例示するが、中間層20は3層以上を含んでもよい。
- [0099] またガード基板10もガード電極層32と電氣的に接続され、ガード電極層32とともにガード電極として機能する。基板10とガード電極層32とは、本構造内でのビアホールやワイヤなどで導通してもよく、あるいは外部の電子回路を経由して導通してもよい。
- [0100] こうした構成により、基板端面に水などの液体が付着した場合でも、ベース電極の電位が変化して圧力出力値がシフトするのを抑制できる。また、最下層としてのガード基板10がガード電極（シールド電極）として機能するため、圧力センサ構造の下方に設置される電子回路から到来する電磁ノイズの影響を受けにくくなり、圧力出力値がシフトするのを抑制できる。
- [0101] センサ本体およびガード基板10の外側表面には、パッシベーション膜45が設けられる。パッシベーション膜45は、例えば、SiNx、SiO<sub>2</sub>などの電気絶縁材料で形成され、圧力センサ構造1を保護する。
- [0102] (実施形態9)

図11は、本発明の実施形態9に係る圧力センサ構造1の一例を示す断面図である。本実施形態は、図1に示す構造と類似しているが、ダイアフラムプレート40のエッジから内側寄りの位置に、例えば、側壁層30の位置から上方に、ダイアフラムプレート40の厚さの約半分の深さを有する溝41が形成されている。これによりダイアフラムプレート40に印加される応力を緩和することが可能になる。

[0103] (実施形態10)

図12は、本発明の実施形態10に係る圧力センサ構造1の一例を示す断面図である。本実施形態は、図1に示す構造と類似しているが、ガード基板10のエッジから内側寄りの位置に、例えば、側壁層30の位置から下方に、ガード基板10の裏面までに達する溝42が形成されている。これによりガード基板10に印加される応力を緩和することが可能になる。

[0104] 代替例として、溝42は、ガード基板10、電気絶縁層21、ベース電極22、電気絶縁層31、ガード電極層32、電気絶縁層33およびダイアフラムプレート40のうち少なくとも1つに形成してもよく、外部に露出してもよいが、外部に露出していなくてもよい。

[0105] (実施形態11)

図13は、本発明の実施形態11に係る圧力センサ構造1の一例を示す断面図である。本実施形態は、図2に示す構造と類似しているが、ダイアフラムプレート40のエッジから内側寄りの位置に、例えば、側壁層30の位置から上方に、ダイアフラムプレート40の厚さの約半分の深さを有する溝41が形成されている。これによりダイアフラムプレート40に印加される応力を緩和することが可能になる。

[0106] (実施形態12)

図14は、本発明の実施形態12に係る圧力センサ構造1の一例を示す断面図である。本実施形態は、図2に示す構造と類似しているが、ガード基板10のエッジから内側寄りの位置に、例えば、側壁層30の位置から下方に、ガード基板10の裏面までに達する溝42が形成されている。これにより

ガード基板 10 に印加される応力を緩和することが可能になる。

[0107] 代替例として、溝 42 は、ガード基板 10、電気絶縁層 21、ベース導電層 23、電気絶縁層 31、ガード電極層 32、電気絶縁層 33 およびダイアフラムプレート 40 のうち少なくとも 1 つに形成してもよく、外部に露出してもよいが、外部に露出していなくてもよい。

[0108] (実施形態 13)

図 15 は、本発明の実施形態 13 に係る圧力センサ構造 1 の一例を示す断面図である。本実施形態は、図 3 に示す構造と類似しているが、ダイアフラムプレート 40 のエッジから内側寄りの位置に、例えば、側壁層 30 の位置から上方に、ダイアフラムプレート 40 の厚さの約半分の深さを有する溝 41 が形成されている。これによりダイアフラムプレート 40 に印加される応力を緩和することが可能になる。

[0109] (実施形態 14)

図 16 は、本発明の実施形態 14 に係る圧力センサ構造 1 の一例を示す断面図である。本実施形態は、図 3 に示す構造と類似しているが、ガード基板 10 のエッジから内側寄りの位置に、例えば、側壁層 30 の位置から下方に、ガード基板 10 の裏面までに達する溝 42 が形成されている。これによりガード基板 10 に印加される応力を緩和することが可能になる。

[0110] 代替例として、溝 42 は、ガード基板 10、電気絶縁層 21、第 2 ガード電極層 24、電気絶縁層 31、ガード電極層 32、電気絶縁層 33 およびダイアフラムプレート 40 のうち少なくとも 1 つに形成してもよく、外部に露出してもよいが、外部に露出していなくてもよい。

[0111] (実施形態 15)

図 17 は、本発明の実施形態 15 に係る圧力センサ構造 1 の一例を示す断面図である。本実施形態は、図 10 に示す構造と類似しているが、ダイアフラムプレート 40 のエッジから内側寄りの位置に、例えば、側壁層 30 の位置から上方に、ダイアフラムプレート 40 の厚さの約半分の深さを有する溝 41 が形成されている。これによりダイアフラムプレート 40 に印加される

応力を緩和することが可能になる。

[0112] (実施形態 16)

図 18 は、本発明の実施形態 16 に係る圧力センサ構造 1 の一例を示す断面図である。本実施形態は、図 10 に示す構造と類似しているが、ガード基板 10 のエッジから内側寄りの位置に、例えば、側壁層 30 の位置から下方に、ガード基板 10 の裏面までに達する溝 42 が形成されている。これによりガード基板 10 に印加される応力を緩和することが可能になる。

[0113] 代替例として、溝 42 は、ガード基板 10、電気絶縁層 31、ガード電極層 32、電気絶縁層 33 およびダイアフラムプレート 40 のうち少なくとも 1 つに形成してもよく、外部に露出してもよいが、外部に露出していなくてもよい。

[0114] (実施形態 17)

図 19 (A) は本発明の実施形態 17 に係る圧力センサ構造 1 の一例を示す断面図であり、図 19 (B) はその平面図である。理解促進のため、図 19 (B) ではパッシベーション膜の図示を省略している。本実施形態は、図 1 に示す構造と類似しているが、電気絶縁層 21 およびベース電極 22 のエッジを側方に延長し、さらにガード基板 10 のエッジを側方に延長するとともに、ダイアフラムプレート 40、ベース電極 22 およびガード基板 10 の上面に設置されたパッシベーション膜 45 に開口部を形成して、それぞれパッド電極 PA, PB, PC を設けている。これによりパッド電極 PA, PB, PC とリード線とのボンディング作業が容易になる。

[0115] (実施形態 18)

図 20 (A) は本発明の実施形態 18 に係る圧力センサ構造 1 の一例を示す断面図であり、図 20 (B) はその平面図である。理解促進のため、図 20 (B) ではパッシベーション膜の図示を省略している。本実施形態は、図 2 に示す構造と類似しているが、電気絶縁層 21 およびベース導電層 23 のエッジを側方に延長し、さらにガード基板 10 のエッジを側方に延長するとともに、ダイアフラムプレート 40、ベース導電層 23 およびガード基板 1

0の上面に設置されたパッシベーション膜45に開口部を形成して、それぞれパッド電極PA, PB, PCを設けている。これによりパッド電極PA, PB, PCとリード線とのボンディング作業が容易になる。

[0116] (実施形態19)

図21(A)は本発明の実施形態19に係る圧力センサ構造1の一例を示す断面図であり、図21(B)はその平面図である。理解促進のため、図21(B)ではパッシベーション膜の図示を省略している。本実施形態は、図3に示す構造と類似しているが、電気絶縁層21および第2ガード電極層24のエッジを側方に延長し、さらにガード基板10のエッジを側方に延長するとともに、ダイアフラムプレート40、第2ガード電極層24およびガード基板10の上面に設置されたパッシベーション膜45に開口部を形成して、それぞれパッド電極PA, PB, PCを設けている。これによりパッド電極PA, PB, PCとリード線とのボンディング作業が容易になる。

[0117] (実施形態20)

図22(A)は本発明の実施形態20に係る圧力センサ構造1の一例を示す断面図であり、図22(B)はその平面図である。理解促進のため、図22(B)ではパッシベーション膜の図示を省略している。本実施形態は、図10に示す構造と類似しているが、ベース電極34のエッジの一部およびガード電極層32のエッジ側方に延長し、さらにガード基板10のエッジを側方に延長するとともに、ダイアフラムプレート40、ベース電極34およびガード基板10の上面に設置されたパッシベーション膜45に開口部を形成して、それぞれパッド電極PA, PB, PCを設けている。これによりパッド電極PA, PB, PCとリード線とのボンディング作業が容易になる。

[0118] 次に、ガード電極の役割について説明する。上述した各実施形態において、ガード電極層32および第2ガード電極層24がガード電極として機能する。

[0119] ガード電極は、一定電位、好ましくはセンサに接続されている電気回路の接地(グラウンド)あるいは仮想接地、またはダイアフラムプレートとガー

ド電極との間およびベース電極とガード電極との間を流れる電流と、ダイアフラムプレートとベース電極との間を流れる電流とを分離できるその他の電位のいずれかに接続されてもよい。換言すれば、ダイアフラムプレートとガード電極との間の電気インピーダンスと、ベース電極とガード電極との間の電気インピーダンスとが、ダイアフラムプレートとベース電極との間で測定される静電容量に影響しないように用いられてもよい。

[0120] 図23～図28は、本発明に係るセンサ構造に接続可能な容量変換回路の各種例を示す回路図である。これらの容量変換回路は、演算増幅器OP、ベース電極のためのベース端子TB、ダイアフラムプレート電極のためのダイアフラム端子TD、ガード電極のためガード端子TG、電圧源CVまたは電流源CC、および基準インピーダンスRAを含む。これらの容量変換回路を使用することによって、外乱の影響を抑制しつつ、ダイアフラムプレートとベース電極との間の静電容量を示す電圧出力が得られる。

[0121] 図23～図26は、正の非反転入力のコモン接地（グラウンド）またはゼロ電圧端子に接続されている例示的な反転演算増幅器回路を示す。閉ループフィードバック回路のほぼゼロの差動入力電圧の要求のため、反転入力電位は、非反転入力電位とほぼ等しく、仮想接地点VGを生ずる。

[0122] 図23において、ガード電極は、ベース電極と同じ電位に保持される。図23に示すように、ベース端子TBは増幅器OPの反転入力電位の仮想接地点VGに接続し、かつ、ガード端子TGは接地電位である。このため、ガード電極とベース電極との間の電圧と電流は無視できるものであり、ベース電極とダイアフラムプレートとの間で測定される容量値に実質的に影響を及ぼさない。ダイアフラム端子TDは、ガード電極とダイアフラムプレートとの間の電流が無視できるものであって、ダイアフラムプレートとベース電極との間で測定される容量値に実質的な影響を及ぼさないように、電圧源CVに接続される。ガード電極とベース電極との間の静電容量は、接地と仮想接地点VGとの間に接続され、ダイアフラムプレートとベース電極との間で測定される容量値に実質的な影響を及ぼさない。

[0123] ベース端子TBとダイアフラム端子TDとの間の静電容量をCSとし、ベース端子TBとガード端子TGとの間の静電容量をCLとする。また、電圧源CVを実効電圧UiのAC電圧源と仮定し、フィードバック回路要素RAをCFに等しい静電容量のコンデンサと仮定し、増幅器OPの開ループ利得をAと仮定する。増幅器の出力電圧Uoは、次のように表される。

[0124] [数1]

$$U_o = \frac{C_S}{C_{L/A} + C_F} U_i \quad (1)$$

[0125] このように、CLの影響は、増幅器開ループ利得Aの量に応じて減少する。ダイアフラム端子TDとガード端子TGとの間の静電容量もまた、理想的な電圧源として電圧を変化させることなく電流をこの静電容量に供給できる電圧源Uiと並列に接続されるので、出力電圧に影響を及ぼさない。

[0126] 次に図24において、ガード電極は、ダイアフラムプレートとほぼ同じ電位に保持される。図24に示すように、ダイアフラム端子TDは、増幅器の反転入力 of 仮想接地点VGに接続し、ガード端子TGは接地電位である。このため、ガード電極とダイアフラムプレートとの間の電圧と電流は無視できるものであり、ベース電極とダイアフラムプレートとの間で測定される容量値に実質的に影響を及ぼさない。ベース端子TBは、ガード電極とベース電極との間の電流がダイアフラムプレートとベース電極との間で測定される容量値に実質的な影響を及ぼさないように、電圧源CVに接続される。ガード電極とベース電極との間の静電容量は、接地と電圧源CVとの間に接続されるので、従って、ダイアフラムプレートとベース電極との間で測定される容量値に実質的な影響を及ぼさない。

[0127] 次に図25において、ガード電極もまた、ダイアフラムプレートとほぼ同じ電位に保持される。図25に示すように、ダイアフラム端子TDは、増幅器の反転入力 of 仮想接地点に接続し、ガード端子TGは、接地電位である。このため、ガード電極とダイアフラムプレートとの間の電圧と電流は無視できるものであり、ベース電極とダイアフラムプレートとの間で測定される容

量値に実質的に影響を及ぼさない。ベース端子TBは、ガード電極とベース電極との間の電流が無視できるものであって、ダイアフラムプレートとベース電極との間で測定される容量値に実質的な影響を及ぼさないように、増幅器OPの出力に接続される。ガード電極とベース電極との間の静電容量は、接地と増幅器OPの出力との間に接続されるので、従って、ダイアフラムプレートとベース電極との間で測定される容量値に実質的な影響を及ぼさない。

[0128] 次に図26において、ガード電極も同じく、ベース電極とほぼ同じ電位に保持される。図26に示すように、ベース端子TBは、増幅器の反転入力 of 仮想接地点に接続し、ガード端子TGは、接地電位である。このため、ガード電極とベース電極との間の電圧と電流は無視できるものであり、ベース電極とダイアフラムプレートとの間で測定される容量値に実質的に影響を及ぼさない。ダイアフラム端子TDは、ガード電極とダイアフラムプレートとの間の電流が無視できるものであって、ダイアフラムプレートとベース電極との間で測定される容量値に実質的な影響を及ぼさないように、増幅器OPの出力に接続される。ガード電極とベース電極との間の静電容量は、接地と仮想接地点との間に接続されるので、従って、ダイアフラムプレートと平面ベースとの間で測定される容量値に実質的な影響を及ぼさない。

[0129] 図23～図26において、ガード端子TGは、接地電位に接続されている。ベース端子TBまたはダイアフラム端子TDは、感知した静電容量を提供し、センサの端子の1つは、増幅器回路の仮想接地点に接続されている。これにより、ガード端子TGを通る電流とダイアフラム端子TDを通る電流とを互いから隔離しつつ、ガード端子TGとセンサの端子の1つをほぼ同じ電圧に保つことが可能になる。

[0130] 図27および図28は、例示的な非反転演算増幅器回路を示す。演算増幅器OPは、電圧フォロワとして使用され、演算増幅器OPの出力は、もとの反転入力に直接的に接続されている。反転入力の電位は、非反転入力の電位にほぼ等しい。

[0131] 図27において、ガード電極は、ダイアフラムプレートとほぼ同じ電位に保持される。図27に示すように、ダイアフラム端子TDは、予め定められたまたは既知である電流で電流源CCに接続されている。また、電流源CCは、電流源および電圧源と内部インピーダンスとの組合せで形成されていてもよいと理解され、この場合、電流は一定でないが、例えば、分流抵抗器またはその他の既知の電流測定法による測定により既知となる。ダイアフラムプレートとガード電極とは、ここではほぼ同じ電位にあるため、実質的には両者の間を流れる電流はない。ガード電極とベース電極との間で生じ得る漏れまたは容量性電流は、この電流が出力電圧に実質的な影響を与えることなく増幅器OPによって提供されるため、これもまた、ダイアフラムプレートまたはベース電極との間の電圧または電流に実質的な影響を及ぼさない。

[0132] ベース端子TBとダイアフラム端子TDとの間の静電容量をCSとし、増幅器OPの反転(−)入力と非反転(+)入力との間の静電容量をCiとする。この静電容量は、増幅器OPの入力静電容量、およびダイアフラム端子TDとガード端子TGとの間の静電容量の両方を含む。また、電流源CCを周波数fにおける実効電流JiのAC源と仮定し、増幅器OPの開ループ利得をAと仮定する。増幅器の出力電圧Uoは、次のように表される。

[0133] [数2]

$$U_o = \frac{I}{1 + \frac{C_i + C_S}{AC_S}} \cdot \frac{J_i}{2\pi f C_S} \quad (2)$$

[0134] このように、Ciの影響は、増幅器開ループ利得Aの量に応じて減少する。ベース端子TBとガード端子TGとの間の静電容量も、増幅器の出力端子と接地端子との間に接続され出力電圧にほとんど影響を及ぼさないため、これもまた、出力電圧に影響を及ぼさない。

[0135] 図28において、ガード電極は、ベース電極とほぼ同じ電位に保持される。図28に示すように、ベース端子TBは、予め定められたまたは既知である電流で電流源CCに接続されている。ベース電極とガード電極とは、ここではほぼ同じ電位にあるため、実質的には両者の間を流れる電流はない。ガ

ード電極とダイアフラムプレートとの間で生じ得る漏れまたは容量性電流は、この電流が出力電圧に実質的な影響を与えることなく増幅器によって提供されるため、ダイアフラムプレートとベース電極との間の電圧または電流に実質的な影響を及ぼさない。

[0136] 図27および図28において、ガード端子TGは、増幅器OPの出力に接続され、センサの端子の1つの電位を追従するように構成されるため、ガード端子TGとセンサの端子の1つの間の電流を無視できる程度に保持する。

[0137] 本発明は、添付図面を参照しながら好ましい実施形態に関連して十分に記載されているが、この技術の熟練した人々にとっては種々の変形や修正は明白である。そのような変形や修正は、添付した請求の範囲による本発明の範囲から外れない限りにおいて、その中に含まれると理解されるべきである。

### 産業上の利用可能性

[0138] 本発明は、外乱の影響を抑制でき、高精度の圧力測定が実施できる圧力センサ構造が実現できるため、産業上極めて有用である。

### 符号の説明

- [0139]
- |          |            |
|----------|------------|
| 1        | 圧力センサ構造    |
| 10       | ガード基板      |
| 21       | 電気絶縁層      |
| 22       | ベース電極      |
| 23       | ベース導電層     |
| 24       | 第2ガード電極層   |
| 25       | 第2ベース電極    |
| 30       | 側壁層        |
| 31, 33   | 電気絶縁層      |
| 32       | ガード電極層     |
| 34       | ベース電極      |
| 25a, 34a | トレンチ       |
| 40       | ダイアフラムプレート |

4 5 パッシベーション膜

G 間隙

## 請求の範囲

- [請求項1] 電極間の静電容量の変化を検知する圧力センサ構造であって、  
センス電極として機能するダイアフラムプレート、該ダイアフラムプレートに対向するベース電極、および前記ダイアフラムプレートと前記ベース電極との間の間隙を維持する側壁層を含むセンサ本体と、  
該センサ本体を支持するための導電性のガード基板と、を備え、  
前記側壁層は、ガード電極層、ならびに該ガード電極層を電氣的に絶縁する上側および下側ガード電極絶縁層を含み、  
前記ガード基板は、前記ガード電極層と電氣的に接続され、前記ガード電極層とともにガード電極として機能する圧力センサ構造。
- [請求項2] 前記ガード基板と前記センサ本体との間に、前記ガード基板を電氣的に絶縁する基板絶縁層が設けられる、請求項1に記載の圧力センサ構造。
- [請求項3] 前記センサ本体、および前記ガード基板の外側表面には、パッシベーション膜が設けられる、請求項1に記載の圧力センサ構造。
- [請求項4] 前記ベース電極は、前記ガード電極層と同一層内に設けられ、前記ガード電極層から電氣的に隔離されている、請求項1に記載の圧力センサ構造。
- [請求項5] 前記基板絶縁層と前記センサ本体との間に、第2ベース電極および第2ガード電極層が同一層内に設けられ、互いに電氣的に隔離されている、請求項2に記載の圧力センサ構造。
- [請求項6] 前記ダイアフラムプレート、前記上側ガード電極絶縁層、前記ガード電極層、前記下側ガード電極絶縁層および前記ガード基板のうち少なくとも1つに、応力を緩和するための溝が形成されている、請求項1に記載の圧力センサ構造。
- [請求項7] 前記下側ガード電極絶縁層、前記ガード電極層および前記上側ガード電極絶縁層は、前記ダイアフラムプレートの周縁に沿って枠状に形成され、

前記下側ガード電極絶縁層の内側エッジ間の距離W1および外側エッジ間の距離W6、前記ガード電極層の内側エッジ間の距離W2および外側エッジ間の距離W5、前記上側ガード電極絶縁層の内側エッジ間の距離W3および外側エッジ間の距離W4は、下記の式を満たす、請求項1に記載の圧力センサ構造。

$$W1 < W2 < W3 \quad \text{および} \quad W4 < W5 < W6$$

[請求項8] 前記下側ガード電極絶縁層は、前記ダイアフラムプレートの外形より大きい板状に形成され、

前記ガード電極層および前記上側ガード電極絶縁層は、前記ダイアフラムプレートの周縁に沿って枠状に形成され、

前記下側ガード電極絶縁層の外側エッジ間の距離W6、前記ガード電極層の内側エッジ間の距離W2および外側エッジ間の距離W5、前記上側ガード電極絶縁層の内側エッジ間の距離W3および外側エッジ間の距離W4は、下記の式を満たす、請求項1に記載の圧力センサ構造。

$$W2 < W3 \quad \text{および} \quad W4 < W5 < W6$$

[請求項9] 前記上側および下側ガード電極絶縁層の少なくとも一部が、二酸化ケイ素で形成される、請求項1に記載の圧力センサ構造。

[請求項10] 請求項1～9のいずれかに記載の圧力センサ構造と、前記圧力センサ構造からの信号を処理する集積回路と、該集積回路および前記圧力センサ構造を搭載する回路基板と、該回路基板とともに前記集積回路および前記圧力センサ構造を収容する、金属製または合成樹脂製のケース部材と、を備える圧力センサ装置。

[請求項11] 電極間の静電容量の変化を検知する圧力センサ構造の製造方法であって、

a) ベース電極を含む下部基板を形成するステップと、

b) センス電極として機能するダイアフラムプレートを含む上部基

板を形成するステップと、

c) 前記下部基板と前記上部基板を接合するステップと、

d) 前記下部基板および前記上部基板を階段状に整形するステップと、

e) 整形した前記下部基板および前記上部基板の外側表面に、パッシベーション膜を形成するステップとを含み、

前記下部基板形成ステップ a) は、

a 1) 導電性の下部基板の上に順次、下側ガード電極絶縁層および導電層を形成するステップと、

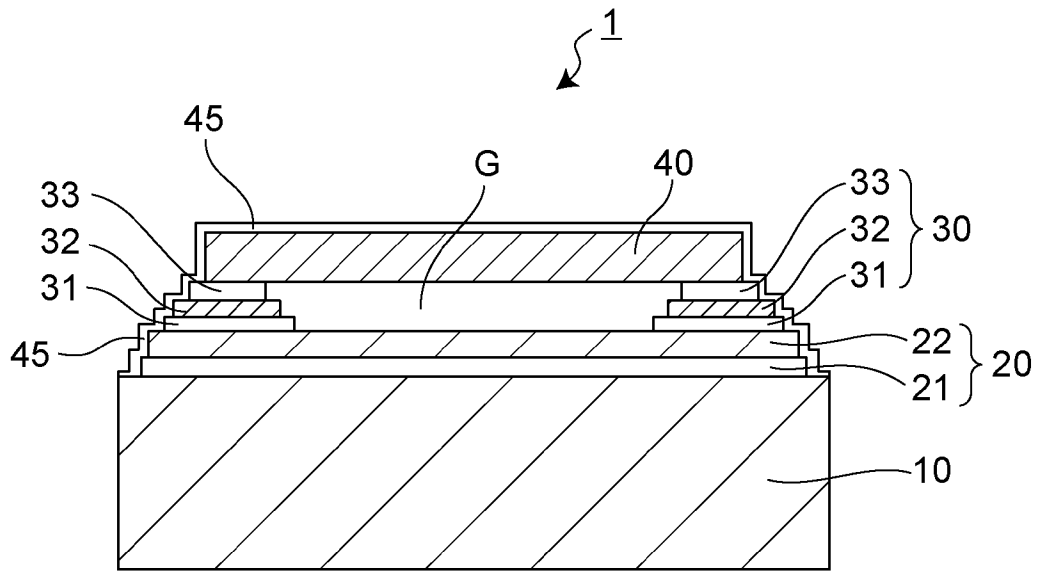
a 2) 前記導電層をエッチングして、ベース電極およびガード電極層を形成するステップとを含み、

前記上部基板形成ステップ b) は、

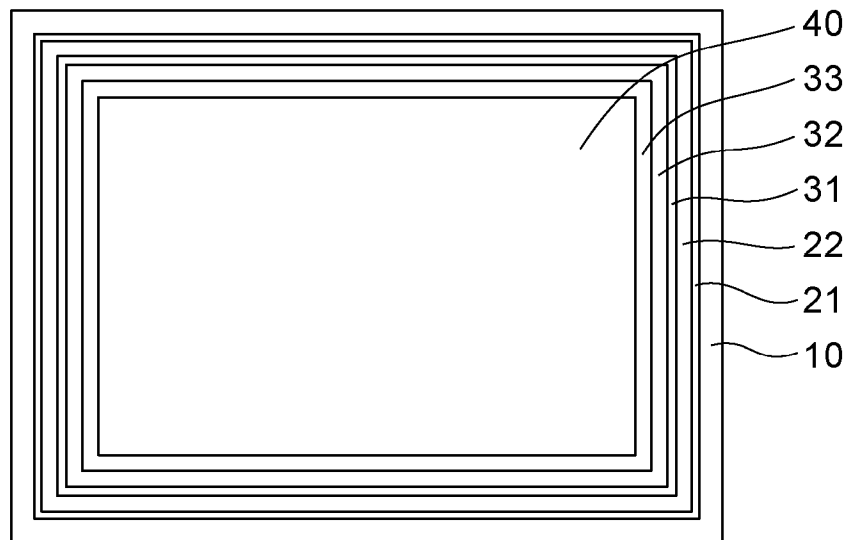
b 1) 導電性の上部基板の上に、電気絶縁層を形成するステップと、

b 2) 該電気絶縁層をエッチングして、上側ガード電極絶縁層を形成するステップとを含む、方法。

[図1]

図1  
(A)

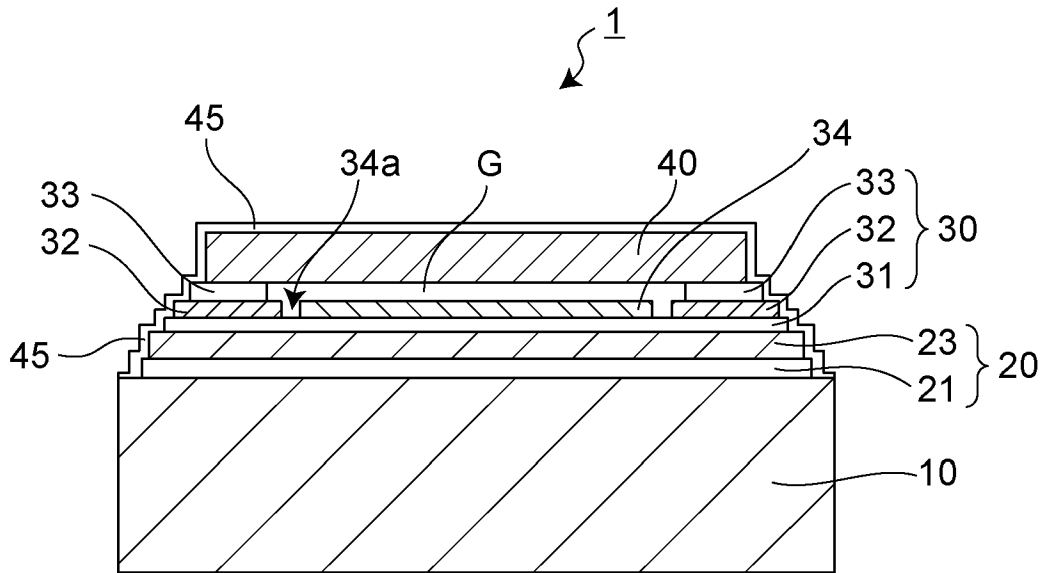
(B)



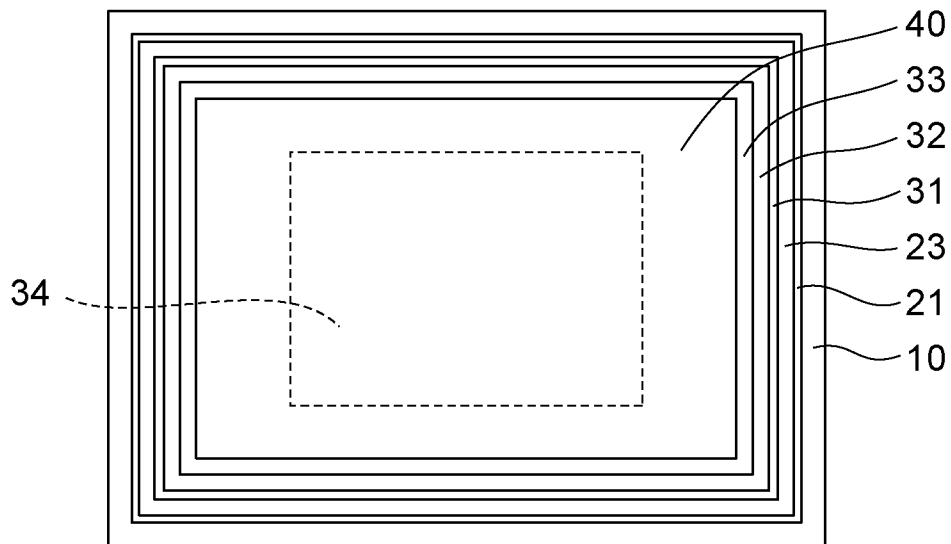
[図2]

図2

(A)

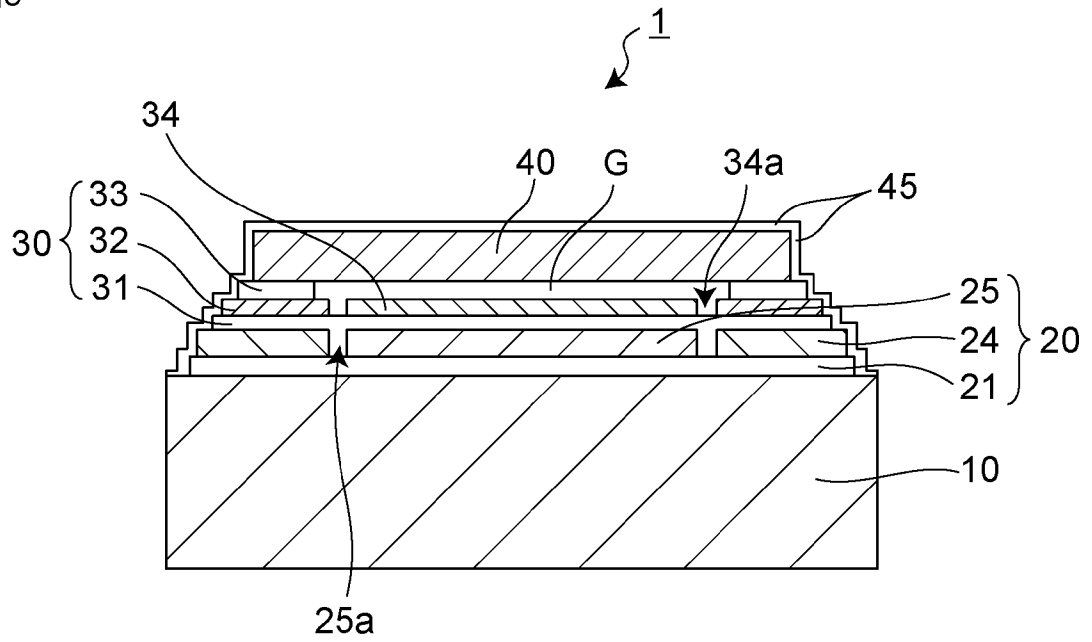


(B)



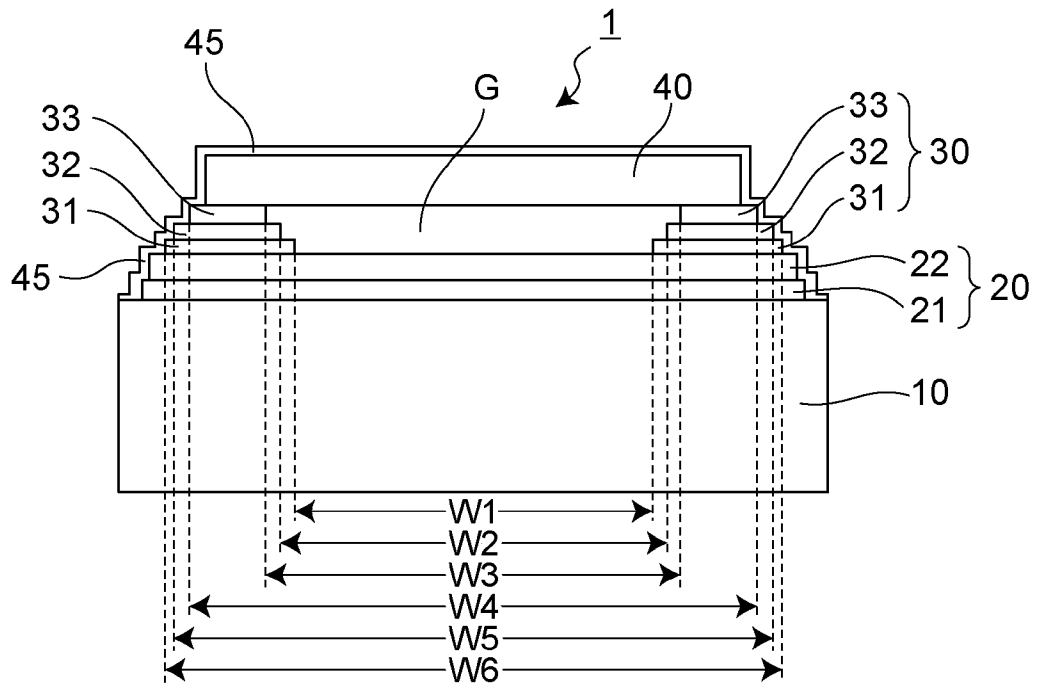
[図3]

図3



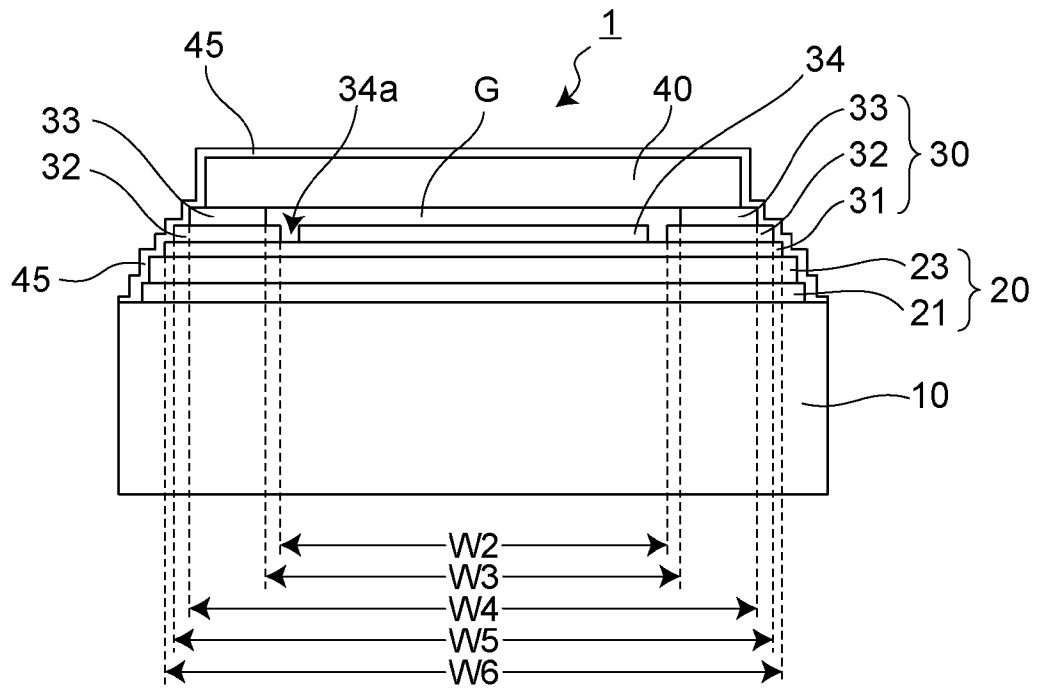
[図4]

図4

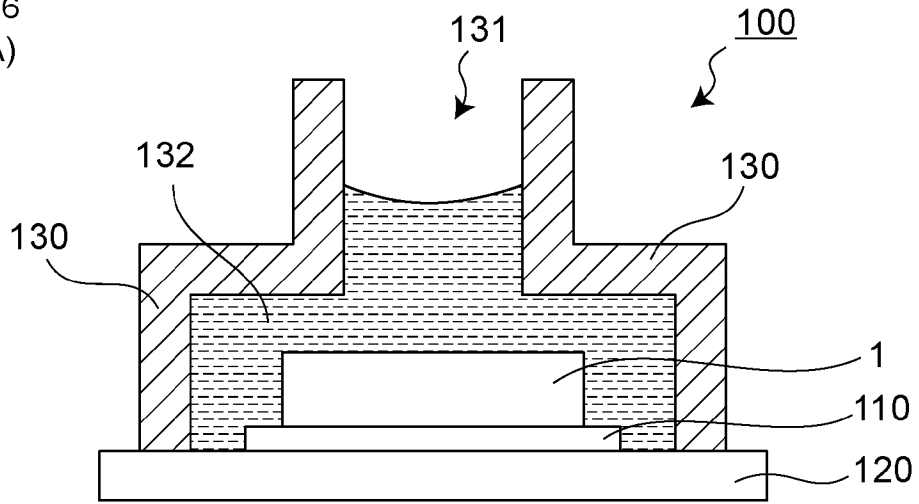


[図5]

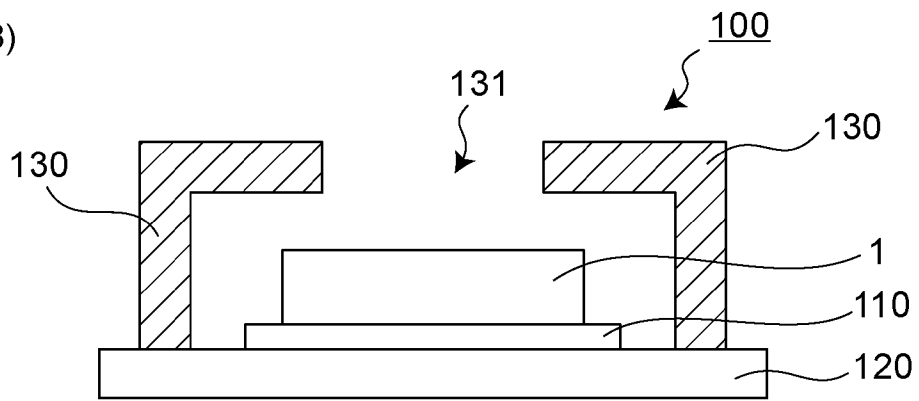
図5



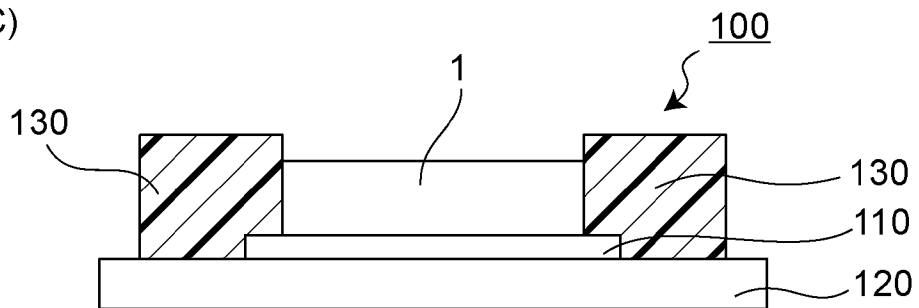
[図6]

図6  
(A)

(B)



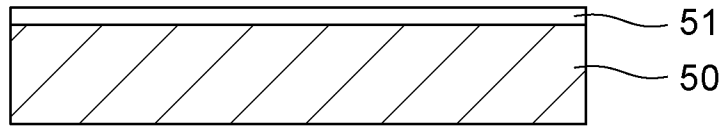
(C)



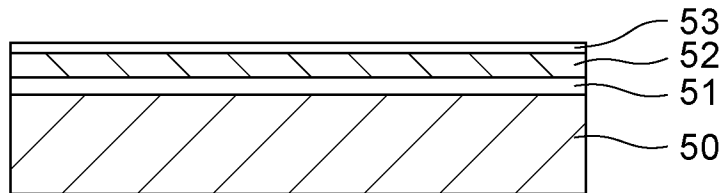
[図7]

図7

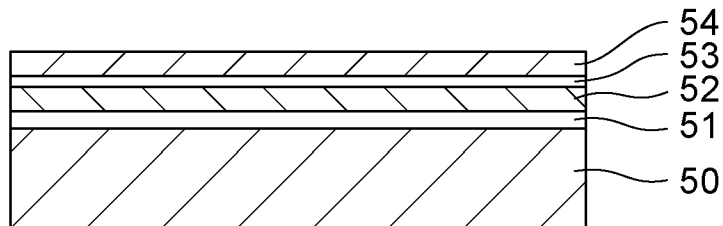
(A)



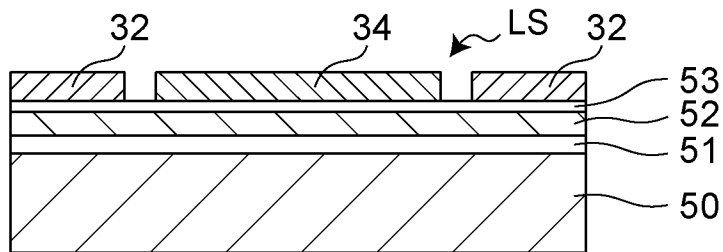
(B)



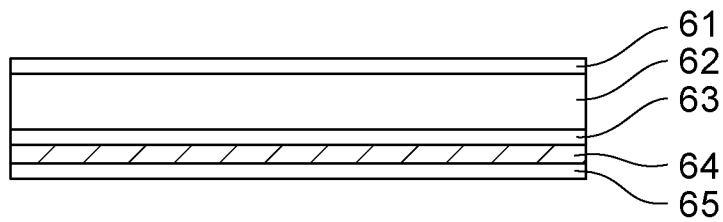
(C)



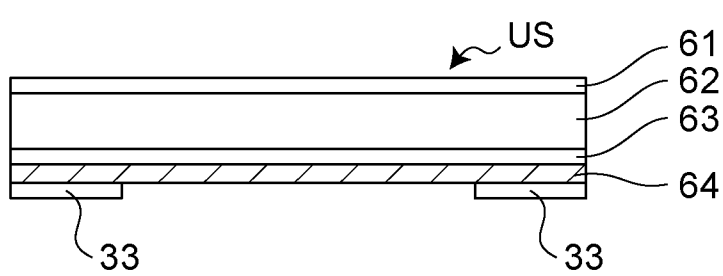
(D)



(E)



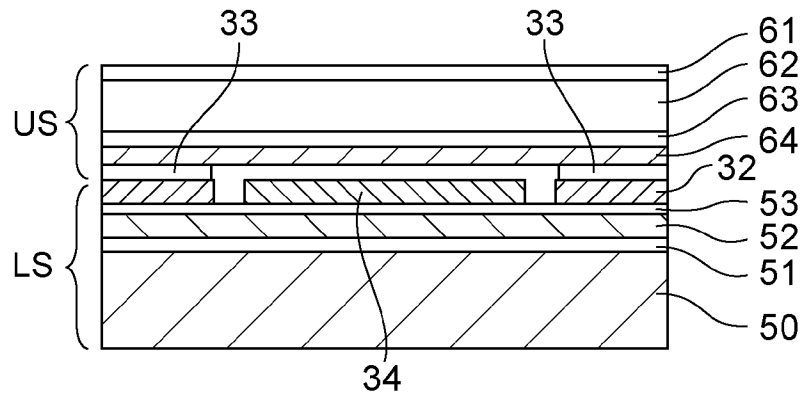
(F)



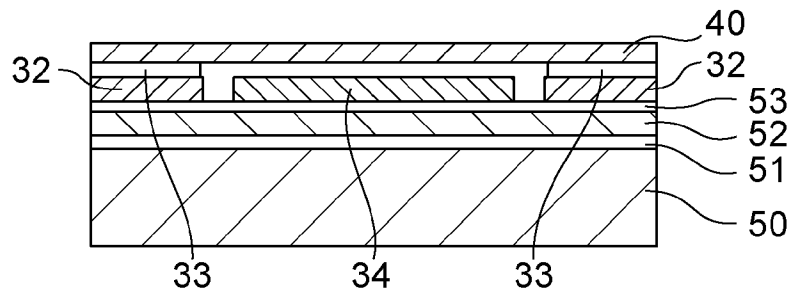
[図8]

図8

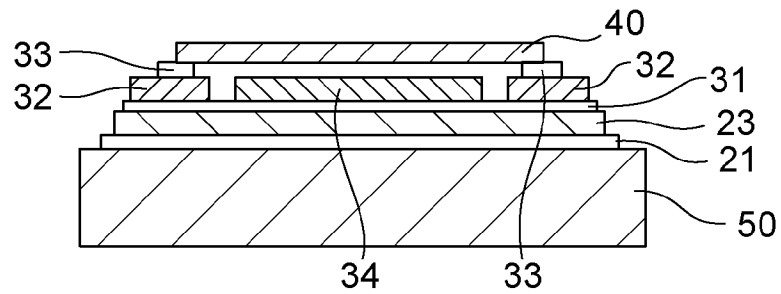
(A)



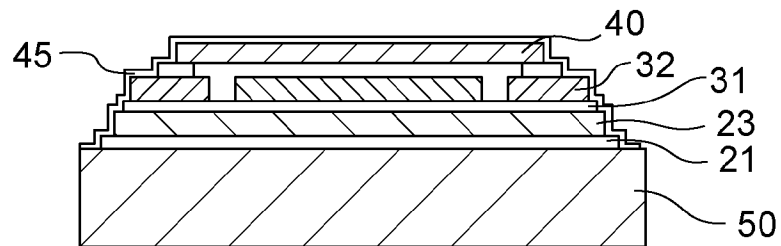
(B)



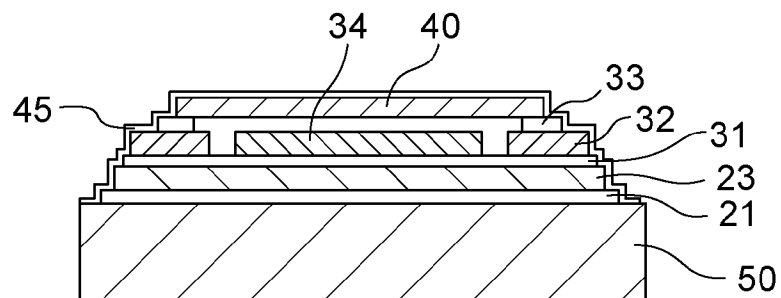
(C)



(D)



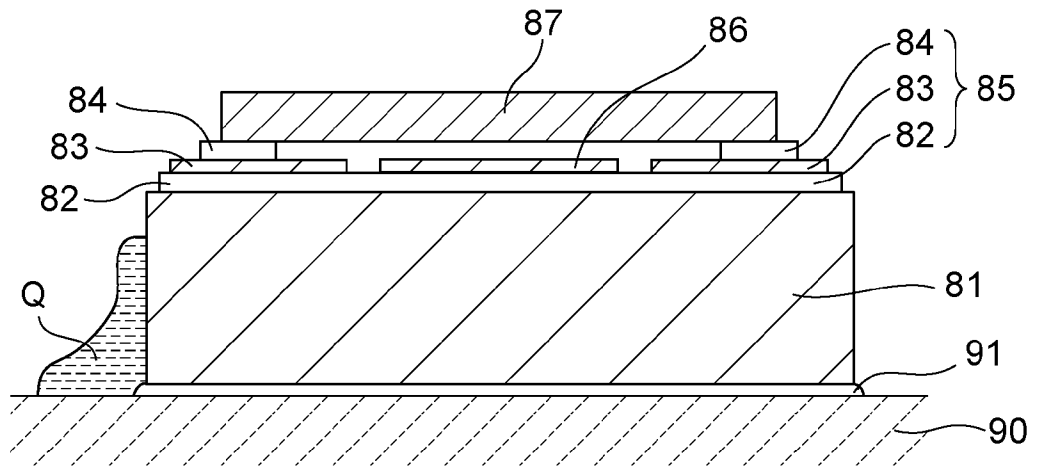
(E)



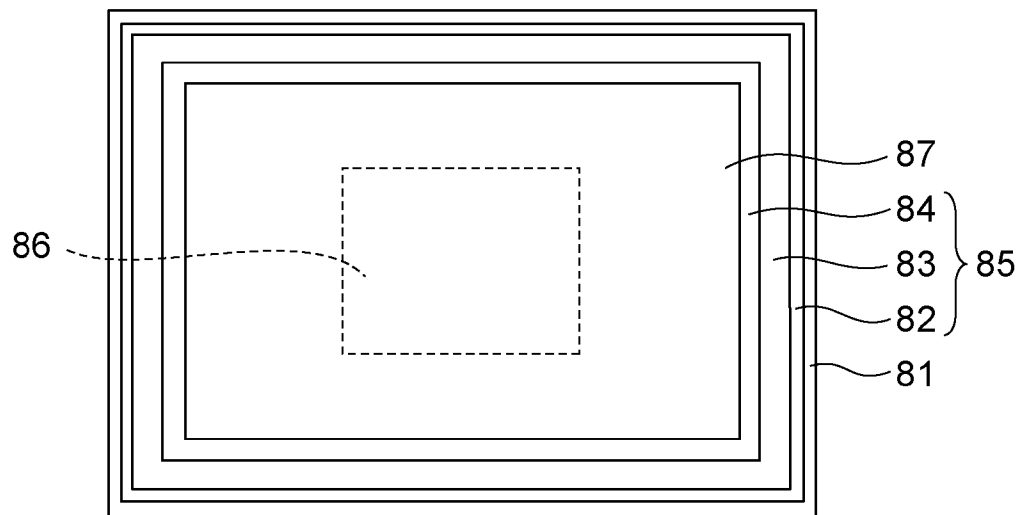
[図9]

図9

(A)

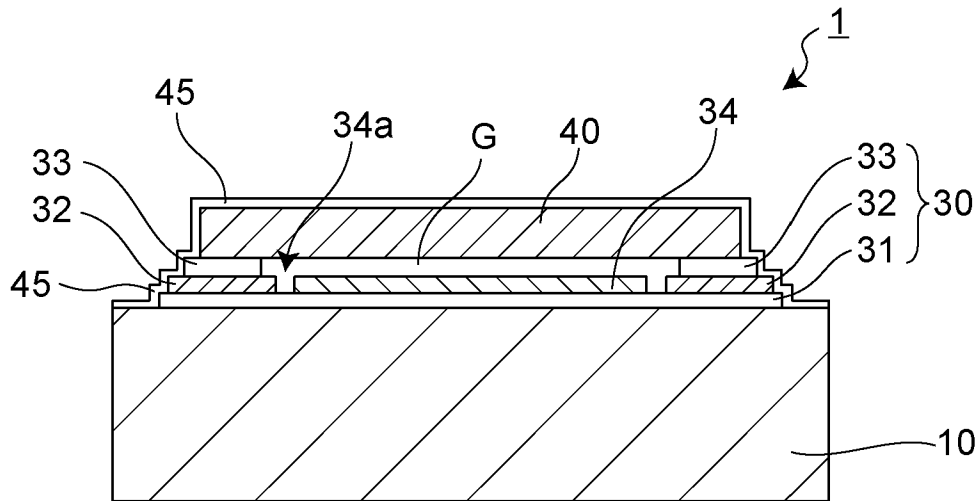


(B)



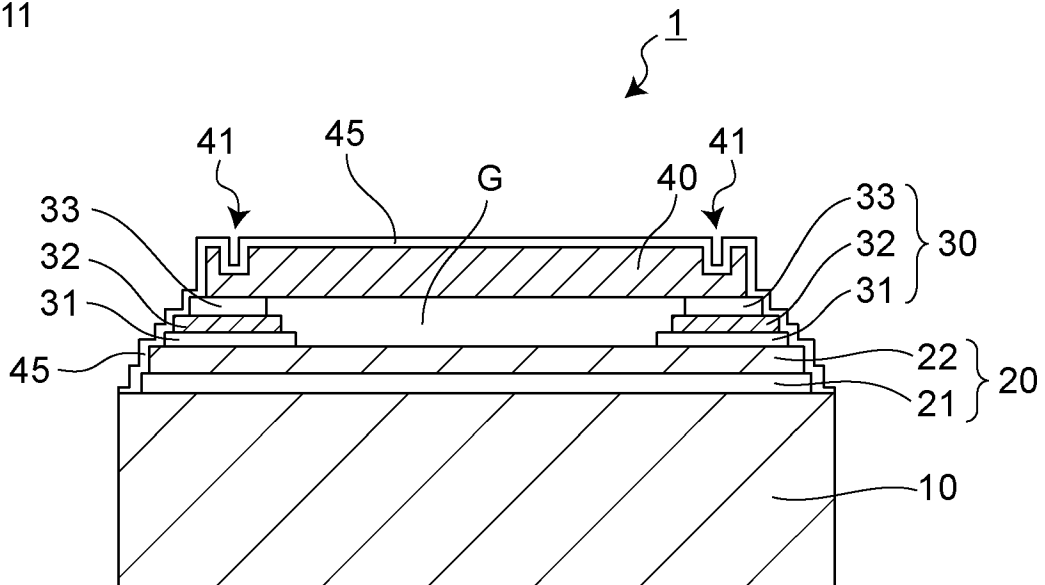
[図10]

図10



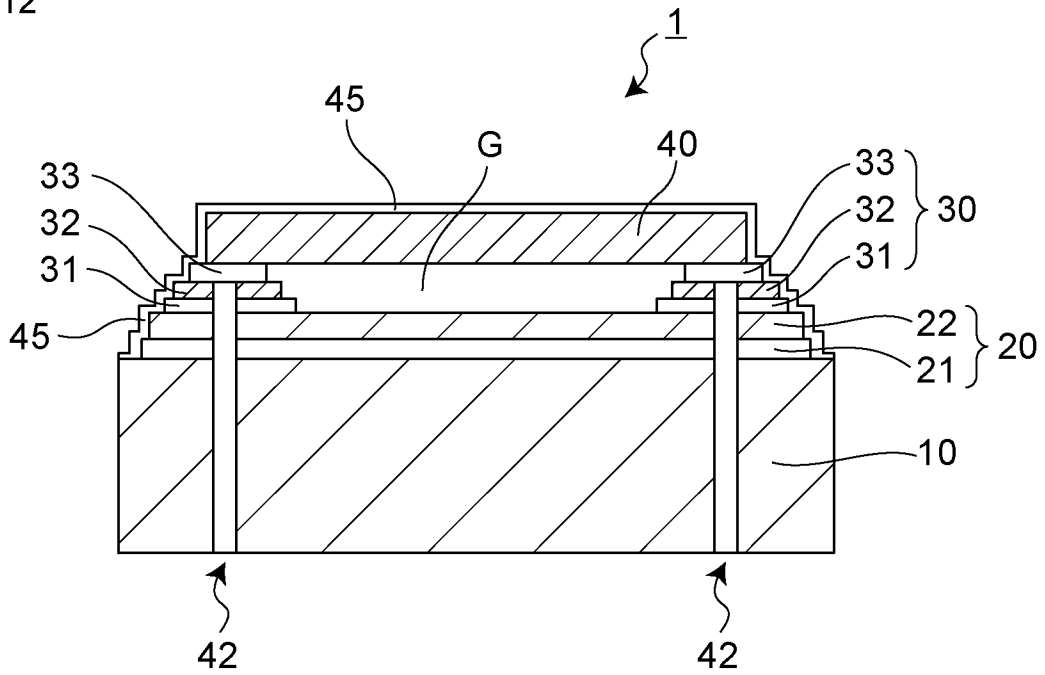
[図11]

図11



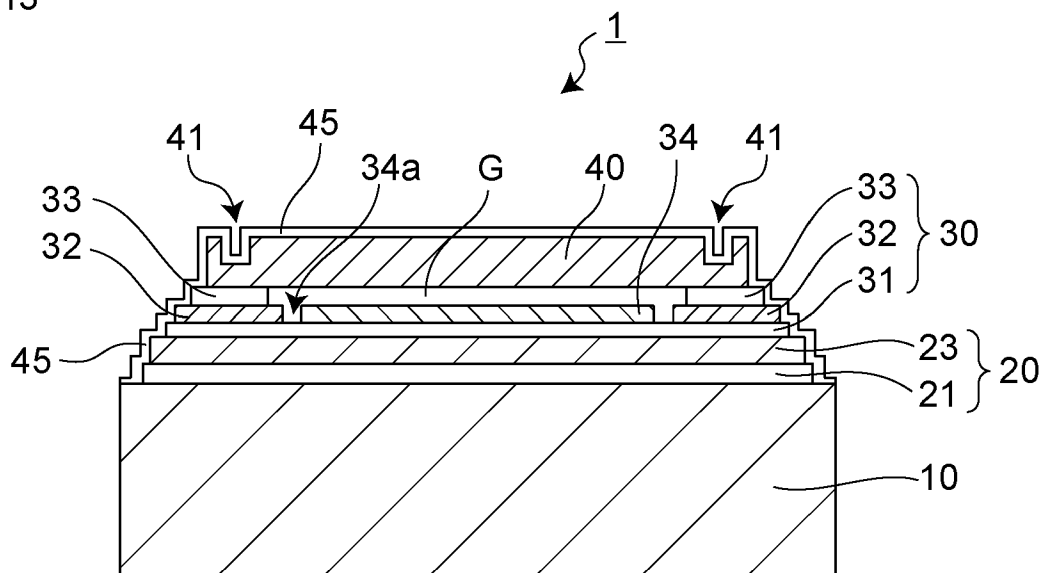
[図12]

図12



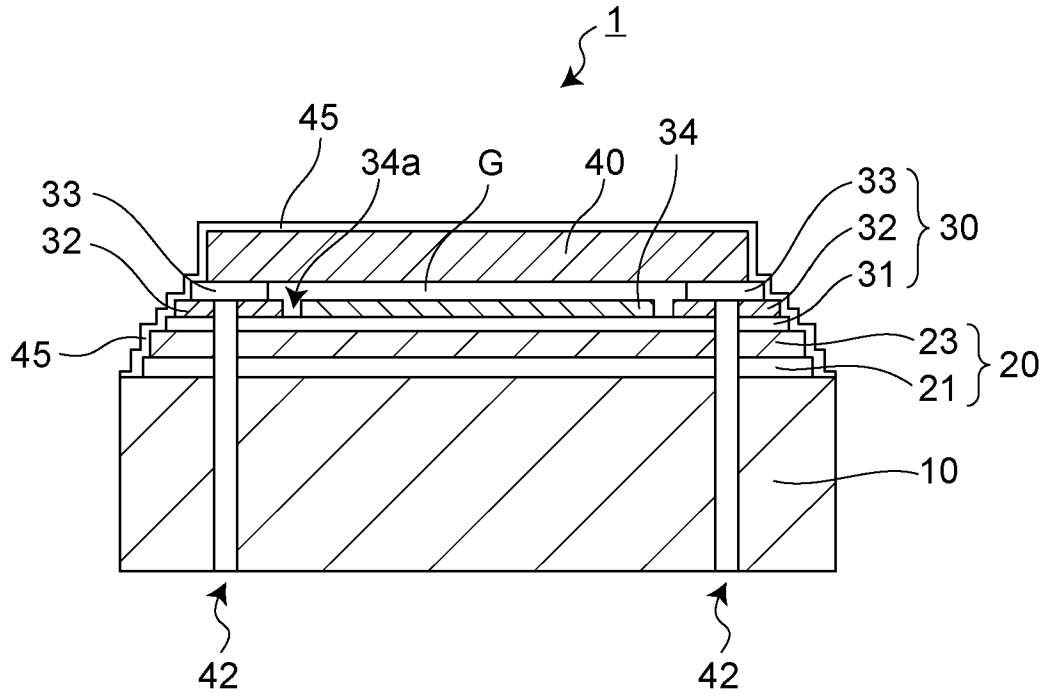
[図13]

図13



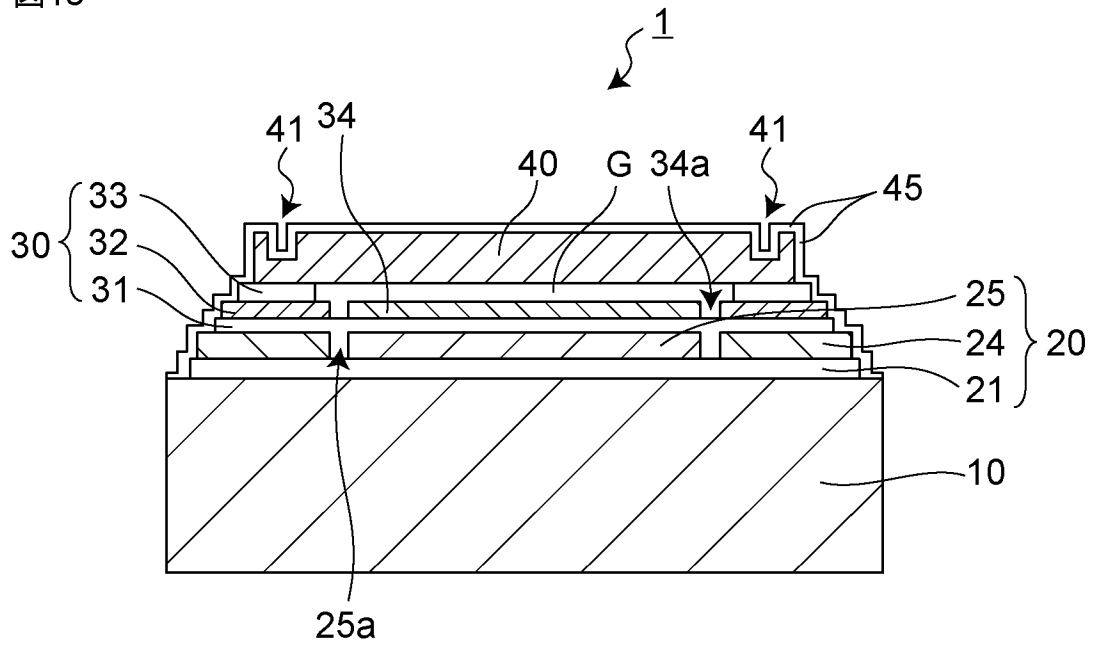
[図14]

図14



[図15]

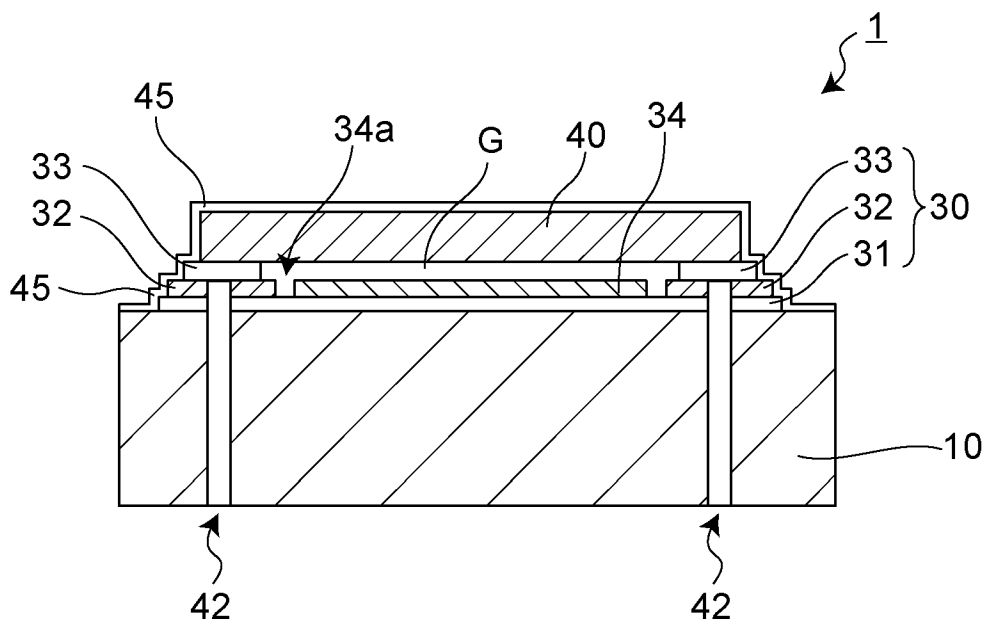
図15





[図18]

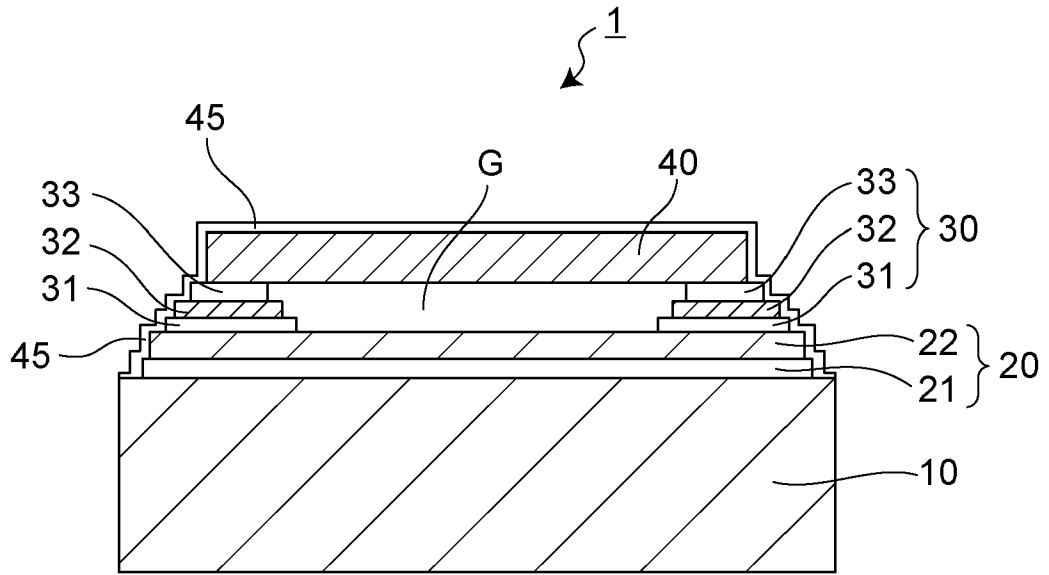
図18



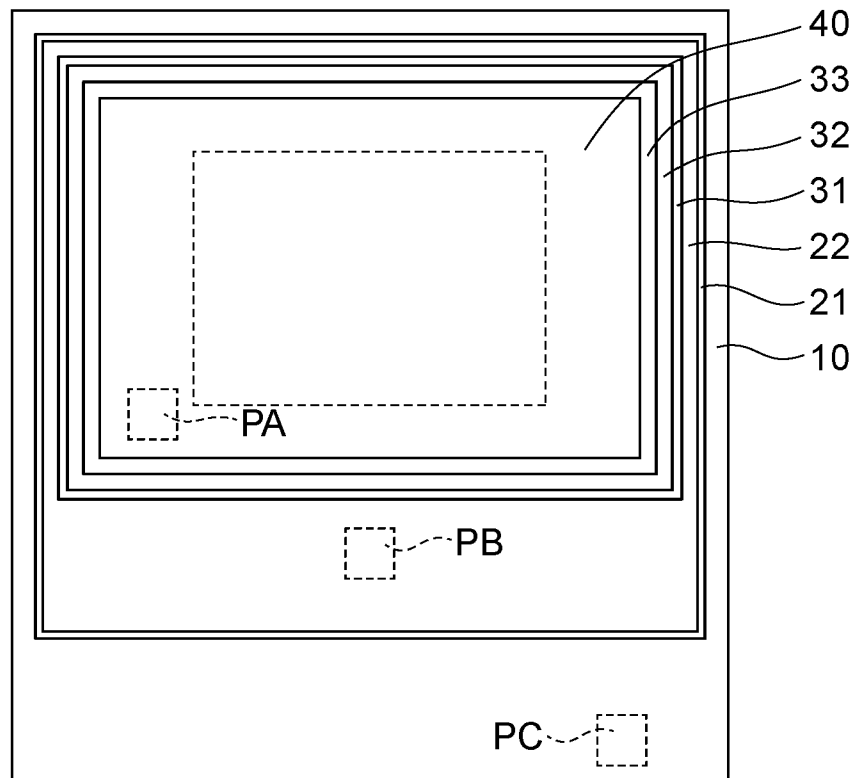
[図19]

図19

(A)



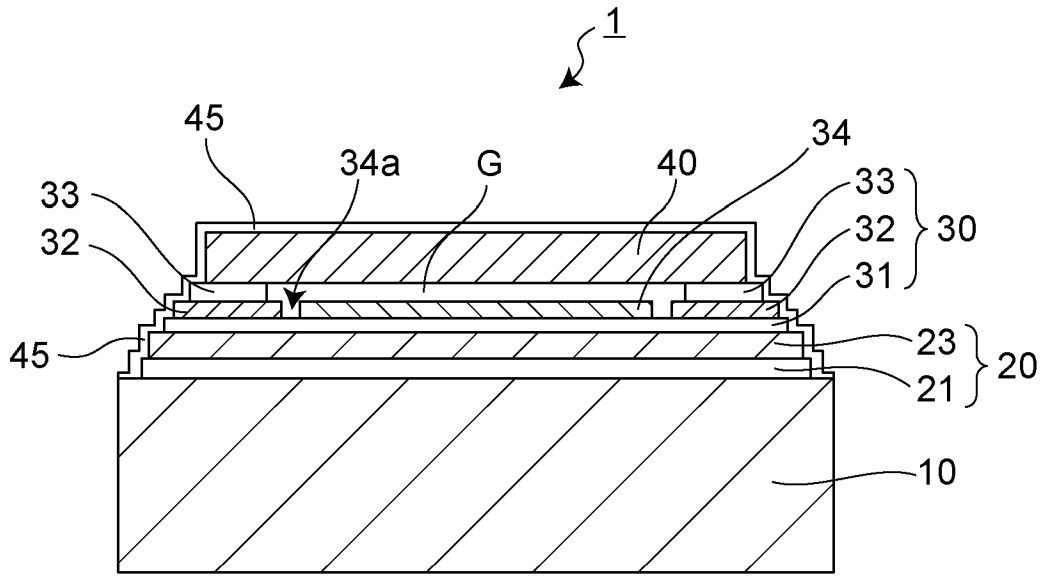
(B)



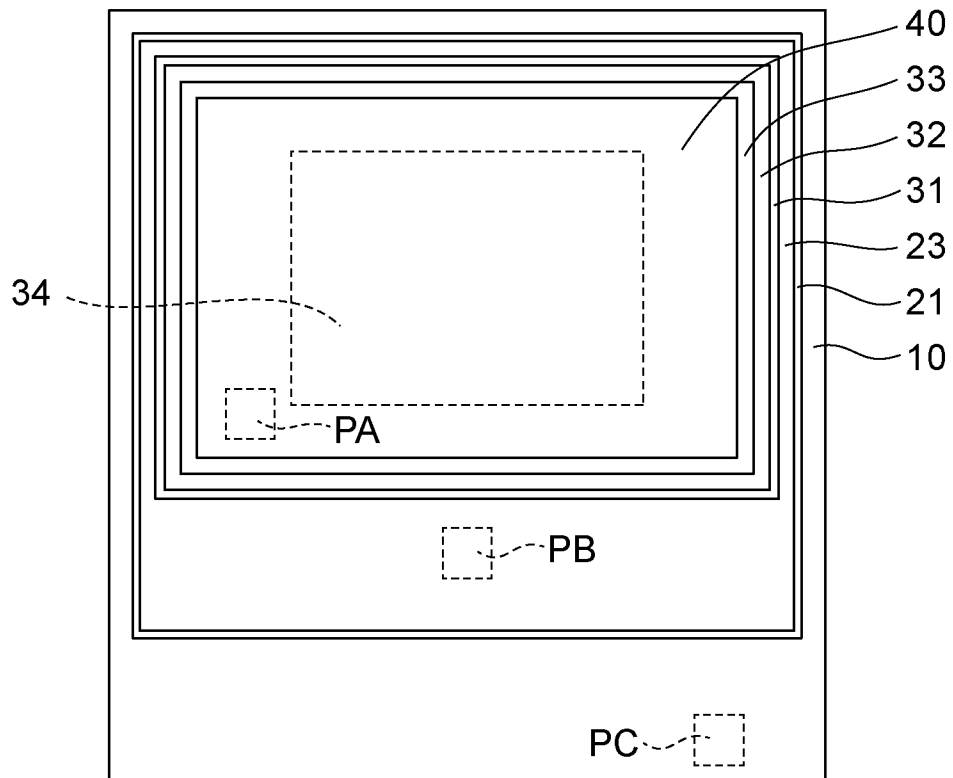
[図20]

図20

(A)



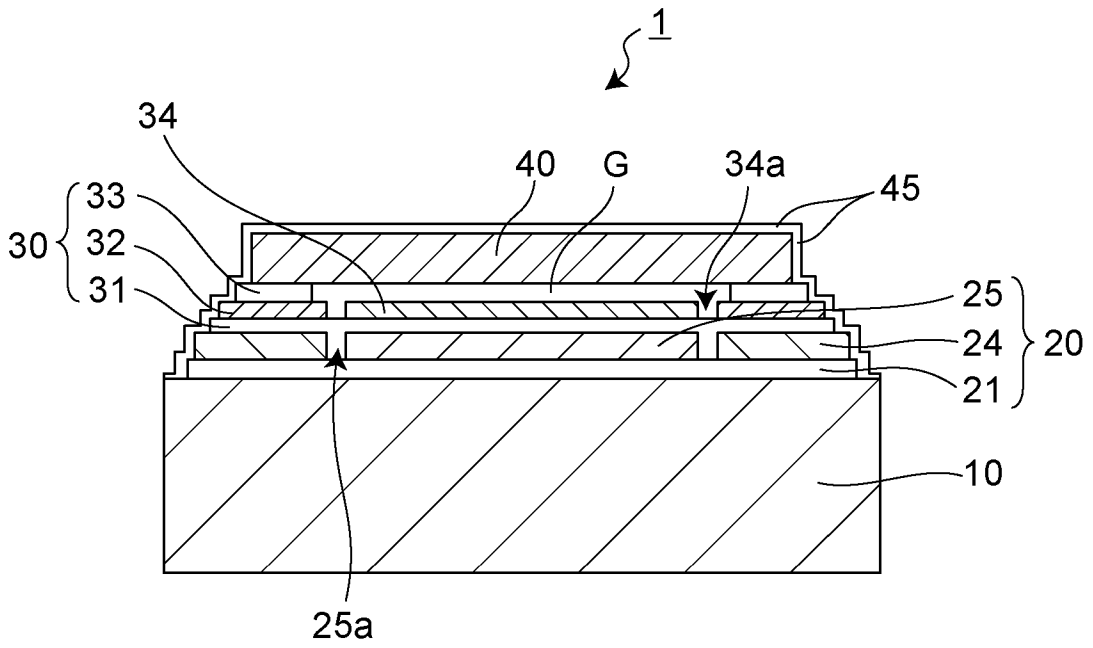
(B)



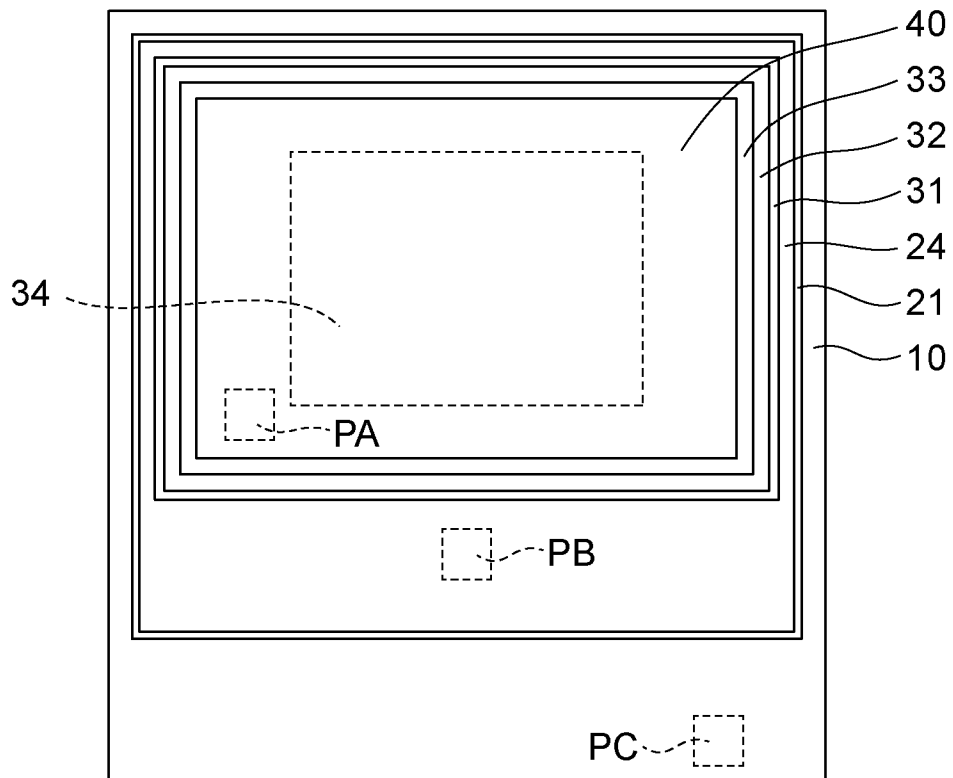
[図21]

図21

(A)



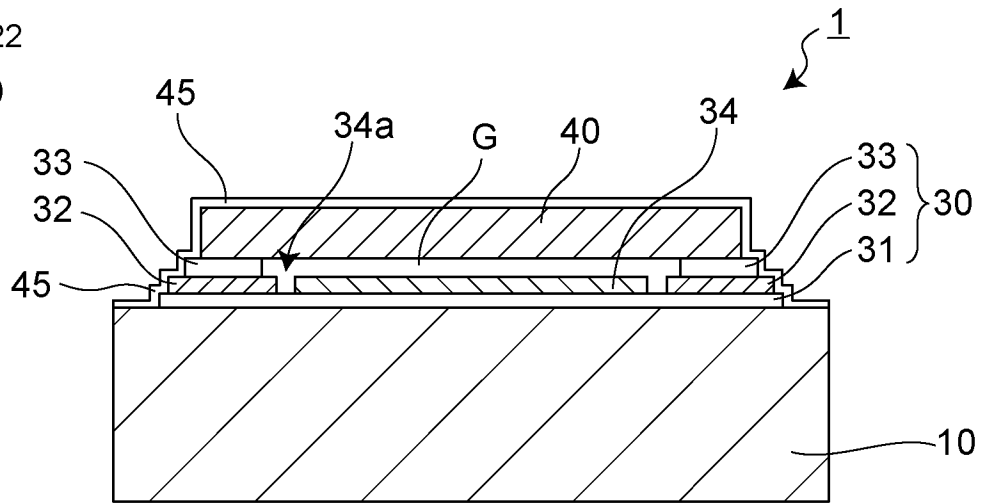
(B)



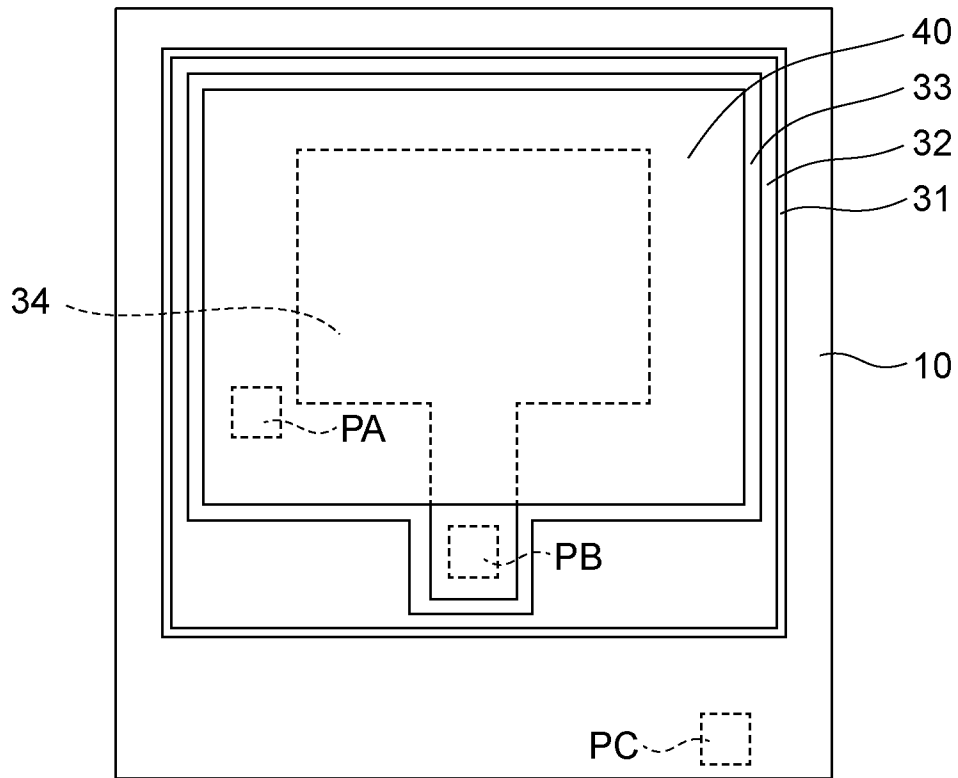
[図22]

図22

(A)

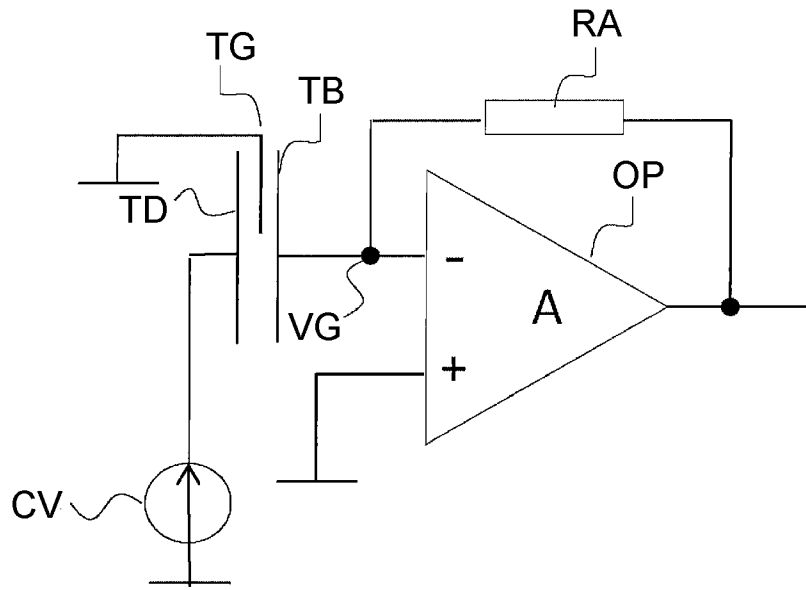


(B)



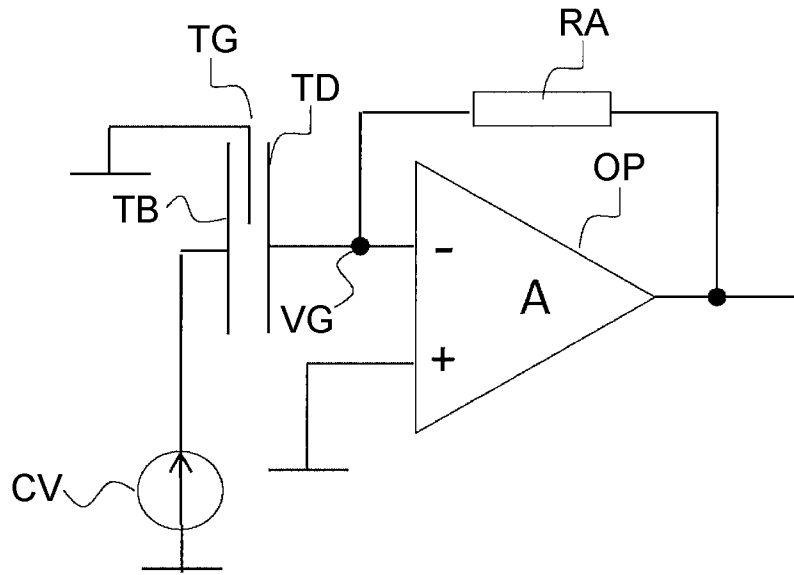
[図23]

図23



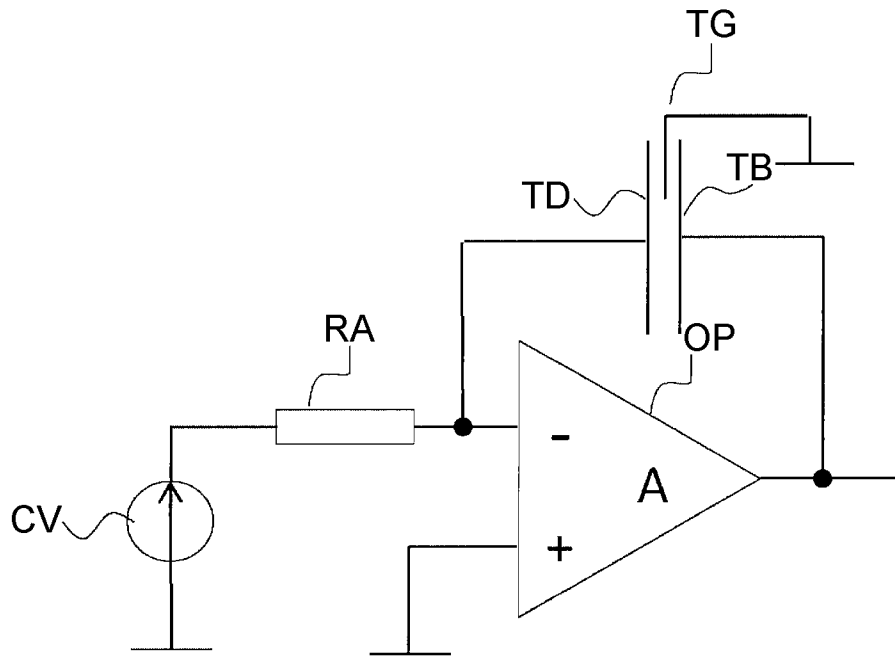
[図24]

図24



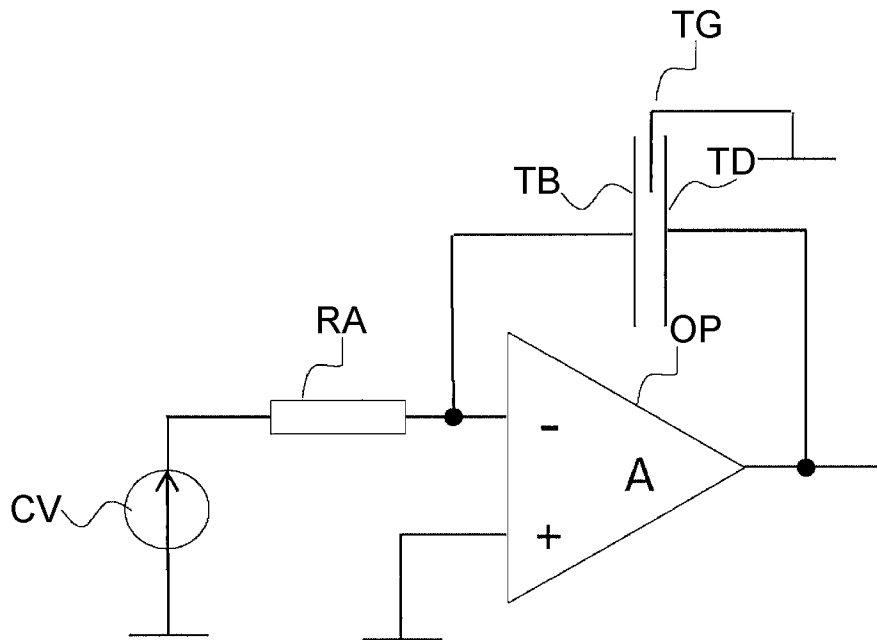
[図25]

図25



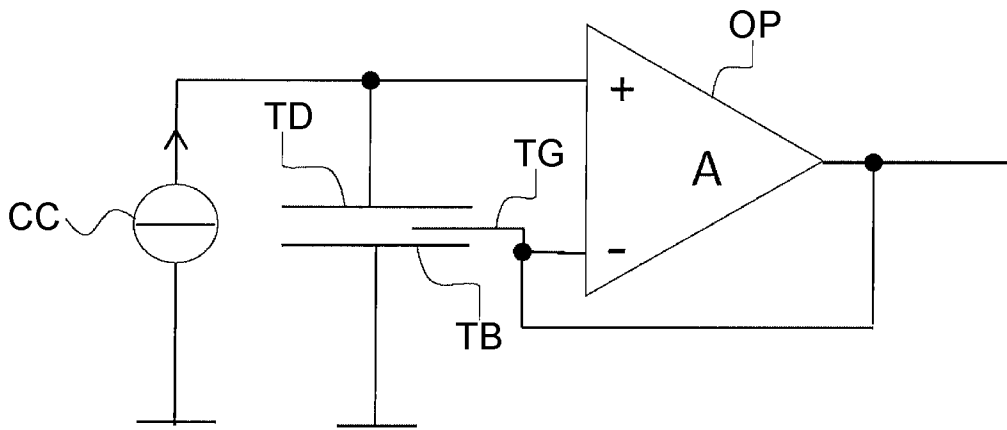
[図26]

図26



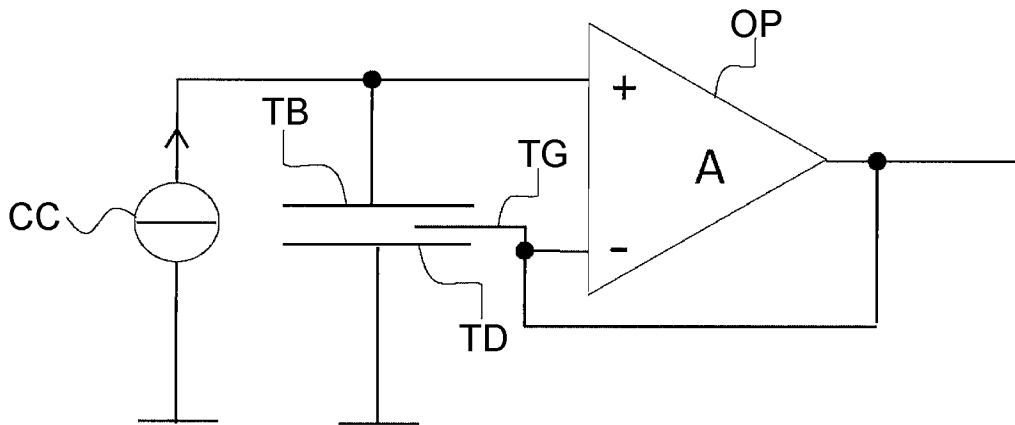
[図27]

図27



[図28]

図28



**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2021/026151

**A. CLASSIFICATION OF SUBJECT MATTER**  
 G01L 9/00 (2006.01) i; H01L 29/84 (2006.01) i  
 FI: G01L9/00 305G; H01L29/84 B  
 According to International Patent Classification (IPC) or to both national classification and IPC

**B. FIELDS SEARCHED**  
 Minimum documentation searched (classification system followed by classification symbols)  
 G01L9/00; H01L29/84

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2021
Registered utility model specifications of Japan	1996-2021
Published registered utility model applications of Japan	1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

**C. DOCUMENTS CONSIDERED TO BE RELEVANT**

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2017-506329 A (MURATA MANUFACTURING CO., LTD.) 02 March 2017 (2017-03-02) paragraphs [0016]- [0054], fig. 1-10	1-2, 4, 7-9
Y	paragraphs [0016]-[0054], fig. 1-10	3, 5-6, 10-11
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 149085/1983 (Laid-open No. 056244/1985) (SUMITOMO ELECTRIC INDUSTRIES, LTD.) 19 April 1985 (1985-04-19) specification, page 5, line 11 to page 6, line 20, fig. 4-5	3, 10
Y	JP 10-501887 A (CECAP AB) 17 February 1998 (1998- 02-17) page 14, line 14 to page 15, line 4, fig. 3	5, 10
Y	JP 2010-139495 A (DENSO CORP.) 24 June 2010 (2010- 06-24) paragraphs [0044]-[0070], fig. 1-4	6, 10

Further documents are listed in the continuation of Box C.       See patent family annex.

* Special categories of cited documents:	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 24 August 2012 (24.08.2021)	Date of mailing of the international search report 07 September 201 (07.09.2021)
--	---

Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan	Authorized officer  Telephone No.
--	---

**INTERNATIONAL SEARCH REPORT**

International application No.

PCT/JP2021/026151

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2015-059831 A (DENSO CORP.) 30 March 2015 (2015-03-30) paragraphs [0018]-[0052], fig. 1-6	6, 10
Y	JP 2016-125927 A (SEIKO EPSON CORP.) 11 July 2016 (2016-07-11) paragraphs [0186]-[0189], fig. 11	6, 10
Y	JP 7-049278 A (OMRON CORP.) 21 February 1995 (1995-02-21) paragraphs [0011]-[0016], fig. 1-2	10
Y	JP 2011-137818 A (GENERAL ELECTRIC CO.) 14 July 2011 (2011-07-14) paragraphs [0031]-[0040], fig. 3-5, 8	11
A	US 2005/0262947 A1 (INFINEON TECHNOLOGIES AG) 01 December 2005 (2005-12-01) paragraphs [0032]- [0080], fig. 1-9	1-11

**INTERNATIONAL SEARCH REPORT**  
Information on patent family members

International application No.  
PCT/JP2021/026151

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2017-506329 A	02 Mar. 2017	US 2015/0204744 A1 paragraphs [0026]- [0066], fig. 1-10 WO 2015/107453 A1 FI 20145044 A TW 201531682 A CN 105917205 A KR 10-2016-0108471 A	
JP 60-056244 U1	19 Apr. 1985	(Family: none)	
JP 10-501887 A	17 Feb. 1998	US 5920015 A column 5, line 67 to column 6, line 26, fig. 3 WO 95/28624 A1 EP 0755507 A1	
JP 2010-139495 A	24 Jun. 2010	(Family: none)	
JP 2015-059831 A	30 Mar. 2015	(Family: none)	
JP 2016-125927 A	11 Jul. 2016	US 2016/0195567 A1 paragraphs [0301]- [0306], fig. 11 CN 105776120 A CN 110058050 A	
JP 7-049278 A	21 Feb. 1995	(Family: none)	
JP 2011-137818 A	14 Jul. 2011	US 2011/0159627 A1 paragraphs [0037]- [0046], fig. 3-5, 8 EP 2339357 A1 CN 102157679 A	
US 2005/0262947 A1	12 Dec. 2005	BR PI1005497 A2 DE 102004011144 A1	

A. 発明の属する分野の分類（国際特許分類（IPC）） G01L 9/00(2006.01)i; H01L 29/84(2006.01)i FI: G01L9/00 305G; H01L29/84 B		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） G01L9/00; H01L29/84 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2017-506329 A (株式会社村田製作所) 02.03.2017 (2017-03-02) 段落0016-0054, 図1-10	1-2, 4, 7-9
Y	段落0016-0054, 図1-10	3, 5-6, 10-11
Y	日本国実用新案登録出願58-149085号(日本国実用新案登録出願公開60-056244号)の願書に添付した明細書及び図面の内容を撮影したマイクロフィルム(住友電気工業株式会社) 19.04.1985 (1985-04-19) 明細書第5ページ第11行-第6ページ第20行, 第4-5図	3, 10
Y	JP 10-501887 A (セカツプ・アー・ペー) 17.02.1998 (1998-02-17) 第14ページ第14行-第15ページ第4行, 第3図	5, 10
Y	JP 2010-139495 A (株式会社デンソー) 24.06.2010 (2010-06-24) 段落0044-0070, 図1-4	6, 10
Y	JP 2015-059831 A (株式会社デンソー) 30.03.2015 (2015-03-30) 段落0018-0052, 図1-6	6, 10
Y	JP 2016-125927 A (セイコーエプソン株式会社) 11.07.2016 (2016-07-11) 段落0186-0189, 図11	6, 10
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 24.08.2021	国際調査報告の発送日 07.09.2021	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 大森 努 2F 8352 電話番号 03-3581-1101 内線 3216	

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 7-049278 A (オムロン株式会社) 21.02.1995 (1995 - 02 - 21) 段落0011-0016, 図1-2	10
Y	JP 2011-137818 A (ゼネラル・エレクトリック・カンパニー) 14.07.2011 (2011 - 07 - 14) 段落0031-0040, 図3-5, 8	11
A	US 2005/0262947 A1 (INFINEON TECHNOLOGIES AG) 01.12.2005 (2005 - 12 - 01) Paragraphs0032-0080, Figs.1-9	1-11

国際調査報告  
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/026151

引用文献	公表日	パテントファミリー文献	公表日
JP 2017-506329 A	02.03.2017	US 2015/0204744 A1 Paragraphs0026-0066, Figs.1-10 WO 2015/107453 A1 FI 20145044 A TW 201531682 A CN 105917205 A KR 10-2016-0108471 A	
JP 60-056244 U1	19.04.1985	(ファミリーなし)	
JP 10-501887 A	17.02.1998	US 5920015 A Column5, line67-Column6, line26, Fig. 3 WO 95/28624 A1 EP 0755507 A1	
JP 2010-139495 A	24.06.2010	(ファミリーなし)	
JP 2015-059831 A	30.03.2015	(ファミリーなし)	
JP 2016-125927 A	11.07.2016	US 2016/0195567 A1 Paragraphs0301-0306, Fig.11 CN 105776120 A CN 110058050 A	
JP 7-049278 A	21.02.1995	(ファミリーなし)	
JP 2011-137818 A	14.07.2011	US 2011/0159627 A1 Paragraphs0037-0046, Figs.3-5, 8 EP 2339357 A1 CN 102157679 A BR PI1005497 A2	
US 2005/0262947 A1	01.12.2005	DE 102004011144 A1	