

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 914 700**

51 Int. Cl.:

H04L 25/02 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Fecha de presentación y número de la solicitud internacional: **17.04.2019 PCT/EP2019/060006**

87 Fecha y número de publicación internacional: **24.10.2019 WO19202039**

96 Fecha de presentación y número de la solicitud europea: **17.04.2019 E 19718693 (5)**

97 Fecha y número de publicación de la concesión europea: **09.03.2022 EP 3782340**

54 Título: **Estimación de canal iterativa soportada por decodificador**

30 Prioridad:

20.04.2018 DE 102018206132

45 Fecha de publicación y mención en BOPI de la traducción de la patente:

15.06.2022

73 Titular/es:

**FRAUNHOFER-GESELLSCHAFT ZUR
FÖRDERUNG DER ANGEWANDTEN
FORSCHUNG E.V. (50.0%)
Hansastr. 27c
80686 München, DE y
FRIEDRICH-ALEXANDER-UNIVERSITÄT
ERLANGEN-NÜRNBERG (50.0%)**

72 Inventor/es:

**KILIAN, GERD;
KINEISSL, JACOB;
OBERNOSTERER, FRANK;
MEYER, RAIMUND;
GAMM, EBERHARD;
ROBERT, JÖRG;
WECHSLER, JOHANNES;
BERNHARD, JOSEF y
SCHLICHT, MICHAEL**

74 Agente/Representante:

ARIZTI ACHA, Monica

ES 2 914 700 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Estimación de canal iterativa soportada por decodificador

- 5 Ejemplos de realización se refieren a un receptor de datos y, en especial, a un receptor de datos con estimación de canal iterativa. Ejemplos de realización adicionales se refieren a un procedimiento para recibir datos y, en especial, a un procedimiento para recibir datos con una estimación de canal iterativa. Algunos ejemplos de realización se refieren a una estimación de canal iterativa soportada por decodificador.
- 10 En general, puede diferenciarse entre procedimientos soportados por símbolos, semiciegos y ciegos de la estimación del estado de canal. Para la estimación del estado de canal soportada por símbolos en sistemas de transmisión digitales existe una serie de procedimientos conocidos como, por ejemplo, los algoritmos establecidos “Least Sum of Squared Errors” (LSSE, suma mínima de errores cuadráticos) [1], “Minimum Mean Squared Error” (MMSE, error cuadrático medio mínimo) [2]. Para canales de transmisión variables en el tiempo se utiliza la estimación iterativa o el seguimiento de una estimación de canal (inicial) como por ejemplo el algoritmo “Least Mean Squares” (LMS) o “Recursive Least Squares” (RLS) conocido [2]. Una visión general adicional se encuentra por ejemplo en [3].
- 15 Para la generación o el seguimiento de los valores estimados de canal de canales de transmisión variables en el tiempo pueden realizarse de manera conjunta e iterativa la estimación de canal y la demodulación (“Joint Sequence and Channel Estimation”), por ejemplo [4]. A este respecto, como base para el seguimiento sirven valores estimados para los símbolos enviados.
- 20 Sin embargo, convencionalmente, la estimación de canal iterativa tiene lugar en el desarrollo temporalmente antes de la decodificación e independientemente de la misma. No tiene lugar un flujo de información entre la decodificación de canal y la estimación de canal. Esto se muestra en la figura 1 a modo de ejemplo para la estructura básica típica de un sistema de transmisión digital en una representación de banda base.
- 25 En detalle, la figura 1 muestra un diagrama de bloques esquemático de un sistema con un emisor de datos 12 y un receptor de datos 14 con una estimación de canal iterativa. El emisor de datos 12 comprende un codificador de canal (por ejemplo FEC, corrección de errores hacia adelante) 16, que está configurado para codificar bits de datos 15 (d), para obtener bits codificados 17 (c), un intercalador 18, que está configurado para intercalar (en inglés *interleaving*) los bits codificados 17 (c), para obtener bits codificados tras la intercalación 19 (b), un modulador (por ejemplo, mapeador de símbolos, en inglés *symbol mapper*) 20, que está configurado para mapear los bits codificados tras la intercalación 19 (b) sobre símbolos de emisión 21 (a), y un generador de señales de emisión 22, que está configurado para, basándose en los símbolos de emisión 21 (a), generar una señal de emisión 23. La señal de emisión 23 se transmite por el emisor de datos 12 a través de un canal de transmisión 24 al receptor de datos 14, recibiendo el receptor de datos 14 una señal de recepción 25, que es una versión modificada por el canal de transmisión 24 de la señal de emisión 23. El receptor de datos 14 comprende un filtro de recepción 26, que está configurado para filtrar la señal de recepción 25, para obtener una señal de recepción filtrada 27. Además, el receptor de datos 14 comprende una estimación de canal iterativa 28 compuesta por un demodulador (por ejemplo, estimador de símbolos o demapeador de símbolos (en inglés *symbol demapper*)) 30 y un estimador del estado de canal 32, estando configurado el demodulador 30 para demodular la señal de recepción filtrada 27 para proporcionar bits duros (en inglés *hard bits*) 31 o bits blandos (en inglés *soft bits*) 31 como, por ejemplo, LLR (LLR = *Log-Likelihood Ratios*, en español razones de probabilidad logarítmica), y estando configurado el estimador del estado de canal 32 para, basándose en la señal de recepción filtrada (27) y basándose en símbolos de emisión estimados 33 (ä), proporcionar valores estimados de canal 35 para el demodulador 30. Además, el receptor de datos 14 comprende un desintercalador (en inglés *deinterleaver*) 34 y un decodificador de canal 36.
- 30 La capacidad de rendimiento de un sistema de transmisión digital se determina entre otros por su eficiencia de rendimiento. En muchos sistemas usuales como, por ejemplo, sistemas de comunicación por radio digitales según el estándar GSM, UMTS o LTE, se utilizan procedimientos para la demodulación coherente de la señal recibida, que como requisito previo necesitan una estimación de canal. A este respecto, la calidad de la estimación de canal tiene una influencia decisiva sobre la tasa de errores en la transmisión de datos (por ejemplo, tasa de errores de paquete) y, por consiguiente, sobre su eficiencia de rendimiento.
- 35 En [7] se describe una estimación de canal iterativa basada en datos con seguimiento de canal para un sistema de comunicación inalámbrico.
- 40 En [8] se describe una técnica de estimación de canal y de detección de datos iterativa, común, para sistemas MIMO-OFDM.
- 45 Por consiguiente, la presente invención se basa en el objetivo de mejorar la calidad de la estimación de canal.

Este objetivo se alcanza mediante las reivindicaciones independientes.

Perfeccionamientos ventajosos se encuentran en las reivindicaciones dependientes.

5 Los ejemplos de realización crean un receptor de datos, estando configurado el receptor de datos para recibir una señal, presentando la señal al menos dos paquetes de datos parciales independientes, presentando los al menos dos paquetes de datos parciales independientes símbolos, que mapean bits codificados, que resultan de una codificación que incorpora redundancia realizada conjuntamente para los al menos dos paquetes de datos parciales independientes de una secuencia de bits de datos, estando configurado el receptor de datos [que presenta por ejemplo un estimador del estado de canal] para, basándose en la señal recibida [por ejemplo, basándose en primer lugar en símbolos piloto de los paquetes de datos parciales independientes], estimar un estado de canal de un canal de transmisión de la señal, para obtener una primera información del estado de canal, estando configurado el receptor de datos [que presenta por ejemplo un demodulador/demapeador] para, usando la primera información del estado de canal, demodular un primer conjunto de símbolos recibidos de diferentes paquetes de datos parciales, siendo el primer conjunto de símbolos recibidos una cantidad parcial real de los símbolos recibidos de los al menos dos paquetes de datos parciales, para obtener un primer conjunto de bits codificados recibidos [seleccionándose, por ejemplo, el primer conjunto de símbolos recibidos de tal manera que posibilita una reconstrucción del primer conjunto de bits codificados recibidos], posibilitando el primer conjunto de bits codificados recibidos [por ejemplo, por sí solo (por ejemplo, independientemente de otros símbolos recibidos y/o independientemente de otros bits codificados recibidos)] aprovechando la codificación que incorpora redundancia de lado de emisor una conclusión sobre un primer conjunto de bits codificados correspondiente en el lado de emisor al primer conjunto de bits codificados recibidos, estando configurado el receptor de datos [que presenta un estimador de símbolos de emisión] para decodificar el primer conjunto de bits codificados recibidos [por ejemplo, aprovechando la codificación que incorpora redundancia de lado de emisor] [por ejemplo, independientemente de otros bits de datos codificados contenidos en los paquetes de datos parciales (decodificación parcial)] para, aprovechando la codificación que incorpora redundancia de lado de emisor, determinar un primer conjunto de bits codificados estimados [por ejemplo el que corresponde con la mayor probabilidad al primer conjunto de bits codificados] y para mapear el primer conjunto de bits estimados usando una instrucción de mapeo que coincide con una instrucción de mapeo de lado de emisor sobre símbolos de emisión estimados, para obtener un primer conjunto de símbolos de emisión estimados, estando configurado el receptor de datos [por ejemplo, el estimador del estado de canal] para determinar una segunda información del estado de canal [por ejemplo, una información del estado de canal actualizada o una ampliada] usando el primer conjunto de símbolos de emisión estimados.

35 En ejemplos de realización tiene lugar una estimación iterativa, soportada por decodificador, de un canal de transmisión potencialmente variable en el tiempo en el receptor de un sistema de transmisión digital.

A este respecto, la estimación del estado de canal tiene lugar a base de símbolos estimados o de una combinación de símbolos conocidos previamente y estimados, generándose los símbolos que deben estimarse en el lado de emisor con ayuda de una codificación de canal como, por ejemplo, de una corrección de errores hacia delante (en inglés "Forward Error Correction", FEC), incorporando redundancia a partir de los bits fuente que deben transmitirse del mensaje.

45 La exactitud de estimación de una estimación del estado de canal soportada por símbolos, que se basa en símbolos desconocidos previamente en el receptor, se correlaciona fuertemente con la calidad de la estimación de símbolos.

La presente invención se basa en la idea de aumentar (por ejemplo, considerablemente) la calidad de la estimación de los símbolos codificados (por ejemplo, codificados mediante FEC) en primer lugar desconocidos en el receptor, al tener lugar en el transcurso de la estimación de canal iterativa una decodificación parcial continua, acompañante, de los símbolos estimables hasta el respectivo punto de tiempo. De este modo puede aprovecharse la ganancia de decodificación ya durante la estimación de canal. En ejemplos de realización puede mejorarse de ese modo la calidad de la estimación de los símbolos de emisión (como variables de entrada de la estimación del estado de canal).

55 Ejemplos de realización crean una estimación de canal mejorada cualitativamente, en particular, en canales de transmisión variables en el tiempo y conducen, por consiguiente, a una capacidad de rendimiento mejorada de todo el sistema de transmisión. Esto tiene un efecto, por ejemplo, en forma de una mayor fiabilidad de la transmisión en el caso de una perturbación dada (menor tasa de errores) o en forma de una mayor robustez con respecto a perturbaciones de la transmisión en el caso de una tasa de errores dada.

60 A continuación, se describen perfeccionamientos ventajosos de la presente invención.

En ejemplos de realización, los al menos dos paquetes de datos parciales independientes contienen bits codificados [o símbolos, que mapean los bits codificados], que proceden de una (única) secuencia de bits de datos

codificada.

5 En ejemplos de realización se realiza la codificación en el lado de emisor de datos conjuntamente para los al menos dos paquetes de datos parciales independientes, es decir, se realiza solo una (única) codificación y los datos codificados se dividen entonces en los paquetes de datos parciales.

10 En ejemplos de realización, el primer conjunto de símbolos recibidos puede estar dispuesto en los respectivos paquetes de datos parciales [por ejemplo, directamente] de manera adyacente a símbolos piloto de los al menos dos paquetes de datos parciales.

15 En ejemplos de realización, una primera parte [por ejemplo, una primera mitad] del primer conjunto de símbolos recibidos puede estar dispuesta en los respectivos paquetes de datos parciales temporalmente [por ejemplo, directamente] antes de los símbolos piloto de los al menos dos paquetes de datos parciales, pudiendo estar dispuesta una segunda parte [por ejemplo, una segunda mitad] del primer conjunto de símbolos recibidos en los respectivos paquetes de datos parciales temporalmente [por ejemplo, directamente] después de los símbolos piloto de los al menos dos paquetes de datos parciales.

20 En ejemplos de realización, el receptor de datos [o el demodulador/demapeador del receptor de datos] puede estar configurado para, usando la segunda información del estado de canal, demodular un segundo conjunto de símbolos recibidos de diferentes paquetes de datos parciales, siendo el segundo conjunto de símbolos recibidos una cantidad parcial real de los símbolos recibidos de los al menos dos paquetes de datos parciales, para obtener un segundo conjunto de bits codificados recibidos.

25 En ejemplos de realización, el segundo conjunto de símbolos recibidos puede presentar en los respectivos paquetes de datos parciales una distancia temporalmente mayor con respecto a símbolos piloto de los al menos dos paquetes de datos parciales que el primer conjunto de símbolos recibidos.

30 En ejemplos de realización, el segundo conjunto de símbolos recibidos puede estar dispuesto en los respectivos paquetes de datos parciales [por ejemplo, directamente] de manera adyacente al primer conjunto de símbolos recibidos.

35 En ejemplos de realización, una primera parte [por ejemplo, una primera mitad] del segundo conjunto de símbolos recibidos puede estar dispuesta en los respectivos paquetes de datos parciales temporalmente antes de la primera parte del primer conjunto de símbolos recibidos, pudiendo estar dispuesta una segunda parte [por ejemplo, una segunda mitad] del segundo conjunto de símbolos recibidos en los respectivos paquetes de datos parciales temporalmente después de la segunda parte del primer conjunto de símbolos recibidos.

40 En ejemplos de realización, el receptor de datos [o el estimador del estado de canal del receptor de datos] puede estar configurada para, basándose en primer lugar en símbolos piloto de los al menos dos paquetes de datos parciales independientes, estimar el estado de canal del canal de transmisión, para obtener la primera información del estado de canal.

45 En ejemplos de realización, el receptor de datos [o el estimador del estado de canal del receptor de datos] puede estar configurado para estimar el estado de canal usando el primer conjunto de símbolos de emisión estimados, para obtener la segunda información del estado de canal.

50 En ejemplos de realización, el receptor de datos [o el estimador del estado de canal del receptor de datos] puede estar configurado para estimar el estado de canal del canal de transmisión para cada uno de los al menos dos paquetes de datos parciales independientes.

En ejemplos de realización, el primer conjunto de símbolos recibidos puede seleccionarse de tal manera que el primer conjunto de símbolos recibidos posibilite una reconstrucción del primer conjunto de bits codificados recibidos.

55 En ejemplos de realización, el primer conjunto de bits codificados recibidos puede posibilitar independientemente de otros símbolos recibidos y/o independientemente de otros bits codificados recibidos una conclusión sobre al menos un primer bit de datos que debe transmitirse aprovechando una ganancia de codificación [decodificación parcial].

60 En ejemplos de realización, el receptor de datos [o el estimador de símbolos de emisión del receptor de datos] puede estar configurado para decodificar el primer conjunto de bits codificados recibidos aprovechando una codificación que incorpora redundancia de lado de emisor.

En ejemplos de realización, el receptor de datos [o el estimador de símbolos de emisión del receptor de datos]

puede estar configurado para decodificar el primer conjunto de bits codificados recibidos usando un decodificador de Viterbi.

5 En ejemplos de realización, el receptor de datos puede estar configurado para seleccionar el primer conjunto de símbolos recibidos a partir de los símbolos recibidos de los al menos dos paquetes de datos parciales independientes basándose en un patrón de intercalación [en inglés *interleaving pattern*] conocido por el receptor de datos, coincidiendo el patrón de intercalado con un patrón de intercalación de lado de emisor, basándose en el cual los bits codificados se dividen de manera intercalada en el lado de emisor de datos en los al menos dos paquetes de datos parciales independientes.

10 En ejemplos de realización, el patrón de intercalado puede presentar un desplazamiento cíclico de un número predeterminado de bits codificados [por ejemplo de 48 bits].

15 En ejemplos de realización, el receptor de datos [o el demodulador del receptor de datos] puede estar configurado para demodular el primer conjunto de símbolos recibidos y estimar una fiabilidad para el primer conjunto de bits codificados o cada bit codificado del primer conjunto de bits codificados [en inglés *soft decision demodulation*], para obtener para el primer conjunto de bits codificados adicionalmente una información de fiabilidad.

20 En ejemplos de realización, el receptor de datos [o el demodulador/demapeador del receptor de datos] puede estar configurado para, a partir del primer conjunto de símbolos recibidos, estimar un primer conjunto de bits codificados recibidos en forma de decisiones duras/binarias (en inglés *hard-output*) o con provisión (adicional) de información de fiabilidad (decisión blanda, en inglés *soft-output*).

25 Por ejemplo, puede diferenciarse entre una demodulación o estimación de símbolos con información de fiabilidad (en inglés *soft-decision* o *soft-bit demodulation*) y una demodulación o estimación de símbolos sin información de fiabilidad (en inglés *hard-decision* o *hard-bit demodulation*). En la demodulación o estimación de símbolos con información de fiabilidad no suministra ningún bit decidido “de manera dura”, sino una información de fiabilidad, por ejemplo $P(\text{bit}=0)=P_0$, $P(\text{bit}=1)=1-P_0$. A este respecto, una razón de probabilidad logarítmica (LLR) es una posible forma de representación logarítmica, en este caso por ejemplo: $LLR=\log(P_0/(1-P_0))$.

30 En ejemplos de realización, el receptor de datos [o el estimador de símbolos de emisión del receptor de datos] puede estar configurada para, basándose en el primer conjunto de bits codificados recibidos, proporcionar un primer conjunto de símbolos de emisión estimados con información de fiabilidad.

35 Por ejemplo, en la entrada del estimador del estado de canal del receptor de datos puede haber símbolos “duros” (=símbolos sin información de fiabilidad) o si no también símbolos “blandos” (=símbolos con información de fiabilidad), siempre que el estimador de símbolos de emisión suministre símbolos “blandos”. En ejemplos de realización, el estimador de símbolos de emisión puede proporcionar, independientemente de si en su entrada hay bits “duros” o “blandos”, en su salida “símbolos blandos”. Preferiblemente, en la entrada del estimador de símbolos de emisión hay bits “blandos”.

40 Por ejemplo, el receptor de datos puede estar configurado en algunos ejemplos de realización para dotar los bits codificados estimados (como resultado de la decodificación parcial) de información de fiabilidad para, basándose en los bits codificados estimados con la información de fiabilidad, obtener una información de fiabilidad para los símbolos de emisión estimados.

45 En ejemplos de realización, el receptor de datos puede presentar al menos dos antenas, pudiendo estar configurado el receptor de datos para recibir la señal con las al menos dos antenas, para obtener al menos dos señales de recepción, pudiendo estar configurado el receptor de datos [o el demodulador/demapeador del receptor de datos] para combinar símbolos de las al menos dos señales de recepción [por ejemplo, por medio de *Maximum Ratio Combining*] y demodularlos.

50 En ejemplos de realización, los al menos dos paquetes de datos parciales independientes pueden estar separados entre sí en el tiempo y/o en la frecuencia.

55 En ejemplos de realización, los al menos dos paquetes de datos parciales independientes pueden corresponder [en el modelo OSI] a paquetes de datos de la capa de transmisión de bits [capa física].

60 Ejemplos de realización adicionales crean un receptor de datos para recibir una señal, presentando la señal al menos dos paquetes de datos parciales independientes, presentando los al menos dos paquetes de datos parciales independientes $(1/B) \cdot (R \cdot N)$ símbolos, que mapean $R \cdot N$ bits codificados, que resultan de una codificación que incorpora redundancia realizada conjuntamente para los al menos dos paquetes de datos parciales independientes de N bits de datos con una tasa de codificación de $1/R$, estando configurado el receptor de datos para, basándose en la señal recibida, estimar un estado de canal de un canal de transmisión de la señal, para obtener una $(k=1)$ -

ésima información del estado de canal, indicando B el número de bits codificados mapeados por símbolo, estando configurado el receptor de datos para en cada etapa de iteración k con $k =$ de 1 a K de una secuencia de K etapas de iteración

5 - usando la k-ésima información del estado de canal, demodular un k-ésimo conjunto de símbolos recibidos de diferentes paquetes de datos parciales, siendo el k-ésimo conjunto de símbolos recibidos una cantidad parcial real de los R·N símbolos recibidos de los al menos dos paquetes de datos parciales, para obtener un k-ésimo conjunto de bits codificados recibidos, posibilitando el k-ésimo conjunto de bits codificados recibidos aprovechando la codificación que incorpora redundancia de lado de emisor una conclusión sobre un k-ésimo conjunto de bits
10 codificados correspondiente en el lado de emisor al k-ésimo conjunto de bits codificados recibidos,

- decodificar el k-ésimo conjunto de bits codificados recibidos para, aprovechando la codificación que incorpora redundancia de lado de emisor, determinar un k-ésimo conjunto de bits codificados estimados, y para mapear el k-ésimo conjunto de bits estimados usando una instrucción de mapeo que coincide con una instrucción de mapeo de lado de emisor sobre símbolos de emisión estimados, para obtener un k-ésimo conjunto de símbolos de emisión
15 estimados;

- determinar una (k+1)-ésima información del estado de canal usando el k-ésimo conjunto de símbolos de emisión estimados [y por ejemplo el (k-1)-ésimo conjunto de símbolos de emisión estimados].
20

En ejemplos de realización, R puede ser un número natural mayor de uno. Naturalmente, R también puede ser un número no natural, por ejemplo, en el caso de una puntuación.

En ejemplos de realización, N puede ser un número natural mayor de uno.
25

En ejemplos de realización, K puede ser un número natural mayor de uno.

En ejemplos de realización, B puede ser un número natural mayor o igual a uno.

30 En ejemplos de realización, el (k+1)-ésimo conjunto de símbolos recibidos puede estar dispuesto en los respectivos paquetes de datos parciales [por ejemplo, directamente] de manera adyacente al k-ésimo conjunto de símbolos recibidos.

En ejemplos de realización, el receptor de datos puede estar configurado para, basándose en símbolos piloto de los al menos dos paquetes de datos parciales independientes, estimar el estado de canal del canal de transmisión, para obtener la (k=1)-ésima información del estado de canal.
35

Ejemplos de realización adicionales crean un procedimiento para recibir una señal, presentando la señal al menos dos paquetes de datos parciales independientes, presentando los al menos dos paquetes de datos parciales independientes símbolos, que mapean bits codificados, que resultan de una codificación que incorpora redundancia realizada conjuntamente para los al menos dos paquetes de datos parciales independientes de una secuencia de bits de datos. El procedimiento comprende una etapa de estimar un estado de canal de un canal de transmisión de la señal basándose en la señal recibida, para obtener una primera información del estado de canal. Además, el procedimiento comprende una etapa de demodular un primer conjunto de símbolos recibidos de diferentes paquetes de datos parciales usando la primera información del estado de canal, siendo el primer conjunto de símbolos recibidos una cantidad parcial real de los símbolos recibidos de los al menos dos paquetes de datos parciales, para obtener un primer conjunto de bits codificados recibidos, posibilitando el primer conjunto de bits codificados recibidos aprovechando la codificación que incorpora redundancia de lado de emisor una conclusión sobre un primer conjunto de bits codificados correspondiente en el lado de emisor al primer conjunto de bits codificados recibidos. Además, el procedimiento comprende una etapa de decodificar el primer conjunto de bits codificados recibidos para, aprovechando la codificación que incorpora redundancia de lado de emisor, determinar un primer conjunto de bits codificados estimados. Además, el procedimiento comprende una etapa de mapear el primer conjunto de bits codificados estimados sobre símbolos de emisión estimados usando una instrucción de mapeo que coincide con una instrucción de mapeo de lado de emisor, para obtener un primer conjunto de símbolos de emisión estimados. Además, el procedimiento comprende una etapa de determinar una
40 45 50 55 segunda información del estado de canal usando el primer conjunto de símbolos de emisión estimados.

Los ejemplos de realización de la presente invención se describen más detalladamente haciendo referencia a las figuras adjuntas. Muestran:
60

la figura 1 un diagrama de bloques esquemático de un sistema con un emisor de datos y un receptor de datos con una estimación de canal iterativa;

la figura 2 un diagrama de bloques esquemático de un sistema con un emisor de datos y un receptor de datos,

- según un ejemplo de realización de la presente invención;
- 5 la figura 3 en un diagrama, una ocupación del canal de transmisión durante la transmisión de una pluralidad de subpaquetes de datos correspondientemente a un patrón de salto de tiempo y frecuencia;
- la figura 4 un diagrama de bloques esquemático de un receptor de datos con estimación de canal iterativa, según un ejemplo de realización de la presente invención;
- 10 la figura 5 un diagrama de bloques esquemático del receptor de datos con una estimación de canal iterativa, según un ejemplo de realización de la presente invención;
- la figura 6 en un diagrama, un estado de canal representado a lo largo del tiempo, así como fragmentos de la señal de recepción y símbolos de emisión estimados correspondientes para las etapas de iteración k y $k+1$, según un ejemplo de realización;
- 15 la figura 7 una vista esquemática de la codificación de una secuencia de bits de datos para dar bits codificados usando una codificación convolucional con una tasa de codificación $1/(R=3)$ y el mapeo de los bits codificados sobre símbolos de emisión, según un ejemplo de realización;
- 20 la figura 8 una vista esquemática de un paquete de datos con N símbolos de datos;
- la figura 9 una vista esquemática de tres paquetes de datos parciales, estando los N símbolos de datos divididos de manera intercalada en los tres paquetes de datos parciales, según un ejemplo de realización;
- 25 la figura 10 una vista esquemática de tres paquetes de datos parciales, estando los N símbolos de datos divididos de manera intercalada en los tres paquetes de datos parciales, presentando los tres paquetes de datos parciales además M símbolos de preámbulo, que están igualmente divididos de manera intercalada en los tres paquetes de datos parciales y están antepuestos en los respectivos paquetes de datos parciales a los símbolos de datos, según un ejemplo de realización;
- 30 la figura 11 una vista esquemática de tres paquetes de datos parciales, estando los N símbolos de datos divididos de manera intercalada en los tres paquetes de datos parciales, presentando los tres paquetes de datos parciales además M símbolos de preámbulo (símbolos intermedios), que están igualmente divididos de manera intercalada en los tres paquetes de datos parciales y están dispuestos en los respectivos paquetes de datos parciales en el medio entre los símbolos de datos, según un ejemplo de realización;
- 35 la figura 12 una vista esquemática de la codificación de una secuencia de bits de datos a modo de ejemplo con 186 bits, que está llenada con ceros hasta una secuencia de bits de datos con 192 bits, para dar una secuencia de 576 bits codificados usando una codificación convolucional con una tasa de codificación $1/(R=3)$, así como un desplazamiento cíclico de los últimos 48 bits de la secuencia de 576 bits codificados al inicio de la secuencia de 576 bits codificados, para obtener una secuencia desplazada cíclicamente de 576 bits codificados, según un ejemplo de realización;
- 40 la figura 13 una vista esquemática de 24 paquetes de datos parciales, estando los 576 bits codificados de la secuencia de bits de datos desplazada cíclicamente ($C_{528}, C_{529}, C_{530}, \dots, C_{575}, C_0, C_1, C_2, C_3, \dots, C_{527}$) 153 divididos de manera intercalada en los 24 paquetes de datos parciales 142, presentando los 24 paquetes de datos parciales 142 además en cada caso 12 símbolos de preámbulo (símbolos intermedios) 144 ($p_0, p_1, p_2, p_3, \dots, p_{11}$) y estando dispuestos en los respectivos paquetes de datos parciales 142 en el medio entre los símbolos de datos 146, según un ejemplo de realización; y
- 45 la figura 14 un diagrama de flujo de un procedimiento para recibir una señal según un ejemplo de realización.
- 55 En la siguiente descripción de los ejemplos de realización de la presente invención, los elementos iguales o de igual función se dotan en las figuras del mismo número de referencia, de modo que su descripción puede intercambiarse entre sí.
- 60 En la siguiente descripción de los ejemplos de realización de la presente invención se diferencia, para evitar ambigüedades, entre los términos “estimación de canal” y “estimación del estado de canal”. Así, en los ejemplos de realización se denomina estimación del estado de canal soportada por símbolos a una etapa de procesamiento individual en el contexto general de una estimación de canal que, por ejemplo, a partir de un fragmento adecuado de una señal de recepción y/o de una secuencia de símbolos de emisión (por ejemplo, estimados o conocidos previamente), estima el estado (por ejemplo, instantáneo) de un canal de transmisión por ejemplo en un punto de

tiempo deseado. Además, en los ejemplos de realización el término estimación de canal se refiere a un procedimiento con varias etapas de procesamiento, que tiene como propósito la estimación de un canal de transmisión desconocido (en dado el caso muchos puntos de tiempo diferentes) y que contiene también como etapa de procedimiento específica la estimación del estado de canal.

5

La figura 2 muestra un diagrama de bloques esquemático de un sistema con un emisor de datos 100 y un receptor de datos 110. El emisor de datos 100 puede estar configurado para emitir una señal 120, presentando la señal 120 al menos dos paquetes de datos parciales independientes 142. El receptor de datos 110 puede estar configurado para recibir la señal 120 (o una versión modificada mediante el canal de transmisión de la señal 120)), que presenta los al menos dos paquetes de datos parciales independientes 142.

10

Como puede reconocerse en la figura 2, los al menos dos paquetes de datos parciales independientes 142 están espaciados o separados entre sí en el tiempo y/o en la frecuencia. La distribución de los al menos dos paquetes de datos parciales independientes 142 en el tiempo y/o la frecuencia puede tener lugar correspondientemente a un patrón de salto (en inglés *hopping pattern*) 140.

15

En ejemplos de realización, el emisor de datos 100 puede presentar una unidad emisora (o módulo emisor, o transmisor) 102, que está configurada para emitir la señal 120. La unidad emisora 102 puede estar conectada con una antena 104 del emisor de datos 100. El emisor de datos 100 puede presentar además una unidad receptora (o módulo receptor, o receptor) 106, que está configurada para recibir una señal. La unidad receptora 106 puede estar conectada con la antena 104 o una antena (independiente) adicional del emisor de datos 100. El emisor de datos 100 puede presentar también una unidad emisora-receptora combinada (transceptor).

20

En ejemplos de realización, el receptor de datos 110 puede presentar una unidad receptora (o módulo receptor, o receptor) 116, que está configurada para recibir la señal 120. La unidad receptora 116 puede estar conectada con una antena 114 del receptor de datos 110. Además, el receptor de datos 110 puede presentar una unidad emisora (o módulo emisor, o transmisor) 112, que está configurada para emitir una señal. La unidad emisora 112 puede estar conectada con la antena 114 o una antena (independiente) adicional del receptor de datos 110. El receptor de datos 110 puede presentar también una unidad emisora-receptora combinada (transceptor).

25

30

En ejemplos de realización, el emisor de datos 100 puede ser un nodo sensor, mientras que el receptor de datos 110 puede ser una estación base. Normalmente, un sistema de comunicación comprende al menos un receptor de datos 110 (estación base) y un gran número de emisores de datos (nodos sensores, como por ejemplo contadores de calentamiento). Naturalmente, también es posible que el emisor de datos 100 sea una estación base, mientras que el receptor de datos 110 sea un nodo sensor. Además, es posible que tanto el emisor de datos 100 como el receptor de datos 110 sean nodos sensores. Por lo demás, es posible que tanto el emisor de datos 100 como el receptor de datos 110 sean estaciones base.

35

El emisor de datos 100 y el receptor de datos 110 pueden estar configurados para emitir o recibir datos usando un procedimiento de *Telegram-Splitting* (en español, procedimiento de división en telegrama). A este respecto, se divide un paquete de datos que presenta los datos (o telegrama) en una pluralidad de paquetes de datos parciales (o subpaquetes de datos) 142 y los paquetes de datos parciales 142 se transmiten correspondientemente a un patrón de salto 140 distribuidos en el tiempo y/o distribuidos en la frecuencia del emisor de datos 100 al receptor de datos 110, ensamblando (o combinando) de nuevo el receptor de datos 110 los paquetes de datos parciales 142 para obtener el verdadero paquete de datos. A este respecto, cada uno de los paquetes de datos parciales 142 contiene solo una parte del paquete de datos 120. El paquete de datos puede estar además codificado por canal, de modo que para la decodificación sin errores del paquete de datos no son necesarios todos los paquetes de datos parciales 142, sino solo una parte de los paquetes de datos parciales 142.

40

45

La distribución temporal de la pluralidad de paquetes de datos parciales 142 puede, como ya se ha mencionado, tener lugar correspondientemente a un patrón de salto de tiempo y/o de frecuencia 140.

50

Un patrón de salto de tiempo puede indicar una sucesión de puntos de tiempo de emisión o intervalos de tiempo de emisión, con los que se emiten los paquetes de datos parciales. Por ejemplo, un primer paquete de datos parcial puede emitirse en un primer punto de tiempo de emisión (o en una primera ranura de tiempo de emisión) y un segundo paquete de datos parcial en un segundo punto de tiempo de emisión (o en una segunda ranura de tiempo de emisión), siendo el primer punto de tiempo de emisión y el segundo punto de tiempo de emisión diferentes. A este respecto, el patrón de salto de tiempo puede definir (o predeterminar, o indicar) el primer punto de tiempo de emisión y el segundo punto de tiempo de emisión. Alternativamente, el patrón de salto de tiempo puede indicar el primer punto de tiempo de emisión y una distancia temporal entre el primer punto de tiempo de emisión y el segundo punto de tiempo de emisión. Naturalmente, el patrón de salto de tiempo también puede indicar solo la distancia temporal entre el primer punto de tiempo y el segundo punto de tiempo de emisión. Entre los paquetes de datos parciales puede haber pausas de emisión en las que no se emite. Los paquetes de datos parciales también pueden solaparse (entrecruzarse) temporalmente.

55

60

Un patrón de salto de frecuencia puede indicar una sucesión de frecuencias de emisión o saltos de frecuencia de emisión, con los que se emiten los paquetes de datos parciales. Por ejemplo, un primer paquete de datos parcial puede emitirse con una primera frecuencia de emisión (o en un primer canal de frecuencia) y un segundo paquete de datos parcial con una segunda frecuencia de emisión (o en un segundo canal de frecuencia), siendo la primera frecuencia de emisión y la segunda frecuencia de emisión diferentes. A este respecto, el patrón de salto de frecuencia puede definir (o predeterminar, o indicar) la primera frecuencia de emisión y la segunda frecuencia de emisión. Alternativamente, el patrón de salto de frecuencia puede indicar la primera frecuencia de emisión y una distancia de frecuencia (salto de frecuencia de emisión) entre la primera frecuencia de emisión y la segunda frecuencia de emisión. Naturalmente, el patrón de salto de frecuencia también puede indicar solo la distancia de frecuencia (salto de frecuencia de emisión) entre la primera frecuencia de emisión y la segunda frecuencia de emisión.

Naturalmente, la pluralidad de paquetes de datos parciales 142 pueden transmitirse también distribuidos tanto en el tiempo como en la frecuencia del emisor de datos 100 al receptor de datos 110. La distribución de la pluralidad de paquetes de datos parciales en el tiempo y en la frecuencia puede tener lugar correspondientemente a un patrón de salto de tiempo y frecuencia. Un patrón de salto de tiempo y frecuencia puede ser la combinación de un patrón de salto de tiempo y un patrón de salto de frecuencia, es decir, una sucesión de puntos de tiempo de emisión o intervalos de tiempo de emisión con los que se transmiten los paquetes de datos parciales 142, estando asociadas a los puntos de tiempo de emisión (o intervalos de tiempo de emisión) frecuencias de emisión (o saltos de frecuencia de emisión).

La figura 3 muestra en un diagrama una ocupación del canal de transmisión durante la transmisión de una pluralidad de paquetes de datos parciales 142 correspondientemente a un patrón de salto de tiempo y frecuencia. A este respecto, la ordenada describe la frecuencia y la abscisa el tiempo.

Como puede reconocerse en la figura 3, el paquete de datos 120 puede dividirse a modo de ejemplo en $n = 7$ paquetes de datos parciales 142 y transmitirse correspondientemente a un patrón de salto de tiempo y frecuencia de manera distribuida en el tiempo y la frecuencia del emisor de datos 100 al receptor de datos 110.

Como puede reconocerse adicionalmente en la figura 3, la pluralidad de paquetes de datos parciales 142 pueden contener, además de datos (símbolos de datos 146 en la figura 3), también secuencias piloto (símbolos piloto (o símbolos de sincronización) 144 en la figura 3). Según la posición temporal dentro de los paquetes de datos parciales, estas se denominan también preámbulo (antepuestas a la secuencia de símbolos de datos) o intermedias (incrustadas entre secuencias de símbolos de datos).

A continuación, se describen más detalladamente ejemplos de realización detallados del receptor de datos 110 con una estimación de canal iterativa.

La figura 4 muestra un diagrama de bloques esquemático de un receptor de datos 110 con estimación de canal iterativa, según un ejemplo de realización de la presente invención. El receptor de datos 110 está configurado para recibir una señal 120 (por ejemplo, del emisor de datos 100 (véase la figura 2)), presentando la señal 120 al menos dos paquetes de datos parciales independientes 142, presentando los al menos dos paquetes de datos parciales independientes 142 símbolos 146 ($a_0, a_1, a_2, a_3, a_4, a_5, a_6, \dots, a_{M-N}$), que mapean bits codificados 152 ($c_0, c_1, c_2, c_3, c_4, c_5, c_6, \dots, c_{M-N}$), que resultan de una codificación que incorpora redundancia realizada conjuntamente para los al menos dos paquetes de datos parciales independientes 142 (por ejemplo, con una tasa de codificación de $1/R$) de una secuencia de bits de datos 150 (d_0, d_1, \dots, d_N). En ejemplos de realización, R y N pueden ser números naturales mayores de uno.

Como se muestra a modo de ejemplo en la figura 4, el receptor de datos 110 puede presentar un demodulador (por ejemplo, un demapeador de símbolos (en inglés *symbol demapper*)) 122, un estimador de símbolos de emisión 124 y un estimador del estado de canal 126. Naturalmente, el receptor de datos 110 también puede estar implementado por medio de un procesador, microprocesador u otro circuito lógico programable, pudiendo estar implementados en este caso los bloques de circuito mostrados en la figura 4, por ejemplo, mediante algoritmos correspondientes.

En ejemplos de realización, el estimador del estado de canal 126 puede estar configurado para, basándose en la señal recibida 120, estimar un estado de canal de un canal de transmisión 118 de la señal 120, para obtener una primera información del estado de canal 128.

Por ejemplo, el estimador del estado de canal 126 puede estar configurado para, basándose en primer lugar (es decir, en una primera etapa de iteración ($k=1$)) en símbolos piloto 144 de los al menos dos paquetes de datos parciales independientes 142, estimar el estado de canal del canal de transmisión 118, para obtener la primera información del estado de canal 128.

En ejemplos de realización, el demodulador 122 puede estar configurado para, usando la primera información del estado de canal 128, demodular un primer conjunto de símbolos recibidos 132 (a_0', a_1', a_2') de diferentes paquetes de datos parciales 142, siendo el primer conjunto de símbolos recibidos 130 (a_0', a_1', a_2') una cantidad parcial real de los símbolos recibidos 146' ($a_0', a_1', a_2', a_3', a_4', a_5', a_6', \dots, a_{R \cdot N-1}'$) de los al menos dos paquetes de datos parciales independientes 142, para obtener un primer conjunto de bits codificados recibidos 132 (c_0', c_1', c_2').

Por ejemplo, el primer conjunto de símbolos recibidos 130 (a_0', a_1', a_2') puede seleccionarse de tal manera que posibilite una reconstrucción del primer conjunto de bits codificados recibidos 132 (c_0', c_1', c_2').

En ejemplos de realización, el primer conjunto de bits codificados recibidos 132 (c_0', c_1', c_2') puede posibilitar (por ejemplo por sí solo (por ejemplo, independientemente de otros símbolos recibidos y/o independientemente de otros bits codificados recibidos)) aprovechando la codificación que incorpora redundancia de lado de emisor una conclusión sobre un primer conjunto de bits codificados 153 (c_0, c_1, c_2) que corresponde o correspondiente en el lado de emisor al primer conjunto de bits codificados recibidos 132 (c_0', c_1', c_2').

Por ejemplo, el primer conjunto de bits codificados en el lado de emisor 153 (c_0, c_1, c_2) puede mapearse en el lado de emisor sobre un primer conjunto de símbolos (a_0, a_1, a_2), siendo el primer conjunto de símbolos recibidos 130 (a_0', a_1', a_2') la versión recibida por el receptor de datos 110 del primer conjunto de símbolos (a_0, a_1, a_2).

Por ejemplo, el primer conjunto de bits codificados recibidos 132 (c_0', c_1', c_2') puede posibilitar (por ejemplo, independientemente de otros símbolos recibidos y/o independientemente de otros bits codificados recibidos)) una conclusión sobre al menos un primer bit de datos que debe transmitirse 150 (do) aprovechando una ganancia de codificación (por ejemplo, posibilitar una decodificación parcial de la secuencia de emisión consiguiendo una ganancia de codificación).

En ejemplos de realización, el estimador de símbolos de emisión 124 puede estar configurada para decodificar el primer conjunto de bits codificados recibidos 132 (c_0', c_1', c_2') (por ejemplo, independientemente de otros bits de datos codificados contenidos en los al menos dos paquetes de datos parciales independientes 142 (decodificación parcial)) para, aprovechando la codificación que incorpora redundancia de lado de emisor, determinar un primer conjunto de bits codificados estimados (por ejemplo, un primer conjunto de bits codificados, que corresponden con la mayor probabilidad a los bits codificados de lado de emisor 153 (c_0, c_1, c_2), pero al menos con mayor probabilidad que los bits codificados recibidos 132 (c_0', c_1', c_2')), y para mapear el primer conjunto de bits estimados usando una instrucción de mapeo que coincide con una instrucción de mapeo de lado de emisor sobre símbolos de emisión estimados, para obtener un primer conjunto de símbolos de emisión estimados 134 ($\tilde{a}_0, \tilde{a}_1, \tilde{a}_2$).

Por ejemplo, el estimador de símbolos de emisión 124 puede estar configurado para decodificar el primer conjunto de bits codificados recibidos 132 (c_0', c_1', c_2'), para obtener un valor estimado para el al menos primer bit de datos 150 (d_0), y para volver a codificar el al menos primer bit de datos estimado 150 (d_0), para obtener el primer conjunto de bits estimados.

Por ejemplo, el estimador de símbolos de emisión 124 puede estar configurado para, en el caso de una codificación convolucional empleada en el lado de emisor, utilizar un decodificador de Viterbi para la decodificación parcial de los bits codificados recibidos 132 (c_0', c_1', c_2'), determinándose en el transcurso de la decodificación parcial la ruta más probable en el diagrama de Trellis y obteniéndose los bits codificados asociados con esta ruta como primer conjunto de bits estimados.

En ejemplos de realización, el estimador del estado de canal 126 puede estar configurado además para (por ejemplo, en una segunda etapa de iteración ($k+1=2$)) determinar una segunda información del estado de canal 128 (por ejemplo, una información del estado de canal actualizada o una ampliada) usando el primer conjunto de símbolos de emisión estimados 134 ($\tilde{a}_0, \tilde{a}_1, \tilde{a}_2$), correspondiendo el primer conjunto de símbolos de emisión estimados 134 ($\tilde{a}_0, \tilde{a}_1, \tilde{a}_2$) [en el caso de una transmisión perturbada] con mayor probabilidad al primer conjunto de símbolos emitidos 146 (a_0, a_1, a_2) que los símbolos recibidos 130 (a_0', a_1', a_2').

Por ejemplo, el estimador del estado de canal 126 puede estar configurado para estimar el estado de canal usando el primer conjunto de símbolos de emisión estimados 134 ($\tilde{a}_0, \tilde{a}_1, \tilde{a}_2$) (y por ejemplo usando un conjunto anterior de símbolos de emisión estimados y/o usando símbolos piloto 144), para obtener la segunda información del estado de canal 128.

En ejemplos de realización, el demodulador 122 puede estar configurado además para (por ejemplo, en la segunda etapa de iteración ($k+1=2$)) usando la segunda información del estado de canal 128 demodular un segundo conjunto de símbolos recibidos 136 (a_3', a_4', a_5') de diferentes paquetes de datos parciales 142, siendo el segundo conjunto de símbolos recibidos 136 (a_3', a_4', a_5') una cantidad parcial real de los símbolos recibidos 146' ($a_0', a_1', a_2', a_3', a_4', a_5', a_6', \dots, a_{R \cdot N-1}'$) de los al menos dos paquetes de datos parciales 142, para obtener un segundo

conjunto de bits codificados recibidos 133 (c_3' , c_4' , c_5').

5 En ejemplos de realización, el segundo conjunto de bits codificados recibidos 133 (c_3' , c_4' , c_5') puede posibilitar (por ejemplo por sí solo (por ejemplo, independientemente de otros símbolos recibidos y/o independientemente de otros bits codificados recibidos)) aprovechando la codificación que incorpora redundancia de lado de emisor una conclusión sobre un segundo conjunto de bits codificados 154 (c_3 , c_4 , c_5) que corresponde o correspondiente en el lado de emisor al segundo conjunto de bits codificados recibidos 133 (c_3' , c_4' , c_5').

10 Como puede reconocerse en la figura 4, en los ejemplos de realización el primer conjunto de símbolos recibidos 130 (a_0' , a_1' , a_2') puede estar dispuesto en los respectivos paquetes de datos parciales 142 [por ejemplo directamente] de manera adyacente a símbolos piloto 144 de los al menos dos paquetes de datos parciales independientes 142, mientras que el segundo conjunto de símbolos recibidos 136 (a_3' , a_4' , a_5') en los respectivos paquetes de datos parciales 142 presenta una distancia temporalmente mayor con respecto a símbolos piloto 144 de los al menos dos paquetes de datos parciales independientes 142 que el primer conjunto de símbolos recibidos 130 (a_0' , a_1' , a_2'). Por ejemplo, el segundo conjunto de símbolos recibidos 136 (a_3' , a_4' , a_5') puede estar dispuesto en los respectivos paquetes de datos parciales 142 [por ejemplo, directamente] de manera adyacente al primer conjunto de símbolos recibidos 130 (a_0' , a_1' , a_2').

20 La presente invención se basa en la idea de aprovechar la ganancia de codificación que puede conseguirse mediante la codificación de canal (por ejemplo, en forma de redundancia incorporada) o al menos una parte de la misma ya para la estimación de canal iterativa. A diferencia de en el receptor de datos mostrado en la figura 1, en los ejemplos de realización se obtienen los valores estimados necesarios para la estimación del estado de canal de los símbolos de emisión 134 porque en operaciones de decodificación adicionales tiene lugar de manera continua (iterativa) una decodificación parcial del mensaje emitido. El término "decodificación parcial" significa que solo se decodifica la parte del mensaje, cuya decodificación es posible a base de los símbolos de recepción 130, 136 existentes en el respectivo punto de tiempo de la decodificación parcial.

30 A continuación de la decodificación parcial, que suministra como resultado bits codificados estimados, tiene lugar como en el emisor una intercalación (en inglés *interleaving*) y un mapeo de símbolos (en inglés *symbol mapping*) de los mismos, que a base del resultado de codificación parcial genera los símbolos de emisión estimados 134.

A continuación, se describe más detalladamente mediante la figura 5 un ejemplo de realización detallado del receptor de datos 100.

35 La figura 5 muestra un diagrama de bloques esquemático del receptor de datos con una estimación de canal iterativa, según un ejemplo de realización de la presente invención. Con otras palabras, la figura 5 muestra a modo de ejemplo la estructura del receptor modificado según un ejemplo de realización del sistema de transmisión.

40 Como puede reconocerse en la figura 5, el receptor de datos 110 puede estar configurado para recibir una señal (señal de recepción) 120, pudiendo ser la señal de recepción 120 una versión modificada mediante el canal de transmisión 118 de una señal de emisión 119 de un emisor de datos. El receptor de datos 110 puede comprender el demapeador de símbolos (en inglés *symbol demapper*) 122, que puede estar configurada para, basándose en la señal de recepción 120 y usando la información del estado de canal (valores estimados de canal) 128, realizar una estimación de símbolos, para proporcionar un conjunto de bits codificados recibidos 132. Además, el receptor de datos 110 puede comprender el estimador de símbolos de emisión 124, que puede estar configurado para, basándose en el conjunto de bits codificados recibidos 132, determinar un conjunto de bits codificados estimados (= bits, que corresponden con la mayor probabilidad a los bits codificados de lado de emisor) y para mapear el conjunto de bits codificados estimados sobre símbolos de emisión, para obtener un conjunto de símbolos de emisión estimados 134. Además, el receptor de datos 110 puede comprender el estimador del estado de canal 126, que puede estar configurado para actualizar la información del estado de canal (valores estimados de canal) 128 usando el conjunto de símbolos de emisión estimados 134.

55 Como puede reconocerse además en la figura 5, el receptor de datos 110 puede presentar en los ejemplos de realización un filtro de recepción 136, un desintercalador (en inglés *de-interleaver*) 137 y un decodificador de canal 138. El decodificador de canal 138 puede estar configurado para realizar una decodificación de canal definitiva, para proporcionar bits de datos estimados 139.

60 Opcionalmente, el demapeador de símbolos 122 puede presentar un corrector, que puede estar configurado para corregir la señal de recepción filtrada.

En ejemplos de realización, el estimador de símbolos de emisión 124 puede presentar un codificador parcial iterativo 160 y un intercalador y mapeador de símbolos (en inglés *symbol mapper*) 162. El codificador parcial iterativo puede estar configurado para decodificar un conjunto de bits codificados recibidos (o una versión desintercalada (en inglés *de-interleaved*) del mismo) para, aprovechando la codificación que incorpora redundancia

de lado de emisor, determinar un conjunto de bits codificados estimados 164. El intercalador y el mapeador de símbolos 162 pueden estar configurados para intercalar el conjunto de bits estimados 164 usando una instrucción de mapeo que coincide con una instrucción de mapeo de lado de emisor y mapearlo sobre símbolos de emisión estimados, para obtener un conjunto de símbolos de emisión estimados 134.

5 En ejemplos de realización (según la implementación del sistema de transmisión) el orden de intercalación (en inglés *interleaving*) y mapeo de símbolos (en inglés *symbol mapping*) puede estar cambiado, es decir, la intercalación puede tener lugar a nivel de bits o de símbolos. Esto no es relevante para la aplicación y el aprovechamiento de ejemplos de realización, de modo que, en este caso, solo se considera a modo de ejemplo uno de los dos casos.

10 Los valores estimados obtenidos mediante la operación de la decodificación parcial de los símbolos de emisión 134 (ã) presentan en el caso de la transmisión a través de un canal perturbado una tasa de errores menor que aquellos de un estimador de símbolos según el estado de la técnica (véase la figura 1).

15 Para entender mejor las realizaciones adicionales se explica brevemente el principio de funcionamiento básico de la estimación de canal iterativa soportada por símbolos. En la estimación de canal iterativa soportada por símbolos se estima el estado de canal en un punto de tiempo deseado T_k normalmente a base de un fragmento de señal de recepción adecuado de la duración T_{sig} , así como de una secuencia de la longitud L de símbolos de emisión estimados asociados temporalmente. Esto se esboza a modo de ejemplo en la figura 6.

20 En detalle, la figura 6 muestra en un diagrama un estado de canal 170 representado a lo largo del tiempo, así como fragmentos de la señal de recepción 120_k y 120_{k+1} y símbolos de emisión estimados correspondientes 134_k y 134_{k+1} para las etapas de iteración k y $k+1$. Con otras palabras, la figura 6 muestra un principio de la estimación de canal iterativa, así como una representación a modo de ejemplo de las etapas de iteración k y $k+1$.

25 El punto de tiempo T_k , en el que debe estimarse el canal en la etapa de iteración k , puede encontrarse tanto al filo (como se representa en este caso) como fuera del fragmento de señal usado para la estimación del estado de canal. La distancia temporal entre dos etapas de iteración sucesivas ($T_{k+1}-T_k$) asciende normalmente a un múltiplo de número entero de la duración de símbolo T_s .

30 Los parámetros de la estimación de canal iterativa, como por ejemplo $(T_{k+1}-T_k)/T_s$, T_{sig} , L , así como el procedimiento exacto pueden determinarse mediante los parámetros y el respectivo punto de trabajo del sistema de transmisión, como por ejemplo la intensidad y el tipo de la perturbación por ruido e interferencia (E_s/N_0 , razón de señal con respecto a potencia de interferencia CIR), así como la velocidad del canal variable (en el caso de canales de telefonía móvil, por ejemplo, el ensanchamiento Doppler).

35 Para el mejor funcionamiento posible de la estimación de canal iterativa soportada por símbolos debe perseguirse en particular en el caso de canales muy variables en el tiempo que

40 (1) los símbolos de emisión estimados, a los que se recurre para la estimación de canal, estén disponibles como secuencia sin huecos, es decir, sucesiva en el tiempo,

45 (2) el último símbolo de emisión estimado se acerque temporalmente lo máximo posible al punto de tiempo deseado de la estimación de canal (latencia reducida) y

(3) los símbolos de emisión estimados presenten una lo más alta fiabilidad o una tasa de errores lo más baja posible.

50 A partir de los puntos (1) y (2) se obtienen determinados requisitos para la estructura de la codificación de canal (por ejemplo FEC), que deben tenerse en cuenta en la estimación de canal soportada por decodificador (por ejemplo siempre) conjuntamente con el siguiente intercalador (en inglés *interleaver*). Así, el decodificador 160 puede proporcionar al final de la k -ésima etapa de iteración valores estimados de todos los $L=(1/B) \cdot (R \cdot N)$ símbolos de emisión 146 necesarios para la estimación de canal en la etapa de iteración $(k+1)$.

55 Para la ilustración sirve en primer lugar un ejemplo sencillo, en el que para la codificación de canal (por ejemplo FEC) se asume una codificación convolucional convencional con tasa de codificación $1/(R=3)$ y asociación de símbolos binaria (*BPSK Symbol Mapping*), tal como se ilustra a modo de ejemplo en la figura 7. El intercalador se omite en este ejemplo.

60 En detalle, la figura 7 muestra una vista esquemática de la codificación de una secuencia de bits de datos 150 ($d_0, d_1, d_2, \dots, d_{N-1}$) para dar una secuencia de bits codificados 152 ($c_0, c_1, c_2, c_3, \dots, c_{R \cdot N-1}$) usando una codificación convolucional con una tasa de codificación $1/(R=3)$ y del mapeo de la secuencia de bits codificados 152 ($c_0, c_1, c_2, c_3, \dots, c_{R \cdot N-1}$) sobre símbolos de emisión 146 ($a_0, a_1, a_2, a_3, \dots, a_{R \cdot N-1}$). Con otras palabras, la figura 7 muestra bits de

datos y símbolos de emisión en el caso de una codificación convolucional de tasa $1/(R=3)$ y mapeo BPSK, simbolizando las líneas de conexión 156 y 158 en la figura 7 dependencias.

5 En la figura 7 se ilustra que el contenido de los símbolos de emisión a_0, a_1, a_2 (146) depende únicamente del estado iniciado (por regla general conocido) del codificador de convolución, así como del primer bit de datos que debe codificarse d_0 (150). El contenido de los símbolos de emisión a_3, a_4, a_5 (146) depende de los dos primeros bits de datos d_0, d_1 (150), el contenido de los símbolos de emisión a_6, a_7, a_8 (146) depende de los tres primeros bits de datos d_0, d_1, d_2 (150), etc. Esto significa que, en el ejemplo seleccionado, el decodificador de Viterbi utilizado normalmente para la decodificación de un código de convolución (como pronto) después de los, en cada caso, 10 primeros $3 \cdot N$ símbolos recibidos puede tomar una decisión sobre los primeros N bits de datos. Igualmente puede mejorarse la fiabilidad de la decodificación parcial, al procesarse para la decisión de los primeros N bits de datos más de $3 \cdot N$ símbolos recibidos. Este aspecto se retoma una vez más en un punto posterior.

15 Para la decisión sobre los primeros N bits de datos $d_0 \dots d_{N-1}$, el decodificador necesita en la entrada los denominados bits blandos (en inglés *soft bits*) (por ejemplo, LLR) o bits duros (en inglés *hard bits*) del demapeador de símbolos (en inglés *symbol demapper*) 122, que pueden derivarse en el caso del mapeo BPSK asumido directamente de valores estimados $\hat{a}_0 \dots \hat{a}_{3N-1}$ (134) para los símbolos de emisión (véase la figura 5). En el transcurso de la decodificación parcial, el decodificador 160 puede tomar una nueva decisión en cada etapa de iteración sobre la secuencia de bits de datos parcial emitida con la mayor probabilidad. Debido a la redundancia incorporada 20 mediante la codificación de canal (por ejemplo, FEC), tras la operación de decodificación parcial con posterior intercalación (en inglés *interleaving*) y mapeo de símbolos (en inglés *symbol mapping*) otra secuencia de símbolos $\hat{a}_0 \dots \hat{a}_{3N-1}$ (conjunto de símbolos estimados 134) puede resultar ser más probable que la secuencia $\hat{a}_0 \dots \hat{a}_{3N-1}$ (conjunto de símbolos recibidos) estimada por el demapeador de símbolos (en inglés *symbol demapper*) 122. Debido a la ganancia de decodificación, la secuencia \hat{a} (134) derivada de la decodificación parcial es más fiable 25 que la secuencia \hat{a} estimada por el demapeador de símbolos 122 y se usa, por tanto, como magnitud de entrada para el estimador del estado de canal 126.

A continuación, se describen los requisitos para la combinación de codificación de canal (por ejemplo, FEC) e intercalación (en inglés *interleaving*).

30 Como ya se ha descrito anteriormente, para un funcionamiento óptimo de la estimación de canal iterativa, los símbolos de emisión estimados, a los que se recurre para ello, tienen que estar disponibles en una secuencia a ser posible sin huecos, es decir de manera directamente sucesiva en el tiempo. De esto resulta para la combinación de codificación de canal (por ejemplo, FEC) e intercalación (en inglés *interleaving*) el requisito de que es posible 35 una operación de decodificación parcial en el caso de alimentación de bits blandos o duros desde el demapeador de símbolos (en inglés *symbol demapper*) 122, que se basan en símbolos sucesivos, con ganancia de codificación.

A continuación, se muestran (sin limitación de la generalidad) a modo de ilustración algunos ejemplos de realización concretos para el diseño de codificación de canal (por ejemplo, FEC) e intercalación (en inglés *interleaving*). Para un mejor entendimiento se asumen, como anteriormente, una codificación convolucional con la 40 tasa $1/(R=3)$, así como un mapeo de símbolos BPSK (en inglés *symbol mapping*).

Se asume la siguiente anotación. De manera correspondiente a la figura 1, los bits codificados por la codificación de canal (FEC) se designan con $c_n, n=0 \dots N-1, c_n \in \{0,1\}$, los bits tras la intercalación con $b_n, n=0 \dots N-1, b_n \in \{0,1\}$. Debido al mapeo de símbolos BPSK (en inglés *symbol mapping*), para los símbolos de emisión es válido $a_n = (2 \cdot b_n - 1), n=0 \dots N-1, a_n \in \{-1,+1\}$. La asociación del intercalador (en inglés *interleaver*) se ilustra gráficamente en las siguientes figuras 8 a 13 porque para la respectiva posición de símbolo (índice de símbolo de emisión) se indica el bit codificado asociado c_n , en base al cual se genera el símbolo de emisión.

50 Según un primer ejemplo, una transmisión de un mensaje puede tener lugar en un paquete de datos sin intercalación, tal como se muestra en la figura 8.

55 En detalle, la figura 8 muestra una vista esquemática de un paquete de datos 141 con N símbolos de datos $(c_0, c_1, c_2, \dots, c_{N-1})$. Con otras palabras, la figura 8 muestra un ejemplo de realización sin intercalación, pudiendo consistir el mensaje en un paquete de datos.

60 Como resulta evidente en la figura 8, en este caso se omite el intercalador (en inglés *interleaver*) tras la codificación de canal (por ejemplo, FEC), lo que queda claro en la indexación creciente de manera lineal de los bits codificados c . La operación de decodificación puede tener lugar de manera análoga al ejemplo según la figura 7.

Según un segundo ejemplo, una transmisión de un mensaje puede tener lugar dividida en varios paquetes de datos parciales con intercalación de bloques.

La figura 9 muestra una vista esquemática de tres paquetes de datos parciales 142, estando los N símbolos de

datos 146 ($c_0, c_1, c_2, \dots, c_{N-1}$) divididos de manera intercalada en los tres paquetes de datos parciales 142. Con otras palabras, la figura 9 muestra un ejemplo de realización con intercalación, pudiendo consistir el mensaje en tres paquetes de datos parciales 142.

- 5 En la figura 9 resulta evidente que el intercalador de bloques (empezando con el primer bit codificado) de cada tercer bit asocia la secuencia de bits codificados $c_0, c_1, c_2, \dots, c_{N-1}$ al primer paquete de datos parcial 142. Una asociación correspondiente tiene lugar para el segundo y el tercer paquete de datos parcial 142, pudiendo empezarse con el segundo o tercer bit codificado.
- 10 Para el caso en el que los tres paquetes de datos parciales 142 estén sujetos durante la transmisión a un canal de transmisión variable en el tiempo en cada caso diferente, en el receptor 110 puede tener lugar para cada paquete de datos parcial 142 una estimación de canal iterativa individual. A este respecto, en el primer paquete de datos parcial, por ejemplo, un estimador de canal iterativo necesita sucesivamente la estimación de los símbolos de emisión 146, que se basan en los símbolos asociados a los bits codificados c_{3-n} , $n=0,1,\dots,(N/3-1)$. Sin embargo, en una operación de decodificación parcial (en la que en este ejemplo se utiliza ventajosamente un decodificador de Viterbi como estimador de secuencia) también se incluyen los símbolos de emisión, que se basan en los bits codificados c_{3-n+1} , y c_{3-n+2} . Por consiguiente, en la estimación de los símbolos de emisión a partir del primer paquete de datos parcial 142 se incluyen también los símbolos del segundo y tercer paquete de datos parcial 142, con lo que para los tres paquetes de datos parciales 142 se obtiene una estimación más fiable de los símbolos de emisión, que a su vez hace más fiable la estimación de canal iterativa.

Según un tercer ejemplo, una transmisión de un mensaje puede tener lugar dividido en una pluralidad de paquetes de datos parciales 142 con preámbulos.

- 25 La figura 10 muestra una vista esquemática de tres paquetes de datos parciales 142, estando los N símbolos de datos 146 ($c_0, c_1, c_2, \dots, c_{N-1}$) divididos de manera intercalada en los tres paquetes de datos parciales 142, presentando los paquetes de datos parciales 142 además M símbolos de preámbulo 144 ($p_0, p_1, p_2, p_3, \dots, p_{M-1}$), que están igualmente divididos de manera intercalada en los tres paquetes de datos parciales 142 y antepuestos en los respectivos paquetes de datos parciales 142 a los símbolos de datos 146. Con otras palabras, la figura 10 muestra un ejemplo de realización con preámbulo, consistiendo el mensaje en tres paquetes de datos parciales 142.

- 35 En este ejemplo de realización, en cada paquete de datos parcial 142 puede anteponerse a los símbolos de emisión 146 dependientes de los datos desconocidos en el receptor 110 un preámbulo (también secuencia de referencia o de entrenamiento o piloto) 144 de la longitud $M/3$, cuyos símbolos sean conocidos previamente por el receptor. Para la aplicación de los ejemplos de realización es insignificante si los paquetes de datos parciales 142 usan secuencias de preámbulo idénticas o diferentes 144.

- 40 En este ejemplo de realización puede tener lugar en primer lugar para cada paquete de datos parcial 142 una estimación del estado de canal inicial en base a los símbolos de preámbulo 144 conocidos en el receptor 110. En la región de transición entre los símbolos de preámbulo 144 y los símbolos de datos desconocidos 146 puede tener lugar la estimación del estado de canal basándose en una secuencia que consiste, en cada caso, tanto en símbolos de preámbulo 144 como (usando la decodificación parcial iterativa) en símbolos de datos estimados 146.

- 45 Según un cuarto ejemplo, una transmisión de un mensaje puede tener lugar dividido en una pluralidad de paquetes de datos parciales 142 con preámbulos medios (en inglés *midamble*) e intercalación.

- 50 La figura 11 muestra una vista esquemática de tres paquetes de datos parciales 142, estando los N símbolos de datos 146 ($c_0, c_1, c_2, \dots, c_{N-1}$) divididos de manera intercalada en los tres paquetes de datos parciales 142, presentando los tres paquetes de datos parciales 142 además M símbolos de preámbulo 144 ($p_0, p_1, p_2, p_3, \dots, p_{M-1}$), que están igualmente divididos de manera intercalada en los tres paquetes de datos parciales 142 y están dispuestos en los respectivos paquetes de datos parciales 142 en el medio entre los símbolos de datos 146. Con otras palabras, la figura 11 muestra un ejemplo de realización con preámbulo medio (en inglés *midamble*), consistiendo el mensaje en tres paquetes de datos parciales 142.

- 55 Como puede reconocerse en la figura 11, los símbolos que deben transmitirse (símbolos de datos 146) pueden disponerse mediante el intercalador (en inglés *interleaver*) "por columnas" sucesivamente de dentro afuera alrededor del preámbulo medio (en inglés *midamble*). Una simetría exacta en la construcción de los paquetes de datos parciales 142, es decir, un mismo número de símbolos de datos 146 antes y después del preámbulo medio, no es necesaria, pero útil.

En una estructura de este tipo de los paquetes de datos parciales 142, la estimación de canal iterativa de la primera mitad de los paquetes de datos parciales 142 puede realizarse ventajosamente en un sentido temporalmente inverso ("hacia atrás"), en la segunda mitad en el sentido temporal normal ("hacia delante"). Para la realización de

la estimación de canal en el sentido inverso puede tener lugar, por ejemplo, una disposición temporalmente inversa de fragmentos de señal y secuencias de símbolos, así como una conjugación de determinadas magnitudes.

5 Debe tenerse en cuenta que, debido a la disposición predeterminada por el intercalador (en inglés *interleaver*) de los símbolos, la propia operación de decodificación parcial siempre transcurre en el sentido temporal regular (positivo), aunque la estimación de canal iterativa para las primeras mitades de los paquetes de datos parciales 142 discurra en el sentido temporal inverso.

10 Un intercalador (en inglés *interleaver*) que trabaja correspondientemente al ejemplo de realización anterior (según la figura 11) para la transmisión de telegramas con un número de paquetes de datos parciales (número de subpaquetes) variable se describe en [5].

Según un quinto ejemplo, una transmisión de un mensaje puede tener lugar con bits desplazados cíclicamente tras la codificación de canal.

15 Este ejemplo de realización hace referencia concretamente a la transmisión de un mensaje en paquetes de datos parciales según el estándar ETSI [6]. A este respecto, se codifica un mensaje de la longitud 186 bits con un código de convolución de tasa 1/3 con la longitud límite (en inglés *constraint length*) 7 con "terminación cero" final, de modo que se obtiene una secuencia de 576 bits codificados ($c_0 \dots c_{575}$).

20 El intercalador (en inglés *interleaver*) puede realizar en una primera etapa en primer lugar un desplazamiento cíclico de 48 bits, tal como se describe también en [5], [6]. Esto se representa en la figura 12.

25 La figura 12 muestra una vista esquemática de la codificación de una secuencia de bits de datos a modo de ejemplo ($d_0, d_1, d_2, \dots, d_{185}$) con 186 bits, que está rellena con ceros hasta una secuencia de bits de datos con 192 bits, para dar una secuencia de 576 bits codificados 152 ($c_0, c_1, c_2, c_3, \dots, c_{575}$) usando una codificación convolucional con una tasa de codificación $1/(R=3)$, así como un desplazamiento cíclico de los últimos 48 bits de la secuencia de 576 bits codificados 152 al inicio de la secuencia de 576 bits codificados 152, para obtener una secuencia desplazada cíclicamente de 576 bits codificados 153 ($c_{528}, c_{529}, c_{530}, \dots, c_{575}, c_0, c_1, c_2, c_3, \dots, c_{527}$). Con otras palabras, la figura 12 muestra un desplazamiento cíclico de los últimos 48 bits de la secuencia de bits codificada 152 en la primera etapa.

35 A continuación, tiene lugar una división de la secuencia de bits desplazada cíclicamente 153 en 24 paquetes de datos parciales 142. A este respecto, cada paquete de datos parcial 142 presenta 36 símbolos, contruidos tal como sigue: doce símbolos de datos 146, doce símbolos de preámbulo medio (en inglés *midamble symbols*) 144, doce símbolos de datos 146. De manera similar a en la figura 11, la asociación de la secuencia de bits codificada (desplazada cíclicamente) 153 tiene lugar "por columnas" de dentro afuera con respecto al preámbulo medio (en inglés *midamble*).

40 La estructura de todo el intercalador (teniendo en cuenta el desplazamiento cíclico) se ilustra en la figura 13.

45 La figura 13 muestra una vista esquemática de 24 paquetes de datos parciales 142, estando los 576 bits de la secuencia de bits de datos desplazada cíclicamente ($c_{528}, c_{529}, c_{530}, \dots, c_{575}, c_0, c_1, c_2, c_3, \dots, c_{527}$) 153 divididos de manera intercalada en los 24 paquetes de datos parciales 142, presentando los 24 paquetes de datos parciales 142 además en cada caso 12 símbolos de preámbulo 144 ($p_0, p_1, p_2, p_3, \dots, p_{11}$) y estando dispuestos en los respectivos paquetes de datos parciales 142 en el medio entre los símbolos de datos 146. Con otras palabras, la figura 13 muestra un ejemplo de realización del intercalador (en inglés *interleaver*) según el estándar ETSI [6], consistiendo el mensaje en 24 paquetes de datos parciales 142 de en cada caso 36 símbolos.

50 Por motivos de claridad, en la figura 13 los índices de símbolo de los símbolos de emisión (asociados a los bits codificados) 146 para los símbolos que se encuentran temporalmente antes del preámbulo medio (en inglés *midamble*) se numeran con $-12 \dots -1$ y para los símbolos que se encuentran después del preámbulo medio (en inglés *midamble*) 146 con $+1 \dots +12$.

55 En principio se describe el desarrollo de la estimación de canal iterativa como en el cuarto ejemplo, es decir, la estimación de canal iterativa de los primeros doce símbolos de los paquetes de datos parciales 142 tiene lugar en el sentido temporalmente inverso ("hacia atrás"), en la segunda mitad en el sentido temporal normal ("hacia delante").

60 Sin embargo, una particularidad con respecto a las realizaciones anteriores se obtiene en este ejemplo debido al desplazamiento cíclico de 48 bits según la figura 12. Se asume ahora (sin limitación de la generalidad) que el decodificador de Viterbi suministra para una etapa de iteración individual en cada caso valores estimados para 48 bits codificados (correspondientemente 2.24 símbolos de emisión).

Por consiguiente, en la primera etapa de iteración el decodificador 160 puede suministrar valores estimados para los 24 símbolos del índice de símbolo de emisión “-1”, así como para 24 símbolos adicionales del índice de símbolo de emisión “+1”. Esto corresponde según la estructura de intercalación según la figura 13 a una estimación de los bits codificados $\{C_{528}, C_{529}, \dots, C_{575}\}$. Estos representan los últimos 48 bits de la secuencia de bits codificada y se determinan exclusivamente mediante el contenido de los bits de datos $\{d_{180}, d_{181}, \dots, d_{185}\}$. Debido a la “terminación cero” del codificador de convolución es posible (en el caso de existir los símbolos de recepción estimados con respecto a los índices de símbolo de emisión “-1” y “+1”) una decodificación parcial de los bits de datos emitidos $\{d_{180}, d_{181}, \dots, d_{185}\}$ en el caso de un estadio inicial desconocido y un estado final conocido en el diagrama de Trellis del decodificador de Viterbi. Dado que por último se persigue una estimación mejorada de los bits codificados $\{C_{528}, C_{529}, \dots, C_{575}\}$, también puede evitarse una determinación explícita de los bits de datos emitidos $\{d_{180}, d_{181}, \dots, d_{185}\}$ al determinarse en el transcurso de la decodificación parcial en el decodificador de Viterbi la ruta más probable en el diagrama de Trellis y servir los bits codificados asociados con esta ruta como valores estimados para los bits codificados $\{C_{528}, C_{529}, \dots, C_{575}\}$. Este modo de proceder es posible también en todas las etapas de iteración adicionales y ya no se menciona explícitamente en lo sucesivo.

En la segunda etapa de iteración, en relación a los índices de símbolo de emisión “-2” y “+2”, mediante el decodificador de Viterbi se estiman los bits codificados $\{c_0, c_1, \dots, c_{47}\}$, que se desprenden de los bits de datos $\{d_0, d_1, \dots, d_{15}\}$. En este caso, el decodificador de Viterbi funciona en la decodificación parcial con estado inicial conocido (“0”) y estado final desconocido. Para disminuir la pérdida de fiabilidad existente debido al estado final desconocido de la estimación de secuencia, es recomendable incluir también los 48 símbolos estimados por el demapeador de símbolos (en inglés *symbol demapper*) 122 en los puntos de tiempo “-3” y “+3”, aunque estos se encuentren obligatoriamente algo más lejos de los puntos de tiempo de la última estimación del estado de canal.

La operación descrita se realiza para todas las etapas de iteración adicionales, pudiendo ocuparse previamente a partir de la tercera etapa ($k=3$) la información de probabilidad de los estados iniciales del decodificador de Viterbi con las informaciones de probabilidad asociadas temporalmente en cada caso de la llamada de decodificador anterior.

En algunos ejemplos de realización anteriores (figura 9, figura 10 y figura 11) se representó el principio de la invención (en particular, una asociación dada por el intercalador (en inglés *interleaver*), en el sentido de la invención ventajosa, de los bits codificados a las posiciones de símbolo de emisión) por motivos de claridad para tres paquetes de datos parciales, de una codificación convolucional con una tasa de codificación de 1/3 y mapeo de símbolos binario (BPSK).

Una aplicación del principio representado a otro número de paquetes de datos parciales o a una tasa de codificación distinta a la seleccionada en el ejemplo de 1/3 es fácilmente comprensible para el experto en la técnica. Igualmente, la aplicación de un mapeo de símbolos de nivel superior, con el que un símbolo de emisión se constituye mediante más de un bit codificado. Como FEC se tiene en cuenta igualmente una codificación distinta a una codificación convolucional, en el caso de que con esta, en combinación con el intercalador seleccionado en el transcurso de la decodificación parcial, pueda conseguirse una ganancia de codificación correspondiente.

La figura 14 muestra un diagrama de flujo de un procedimiento 200 para recibir una señal, presentando la señal al menos dos paquetes de datos parciales independientes, presentando los al menos dos paquetes de datos parciales independientes símbolos, que mapean bits codificados, que resultan de una codificación que incorpora redundancia realizada conjuntamente para los al menos dos paquetes de datos parciales independientes de una secuencia de bits de datos. El procedimiento 200 comprende una etapa 202 de estimar un estado de canal de un canal de transmisión de la señal basándose en la señal recibida, para obtener una primera información del estado de canal. Además, el procedimiento 200 comprende una etapa 204 de demodular un primer conjunto de símbolos recibidos de diferentes paquetes de datos parciales usando la primera información del estado de canal, siendo el primer conjunto de símbolos recibidos una cantidad parcial real de los símbolos recibidos de los al menos dos paquetes de datos parciales, para obtener un primer conjunto de bits codificados recibidos, posibilitando el primer conjunto de bits codificados recibidos aprovechando la codificación que incorpora redundancia de lado de emisor una conclusión sobre un primer conjunto de bits codificados correspondiente en el lado de emisor al primer conjunto de bits codificados recibidos. Además, el procedimiento 200 comprende una etapa 206 de decodificar el primer conjunto de bits codificados recibidos para, aprovechando la codificación que incorpora redundancia de lado de emisor, determinar un primer conjunto de bits codificados estimados. Además, el procedimiento 200 comprende una etapa 208 de mapear el primer conjunto de bits estimados sobre símbolos de emisión estimados usando una instrucción de mapeo que coincide con una instrucción de mapeo de lado de emisor, para obtener un primer conjunto de símbolos de emisión estimados. Además, el procedimiento 200 comprende una etapa 210 de determinar una segunda información del estado de canal usando el primer conjunto de símbolos de emisión estimados.

Ejemplos de realización crean una estimación de canal soportada por decodificador iterativa. A este respecto, tiene lugar

- una estimación de canal iterativa con decodificación parcial (sucesiva),
 - un aprovechamiento de la ganancia de codificación para una estimación más fiable de los símbolos de emisión,
- 5 y
- una provisión de los símbolos para la estimación del estado de canal mediante el decodificador, así como posterior intercalación (en inglés *interleaving*) y mapeo de símbolos (en inglés *symbol mapping*).
- 10 Los ejemplos de realización pueden emplearse en principio en cualquier tipo de codificación FEC empleada en el lado de emisor, que
- (1) posibilite una decodificación parcial de la secuencia de emisión consiguiendo una ganancia de codificación y
- 15 (2) pueda suministrar en el marco de la decodificación parcial valores estimados para los bits codificados y con ello para los símbolos enviados y
- (3) en combinación con el intercalador (en inglés *interleaver*) y el mapeador de símbolos (en inglés *symbol mapping*) establezca una sucesión de los símbolos de emisión estimados en el procedimiento iterativo de tal manera que estos puedan utilizarse para una estimación de canal progresiva sucesivamente (en el sentido de tiempo positivo o negativo).
- 20
- Ejemplos de realización crean una decodificación parcial por medio de decodificador de Viterbi. En el caso de que en el lado de emisor se utilice como codificación de canal (por ejemplo, FEC) una codificación convolucional, para la decodificación parcial puede utilizarse un decodificador de Viterbi, que en determinarse circunstancias puede decodificar de manera óptima un código de convolución.
- 25
- A continuación, se describen magnitudes de entrada para una decodificación parcial con decodificador de Viterbi. El decodificador de Viterbi necesita para una decodificación parcial como magnitudes de entrada bits duros (binarios) o información de fiabilidad en forma de bits blandos (por ejemplo, LLR), que se proporcionan por el demapeador de símbolos (en inglés *symbol demapper*). Magnitudes de entrada adicionales pueden ser las probabilidades (según la implementación, por ejemplo, en forma lineal o logarítmica) para cada estado en el diagrama de Trellis asociado al inicio y al final (por ejemplo, en realidad para la llamada actual una magnitud de salida, que solo después de la siguiente llamada funciona entonces como magnitud de entrada) de la decodificación parcial.
- 30
- 35
- A continuación, se describen probabilidades de estado para el inicio y el final de una decodificación parcial. La información de probabilidad sobre todos los estados iniciales posibles de una decodificación parcial consiste en el caso de una llamada sucesiva del decodificador de Viterbi y una secuencia de bits datos relacionada sin costuras en probabilidades de estado internas de la llamada en cada caso anterior del decodificador de Viterbi o se derivan directamente de la misma. Si se conocen a priori el estado inicial y/o final para una decodificación parcial, entonces estos se tienen en cuenta correspondientemente en la llamada del decodificador de Viterbi.
- 40
- A continuación, se describe una decodificación parcial con seguimiento de decodificador. Para una estimación de secuencia óptima, el decodificador de Viterbi necesita de manera ideal un estado final conocido. Esta condición no se cumple habitualmente durante la decodificación parcial. Por este motivo, la decodificación parcial puede prolongarse más allá de la longitud de la secuencia deseada realmente (seguimiento de decodificador), para aumentar la fiabilidad de la estimación de secuencia. En la bibliografía técnica se recomienda prolongar la operación de decodificación en aproximadamente cinco veces la longitud límite (en inglés *constraint length*) del código de convolución más allá de la secuencia que debe estimarse. Este seguimiento se reduce sucesivamente, cuando al aproximarse al final de la secuencia de bits codificados de datos puede aprovecharse el estado final conocido por regla general en la decodificación.
- 45
- 50
- Ejemplos de realización crean una estimación de canal iterativa en el caso de una transmisión de un mensaje en varios paquetes de datos parciales. El requisito previo para ello es que un mensaje (paquete de datos) codificado mediante FEC se transmita dividido en varios paquetes de datos parciales (véanse, por ejemplo, la figura 9, la figura 10 y la figura 11). Cada paquete de datos parcial puede estar sujeto en su transmisión potencialmente a un canal de transmisión variable en el tiempo individual. Con ello puede ser necesaria una estimación del estado de canal individual para cada paquete de datos parcial. En el receptor puede tener lugar para cada paquete de datos parcial una estimación del estado de canal individual, basándose, sin embargo, los símbolos de emisión estimados, necesarios para ello, en una operación de decodificación parcial común para todos los paquetes de datos parciales afectados. En este sentido, puede hablarse de una estimación de canal común, que abarca un paquete de datos parcial, que estima al mismo tiempo el estado de canal de varios canales de transmisión (estimación de canal iterativa multidimensional).
- 55
- 60

Ejemplos de realización crean una diversidad de recepción. Si en el receptor, por ejemplo, debido a la utilización de varias antenas hay diversidad de recepción y, por consiguiente, varias señales de recepción, entonces el procedimiento puede aplicarse de la siguiente manera: el demapeador de símbolos (en inglés *symbol demapper*) puede realizar para los símbolos de recepción obtenidos de todas las señales de recepción una denominada "Maximum Ratio Combining" (MRC). La estimación del estado de canal puede tener lugar individualmente para cada señal de recepción.

Ejemplos de realización crean un uso de los resultados de la decodificación parcial para la estimación de bits de datos. La decodificación parcial en el marco de la estimación de canal iterativa sirve primordialmente para el propósito de proporcionar a la estimación del estado de canal símbolos de emisión estimados de la manera más fiable posible. Igualmente, en el marco de la decodificación parcial iterativa pueden producirse sucesivamente valores estimados para los bits de datos emitidos. Si tras la realización de todas las etapas de iteración de la estimación de canal mediante la decodificación parcial hay valores estimados para todos los bits de datos emitidos, entonces con ayuda de un valor de comprobación (por ejemplo, comprobación de redundancia cíclica, en inglés CRC) puede determinarse si los bits de datos estimados son correctos. En el caso de un resultado de comprobación positivo, puede omitirse la etapa de procesamiento "decodificación de canal definitiva" (véase la figura 5, 138) y, por consiguiente, ahorrarse el esfuerzo correspondiente en el receptor.

Ejemplos de realización crean una realización de varias estimaciones de canal con diferentes parámetros. En sistemas de transmisión reales, la velocidad de la variación de canal a menudo no se conoce previamente. En sistemas de radio, por ejemplo, la velocidad de la variación de canal se correlaciona directamente con la velocidad de movimiento en la mayoría de los casos desconocida de los participantes de radio, que conduce a un denominado ensanchamiento Doppler del canal. Para una variación de canal rápida (por ejemplo, debido a participantes de radio que se mueven rápidamente), el estimador del estado de canal necesita una parametrización distinta (por ejemplo, longitud del fragmento de señal evaluado) a para una variación de canal lenta.

Este problema puede solucionarse al ejecutarse varias estimaciones de canal iterativas con diferente parametrización de la estimación del estado de canal de manera completa (es decir, en todas las etapas de iteración). Con ello tiene lugar, por ejemplo, una estimación del estado de canal, que está optimizada para una velocidad baja de la variación de canal, y adicionalmente una estimación del estado de canal adicional, que está optimizada para una velocidad alta de la variación de canal. En la representación según la figura 5 esto significa que todos los bloques en la región 166, así como la "decodificación de canal definitiva" 138 se ejecutan múltiples veces con diferente parametrización.

Las realizaciones para parametrizaciones en cada caso diferentes tienen lugar ventajosamente una detrás de otra. Tras cada realización finalizada de la estimación de canal iterativa para una parametrización puede determinarse, por ejemplo, con ayuda de un valor de comprobación si los bits de datos estimados son correctos (véanse las realizaciones con respecto al ejemplo de realización del uso de los resultados de la decodificación parcial para la estimación de bits de datos). Si los bits de datos estimados son correctos según el valor de comprobación, puede prescindirse de la realización de estimaciones de canal iterativas adicionales de la misma señal de recepción con otra parametrización.

Ejemplos de realización crean una estimación de canal en un sentido de tiempo inverso. En muchos sistemas de transmisión se transmiten para la detección de una señal o para la estimación de canal (inicial) en el receptor símbolos de datos conocidos previamente (símbolos de referencia). Cuando a estos símbolos de referencia están antepuestos símbolos de datos desconocidos, la estimación de canal para esta parte de la señal puede realizarse ventajosamente en un sentido de tiempo inverso ("hacia atrás"). A este respecto, el decodificador puede procesar en el marco de la decodificación parcial iterativa la secuencia de bits de datos que debe estimarse aun así en el sentido de tiempo positivo. El requisito previo para ello es un intercalador adecuado (en inglés *interleaver*).

Si se transmiten símbolos de datos desconocidos tanto antes como después de una secuencia de símbolos conocidos (por ejemplo, un preámbulo medio (en inglés *midamble*)), entonces la estimación de canal para la parte que se encuentra temporalmente antes de los símbolos de referencia de los símbolos de datos puede tener lugar en el sentido hacia atrás y al mismo tiempo para la parte que se encuentra después de los símbolos de referencia de los símbolos de datos en el sentido hacia delante (véase la figura 11). El requisito previo para ello es igualmente un intercalador adecuado para ello (en inglés *interleaver*).

Ejemplos de realización crean una generación de símbolos con información de fiabilidad. Si en el marco de la decodificación parcial está disponible una información de fiabilidad de los bits codificados estimados \hat{c} (véase la figura 5), por ejemplo, en el caso de aplicar una decodificación con provisión de información de fiabilidad en cuanto a los bits codificados (en inglés *soft output decoding*), entonces (tras la intercalación (en inglés *interleaving*)) el mapeador de símbolos (en inglés *symbol mapper*) puede generar a partir de ello en lugar de símbolos estimados "de decisión dura" también símbolos "de decisión blanda" (en inglés *soft symbols*), a los que se recurre como

magnitudes de entrada para la estimación del estado de canal. De este modo puede mejorarse la estimación del estado de canal con respecto al caso de símbolos "de decisión dura".

5 Ejemplos de realización se aplican a un sistema para la transmisión de datos desde un emisor a un receptor. Los conceptos descritos en este caso son válidos para cada transmisión, en la que

- haya un canal de transmisión potencialmente variable en el tiempo entre el emisor y el receptor,
- sea necesaria o ventajosa una estimación continua de este canal (por ejemplo, según la amplitud y fase),
- 10 - se utilice una corrección de errores hacia delante (en inglés *forward error correction* (FEC)), que cargue los datos que deben transmitirse en la transmisión con redundancia y
- se aplique una estimación del estado de canal soportada por símbolos.

15 Un campo de aplicación típico es, por ejemplo, la transmisión de un mensaje en un sistema de comunicación de radio digital, en el que el canal de transmisión puede ser variable en el tiempo debido al movimiento del emisor y/o receptor y en el que, por ejemplo, debido a la utilización de demodulación coherente, es necesaria una estimación continua del canal. De manera especialmente ventajosa, la invención puede utilizarse en un sistema, en el que se transmite un mensaje (paquete de datos) en varios paquetes de datos parciales (el denominado *telegram splitting*, véase, por ejemplo, el documento DE102011082098).

25 Aunque algunos aspectos se han descrito en relación con un dispositivo, se entiende que estos aspectos también representan una descripción del procedimiento correspondiente, de modo que un bloque o un elemento constructivo de un dispositivo también debe entenderse como una etapa de procedimiento correspondiente o como característica de una etapa de procedimiento. De manera análoga a esto, los aspectos, que se han descrito en relación con una o como etapa de procedimiento, representan también una descripción de un bloque o detalle o característica correspondiente de un dispositivo correspondiente. Algunas de o todas las etapas de procedimiento pueden ejecutarse mediante un aparato de hardware (o usando un aparato de hardware), tal como, por ejemplo,

30 pueden ejecutarse algunas o varias de las etapas de procedimiento más importantes mediante un aparato de este tipo.

Según determinados requisitos de implementación, ejemplos de realización de la invención pueden estar implementados en hardware o en software. La implementación puede realizarse usando un medio de almacenamiento digital, por ejemplo, un disquete, un DVD, un disco de Blu-ray, un CD, una ROM, una PROM, una EPROM, una EEPROM o una memoria FLASH, un disco duro u otra memoria magnética u óptica, en el que estén almacenadas señales de control legibles electrónicamente, que puedan interaccionar o interaccionen con un sistema informático programable de tal manera que se realice el respectivo procedimiento. Por tanto, el medio de almacenamiento digital puede ser legible por ordenador.

45 Es decir, algunos ejemplos de realización según la invención comprenden un soporte de datos, que presenta señales de control legibles electrónicamente, que pueden interaccionar con un sistema informático programable de tal manera que se realice uno de los procedimientos descritos en el presente documento.

En general, ejemplos de realización de la presente invención pueden estar implementados como producto de programa informático con un código de programa, siendo eficaz el código de programa en el sentido de realizar uno de los procedimientos, cuando el producto de programa informático se ejecuta en un ordenador.

50 El código de programa puede estar almacenado, por ejemplo, también en un soporte legible por máquina.

Otros ejemplos de realización comprenden el programa informático para realizar uno de los procedimientos descritos en el presente documento, estando almacenado el programa informático en un portador legible por máquina.

55 Con otras palabras, un ejemplo de realización del procedimiento según la invención es, por consiguiente, un programa informático, que presenta un código de programa para realizar uno de los procedimientos descritos en el presente documento, cuando el programa informático se ejecuta en un ordenador.

60 Por consiguiente, un ejemplo de realización adicional de los procedimientos según la invención es un soporte de datos (o un medio de almacenamiento digital o un medio legible por ordenador), en el que está registrado el programa informático para realizar uno de los procedimientos descritos en el presente documento. El soporte de datos, el medio de almacenamiento digital o el medio legible por ordenador son normalmente físico y/o no temporales o no transitorios.

5 Por consiguiente, un ejemplo de realización adicional del procedimiento según la invención es un flujo de datos o una secuencia de señales, que representa o representan el programa informático para realizar uno de los procedimientos descritos en el presente documento. El flujo de datos o la secuencia de señales puede o pueden estar configurados, por ejemplo, en el sentido de transferirse a través de una conexión de comunicación de datos, por ejemplo, a través de Internet.

10 Un ejemplo de realización adicional comprende una unidad de procesamiento, por ejemplo, un ordenador o un componente lógico programable, que está configurado o adaptado en el sentido de realizar uno de los procedimientos descritos en el presente documento.

Un ejemplo de realización adicional comprende un ordenador, en el que está instalado el programa informático para realizar uno de los procedimientos descritos en el presente documento.

15 Un ejemplo de realización adicional según la invención comprende un dispositivo o un sistema, que está diseñado para transmitir un programa informático para la realización de al menos uno de los procedimientos descritos en el presente documento a un receptor. La transmisión puede tener lugar, por ejemplo, electrónicamente u ópticamente. El receptor puede ser por ejemplo un ordenador, un aparato móvil, un aparato de almacenamiento o un dispositivo similar. El dispositivo o el sistema puede comprender, por ejemplo, un servidor de archivos para la transmisión del programa informático al receptor.

20 En algunos ejemplos de realización puede usarse un componente lógico programable (por ejemplo, una matriz de puertas programable en campo, una FPGA) para realizar algunas de o todas las funcionalidades de los procedimientos descritos en el presente documento. En algunos ejemplos de realización, una matriz de puertas programable en campo puede interactuar con un microprocesador, para realizar uno de los procedimientos descritos en el presente documento. En general, los procedimientos se realizan en algunos ejemplos de realización por parte de un dispositivo de hardware arbitrario. Este puede ser un hardware de uso universal, tal como un procesador informático (CPU) o hardware específico para el procedimiento, tal como por ejemplo un ASIC.

30 Los dispositivos descritos en el presente documento pueden implementarse, por ejemplo, usando un aparato de hardware, o usando un ordenador, o usando una combinación de un aparato de hardware y un ordenador.

35 Los dispositivos descritos en el presente documento, o cualquier componente de los dispositivos descritos en el presente documento, pueden estar implementados al menos parcialmente en hardware y/o en software (programa informático).

Los procedimientos descritos en el presente documento pueden implementarse, por ejemplo, usando un aparato de hardware, o usando un ordenador, o usando una combinación de un aparato de hardware y un ordenador.

40 Los procedimientos descritos en el presente documento, o cualquier componente de los procedimientos descritos en el presente documento, pueden estar realizados al menos parcialmente mediante hardware y/o mediante software.

45 Los ejemplos de realización descritos anteriormente representan únicamente una ilustración de los principios de la presente invención. Se entiende que a otros expertos en la técnica se les ocurrirán modificaciones y variaciones de las disposiciones y los detalles descritos en el presente documento. Por tanto, se pretende que la invención esté limitada únicamente por el alcance de protección de las reivindicaciones a continuación y no por los detalles específicos, que se han presentado en el presente documento mediante la descripción y la explicación de los ejemplos de realización.

50

Lista de abreviaturas

- BPSK *Binary Phase Shift Keying* (en español modulación por desplazamiento de fase binaria)
- 55 CRC *Cyclic Redundancy Check* (en español comprobación de redundancia cíclica)
- FEC *Forward Error Correction* (en español corrección de errores hacia delante)
- LLR *Log Likelihood Ratio* (en español razón de probabilidad logarítmica)
- 60 LMS *Least-Mean-Squares* (en español mínimos cuadrados medios)
- MRC *Maximum Ratio Combining* (en español combinación de las razones máximas)

RLS *Recursive Least Squares* (en español mínimos cuadrados recursivos)

Bibliografía

- 5 [1] S.N. Crozier, D.D. Falconer, S.A. Mahmoud. "Least sum of squared errors (lsse) channel estimation". IEE Proceedings-F, 138:371-378, agosto de 1991.
- [2] Karl-Dirk Kammeyer, "Nachrichtenübertragung", Teubner-Verlag, ISBN 3-519-26142-1, 3ª edición 2004,.
- 10 [3] J.G. Proakis, "Digital Communications", Nueva York, McGraw Hill, 1995.
- [4] K.-H. Chang, C.N. Georghiades, "Iterative Joint Sequence and Channel Estimation for Fast Time-Varying Intersymbol Interference Channels". En Proceedings of the International Conference on Communications (ICC'95), págs. 357-361, Seattle, junio de 1995.
- 15 [5] Documento PCT/EP2017/076939
- [6] Especificación técnica ETSI TS 103 357
- 20 [7] DOWLER A ET AL: "Data-derived iterative channel estimation with channel tracking for a mobile fourth generation wide area ofdm system", GLOBECOM'03. 2003 - IEEE GLOBAL TELECOMMUNICATIONS CONFERENCE. CONFERENCE PROCEEDINGS. SAN FRANCISCO, CA, DEC. 1 - 5, 2003; [IEEE GLOBAL TELECOMMUNICATIONS CONFERENCE], NUEVA YORK, NY : IEEE, US, tomo 2, 1 de diciembre de 2003 (01/12/2003), páginas 804-808, XP010678176, DOI: 10.1109/GLOCOM.2003.1258350 ISBN: 978-0-7803-797 4-9
- 25 [8] FABIEN DELESTRE ET AL: "An iterative joint channel estimation and data detection technique for MIMO-OFDM systems", WIRELESS COMMUNICATIONS AND MOBILE COMPUTING CONFERENCE (IWCMC), 2012 8TH INTERNATIONAL, IEEE, 27 de agosto de 2012 (27/08/2012), páginas 195-199, XP032253301, DOI: 10.1109/IWCMC.2012.6314202 ISBN: 978-1-45 77-1 378-1
- 30

REIVINDICACIONES

1. Receptor de datos (110),
 - 5 estando configurado el receptor de datos (110) para recibir una señal (120), presentando la señal (120) al menos dos paquetes de datos parciales independientes (142), presentando los al menos dos paquetes de datos parciales independientes (142) símbolos (146), que mapean bits codificados (150), que resultan de una codificación que incorpora redundancia realizada conjuntamente para los al menos dos paquetes de datos parciales independientes (142) de una secuencia de bits de datos (152),
 - 10 estando configurado el receptor de datos (110) para, basándose en la señal recibida (120), estimar un estado de canal de un canal de transmisión (118) de la señal (120), para obtener una primera información del estado de canal (128),
 - 15 estando configurado el receptor de datos (110) para, usando la primera información del estado de canal (128), demodular un primer conjunto de símbolos recibidos (130) de diferentes paquetes de datos parciales (142), siendo el primer conjunto de símbolos recibidos (130) una cantidad parcial real de los símbolos recibidos (146) de los al menos dos paquetes de datos parciales (142), para obtener un primer conjunto de bits codificados recibidos (132),
 - 20 posibilitando el primer conjunto de bits codificados recibidos (132) aprovechando la codificación que incorpora redundancia de lado de emisor una conclusión sobre un primer conjunto de bits codificados (153) correspondiente en el lado de emisor al primer conjunto de bits codificados recibidos (132),
 - 25 estando configurado el receptor de datos (110) para decodificar el primer conjunto de bits codificados recibidos (132) para, aprovechando la codificación que incorpora redundancia de lado de emisor, determinar un primer conjunto de bits codificados estimados (164) que correspondiente con una mayor probabilidad a un primer conjunto de bits codificados emitidos que los bits codificados recibidos, y para mapear el primer conjunto de bits codificados estimados (164) usando una instrucción de mapeo que coincide con una instrucción de mapeo de lado de emisor sobre símbolos de emisión estimados, para obtener un primer conjunto de símbolos de emisión estimados (134);
 - 30 estando configurado el receptor de datos (110) para determinar una segunda información del estado de canal (128) usando el primer conjunto de símbolos de emisión estimados (134);
 - 35 estando configurado el receptor de datos (110) para, usando la segunda información del estado de canal (128), demodular un segundo conjunto de símbolos recibidos (136) de diferentes paquetes de datos parciales (142), siendo el segundo conjunto de símbolos recibidos (136) una cantidad parcial real de los símbolos recibidos (146) de los al menos dos paquetes de datos parciales (142), para obtener un segundo conjunto de bits codificados recibidos (133);
 - 40 presentando el segundo conjunto de símbolos recibidos (136) en los respectivos paquetes de datos parciales (142) una distancia temporalmente mayor con respecto a símbolos piloto (144) de los al menos dos paquetes de datos parciales (142) que el primer conjunto de símbolos recibidos (130).
 - 45
 2. Receptor de datos (110) según la reivindicación anterior,
 - 50 estando dispuesto el primer conjunto de símbolos recibidos (130) en los respectivos paquetes de datos parciales (142) de manera adyacente a símbolos piloto (144) de los al menos dos paquetes de datos parciales (142).
 3. Receptor de datos (110) según una de las reivindicaciones anteriores,
 - 55 estando configurado el receptor de datos (110) para, basándose en primer lugar en símbolos piloto (144) de los al menos dos paquetes de datos parciales independientes (142), estimar el estado de canal del canal de transmisión (118), para obtener la primera información del estado de canal (128).
 4. Receptor de datos (110) según una de las reivindicaciones anteriores,
 - 60 estando configurado el receptor de datos (110) para estimar el estado de canal usando el primer conjunto de símbolos de emisión estimados (134), para obtener la segunda información del estado de canal (128).
 5. Receptor de datos (110) según una de las reivindicaciones anteriores,

estando configurado el receptor de datos (110) para estimar el estado de canal del canal de transmisión (118) para cada uno de los al menos dos paquetes de datos parciales independientes (142).

- 5 6. Receptor de datos (110) según una de las reivindicaciones anteriores,
estando configurado el receptor de datos (110) para decodificar el primer conjunto de bits codificados recibidos (132) usando un decodificador de Viterbi.
- 10 7. Receptor de datos (110) según una de las reivindicaciones anteriores,
estando configurado el receptor de datos (110) para seleccionar el primer conjunto de símbolos recibidos (130) a partir de los símbolos recibidos (146) de los al menos dos paquetes de datos parciales independientes (142) basándose en un patrón de intercalación conocido por el receptor de datos (110), coincidiendo el patrón de intercalado con un patrón de intercalación de lado de emisor, basándose en el
15 en el cual los bits codificados (152) se dividen en el lado de emisor de datos de manera intercalada en los al menos dos paquetes de datos parciales independientes (142).
- 20 8. Receptor de datos (110) según una de las reivindicaciones anteriores,
estando configurado el receptor de datos (110) para, basándose en el primer conjunto de bits codificados recibidos (132), proporcionar un primer conjunto de símbolos de emisión estimados (134) con información de fiabilidad.
- 25 9. Receptor de datos (110) según una de las reivindicaciones anteriores,
estando configurado el receptor de datos (110) para demodular el primer conjunto de símbolos recibidos (130) y estimar una fiabilidad para el primer conjunto de bits codificados (132) o cada bit codificado del primer conjunto de bits codificados (132), para obtener para el primer conjunto de bits codificados (132) adicionalmente una información de fiabilidad.
- 30 10. Receptor de datos (110) para recibir una señal (120), presentando la señal (120) al menos dos paquetes de datos parciales independientes (142), presentando los al menos dos paquetes de datos parciales independientes (142) $1/B \cdot R \cdot N$ símbolos (146), que mapean $R \cdot N$ bits codificados (152), que resultan de una codificación que incorpora redundancia realizada conjuntamente para los al menos dos paquetes de datos parciales independientes (142) de N bits de datos (150) con una tasa de codificación de $1/R$,
35 indicando B el número de bits codificados mapeados por símbolo,
estando configurado el receptor de datos (110) para, basándose en la señal recibida (120), estimar un estado de canal de un canal de transmisión (118) de la señal (120), para obtener una $(k=1)$ -ésima información del estado de canal,
40 estando configurado el receptor de datos (110) para en cada etapa de iteración k con $k=$ de 1 a K de una secuencia de K etapas de iteración
45 - usando la k -ésima información del estado de canal, demodular un k -ésimo conjunto de símbolos recibidos (130) de diferentes paquetes de datos parciales (142), siendo el k -ésimo conjunto de símbolos recibidos (130) una cantidad parcial real de los $R \cdot N$ símbolos recibidos (146) de los al menos dos paquetes de datos parciales (142), para obtener un k -ésimo conjunto de bits codificados recibidos (132), posibilitando el k -ésimo conjunto de bits codificados recibidos (132) aprovechando la codificación que incorpora redundancia de lado de emisor una conclusión sobre un k -ésimo conjunto de bits codificados (153) correspondiente en el lado de emisor al k -ésimo conjunto de bits codificados recibidos (132),
50 - decodificar el k -ésimo conjunto de bits codificados recibidos (132) para, aprovechando la codificación que incorpora redundancia de lado de emisor, determinar un k -ésimo conjunto de bits codificados estimados (164), y para mapear el k -ésimo conjunto de bits estimados (164) usando una instrucción de mapeo que coincide con una instrucción de mapeo de lado de emisor sobre símbolos de emisión estimados, para obtener un k -ésimo conjunto de símbolos de emisión estimados (134);
55 - determinar una $k+1$ -ésima información del estado de canal (128) usando el k -ésimo conjunto de símbolos de emisión estimados (134).
60
11. Receptor de datos (110) según la reivindicación anterior,
estando dispuesto el $(k+1)$ -ésimo conjunto de símbolos recibidos (136) en los respectivos paquetes de

- datos parciales (142) de manera adyacente al k-ésimo conjunto de símbolos recibidos (130).
12. Receptor de datos (110) según una de las reivindicaciones anteriores,
- 5 estando configurado el receptor de datos (110) para en cada etapa de iteración k con k= de 1 a K de una secuencia de K etapas de iteración
- estimar la k+1-ésima información del estado de canal (128) usando además el (k-1)-ésimo conjunto de símbolos de emisión estimados y/o usando símbolos piloto (144) de los al menos dos paquetes de datos parciales independientes (142).
- 10
13. Receptor de datos (110) según una de las reivindicaciones anteriores,
- 15 estando configurado el receptor de datos (110) para, basándose en símbolos piloto (144) de los al menos dos paquetes de datos parciales independientes (142), estimar el estado de canal del canal de transmisión, para obtener la (k=1)-ésima información del estado de canal (128).
14. Procedimiento (200) para recibir una señal, presentando la señal al menos dos paquetes de datos parciales independientes, presentando los al menos dos paquetes de datos parciales independientes
- 20 símbolos, que mapean bits codificados, que resultan de una codificación que incorpora redundancia realizada conjuntamente para los al menos dos paquetes de datos parciales independientes de una secuencia de bits de datos, presentando el procedimiento:
- 25 estimar (202) un estado de canal de un canal de transmisión de la señal basándose en la señal recibida, para obtener una primera información del estado de canal,
- 30 demodular (204) un primer conjunto de símbolos recibidos de diferentes paquetes de datos parciales usando la primera información del estado de canal, siendo el primer conjunto de símbolos recibidos una cantidad parcial real de los símbolos recibidos de los al menos dos paquetes de datos parciales, para obtener un primer conjunto de bits codificados recibidos, posibilitando el primer conjunto de bits codificados recibidos aprovechando la codificación que incorpora redundancia de lado de emisor una conclusión sobre un primer conjunto de bits codificados correspondiente en el lado de emisor al primer conjunto de bits codificados recibidos,
- 35 decodificar (206) el primer conjunto de bits codificados recibidos para, aprovechando la codificación que incorpora redundancia de lado de emisor, determinar un primer conjunto de bits codificados estimados,
- 40 mapear (208) el primer conjunto de bits codificados estimados sobre símbolos de emisión estimados usando una instrucción de mapeo que coincide con una instrucción de mapeo de lado de emisor, para obtener un primer conjunto de símbolos de emisión estimados;
- determinar (210) una segunda información del estado de canal usando el primer conjunto de símbolos de emisión estimados; y
- 45 demodular un segundo conjunto de símbolos recibidos (136) de diferentes paquetes de datos parciales (142) usando la segunda información del estado de canal (128), siendo el segundo conjunto de símbolos recibidos (136) una cantidad parcial real de los símbolos recibidos (146) de los al menos dos paquetes de datos parciales (142), para obtener un segundo conjunto de bits codificados recibidos (133);
- 50 presentando el segundo conjunto de símbolos recibidos (136) en los respectivos paquetes de datos parciales (142) una distancia temporalmente mayor con respecto a símbolos piloto (144) de los al menos dos paquetes de datos parciales (142) que el primer conjunto de símbolos recibidos (130).
15. Programa informático, que comprende instrucciones que, en el caso de la ejecución del programa mediante un ordenador o microprocesador, hacen que este realice el procedimiento según la reivindicación anterior.
- 55

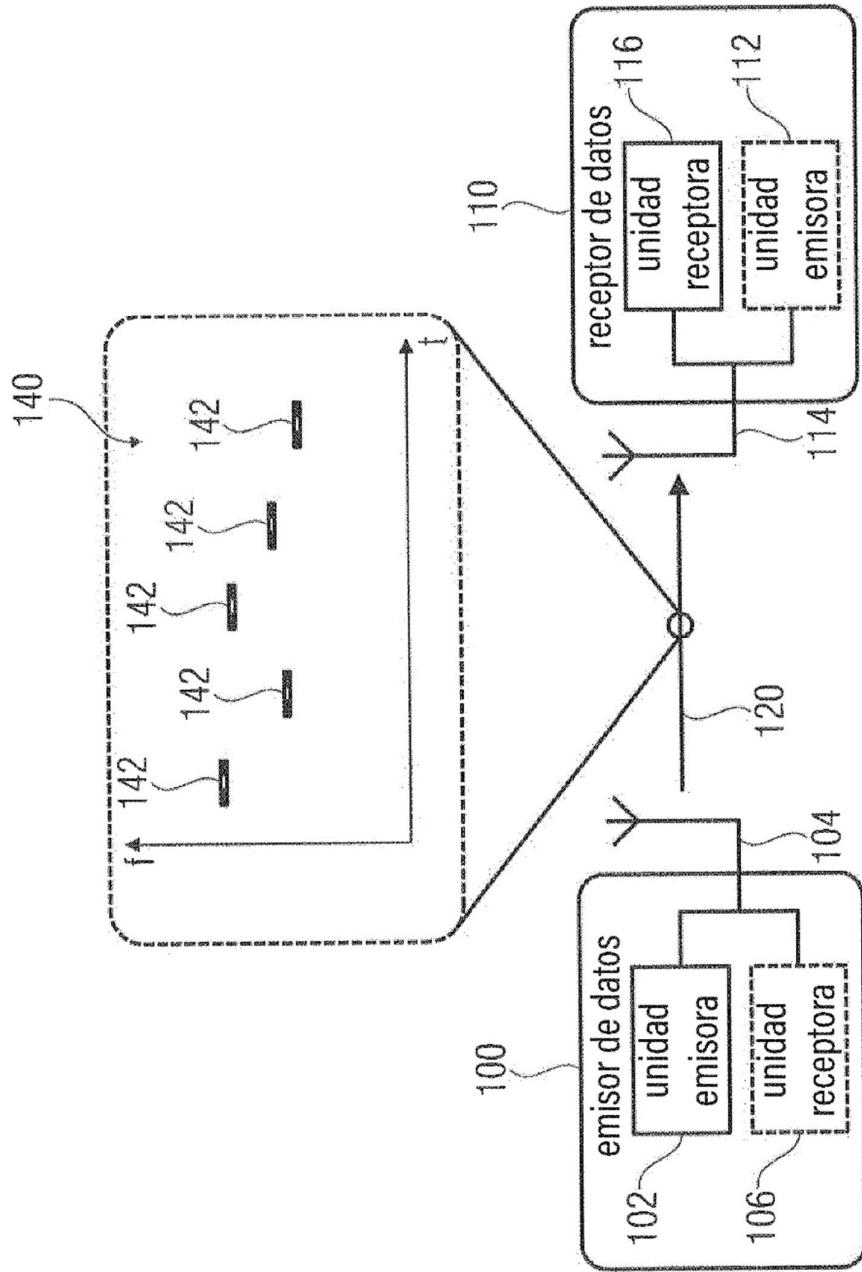


Fig. 2

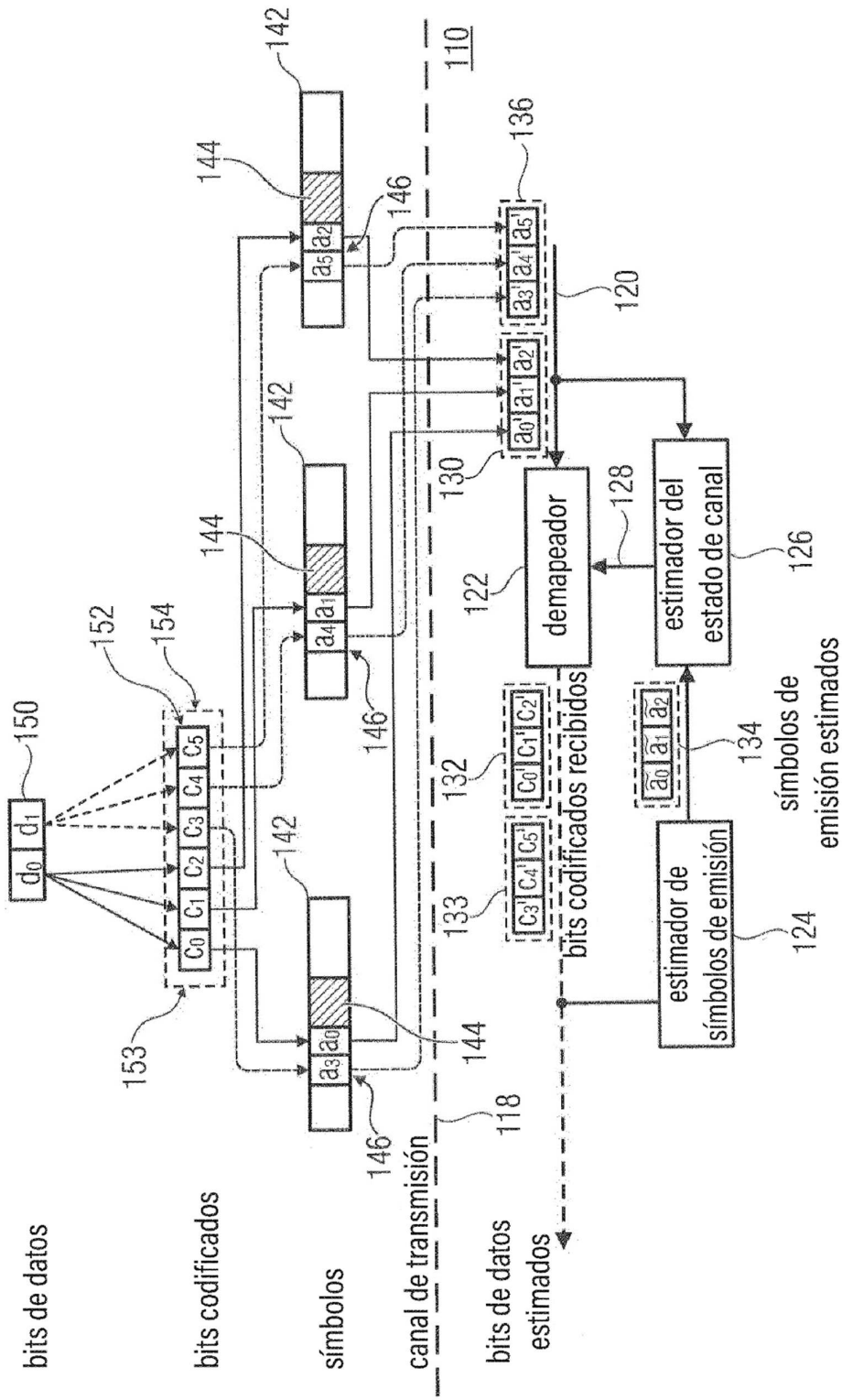


Fig. 4

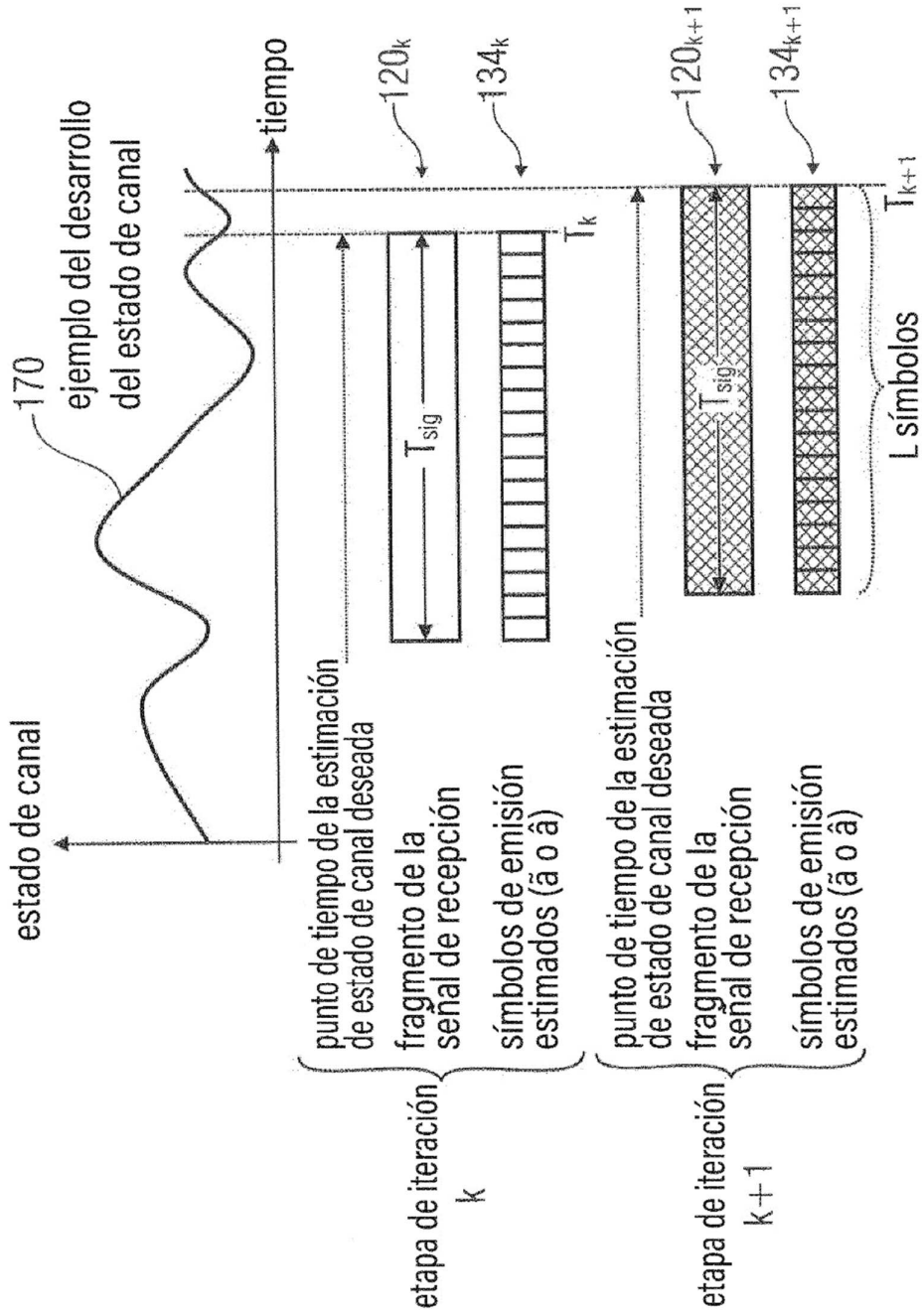


Fig. 6

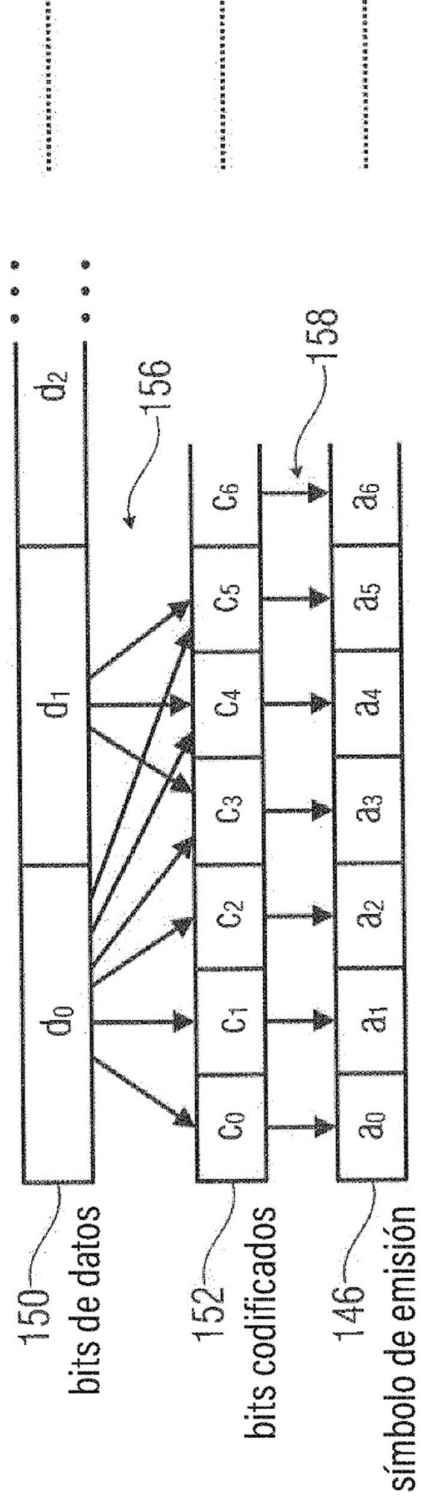


Fig. 7

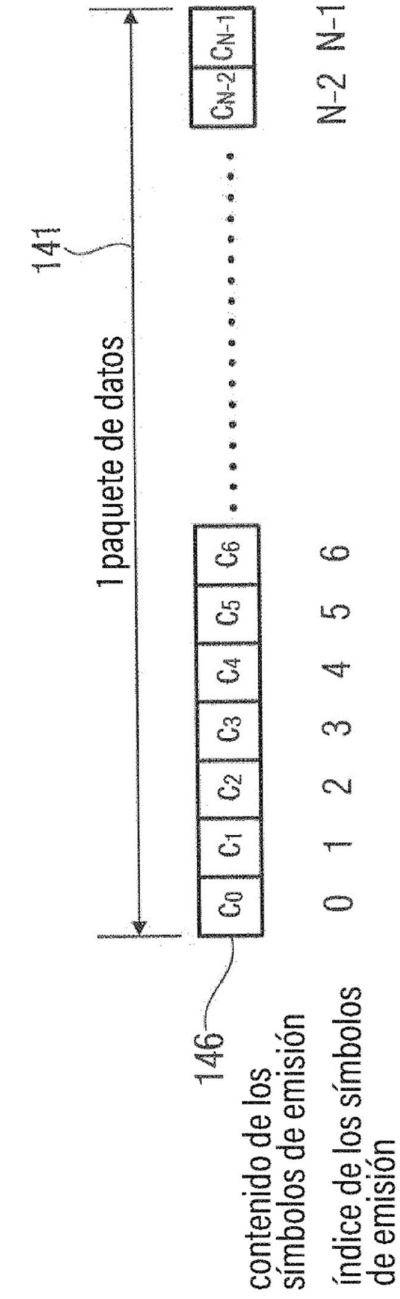


Fig. 8

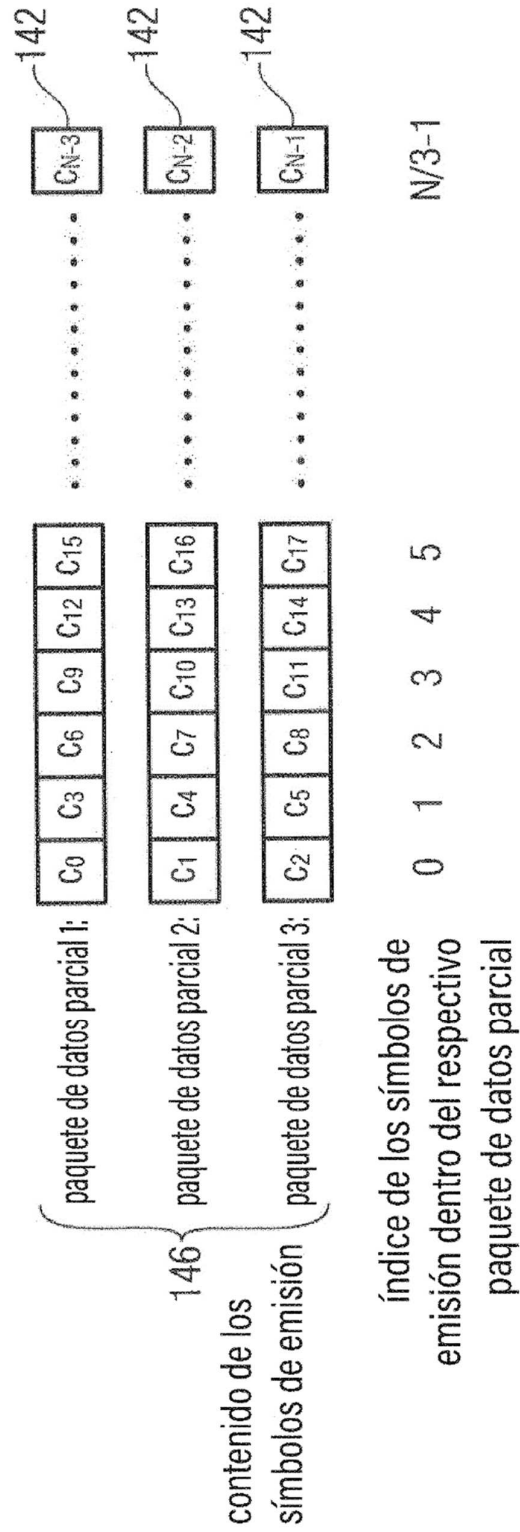


Fig. 9

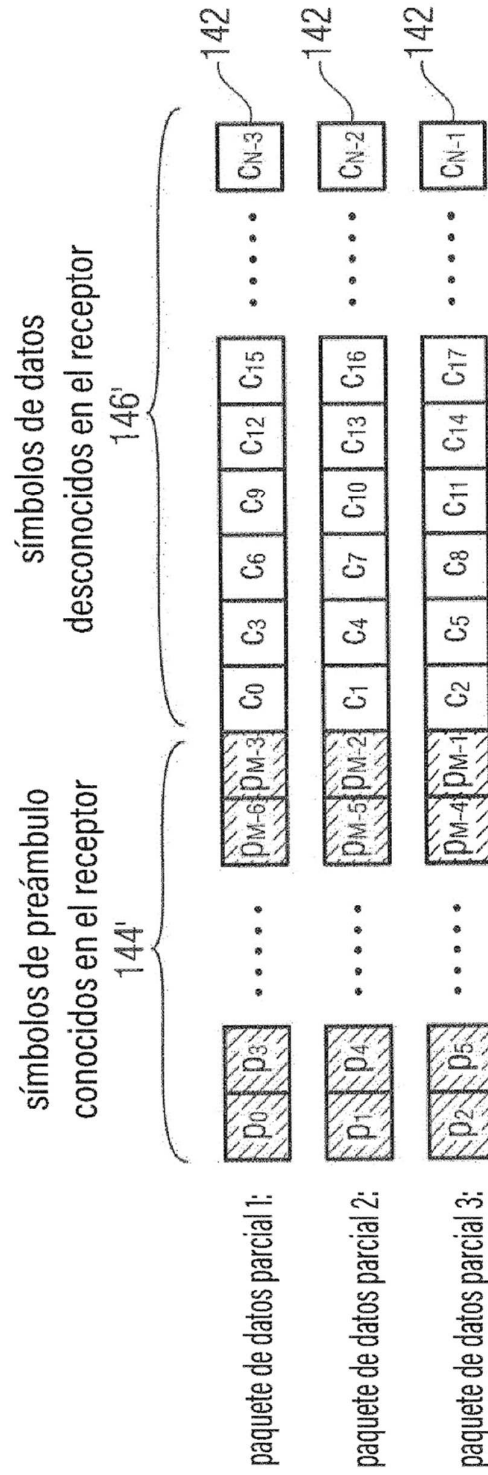


Fig. 10

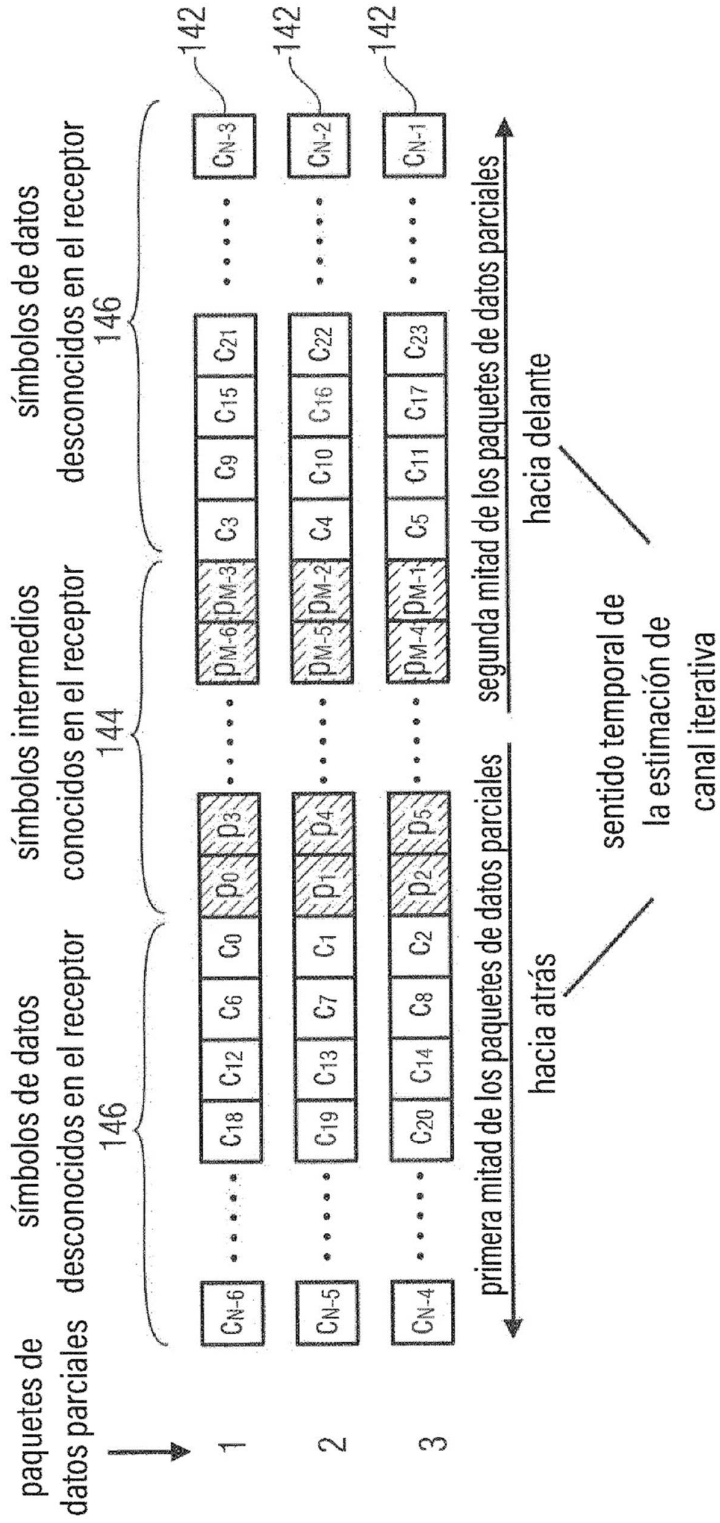


Fig. 11

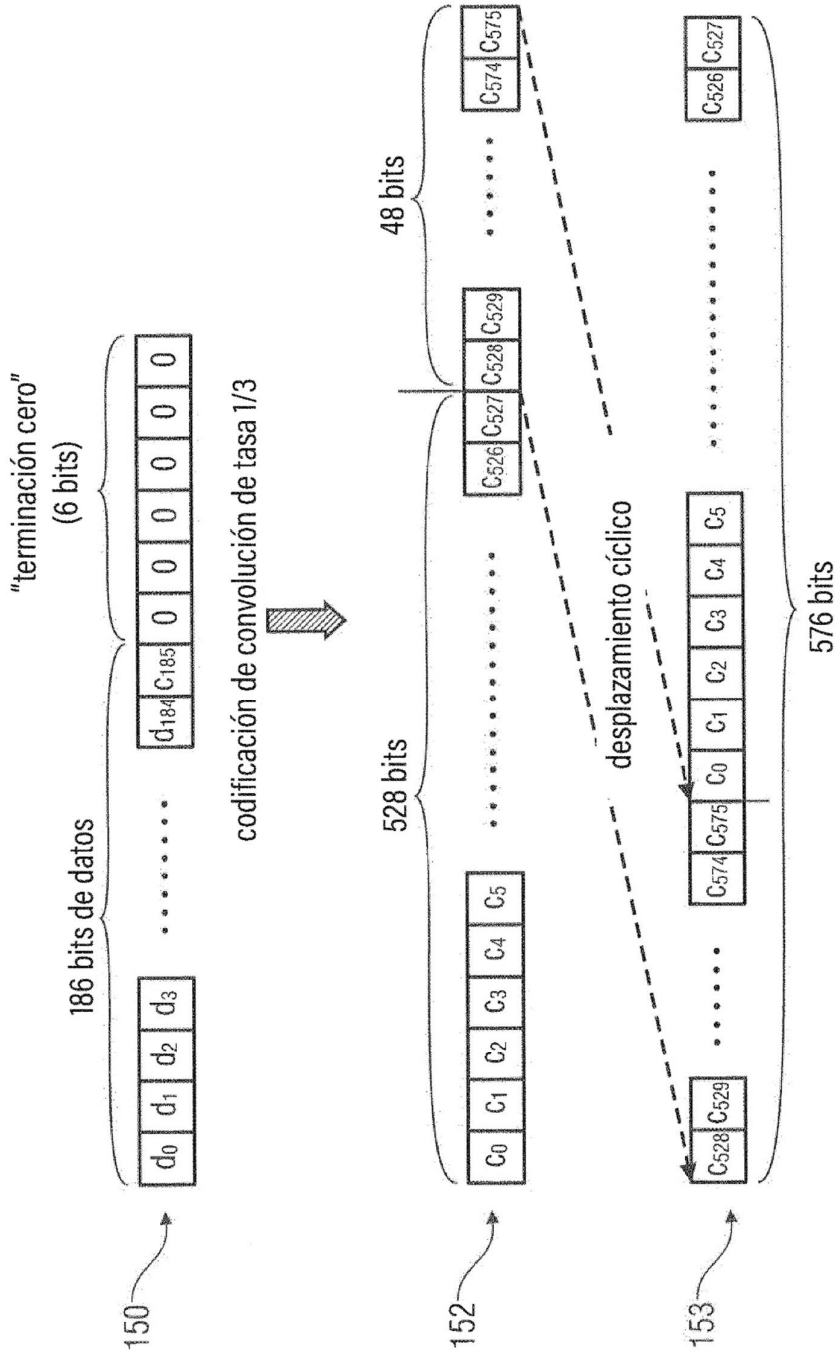


Fig.12

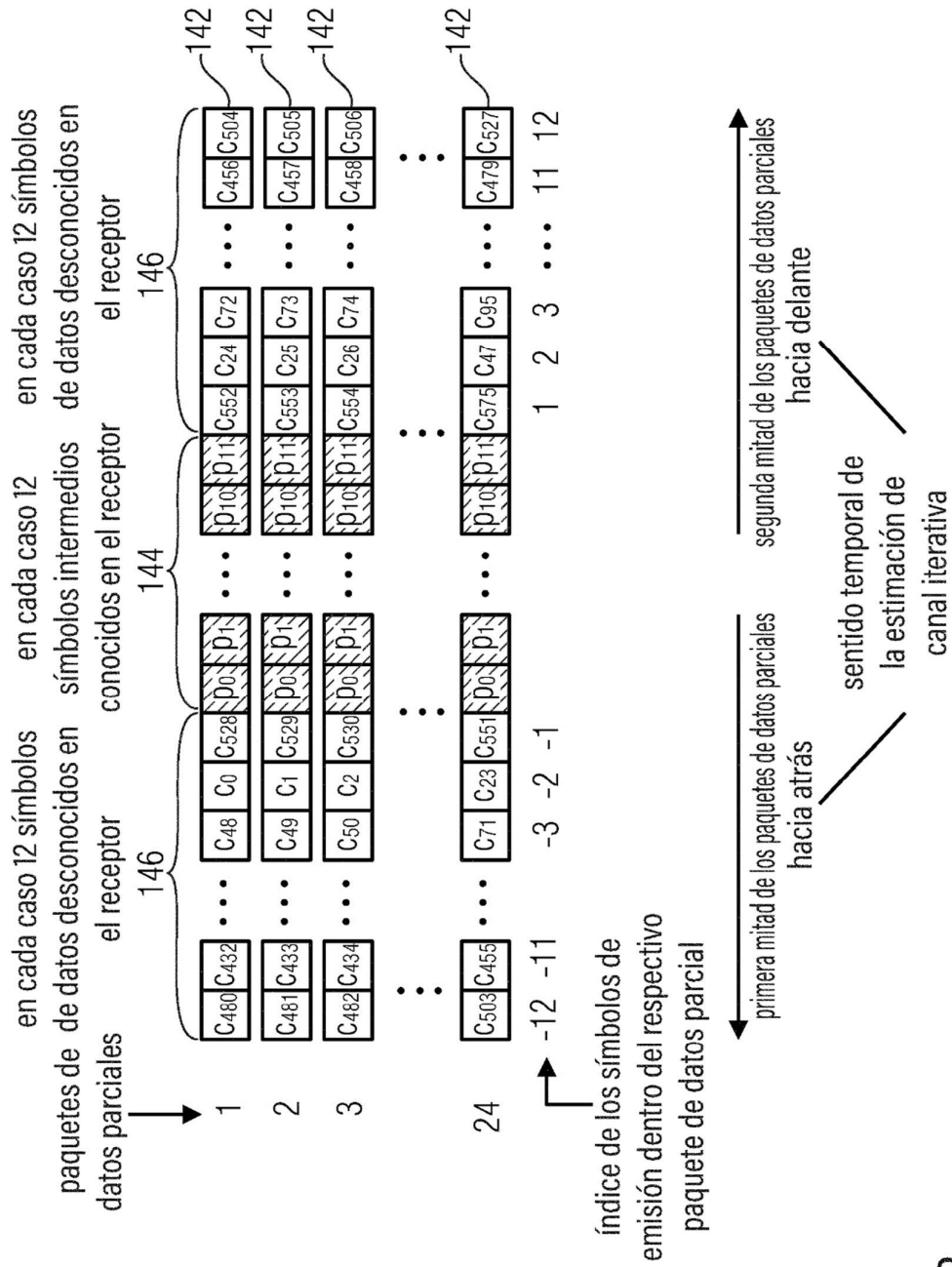


Fig. 13

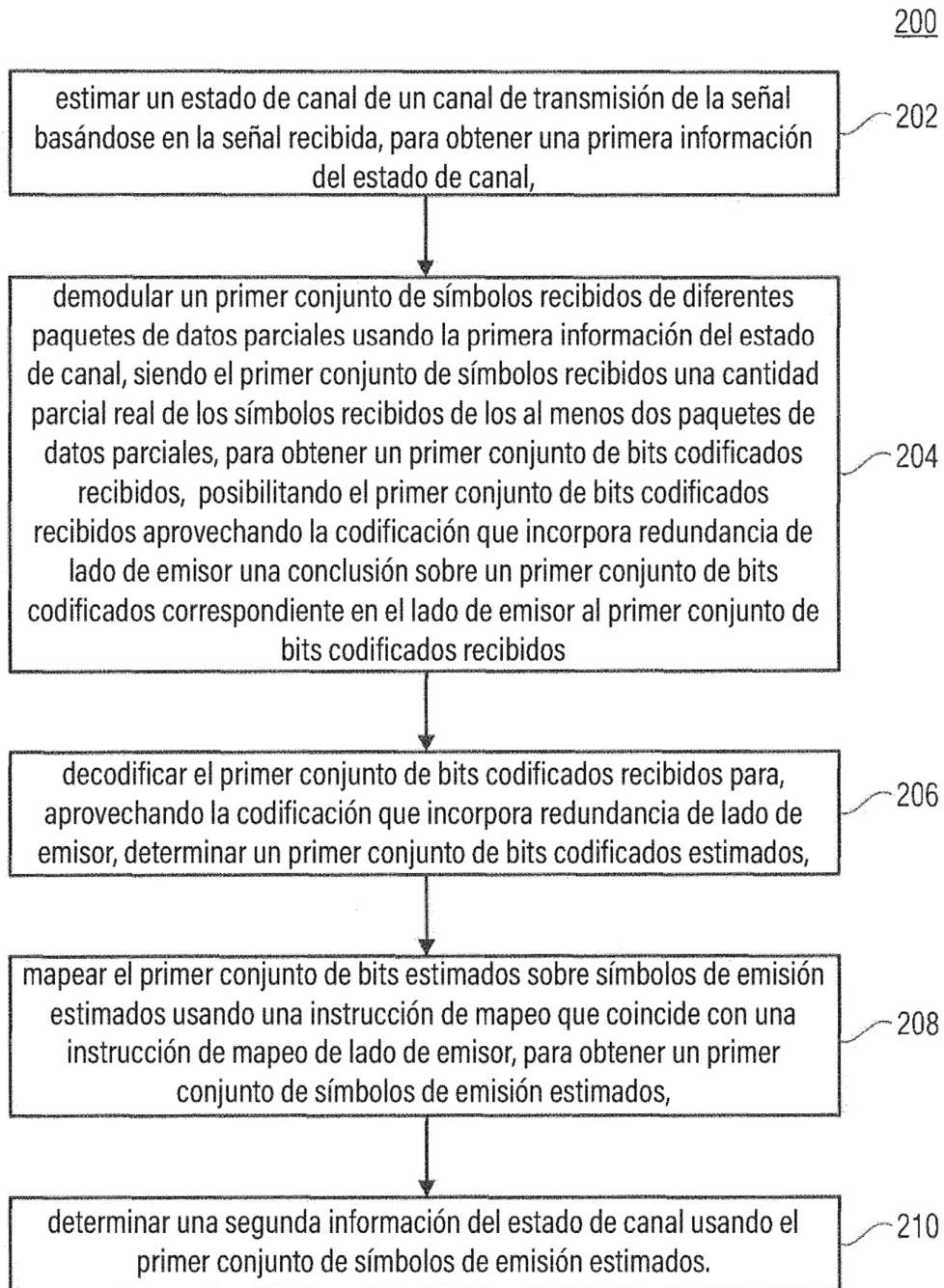


Fig. 14