

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6374596号
(P6374596)

(45) 発行日 平成30年8月15日(2018.8.15)

(24) 登録日 平成30年7月27日(2018.7.27)

(51) Int.Cl.

F I

H03H 17/02 (2006.01)

H03H 17/02 671Z

H03H 17/00 (2006.01)

H03H 17/00 621E

H03H 17/00 611A

請求項の数 17 (全 29 頁)

(21) 出願番号	特願2017-504028 (P2017-504028)	(73) 特許権者	591025439
(86) (22) 出願日	平成27年5月28日 (2015.5.28)		ザイリンクス インコーポレイテッド
(65) 公表番号	特表2017-528047 (P2017-528047A)		X I L I N X I N C O R P O R A T E D
(43) 公表日	平成29年9月21日 (2017.9.21)		アメリカ合衆国 カリフォルニア州 95
(86) 国際出願番号	PCT/US2015/032833		124-3400 サン ホセ ロジック
(87) 国際公開番号	W02016/018501		ドライブ 2100
(87) 国際公開日	平成28年2月4日 (2016.2.4)	(74) 代理人	110002077
審査請求日	平成30年5月28日 (2018.5.28)		園田・小林特許業務法人
(31) 優先権主張番号	14/444,612	(72) 発明者	コーブランド, グレゴリー シー,
(32) 優先日	平成26年7月28日 (2014.7.28)		アメリカ合衆国 カリフォルニア 951
(33) 優先権主張国	米国 (US)		24, サン ノゼ, ロジック ドライ
			ブ 2100
早期審査対象出願		審査官	竹内 亨
			最終頁に続く

(54) 【発明の名称】 波高率低減

(57) 【特許請求の範囲】

【請求項 1】

波高率低減 (CFR) のためのシステムであって、
 入力信号 (x_k) を受信するように構成されたピーク検出器と、
 ウィンドウ利得 (G_k) およびフィルタ長さに基づいてスケーリングファクタを生成するように構成された最大実行フィルタであって、前記ウィンドウ利得 (G_k) は前記入力信号 (x_k) およびしきい値 (T) に基づく、最大実行フィルタと、
 前記スケーリングファクタおよび前記フィルタ長さに基づいて利得補正 (F_k) を生成するように構成されたウィンドウ CFR 利得フィルタと、
 遅延入力信号を生成するために前記入力信号 (x_k) を遅延させるように構成されたディレイと、
 ピーク補正値を取得するために前記利得補正 (F_k) と前記遅延入力信号とを乗算するように構成された乗算器と、
 前記ピーク補正値および前記遅延入力信号に基づいて出力信号 (y_k) を決定するように構成された加算器と、
 を備え、
 前記ピーク検出器、前記最大実行フィルタ、前記ウィンドウ CFR 利得フィルタ、前記ディレイ、前記乗算器、前記加算器が、少なくとも 1 つの集積回路において実装される、システム。

【請求項 2】

10

20

前記最大実行フィルタは、前記フィルタ長さにわたって前記ウィンドウ利得 (G_k) の最大利得を決定することにより、前記スケーリングファクタを生成するように構成される、請求項 1 に記載のシステム。

【請求項 3】

前記ウィンドウ C F R 利得フィルタは、ハニングウィンドウフィルタを含む、請求項 1 に記載のシステム。

【請求項 4】

前記ウィンドウ C F R 利得フィルタは、ブラックマンウィンドウフィルタを含む、請求項 1 に記載のシステム。

【請求項 5】

前記フィルタ長さは N サンプルに対応し、N は整数である、請求項 1 に記載のシステム。

【請求項 6】

前記ウィンドウ C F R 利得フィルタは $N/2$ を中心とする、請求項 5 に記載のシステム。

【請求項 7】

前記利得補正 (F_k) は連続関数を含む、請求項 1 に記載のシステム。

【請求項 8】

前記ウィンドウ利得 (G_k) を提供するためのピークスケーリングユニットをさらに備える、請求項 1 に記載のシステム。

【請求項 9】

前記少なくとも 1 つの集積回路は、少なくとも 1 つのフィールドプログラマブルゲートアレイ (FPGA) を含む、請求項 1 に記載のシステム。

【請求項 10】

前記ピーク検出器は、
前記入力信号 (x_k) に関する多項式フィットを決定するように、
ピーク位置を決定するように、および、
前記多項式フィットから前記ピーク位置での信号のマグニチュードを決定するように、
構成される、請求項 1 に記載のシステム。

【請求項 11】

波高率低減 (C F R) のための方法であって、
ピーク検出器によって入力信号 (x_k) を受信すること、
最大実行フィルタを使用し、ウィンドウ利得 (G_k) およびフィルタ長さに基づいてスケーリングファクタを生成することであって、前記ウィンドウ利得 (G_k) は前記入力信号 (x_k) およびしきい値 (T) に基づく、生成すること、
ウィンドウ C F R 利得フィルタを使用し、前記スケーリングファクタおよび前記フィルタ長さに基づいて利得補正 (F_k) を生成すること、
遅延入力信号を取得するために、ディレイによって前記入力信号 (x_k) を遅延させること、
乗算器を使用し、ピーク補正值を取得するために前記利得補正 (F_k) と前記遅延入力信号とを乗算すること、ならびに、
出力信号 (y_k) を取得するために前記ピーク補正值を前記遅延入力信号に加算すること、
を含む、

前記ピーク検出器、前記最大実行フィルタ、前記ウィンドウ C F R 利得フィルタ、前記ディレイ、前記乗算器、またはそれらの任意の組み合わせは、少なくとも 1 つの集積回路において実装される、方法。

【請求項 12】

前記スケーリングファクタを生成する行為は、前記フィルタ長さにわたって前記ウィンドウ利得 (G_k) の最大利得を決定することを含む、請求項 11 に記載の方法。

【請求項 13】

前記ウィンドウ C F R 利得フィルタは、ハニングウィンドウフィルタまたはブラックマンウィンドウフィルタを含む、請求項 11 に記載の方法。

【請求項 14】

前記フィルタ長さは N サンプルに対応し、N は整数である、請求項 11 に記載の方法。

【請求項 15】

前記ウィンドウ C F R 利得フィルタは $N/2$ を中心とする、請求項 14 に記載の方法。

【請求項 16】

前記利得補正 (F_k) は連続関数を含む、請求項 11 に記載の方法。

【請求項 17】

ピークスケールリングユニットを使用し、前記入力信号 (x_k) および前記しきい値 (T) に基づいて前記ウィンドウ利得 (G_k) を決定することをさらに含む、請求項 11 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、波高率低減 (C F R) に関する。特に、本開示はウィンドウ C F R に関する。

【背景技術】

【0002】

波高率低減 (C F R) のいくつかの実装において、信号内のピークマグニチュードを決定することができる。そうしたことは、信号をオーバーサンプリングすること、2つの隣接するマグニチュードよりも大きい信号マグニチュードを識別すること、およびその後、信号マグニチュードのいずれかが所定のしきい値を超えるかどうかを判定するためにテストすることによって、達成可能である。信号のオーバーサンプリングレートが低い場合、ピークマグニチュードは正確でなく、真のピーク値から大幅に逸脱している可能性がある。オーバーサンプリングレートが減少するのに対応して、ピークマグニチュードの推定値における正確さも低下する。このピークマグニチュード推定値の正確さの低下は、C F R 法の品質に直接影響を与える。いくつかのケースでは、ピークキャンセル波高率低減 (P C C F R) およびウィンドウ C F R (W C F R) のために、検出されたピークの場所および検出されたピークでの複合信号値が必要である。したがって、P C C F R および W C F R ならびに他の C F R 法のために、正確なピーク検出が重要である。

【0003】

C F R を実装するための一方法は、キャンセルパルス法である。この方法は有効であるが、キャンセルパルス法の実行中に、いくつかのピークが見逃される、かつ/または作成される可能性があるという問題に悩まされる。特に、キャンセルパルス法において、パルスキャンセルのためのリソースがないことから、いくつかのピークが見逃される可能性がある。加えて、キャンセルパルスが重複し、建設的に増大する場合、新しいピークが不必要に作成される可能性がある。いくつかのケースでは、これらの不必要なピークに対処するために、キャンセルパルス法においてパルスキャンセルを何回か反復することができる。しかしながら、各処理ステージには比較的費用が掛かり、C F R を実装するシステムにおいて待ち時間を大幅に増大させる。これが、C F R を実装する基地局の効率およびキャパシティに悪影響を与えることになる。

【発明の概要】

【0004】

波高率低減 (C F R) のためのシステムは、入力信号 (x_k) を受信するように構成されたピーク検出器と、ウィンドウ利得 (G_k) およびフィルタ長さに基づいてスケールリングファクタを生成するように構成された最大実行フィルタであって、ウィンドウ利得 (G_k) は入力信号 (x_k) およびしきい値 (T) に基づく、最大実行フィルタと、スケールリングファクタおよびフィルタ長さに基づいて利得補正 (F_k) を生成するように較正され

10

20

30

40

50

たウィンドウCFR利得フィルタと、遅延入力信号を生成するために入力信号(x_k)を遅延させるように構成されたディレイと、ピーク補正値を取得するために利得補正(F_k)と遅延入力信号とを乗算するように構成された乗算器と、ピーク補正値および遅延入力信号に基づいて出力信号(y_k)を決定するように構成された加算器とを含む。

【0005】

任意選択で、最大実行フィルタは、フィルタ長さにわたってウィンドウ利得(G_k)の最大利得を決定することにより、スケーリングファクタを生成するように構成可能である。

【0006】

任意選択で、ウィンドウCFR利得フィルタは、ハニングウィンドウフィルタを含むことができる。

10

【0007】

任意選択で、ウィンドウCFR利得フィルタはブラックマンウィンドウフィルタを含むことができる。

【0008】

任意選択で、フィルタ長さはNサンプルに対応可能であり、Nは整数である。

【0009】

任意選択で、ウィンドウCFR利得フィルタはN/2を中心とすることができる。

【0010】

任意選択で、利得補正(F_k)は連続関数を含むことができる。

20

【0011】

任意選択で、システムはウィンドウ利得(G_k)を提供するためのピークスケーリングユニットをさらに備えることができる。

【0012】

任意選択で、ピーク検出器、最大実行フィルタ、ウィンドウCFR利得フィルタ、ディレイ、乗算器、加算器、またはそれらの任意の組み合わせは、少なくとも1つのフィールドプログラマブルゲートアレイ(FPGA)を使用して実装可能である。

【0013】

任意選択で、ピーク検出器は、入力信号(x_k)に関する多項式フィットを決定するように、ピーク位置を決定するように、および、多項式フィットからピーク位置での信号のマグニチュードを決定するように、構成可能である。

30

【0014】

波高率低減(CFR)のための方法は、ピーク検出器によって入力信号(x_k)を受信すること、最大実行フィルタを使用しウィンドウ利得(G_k)およびフィルタ長さに基づいてスケーリングファクタを生成することであって、ウィンドウ利得(G_k)は入力信号(x_k)およびしきい値(T)に基づく、生成すること、ウィンドウCFR利得フィルタを使用しスケーリングファクタおよびフィルタ長さに基づいて利得補正(F_k)を生成すること、遅延入力信号を取得するためにディレイによって入力信号(x_k)を遅延させること、乗算器を使用してピーク補正値を取得するために利得補正(F_k)と遅延入力信号とを乗算すること、ならびに、出力信号(y_k)を取得するためにピーク補正値を遅延入力信号に加算することを含む。

40

【0015】

任意選択で、スケーリングファクタを生成する行為は、フィルタ長さにわたってウィンドウ利得(G_k)の最大利得を決定することを含み得る。

【0016】

任意選択で、ウィンドウCFR利得フィルタはハニングウィンドウフィルタまたはブラックマンウィンドウフィルタを含むことができる。

【0017】

任意選択で、フィルタ長さはNサンプルに対応可能であり、Nは整数である。

【0018】

50

任意選択で、ウィンドウCFR利得フィルタは $N/2$ を中心とすることができる。

【0019】

任意選択で、利得補正(F_k)は連続関数を含むことができる。

【0020】

任意選択で、方法は、ピークスケールリングユニットを使用し、入力信号(x_k)およびしきい値(T)に基づいてウィンドウ利得(G_k)を決定することをさらに含むことができる。

【0021】

波高率低減(CFR)のためのシステムは、入力信号を受信するように構成されたピーク検出器と、ピーク検出器に結合された第1のピークキャンセル波高率低減(PCCFR)モジュールと、第1のPCCFRモジュールに結合されたウィンドウCFRモジュールとを含む。第1のPCCFRモジュールは、入力信号内の1つまたは複数のピークの第1のセットを除去するように構成され、ウィンドウCFRモジュールは、第1のPCCFRモジュールが入力信号内の1つまたは複数のピークの第1のセットを除去した後に、入力信号内の1つまたは複数の追加のピークを除去するように構成される。

10

【0022】

任意選択で、システムは、入力信号内の1つまたは複数のピークの第2のセットを除去するように構成された第2のPCCFRモジュールをさらに含むことが可能であり、ウィンドウCFRモジュールは、第1のPCCFRモジュールが入力信号内の1つまたは複数のピークの第1のセットを除去した後、および、第2のPCCFRモジュールが入力信号内の1つまたは複数のピークの第2のセットを除去した後に、入力信号内の1つまたは複数の追加のピークを除去するように構成される。

20

【0023】

任意選択で、ウィンドウCFRモジュールは最大実行フィルタを備えることができる。

【0024】

特徴、機能、および利点は様々なケースでは独立に達成可能であるか、または他のケースでは組み合わせてもよい。

【0025】

その他およびさらなる態様および特徴は、以下の詳細な説明を読めば明らかであろう。

【0026】

本開示のこれらおよび他の特徴、態様、および利点は、以下の説明、付属の特許請求の範囲、および添付の図面に関してよりよく理解されよう。

30

【図面の簡単な説明】

【0027】

【図1-1】時間ドメイン内のピークキャンセル波高率低減(PCCFR)プロセスを示すグラフである。

【図1-2】時間ドメイン内のピークキャンセル波高率低減(PCCFR)プロセスを示すグラフである。

【図1-3】時間ドメイン内のピークキャンセル波高率低減(PCCFR)プロセスを示すグラフである。

40

【図2-1】CFRプロセッサを含むシステムを示す図である。

【図2-2】ウィンドウCFRプロセッサの例を示す図である。

【図2-3】図2-2のウィンドウCFRプロセッサを伴う図2-1のシステムによって実行される方法を示す図である。

【図3】最大実行フィルタの例を示す図である。

【図4-1】図2-3の方法に関連付けられた信号値を示すグラフである。

【図4-2】図2-1のシステムによって利用可能であるか、または図2-1のシステムの動作を管理可能な、公式を示す図である。

【図5-1】PCCFRプロセッサを示す図である。

【図5-2】複数のキャンセルパルス生成器(CPG)を含む別のPCCFRプロセッサ

50

を示す図である。

【図 6 - 1】ピーク検出器の例を示す図である。

【図 6 - 2】補間器の例を示す図である。

【図 6 - 3】CFRにおけるピーク検出のための方法を示す図である。

【図 6 - 4】CFRにおけるピーク検出のための方法を示す図である。

【図 7】開示されたシステムおよび方法を使用して達成される結果の例を示すグラフである。

【図 8】ウィンドウCFRモジュールおよびPCCFRモジュールの組み合わせを含むシステムを示す図である。

【発明を実施するための形態】

10

【0028】

以下、図面を参照しながら様々な特徴が説明される。図面は一定の尺度で描かれているかまたはそうでない場合があること、および、同様の構造または機能の要素は図面全体を通じて同じ参照番号で表されていることに留意されたい。図面は特徴の説明を容易にすることのみを意図していることに留意されたい。加えて、図示された特徴は、すべての態様または利点が表示されているとは限らない。特定の特徴に関連して説明される態様または利点は、必ずしもその特徴に限定されているものではなく、たとえそのように示されていない場合、またはそのように明示的に説明されない場合であっても、任意の他の特徴において実施可能である。

【0029】

20

本明細書で開示される方法および装置は、効率的なウィンドウ波高率低減（CFR）およびCFRにおけるピーク検出を提供する。

【0030】

開示されたシステムは、CFRにおけるピーク値を正確に位置特定および測定するためのピーク検出器を含む。ピーク検出器は、信号マグニチュードに対する多項式フィット（たとえば2次フィット）を実行すること、およびその後ピーク位置を抽出することによって、オーバーサンプリングの量を制限する。2次フィットから、ピークがかなり高いサンプリングレートで発見されたかのように、ピーク位置を使用してその位置での信号のマグニチュードを計算することができる。

【0031】

30

いくつかのケースにおいて、開示されたシステムはウィンドウCFRを利用することができる。ウィンドウCFRを利用することの利点は、検出時にピークが見失われるのを防ぐこと、および出力時に新しいピークが発生するのも防ぐことである。ウィンドウCFRを使用することの欠点は、パフォーマンス（エラーベクトルマグニチュード（EVM）に対するピーク対平均値比（PAR）などのメトリクスによって測定可能である）がPCCFR法ほど良好でない可能性があることである。しかしながら、PCCFRとウィンドウCFRとを組み合わせることは、複雑さおよびパフォーマンスの観点から良好な妥協点をもたらす。PCCFRが良好なEVMを用いてピークのほとんどを消去する場合、ウィンドウCFRを使用して残りのピークを「クリーンアップ」することができる。残りのピークがわずかである場合、より多くのPCCFRのステージを使用することに比べて、ウィンドウCFRを使用することによる劣化は非常に小さい。したがっていくつかのケースでは、ウィンドウCFRを1つまたは複数のPCCFRステージ後の後処理として使用することができる。

40

【0032】

システムおよび方法は、指定のしきい値を超える信号ピークからスペクトル形パルスを減じることによってピークを（たとえば、信号の平均電力比まで）低減させる、ピークキャンセルも提供する。システムおよび方法によって提供されるキャンセルパルス（CP）は、入力信号のスペクトルと一致するスペクトルを有するように設計される。したがって、キャンセルパルスはごくわずかな帯域外干渉をもたらす。いくつかのケースでは、入力信号およびキャンセルパルスは複雑であり、ピーク検索は信号マグニチュードに対して実

50

施される場合がある。信号は複雑であるため、各キャンセルパルスは対応するピークの位相に一致するように回転することができる。所与のキャンセルパルス（ＣＰ）のピークマグニチュードは、対応する信号ピークマグニチュードと所望のクリッピングしきい値との差異に等しいように設定可能である。開示された方法は、信号位相を保ちながらピーク信号マグニチュードをしきい値まで低減させる。

【 0 0 3 3 】

図 1 - 1 から図 1 - 3 は、時間ドメイン内のピークキャンセル波高率低減（ＰＣＣＦＲ）プロセスを示す。特に図 1 - 1 は、マグニチュードの変動を伴う入力信号のセクションを示すグラフ 1 0 0 である。グラフ 1 0 0 の水平軸は時間を表し、グラフ 1 0 0 の垂直軸は入力信号のマグニチュードを表す。グラフ 1 0 0 内には、クリッピングしきい値を示す水平線 1 1 0 が示されている。このしきい値を超えるいずれのピークも、ピークキャンセルの候補である。クリッピングしきい値は任意に設定可能であり、異なるケースで異なる値を有することができる。図 1 - 2 は、入力信号から減じられることになるキャンセルパルス（時間 = 7 0 0 付近に位置する）のマグニチュードを示すグラフ 1 2 0 である。図 1 - 3 は、図 1 - 1 の入力信号から図 1 - 2 のキャンセルパルスを減じた後に取得される、出力信号のマグニチュードを示すグラフ 1 3 0 である。図 1 - 3 に示されるように、出力信号は、入力信号内のピーク（時間 = 7 0 0 付近に位置する）がキャンセルされていることを除き、入力信号と同じである。

【 0 0 3 4 】

図 2 - 1 はＣＦＲのためのシステム 2 0 0 を示す。いくつかのケースでは、システム 2 0 0 はキャンセルパルスおよびＰＣＣＦＲを提供することができる。システム 2 0 0 は、ピーク検出器 2 0 5、ピーク検出器 2 0 5 に結合されたＣＦＲプロセッサ 2 2 0、ディレイ 2 2 5、および加算器 2 3 5 を含む。

【 0 0 3 5 】

ピーク検出器 2 0 5 は、入力信号（ x_k ）およびしきい値（ T ）を受信するように構成される。しきい値（ T ）は、ピークキャンセルのためのクリッピングしきい値を表す所定の値である。たとえばしきい値（ T ）は、2 . 0 に等しく設定される。しかしながら他の例において、しきい値（ T ）は 2 . 0 より大きいかまたは 2 . 0 より小さくてもよい。ピーク検出器 2 0 5 は、入力信号（ x_k ）およびしきい値（ T ）に基づいて（たとえば、使用して）ピーク（ P_k ）を識別するようにも構成される。いくつかのケースでは、ピーク検出器 2 0 5 はいずれかの既知のピーク検出器を使用して実装可能である。他のケースでは、ピーク検出器 2 0 5 は新規のピーク検出器であってよい。新規のピーク検出器は、図 6 - 1 を参照しながら説明する。

【 0 0 3 6 】

ディレイ 2 2 5 は、入力信号（ x_k ）を受信するように、および遅延入力信号を生成するために入力信号（ x_k ）を遅延させるように構成される。ＣＦＲプロセッサ 2 2 0 は、ピーク検出器 2 0 5 から識別されたピーク（ P_k ）を、およびディレイ 2 2 5 から遅延入力信号（ x_k ）を受信するように、ならびに識別されたピーク（ P_k ）および遅延入力信号（ x_k ）に基づいてキャンセルパルス（ Z_k ）を出力するように、構成される。

【 0 0 3 7 】

ディレイ 2 2 5 は、遅延入力信号（ x_k ）を加算器 2 3 5 に渡すようにも構成される。加算器 2 3 5 は、キャンセルパルス（ Z_k ）を遅延入力信号（ x_k ）に加算し、それによって望ましくないピークを入力信号（ x_k ）から減じ、利得補正出力信号である出力信号（ y_k ）を作り出すように構成される。いくつかのケースでは、キャンセルパルス（ Z_k ）は入力信号（ x_k ）に関して負の値を有することができる。したがって、加算器 2 3 5 がキャンセルパルス（ Z_k ）を遅延入力信号（ x_k ）に加えた場合、キャンセルパルス（ Z_k ）は遅延入力信号（ x_k ）から効果的に「減じられる」。

【 0 0 3 8 】

いくつかのケースでは、ＣＦＲプロセッサ 2 2 0 は、ウィンドウフィルタリングを提供するウィンドウＣＦＲプロセッサを使用して実装可能である。図 2 - 2 は、ウィンドウＣ

10

20

30

40

50

ＦＲプロセッサ２２０の例を示す。ウィンドウＣＦＲプロセッサ２２０は、図２－１のシステムを参照しながら説明する。しかしながら、ウィンドウＣＦＲプロセッサ２２０は、他の実施形態において他のシステムと共に使用可能であることを理解されたい。ウィンドウＣＦＲプロセッサ２２０は、ピークスケールリングユニット２０６、最大実行フィルタ２１０、ウィンドウＣＦＲ利得フィルタ２１５、および乗算器２３０を含む。

【００３９】

ピークスケールリングユニット２０６は、ピーク検出器２０５から識別されたピーク（ P_k ）を受信するように、およびスケールリングされたピークを出力するために、（たとえば、減算関数を実行することによって）ピークマグニチュードとクリッピングしきい値との間の差異を決定するように構成される。いくつかのケースでは、ピークスケールリングユニット２０６は、 $1 - 1 / \sqrt{P_k / T^2}$ に等しい出力を提供することができる。またいくつかのケースでは、ウィンドウＣＦＲプロセッサ２２０はピークスケールリングユニット２０６を含まない場合がある。こうしたケースでは、ピークスケールリングユニット２０６は図２－１のピーク検出器２０５に組み込むことができる。

【００４０】

最大実行フィルタ２１０は、ピークスケールリングユニット２０６からのスケールリングされたピークと、フィルタ長さとを受信するように構成される。フィルタ長さは N サンプルに等しく設定可能であり、 N は整数である。最大実行フィルタ２１０は、スケールリングされたピークおよびフィルタ長さに基づいて（たとえば、使用して）、スケールリングファクタを生成するようにも構成される。一実装において、最大実行フィルタ２１０は、フィルタ長さにわたって（たとえば N サンプルにわたって）ウィンドウ利得（ G_k ）の最大利得を決定することによって、スケールリングファクタを生成するように構成可能である。図３は、図２－２のウィンドウＣＦＲプロセッサの最大実行フィルタ２１０を実装するために使用可能な、最大実行フィルタ３１０の例を示す。最大実行フィルタ３１０は、 N サンプルのウィンドウフィルタ長さにわたって動作するように構成される。いくつかのケースでは、長さ N は２のべき乗であってよい。他のケースでは、長さ N は他の数であってよい。図に示されるように、最大実行フィルタ３１０はいくつかのステージを有する。各ステージは、図に示される構成３２０を有するバイナリ最大ステージであってよい。こうした構成により、最大実行フィルタ２１０は、直接的な手法よりも効率的にスケールリングファクタを生成することができる。他のケースでは、各ステージが他の構成を有することができる。使用中、信号最大は各ステージで決定され、最大実行は、各ステージが最大実行値を次のステージに渡すにつれて蓄積していく。たとえば、 $N = 7$ であり、入力信号（サンプル数）が３、３、４、２、５、７、１であると想定すると、最大実行は３、３、４、４、５、７、７である。

【００４１】

図２－２に戻ると、ウィンドウＣＦＲ利得フィルタ２１５は、最大実行フィルタ２１０およびフィルタ長さからスケールリングファクタを受信するように、ならびに、最大実行フィルタ２１０およびフィルタ長さからのスケールリングファクタに基づいて（たとえば、使用して）利得補正（ F_k ）を生成するように、構成される。いくつかのケースでは、ハニングウィンドウフィルタまたはブラックマンウィンドウフィルタを採用して、ウィンドウＣＦＲ利得フィルタ２１５を実装することができる。また、いくつかのケースでは、ウィンドウＣＦＲ利得フィルタ２１５は $N/2$ を中心とすることが可能であり、 N はフィルタ長さに対応するサンプル数である。

【００４２】

乗算器２３０は、図２－１のシステム２００のディレイ２２５から遅延入力信号（ x_k ）を受信するように構成される。乗算器２３０は、ウィンドウＣＦＲ利得フィルタ２１５からの利得補正（ F_k ）と遅延入力信号とを乗算して、キャンセルパルス（ z_k ）を作り出すように構成される。いくつかのケースでは、キャンセルパルス（ z_k ）はピーク補正值と見なすことができる。

【００４３】

いくつかのケースでは、図 2 - 2 のウィンドウ C F R プロセッサ 2 2 0 は、少なくとも 1 つのフィールドプログラマブルゲートアレイ (F P G A) を使用して実装可能である。たとえばいくつかのケースでは、F P G A は、ピークスケールリングユニット 2 0 6、最大実行フィルタ 2 1 0、ウィンドウ C F R 利得フィルタ 2 1 5、乗算器 2 3 0、またはそれらの任意の組み合わせを実装するように構成可能である。他のケースでは、ウィンドウ C F R プロセッサ 2 2 0 は、汎用プロセッサ、A S I C プロセッサ、マイクロプロセッサ、または他のタイプのプロセッサなどの、任意の集積回路を使用して実装可能である。さらなるケースでは、ウィンドウ C F R プロセッサ 2 2 0 は、ハードウェア、ソフトウェア、またはその両方の組み合わせを使用して実装可能である。

【 0 0 4 4 】

10

また、いくつかのケースでは、図 2 - 1 のシステム 2 0 0 は少なくとも 1 つの F P G A を使用して実装可能である。たとえば、いくつかのケースでは、F P G A はピーク検出器 2 0 5、C F R プロセッサ 2 1 5、ディレイ 2 2 5、および加算器 2 3 5 を実装するように構成可能である。他のケースでは、システム 2 0 0 は汎用プロセッサ、A S I C プロセッサ、マイクロプロセッサ、または他のタイプのプロセッサなどの、任意の集積回路を使用して実装可能である。さらなるケースでは、システム 2 0 0 は、ハードウェア、ソフトウェア、またはその両方の組み合わせを使用して実装可能である。

【 0 0 4 5 】

図 2 - 3 は、図 2 - 1 のシステム 2 0 0 によって実行される方法 2 5 0 を示し、図 2 - 1 の C F R プロセッサ 2 2 0 は図 2 - 2 のウィンドウ C F R プロセッサ 2 2 0 である。項目 2 5 5 で方法が開始される。ピーク検出器が、入力信号 (x_k) およびしきい値 (T) に基づいてピーク (P_k) を検出する (項目 2 6 0)。いくつかのケースでは、項目 2 6 0 は、図 2 - 1 のシステム 2 0 0 内のピーク検出器 2 0 5 によって実行可能である。

20

【 0 0 4 6 】

次に、ピークスケールリングユニットが、検出されたピーク (P_k) を受信し、検出されたピークに基づいてスケールリングされたピークを出力する (項目 2 6 3)。いくつかのケースでは、項目 2 6 3 は、図 2 - 2 のウィンドウ C F R プロセッサ 2 2 0 内のピークスケールリングユニット 2 0 6 によって実行可能である。

【 0 0 4 7 】

次に、最大実行フィルタが、スケールリングされたピークおよび N サンプルに等しいフィルタ長さに基づいてスケールリングファクタを生成する (項目 2 6 5)。いくつかのケースでは、項目 2 6 5 は、図 2 - 2 のウィンドウ C F R プロセッサ 2 2 0 内の最大実行フィルタ 2 1 0 によって実行可能である。

30

【 0 0 4 8 】

次に、ウィンドウ C F R 利得フィルタが、スケールリングファクタおよびフィルタ長さに基づいて利得補正 (F_k) を生成する (項目 2 7 0)。いくつかのケースでは、項目 2 7 0 は、図 2 - 2 のウィンドウ C F R プロセッサ 2 2 0 内のウィンドウ C F R 利得フィルタ 2 1 5 によって実行可能である。

【 0 0 4 9 】

次に、ディレイが、遅延入力信号を生成するために入力信号 (x_k) を遅延させる (項目 2 7 5)。いくつかのケースでは、項目 2 7 5 は、図 2 - 1 のシステム 2 0 0 内のディレイ 2 2 5 によって実行可能である。

40

【 0 0 5 0 】

次に、乗算器が、キャンセルパルスを作り出すために、利得補正 (F_k) と遅延入力信号とを乗算する (項目 2 8 0)。いくつかのケースでは、項目 2 8 0 は、図 2 - 2 のウィンドウ C F R プロセッサ内の乗算器 2 3 0 によって実行可能である。

【 0 0 5 1 】

次に、加算器が、出力信号 (y_k) を作り出すために、遅延入力信号からのキャンセルパルスを加算する (項目 2 8 5)。出力信号 (y_k) において、望ましくないピークはキャンセルパルスによって除去される。いくつかのケースでは、項目 2 8 5 は、図 2 - 1 の

50

システム 2 0 0 内の加算器 2 3 5 によって実行可能である。その後、項目 2 9 0 で方法 2 5 0 は終了する。

【 0 0 5 2 】

図 4 - 1 は、図 2 - 3 の方法 2 5 0 に関与する入力信号の例および様々な信号値の例を示すグラフ 4 0 0 である。信号値は、図 2 - 1 のシステム 2 0 0 のコンポーネントによって生成可能であり、かつ / または、図 2 - 1 のシステム 2 0 0 のコンポーネントの出力から導出可能である。グラフ 4 0 0 では、水平軸が時間を表し、垂直軸がスケールされた信号長さ（たとえば、ボルト）を表す。水平線 4 1 0 は、最大許容信号を示すしきい値（ T ）を表す。図示された例では、しきい値（ T ）は 2 . 0 である。他の例では、しきい値（ T ）は 2 . 0 より大きいかまたは 2 . 0 より小さくてよい。グラフ 4 0 0 は、入力信号（ x_k ）の時間履歴の例を含み、この例は、方法 2 5 0 の項目 2 6 0 においてピーク検出器 2 0 5 によって受信される入力信号（ x_k ）の例であってよい。グラフ 4 0 0 は、ウィンドウ C F R プロセッサ 2 2 0 のウィンドウ C F R 利得フィルタ 2 1 5 によって決定可能な、ウィンドウ利得（ G_k ）も示す。加えて、グラフ 4 0 0 は、方法 2 5 0 の項目 2 8 0 において乗算器 2 3 0 によって出力されるキャンセルパルスの例とすることができる、ピーク補正も示す。さらにグラフ 4 0 0 は、1 - 利得補正（ F_k ）である、適用ウィンドウ C F R 利得を示す。このようなパラメータは、遅延信号（ x_k ）によって乗算された場合、 $x_k - x_k * F_k$ が、システム 2 0 0 において乗算器 2 3 0 および加算器 2 3 5 によって実行される演算を表すため、結果として出力信号（ y_k ）を生じる。図示された例では、利得補正（ F_k ）の振幅は、 $N / 2$ で最大実行フィルタの中央に適用されるウィンドウ利得（ G_k ）に少なくとも部分的に基づいて決定される。ウィンドウ利得（ G_k ）は、スペクトル帯域内に利得補正済みウィンドウ C F R 出力信号（ y_k ）を維持するための、平滑関数である。グラフ 4 0 0 は、方法 2 5 0 の項目 2 8 5 において加算器 2 3 5 によって出力される出力信号（ y_k ）の例とすることができる、出力信号（ y_k ）の例も示す。結果として生じる入力信号（ x_k ）と補正済みウィンドウ C F R 出力信号（ y_k ）との間の差異はピーク補正であり、ウィンドウ利得（ G_k ）の漸進的適用により、時間間隔にわたって発生する。

【 0 0 5 3 】

図 4 - 2 は、図 1 - 2 のシステム 2 0 0 によって利用されることが、または図 1 - 2 のシステム 2 0 0 の動作を管理することが可能な、式を示す。式において、（ A ）はピーク信号、またはピークでの信号の 2 乗値を表し、（ T ）はターゲットしきい値を表し、（ W ）は最大実行フィルタ 2 1 0 およびウィンドウ C F R 利得フィルタ 2 1 5 の組み合わせによって提供されるウィンドウフィルタを表す。図に示されるように、ピーク振幅の 2 乗マグニチュードはしきい値（ T ）によってスケールされ、これらの値からピーク時の利得（ G_k ）が計算される。しきい値のスケール後、ウィンドウ C F R プロセッサ 2 2 0 によるすべての他の処理は、しきい値（ T ）を知っている必要がない。

【 0 0 5 4 】

ウィンドウフィルタ W を実装するために様々な技法を採用することができる。いくつかのケースでは、ウィンドウフィルタ W のウィンドウ長さは約 2 5 6 サンプルであってよい。他のケースでは、ウィンドウフィルタ W のウィンドウ長さは他の長さを有することができる。いくつかのケースでは、ウィンドウフィルタ W を実装するためにハニングウィンドウを使用することができる。たとえば、ハニングウィンドウは以下のものであり得る。

$$w_n = \frac{1 + \cos(2\pi n / (N - 1))}{2} \quad -\frac{N}{2} \leq n \leq \frac{N}{2}$$

【 0 0 5 5 】

いくつかのケースでは、ハニングウィンドウは以下のように 2 つの因数として表すこと

が可能であり、

$$w_n = w_{1n} * w_{2n}$$

上式では以下の通りである。

$$W_1 = \begin{cases} 1 & -N/4 \leq n \leq N/4 \\ 0 & \text{それ以外の場合} \end{cases}$$

$$W_2 = \begin{cases} \cos(2\pi n/(N-1)) & -N/4 \leq n \leq N/4 \\ 0 & \text{それ以外の場合} \end{cases}$$

10

【 0 0 5 6 】

いくつかのケースでは、因数 W_1 は、ボックスカー応答を取得するために単一ステージ C I C フィルタを用いて実装可能である。因数 W_2 は、通常のシフトレジスタおよび乗算器アレイを使用して実装可能である。他のケースでは、因数 W_2 は、C I C フィルタまたは C I C フィルタに似た他のフィルタを使用して実装可能である。

【 0 0 5 7 】

また、いくつかのケースでは、長さ N を有するハニングウィンドウの場合、因数 W_1 は長さ $N/2$ を有することができる。因数 W_2 の合計長さも $N/2$ であってよく、極近似は

20

$$\hat{W}_2 = U_1 * U_2 * U_3 / ((N+1)/3)$$

上式では以下の通りである。

$$U_1(k) = \begin{cases} 1 & 0 \leq k \leq (N+1)/3 - 1 \\ 0 & \text{それ以外の場合} \end{cases}$$

$$U_2(k) = \begin{cases} 1 & 0 \leq k \leq (N+1)/6 - 1 \\ 0 & \text{それ以外の場合} \end{cases}$$

30

$$U_3(k) = [1 \quad 1]$$

$$\text{長さ } \hat{W}_2 = (N+1)/2$$

【 0 0 5 8 】

項 U_3 は、フィルタピークが信号ピークと正確に位置合わせできるように、ハニングフィルタの長さを奇数にするために使用される。

【 0 0 5 9 】

いくつかのケースでは、ウィンドウ C F R プロセッサ 2 2 0 の動作について、必要な長さ解決には、2 倍異なる長さ U_1 、 U_2 の選択で十分である。ウィンドウ C F R プロセッサ 2 2 0 の実装を簡略化するために、フィルタ U_1 、 U_2 の長さが 2 のべき乗である場合、および全体の長さ N が奇数である場合、有利であり得る。いくつかのケースでは、フィルタ長さ N は以下のように決定可能である。

40

$$N = 3 \cdot 2^m - 1$$

【 0 0 6 0 】

このケースでは、長さ U_1 および U_2 はどちらも 2 のべき乗であり、利得 $(N+1)/3$ も 2 のべき乗である。因数 W_1 および W_2 の長さは 2 のべき乗の 3 倍である。他のケースでは、フィルタ長さ N は他の数式および / または考慮に基づいて決定可能である。また、他のケースでは、フィルタ U_1 、 U_2 の長さは 2 以外の他の数のべき乗であってよい。

50

【 0 0 6 1 】

いくつかのケースでは、重複するピークに対処するために、上記のフィルタリング技法を調整することができる。上記のアルゴリズムは、ピークが分離している場合に効果がある。しかしながらピークが重複している場合、利得補正は補正利得に重畳する可能性がある。その結果、ウィンドウCFRプロセッサ220のパフォーマンスが低下する可能性がある。オーバーキャンセルが消去される場合、アルゴリズムの修正を採用することができる。フィルタの因数分解から、ピークが重複しない場合、フィルタリングステップ W_1 をピーク時に算出される利得の最大実行フィルタに置き換えることができる。ピークが重複する場合、より小さなピークは最大実行によってシャドーイングされ、考慮対象から効果的に消去されるため、オーバーキャンセルの問題がなくなる。いくつかのケースでは、修正済みアルゴリズムは以下のようになり、

$$g_k = 1 - 1/\sqrt{A/T^2}$$

$$M_{k,N} = \{m \in G_N : m \geq a \forall a \in G_N\}$$

$$G_N = \{g_k : \forall |k - N| \leq M\}$$

$$F_k = M_k * W_2 = M_k * U_1 * U_2 * U_3$$

$$y_k = x_k - F_k * x_k$$

上式で、 g_k は利得であり、 A はピーク値またはピーク値の2乗である。上記の数式に基づき、最大実行はボックスカーインパルス応答とほぼ同様に効率的に計算することが可能であるが、ピークの重複問題を解決する。

【 0 0 6 2 】

いくつかのケースでは、キャンセルパルス z_k は、ウィンドウCFRプロセッサの代わりにPCCFRプロセッサを使用して達成可能である。図5-1は、PCCFRプロセッサ220の例を示す。PCCFRプロセッサ220は、図2-1のシステム200内のCFRプロセッサ220の例とすることができる。PCCFRプロセッサ220は、ピークキャンセル(PC)スケーリングユニット206、およびピークスケーリングユニット206に結合されたフィルタ207(たとえば、デジタルフィルタ)を含む。PCCFRプロセッサ220はピーク検出器(図2-1のピーク検出器205など)に結合され、ピーク検出器からピーク情報などの入力を受信するように構成される。ピークスケーリングユニット206は、ピーク検出器からの入力をスケーリングするように、およびスケーリングされた出力/ピーク(利得と見なし得る)を生成するように、構成される。いくつかのケースでは、PCCFRプロセッサ220はピークスケーリングユニット206を含まない場合がある。こうしたケースでは、ピークスケーリングユニット206を図2-1のピーク検出器205に組み込むことができる。フィルタ207は、スケーリングされた出力を受信するように、ならびに、スケーリングされた出力およびキャンセルパルス(CP)テンプレートに基づいてキャンセルパルス z_k を生成するように、構成される。CPテンプレートは、標準のキャンセルパルスを定義するテンプレートである。いくつかのケースでは、キャンセルパルスはテーブル(メモリ)に記憶可能である。ピークが見つかった場合、テーブルの始めにインデックスが設定される。その後、キャンセルパルス上のポイントを表す各テーブル出力を、算出された利得によってスケーリングすることができる。後続の各サンプル時間に、テーブルインデックスを増分し、同じ定数でスケーリングすることができる。全テーブルが読み取られた後、インデックスをリセットすることができる。いくつかのケースでは、PCCFRプロセッサ220に入力を提供するためのピーク検出器は、任意の既知のピーク検出器とすることができる。他のケースでは、ピーク検出器は本明細書で説明するピーク検出器のうちのいずれかとすることができる。

【 0 0 6 3 】

いくつかのケースでは、P C C F R プロセッサが、キャンセルパルス生成器 (C P G) を使用して実装可能である。図 5 - 2 は、複数のキャンセルパルス生成器 (C P G) を含む別の P C C F R プロセッサ 2 2 0 の例を示す。P C C F R プロセッサ 2 2 0 は、図 2 - 1 のシステム 2 0 0 内の C F R プロセッサ 2 2 0 の例とすることができる。P C C F R プロセッサ 2 2 0 は、ピークスケールリングユニット 2 0 6、ピークスケールリングユニット 2 0 6 に結合された C P G アロケータ 8 0 2、および、C P G アロケータ 8 0 2 からの入力を受信するために結合された複数の C P G 8 0 4 を含む。P C C F R プロセッサ 2 2 0 は、それぞれの C P G 8 0 4 に結合された乗算器 8 0 6、および乗算器 8 0 6 からの入力を受信するために結合された加算器 8 0 8 も含む。

10

【 0 0 6 4 】

アロケータ 8 0 2 は、キャンセル着信ピークのタスクを実行するために、C P G リソースの割り当てを制御するように構成される。起動中、すべての C P G 8 0 4 が利用可能である。第 1 のピークに達すると、アロケータ 8 0 2 はこれをキャンセルするために第 1 の C P G 8 0 4 を割り当て、次いで、割り振られる通りにその C P G 8 0 4 をタグ付けする。割り振られると、C P G 8 0 4 はキャンセルパルスの長さ (サンプル数) には利用不可となる。後続のピークに達すると、アロケータ 8 0 2 は各 C P G 8 0 4 のステータスを通り、最初の利用可能な C P G 8 0 4 を割り当てていく。いくつかのケースでは、すべての C P G 8 0 4 が現在ビジーである場合、到達したピークはキャンセルされず、アルゴリズムのその後の反復によってピックアップされることになる。こうした状況は、

20

【 0 0 6 5 】

使用中、P C C F R プロセッサ 2 2 0 は、ピーク検出器 (ピーク検出器 2 0 5 など) からの入力を受信する。ピーク検出器からの入力は、ピーク位置インジケータ、ピークマグニチュード、ピークに関する位相情報、またはそれらの任意の組み合わせなどの、ピーク情報とすることができる。いくつかのケースでは、ピークスケールリングユニット 2 0 6 は、ピークマグニチュード 2 0 6 とクリッピングしきい値との間の差異を (たとえば、減算関数を実行することによって) 決定するように構成可能である。マグニチュード差は、キャンセルパルスをスケールリングするための複合重みを作り出すために、位相情報と組み合わせることができる。

30

【 0 0 6 6 】

図 2 - 5 に示されるように、P C スケールリングユニット 2 0 6 は、第 1 の C P G 8 0 4 に対応する乗算器 8 0 6 にスケールリングファクタを提供する。乗算器 8 0 6 は、第 1 の C P G 8 0 4 からの入力も受信し、第 1 の乗算器出力を生成するために第 1 の C P G 8 0 4 からの入力とスケールリングファクタとを乗算する。第 1 の乗算器出力は加算器 8 0 8 に入力される。追加の C P G 8 0 4 および対応する乗算器 8 0 6 によって同様の演算が実行され、乗算器 8 0 6 からの出力が加算器 8 0 8 に入力される。いくつかのケースでは、各乗算器 8 0 6 は、見つけたピークと一致させるためにキャンセルパルスをスケールリングするように構成される。C P G 8 0 4 内に記憶されたキャンセルパルスは、ピークをキャンセルするために C P G が必要とするピーク振幅が C P G 出力に直接適用できるように、1 にスケールリングされる。いくつかのケースでは、P C C F R プロセッサ 2 2 0 はピークスケールリングユニット 2 0 6 を含まない場合がある。このようなケースでは、ピークスケールリングユニット 2 0 6 を図 2 - 1 のピーク検出器 2 0 5 に組み込むことができる。

40

【 0 0 6 7 】

加算器 8 0 8 は、キャンセルパルス z_k を取得するために、C P G 8 0 4 からの乗算器出力を加算する。特に、C P G 8 0 4 からの出力は、ピークをキャンセルするために入力信号に適用されるように、完全なキャンセル波形にするために合計される。

【 0 0 6 8 】

いくつかのケースでは、C P G 8 0 4 は、個別のキャンセルパルスを生成し、それに

50

続いて着信データサンプルからスケーリングおよび減算されるように、構成可能である。各 C P G 804 は、別々のキャンセルパルス c_n を着信信号に適用する。いくつかのケースでは、C P G 804 は、着信サンプルを以下の数式に基づいて個別に処理するように構成可能であり、

$$\hat{y}_n = x_n - \alpha_{N_0} c_{n-N_0}$$

$$\alpha_{N_0} = (|x_{N_0}| - T) e^{j\phi_{N_0}}, \phi_{N_0} = \angle x_{N_0}$$

10

上式で、1つの C P G 804 によるピークキャンセルにより、 x_n は入力であり、

$$\hat{y}_n$$

は出力である。キャンセルされることになるピークは $n = N_0$ であるものと推定される。上式に示されるように、ピークキャンセルによる出力は、スケーリングされたキャンセルパルスを入力から減じることによって取得可能であり、ここで c はキャンセルパルスであり、 α はスケーリングファクタである。 α はしきい値 T の関数であり、 ϕ は x_n の位相である。他のケースでは、C P G 804 は以下の数式に基づいて着信サンプルを処理するように構成可能であり、

20

$$\hat{y}_n = x_n - (G_n x_{n+off}) c_{n-N_0}$$

$$G_n = \begin{cases} 1 / \sqrt{|x_{n+off}| / T} & |x_{n+off}| / T > 1 \\ 0 & \text{それ以外の場合} \end{cases}$$

上式で、1つの C P G 804 によるピークキャンセルにより、 x_n は入力であり、

30

$$\hat{y}_n$$

は出力である。キャンセルされることになるピークは $n = N_0$ であるものと推定され、 x_{n+off} は 2 次補間を伴う分数ピークである。上式に示されるように、ピークキャンセルによる出力は、スケーリングされたキャンセルパルスを入力から減じることによって取得され、ここで c はキャンセルパルスであり、 $G * x$ はスケーリングファクタである。 G は所望のしきい値 T の関数であることに留意されたい。

【0069】

いくつかのケースでは、C P G 804 の数は、着信サンプル上でキャンセル可能な連続ピークの数に対応する。したがって、たとえば 8 つの C P G 804 を伴う場合、着信サンプル上で最大 8 つの連続ピークをキャンセルすることができる。これらの動作は反復することができる。たとえばいくつかのケースでは、C P G 804 の第 1 のセットから出力してくるサンプル上で、4 つまたは他の数の C P G 804 の別のセットを採用することができる。いくつかのケースでは、P C C F R プロセッサ 220 は最大 8 回の反復を提供することが可能であり、各反復は最大 12 個の C P G 804 を有することができる。他のケースでは、反復回数は 8 より少ないかまたは 8 より多いものとすることができる。また他のケースでは、各反復における C P G 804 の最大数は、12 より少ないかまたは 12 より多いものとすることができる。

40

【0070】

前述のように、図 2 - 1 のシステム 200 は、任意の既知のピーク検出器を使用して実

50

装可能なピーク検出器 205 を含む。他のケースでは、ピーク検出器 205 は図 6 - 1 に示されるような新規のピーク検出器とすることができる。図 6 - 1 のピーク検出器 205 は、図 2 - 1 のシステム 200 のためのピーク検出器 205 とすることができる。しかしながら、図 6 - 1 のピーク検出器 205 は C F R の分野で使用されるものとは限定されず、他の技術領域で使用可能であることに留意されたい。

【0071】

図 6 - 1 に示されるように、ピーク検出器 205 は、補間器 602、マグニチュード 2 乗ユニット 608、第 1 のディレイ 612、ピーク識別 (I D) ユニット 616、第 1 のマルチプレクサ 620、第 1 の微分フィルタ 624、分数ロケータ 628、第 1 の分数補間器 632、第 1 の乗算器 638、利得生成器 642、第 2 のディレイ 646、第 2 のマルチプレクサ 650、第 2 の微分フィルタ 654、第 2 の分数補間器 658、および第 2 の乗算器 662 を含む。

【0072】

補間器 602 は、入力信号 (x_k) を受信するように、および、少なくとも 1 つの補間された信号 604 を作り出すために入力信号 (x_k) を補間するように、構成される。いくつかのケースでは、補間器は $\times 4$ 補間器とすることができる。他のケースでは、補間器は他のタイプの補間器とすることができる。図 6 - 2 は、第 1 のステージにおいて第 1 の半値フィルタを使用し、それに続く第 2 のステージにおいて第 2 の半値フィルタおよび第 3 の半値フィルタを使用することによって、2 ステージの補間を提供するように構成される、 $\times 4$ 補間器の例を示す。第 1 の半値フィルタ (H B F 1) は 6 つの固有の係数を提供し、第 2 および第 3 の半値フィルタ (H B F 2) の各々は、3 つの固有の係数を提供する。

【0073】

マグニチュード 2 乗ユニット 608 は、補間された信号 604 を受信するように、および、それらのマグニチュードを取り、それらを 2 乗することによって、補間された信号 604 に基づいてマグニチュード 2 乗信号 610 を生成するように、構成される。

【0074】

第 1 のディレイ 612 は、マグニチュード 2 乗信号 610 を受信するように、および遅延マグニチュード 2 乗信号 614 を作り出すためにマグニチュード 2 乗信号 610 を遅延させるように、構成される。

【0075】

ピーク I D ユニット 616 は、遅延マグニチュード 2 乗信号 614 を受信するように、および、遅延マグニチュード 2 乗信号 614 に基づいて、マグニチュード 2 乗信号 614 に関するピーク位置の識別子 618 を決定するように構成される。ピーク位置の識別子 618 は、分数ロケータ 628 に渡される。いくつかのケースでは、ピーク I D ユニット 616 は、信号のマグニチュードの時系列を検査するように構成可能である。現在のマグニチュードがいずれかの側のサンプルのマグニチュードよりも大きい場合、現在の時間位置はピークとしてフラグが立てられる。識別された時間位置は、ピーク位置の識別子 618 の例と見なすことができる。いくつかのケースでは、ピーク I D ユニット 616 が入力信号の複数のデータポイントを順次受信するように、ディレイ 612 からの遅延が提供される。たとえばピーク I D ユニット 616 は、入力信号から 7 つのデータポイントを受信することができる。ピーク I D ユニット 616 はこの 7 つのデータポイントを検査して、ピークが存在するかどうかを判別し、ピークが見つかった場合はピークインデックスを出力する。このピークインデックスは、見つかったピーク値およびいずれかの側の近隣を選択するために使用可能である。たとえば、入力信号は以下の通りである。

時間インデックス サンプルのマグニチュード

0	0
1	1
2	2
3	3

10

20

30

40

50

4	2	
5		1
6		0

【 0 0 7 6 】

そこでサンプル数 3（上記の例では値 3）は、サンプル 2（値 2 を有する）およびサンプル 4（値 2 を有する）より大きい。したがってピークは時間 3 に位置し、マグニチュードは 3 である。上記の例に続き、後続の処理ではマグニチュードを調べ、信号が補間されている場合、時間 3 に対する分数オフセットを見つける。他の実施形態において、ピーク ID ユニット 6 1 6 は、遅延マグニチュード 2 乗信号とは異なる他のパラメータに基づいて、ピーク位置の識別子 6 1 8 を決定するように構成可能である。たとえば、他のケースでは、ピーク ID ユニット 6 1 6 は、ピーク位置の識別子 6 1 8 を決定するために、マグニチュードが単調な任意の関数を使用するように構成可能である。たとえばいくつかのケースでは、ピーク位置の識別子 6 1 8 を決定するために、ピーク ID ユニット 6 1 6 によって複合値（ $\text{sqrt}(x * x + y * y)$ 、ここで x および y は、複合値の実成分および虚数成分である）のマグニチュードを使用することができる。

【 0 0 7 7 】

第 1 のマルチプレクサ 6 2 0 は、遅延マグニチュード 2 乗信号 6 1 4 を受信するように、および第 1 の多重出力信号 6 2 2 を作り出すために遅延マグニチュード 2 乗信号 6 1 4 を処理するように、構成される。第 1 の多重出力信号 6 2 2 は、遅延マグニチュード 2 乗信号 6 1 4 に比べて少ない数のデータを有する。いくつかのケースでは、第 1 のマルチプレクサ 6 2 0 は、見つかった最大のサンプルマグニチュードと、識別されたピークに隣接する（たとえば、前後の）サンプルのサンプルマグニチュードとを選択するように構成される。したがっていくつかのケースでは、第 1 の多重出力信号 6 2 2 は、ピークマグニチュードおよび隣接マグニチュードを含むことができる。たとえば第 1 の多重出力信号 6 2 2 は、望ましい補間の順序に応じて、ピークマグニチュードと、2 つまたはそれ以上の隣接マグニチュードとを含むことができる。ピークのそれぞれの側に 3 つの隣接するマグニチュードが望ましい場合、第 1 の多重出力信号 6 2 2 は 7 つのデータ（ピークマグニチュード、およびピークのそれぞれの側に 3 つの隣接マグニチュード）を含むことになる。ピークのそれぞれの側に 1 つの隣接マグニチュードが望ましい場合、第 1 の多重出力信号 6 2 2 は、3 つのデータ（ピークマグニチュード、およびピークのそれぞれの側に 1 つの隣接マグニチュード）を含むことになる。

【 0 0 7 8 】

微分フィルタ 6 2 4 は、マルチプレクサ 6 2 0 から第 1 の多重出力信号 6 2 2 を受信するように、および、第 1 の多重出力信号 6 2 2 について多項式（ピークマグニチュードおよびピークの隣の隣接マグニチュードを表す、データポイントを有する）をフィットさせるように、構成される。特に、ピークが識別および分離されると、位置およびマグニチュードをピークでフィットさせるように補間が実行される。補間は、2 次補間または他の次数の補間とすることができる。サンプルは、微分フィルタ 6 2 4 を使用して 2 次多項式（または他の次数を有する多項式）とフィットされる。いくつかのケースでは、微分フィルタ 6 2 4 は、第 1 の多重出力信号 6 2 2 をフィットさせるために使用される第 1 の多項式に関する係数 6 2 6 を作り出す。

【 0 0 7 9 】

分数ロケータ 6 2 8 は、第 1 の微分フィルタ 6 2 4 からの第 1 の多項式に関する係数 6 2 6 およびピーク ID ユニット 6 1 6 からのピーク位置の識別子 6 1 8 を受信するように、ならびに、第 1 の多項式に関する係数 6 2 6 およびピーク位置の識別子 6 1 8 に基づいて（たとえば、使用して）、ピークの分数位置 6 6 4 を決定するように、構成される。いくつかのケースでは、ピーク分数位置 6 6 4 は、2 次多項式 $y(t) = a + b * t + c * t^2$ の係数に基づいて決定することが可能である。このようなケースでは、ピーク分数位置 6 6 4 は、 $-b / c / 2$ で微分することおよび根を見つけることによって計算可能である。

10

20

30

40

50

【 0 0 8 0 】

第 1 の分数補間器 6 3 2 は、ピークの分数位置 6 6 4 および（分数ロケータ 6 2 8 によって渡される）第 1 の多項式に関する係数 6 2 6 を受信するように、ならびに、ピークの分数位置 6 6 4 および第 1 の多項式に関する係数 6 2 6 に基づいて（たとえば、使用して）、第 1 の多項式のピーク振幅 6 3 4 を決定するように、構成される。いくつかのケースでは、ピーク振幅 5 3 4 は、数式 $a + 1.5 * b * f$ を評価することによって決定可能であり、 a および b は、多項式 $y(t) = a + b * t + c * t^2$ の係数であり、 f は分数位置 6 6 4 である。

【 0 0 8 1 】

第 1 の微分フィルタ 6 2 4、分数ロケータ 6 2 8、および分数補間器 6 3 2 によって実行される演算により、ピーク検出器は、入力信号（ x_k ）に関する多項式フィットを決定し、多項式からピーク位置を決定し、多項式フィットからピーク位置での信号のマグニチュードを決定することが可能になる。

10

【 0 0 8 2 】

第 1 の乗算器 6 3 8 は、第 1 の多項式のピーク振幅 6 3 4 およびスケーリングファクタ 6 3 6 を受信するように、ならびに、第 1 の多項式のスケーリングされたピーク振幅 6 4 0 を作り出すために、第 1 の多項式のピーク振幅 6 3 4 とスケーリングファクタ 6 3 6 とを乗算するように、構成される。いくつかのケースでは、スケーリングファクタ 6 3 6 は、1 をしきい値の 2 乗で割った（たとえば、 $1 / T^2$ ）ものとしてすることができる。他のケースでは、スケーリングファクタ 6 3 6 は他の値とすることができる。

20

【 0 0 8 3 】

利得生成器 6 4 2 は、第 1 の多項式のスケーリングされたピーク振幅 6 4 0 を受信するように、および、第 1 の多項式のスケーリングされたピーク振幅 6 4 0 に基づいて（たとえば、使用して）ウィンドウ利得（ G_k ）6 4 4 を生成するように、構成される。いくつかのケースでは、ウィンドウ利得 6 4 4 は $1 - 1 / \sqrt{t(A)}$ となるように決定可能であり、ここで A はスケーリングされたピーク振幅 6 4 0、またはスケーリングされたピーク振幅 6 4 0 の 2 乗である。他のケースでは、ウィンドウ利得 6 4 4 は $1 - 1 / \sqrt{t(A / T^2)}$ となるように決定可能である。また他のケースでは、ウィンドウ利得 6 4 4 は他の数式に基づいて決定可能である。またいくつかのケースでは、利得生成器 6 4 2 は、図 2 - 1 のシステム 2 0 0 内の最大実行フィルタ 2 1 0 にウィンドウ利得（ G_k ）6 4 4 を渡すように構成可能である。

30

【 0 0 8 4 】

図 6 - 1 に示されるように、第 2 のディレイ 6 4 6 は、補間器 6 0 2 から補間された信号 6 0 4 を受信するように、および、遅延された補間信号 6 4 8 を作り出すために補間された信号 6 0 4 を遅延させるように、構成される。

【 0 0 8 5 】

第 2 のマルチプレクサ 6 5 0 は、遅延された補間信号 6 4 8 を受信するように、および、第 2 の多重出力信号 6 5 2 を作り出すために遅延された補間信号 6 4 8 を処理するように、構成される。いくつかのケースでは、第 2 のマルチプレクサ 6 5 0 は、マルチプレクサ 6 2 0 によって選択されたものに時間的に対応する遅延された補間信号 6 4 8 からデータを選択するように構成される。第 2 の多重出力信号 6 5 2 は、遅延された補間信号 6 4 8 に比べて数の少ないデータを有する。

40

【 0 0 8 6 】

第 2 の微分フィルタ 6 5 4 は、第 2 の多重出力信号 6 5 2 を受信するように、および、第 2 の多項式に関する係数 6 5 6 を作り出すために第 2 の多重出力信号 6 5 2 を処理するように、構成される。第 2 の微分フィルタ 6 5 4 によって実行される動作は、第 1 の微分フィルタ 6 2 4 を参照しながら説明した動作と同様である。第 1 の多項式および第 2 の多項式は異なり、係数 6 2 6、6 5 6 も異なることに留意されたい。これは、図 6 - 1 内のピーク検出器 2 0 5 の上方分岐がマグニチュードに関して動作し、下方分岐がピークでの複合値の計算用であるためである。したがって、上方分岐に関する係数 6 5 2 は実数であ

50

り、下方分岐に関する係数 6 5 6 は複素数である。また、いくつかのケースでは、第 1 の多項式および / または第 2 の多項式は 2 次多項式とすることができる。他のケースでは、第 1 の多項式および / または第 2 の多項式は、他の次数の多項式とすることができる。

【 0 0 8 7 】

第 2 の分数補間器 6 5 8 は、分数ロケータ 6 2 8 からの分数位置 6 6 4 および第 2 の多項式に関する係数 6 5 6 を受信するように、ならびに、分数位置 6 6 4 および第 2 の多項式に関する係数 6 5 6 に基づいて (たとえば、使用して)、出力 6 6 0 を生成するように、構成される。いくつかのケースでは、出力 6 6 0 は数式 $a + b * f + c * f * 2$ を評価することによって決定可能であり、ここで a、b、および c は多項式 $y(t) = a + b * t + c * t^2$ の係数であり、f は分数位置 6 6 4 である。

10

【 0 0 8 8 】

第 2 の乗算器 6 6 2 は、信号 6 6 0 およびウィンドウ利得 (G_k) 6 4 4 を受信するように、ならびに、波高ピーク利得 (CPG) を作り出すために信号 6 6 0 とウィンドウ利得 (G_k) 6 4 4 とを乗算するように、構成される。

【 0 0 8 9 】

いくつかのケースでは、ピーク検出器 2 0 5 は少なくとも 1 つの F P G A を使用して実装可能である。たとえばいくつかのケースでは、F P G A は、補間器 6 0 2、マグニチュード 2 乗ユニット 6 0 8、第 1 のディレイ 6 1 2、ピーク I D ユニット 6 1 6、第 1 のマルチプレクサ 6 2 0、第 1 の微分フィルタ 6 2 4、分数ロケータ 6 2 8、第 1 の分数補間器 6 3 2、第 1 の乗算器 6 3 8、利得生成器 6 4 2、第 2 のディレイ 6 4 6、第 2 のマルチプレクサ 6 5 0、第 2 の微分フィルタ 6 5 4、第 2 の分数補間器 6 5 8、第 2 の乗算器 6 6 2、またはそれらの任意の組み合わせを実装するように、構成可能である。他のケースでは、ピーク検出器 2 0 5 は、汎用プロセッサ、A S I C プロセッサ、マイクロプロセッサ、または他のタイプのプロセッサなどの、集積回路を使用して実装可能である。さらなるケースでは、ピーク検出器 2 0 5 はハードウェア、ソフトウェア、またはその両方の組み合わせを使用して実装可能である。

20

【 0 0 9 0 】

図 6 - 1 のピーク検出器 2 0 5 は、P C C F R に使用可能であることに留意されたい。こうしたケースでは、ピーク検出器 2 0 5 は、ピークおよび C P G の分数位置 6 6 4 を出力するだけでよい可能性がある。他のケースでは、ウィンドウ C F R が使用される場合、ピーク検出器 2 0 5 の下方分岐 (すなわち、第 2 のディレイ 6 4 6、第 2 のマルチプレクサ 6 5 0、第 2 の微分フィルタ 6 5 4、第 2 の分数補間器 6 5 8、および第 2 の乗算器 6 6 2) は任意選択であり、必要でない可能性がある。こうしたケースでは、ピーク検出器 2 0 5 は、ピークの分数位置 6 6 4 およびウィンドウ利得 6 4 4 を出力するだけでよい可能性がある。

30

【 0 0 9 1 】

また、図 6 - 1 に示されるピーク検出器 2 0 5 は、ピークスケールリングユニットを含むことに留意されたい。特に、乗算器 6 3 8 および利得生成器 6 4 2 は、図 2 - 1 のウィンドウ C F R プロセッサ 2 2 0 のためのピークスケールリングユニット 2 0 6 を構成することができる。こうしたケースでは、ウィンドウ C F R プロセッサ 2 2 0 はピークスケールリングユニット 2 0 6 を含まなくてよい。他のケースでは、乗算器 6 3 8 および利得生成器 6 4 2 を、ピークスケールリングユニット 2 0 6 として図 2 - 1 のウィンドウ C F R プロセッサ 2 2 0 に組み込むことができる。また、ピーク検出器 2 0 5 が図 5 - 1 または図 5 - 2 の P C C F R プロセッサと共に使用されるケースでは、乗算器 6 3 8、利得生成器 6 4 2、および乗算器 6 6 2 は、図 5 - 1 または図 5 - 2 の P C C F R プロセッサのためのピークスケールリングユニット 2 0 6 を構成することができる。こうしたケースでは、図 5 - 1 または図 5 - 2 の P C C F R プロセッサ 2 2 0 は、ピークスケールリングユニット 2 0 6 を含まなくてよい。他のケースでは、乗算器 6 3 8、利得生成器 6 4 2、および乗算器 6 3 8 を、ピークスケールリングユニット 2 0 6 として図 5 - 1 または図 5 - 2 の P C C F R プロセッサ 2 2 0 に組み込むことができる。

40

50

【 0 0 9 2 】

図 6 - 3 および図 6 - 4 は、図 6 - 1 のピーク検出器 2 0 5 によって実行可能な方法 6 7 0 を示す。他のケースでは、方法 6 7 0 は他のピーク検出器によって実行可能である。項目 6 7 1 で、方法が開始される。

【 0 0 9 3 】

補間器が、少なくとも 1 つの補間された信号を作り出すために、入力信号 (x_k) を補間する (項目 6 7 2)。いくつかのケースでは、項目 6 7 2 はピーク検出器 2 0 5 内の補間器 6 0 2 によって実行可能である。

【 0 0 9 4 】

次に、マグニチュード 2 乗ユニットが、少なくとも 1 つの補間された信号に基づいて、少なくとも 1 つのマグニチュード 2 乗信号を生成する (項目 6 7 3)。いくつかのケースでは、項目 6 7 3 はピーク検出器 2 0 5 内のマグニチュード 2 乗ユニット 6 0 8 によって実行可能である。

10

【 0 0 9 5 】

次に、第 1 のディレイがその後、少なくとも 1 つの遅延されたマグニチュード 2 乗信号を作り出すために、少なくとも 1 つのマグニチュード 2 乗信号を遅延させる (項目 6 7 4)。いくつかのケースでは、項目 6 7 4 はピーク検出器 2 0 5 内の第 1 のディレイ 6 1 2 によって実行可能である。

【 0 0 9 6 】

加えて、ピーク ID ユニットが、少なくとも 1 つの遅延されたマグニチュード 2 乗信号に関するピーク位置の識別子を決定する (項目 6 7 6)。いくつかのケースでは、項目 6 7 6 はピーク検出器 2 0 5 内のピーク ID ユニット 6 1 6 によって実行可能である。

20

【 0 0 9 7 】

第 1 のマルチプレクサがその後、少なくとも 1 つの遅延されたマグニチュード 2 乗信号に基づいて、多重出力信号を作り出すために少なくとも 1 つの遅延されたマグニチュード 2 乗信号を受信する (項目 6 7 8)。いくつかのケースでは、項目 6 7 8 はピーク検出器 2 0 5 内の第 1 のマルチプレクサ 6 2 0 によって実行可能である。

【 0 0 9 8 】

次に、第 1 の微分フィルタが、第 1 の多項式に関する係数を決定するために、マルチプレクサから出力信号を受信する (項目 6 8 0)。いくつかのケースでは、項目 6 8 0 はピーク検出器 2 0 5 内の第 1 の微分フィルタ 6 2 4 によって実行可能である。

30

【 0 0 9 9 】

分数ロケータがその後、第 1 の多項式に関する係数およびピーク位置の識別子に基づいて、ピークの分数位置を決定する (項目 6 8 2)。いくつかのケースでは、項目 6 8 2 はピーク検出器 2 0 5 内の分数ロケータ 6 2 8 によって実行可能である。

【 0 1 0 0 】

第 1 の分数補間器がその後、ピークの分数位置および第 1 の多項式に関する係数に基づいて、第 1 の多項式のピーク振幅を決定する (項目 6 8 4)。いくつかのケースでは、項目 6 8 4 はピーク検出器 2 0 5 内の第 1 の分数補間器 6 3 2 によって実行可能である。

【 0 1 0 1 】

第 1 の乗算器が、第 1 の多項式のスケーリングされたピーク振幅を作り出すために、第 1 の多項式のピーク振幅とスケーリングファクタとを乗算する (項目 6 8 6)。いくつかのケースでは、項目 6 8 6 はピーク検出器 2 0 5 内の第 1 の乗算器 6 3 8 によって実行可能である。

40

【 0 1 0 2 】

その後、利得生成器が、第 1 の多項式のスケーリングされたピーク振幅に基づいて、ウィンドウ利得 (G_k) を生成する (項目 6 8 8)。いくつかのケースでは、項目 6 8 8 はピーク検出器 2 0 5 内の利得生成器 6 4 2 によって実行可能である。

【 0 1 0 3 】

第 2 のディレイが、少なくとも 1 つの遅延された補間信号を作り出すために、少なくと

50

も 1 つの補間信号を遅延させる (項目 6 9 0)。いくつかのケースでは、項目 6 9 0 はピーク検出器 2 0 5 内の第 2 のディレイ 6 4 6 によって実行可能である。

【 0 1 0 4 】

次に、第 2 のマルチプレクサが、多重出力信号を作り出すために、少なくとも 1 つの遅延された補間信号を処理する (項目 6 9 2)。いくつかのケースでは、項目 6 9 2 はピーク検出器 2 0 5 内の第 2 のマルチプレクサ 6 5 0 によって実行可能である。

【 0 1 0 5 】

次に、第 2 の微分フィルタが、第 2 の多項式に関する係数を作り出すために、第 2 のマルチプレクサ 6 5 0 からの出力信号を処理する (項目 6 9 4)。いくつかのケースでは、項目 6 9 4 はピーク検出器 2 0 5 内の第 2 の微分フィルタ 6 5 4 によって実行可能である。

10

【 0 1 0 6 】

次に、第 2 の分数補間器がその後、分数ロケータからの信号および第 2 の多項式に関する係数を使用して出力を決定する (項目 6 9 6)。いくつかのケースでは、項目 6 9 6 はピーク検出器 2 0 5 内の第 2 の分数補間器 6 5 8 によって実行可能である。

【 0 1 0 7 】

その後、第 2 の乗算器が、波高ピーク利得 (C P G) を作り出すために、第 2 の分数補間器からの出力とウィンドウ利得 (G_k) とを乗算する (項目 6 9 8)。いくつかのケースでは、項目 6 9 8 はピーク検出器 2 0 5 内の第 2 の乗算器 6 6 2 によって実行可能である。その後、方法 6 7 0 は項目 6 9 9 で終了する。

20

【 0 1 0 8 】

いくつかのケースでは、方法 6 7 0 は項目 6 9 0、6 9 2、6 9 4、6 9 6、および 6 9 8 を含まなくてよく、これらの項目は任意選択である。

【 0 1 0 9 】

上記の例で示されるように、開示されたピーク検出器 2 0 5 およびピーク検出のための方法 6 7 0 は、信号マグニチュードに対して多項式フィット (たとえば、2 次フィット) を実行すること、およびその後ピーク位置を抽出することによって、オーバーサンプリングの量を制限する。多項式フィットから、非常に高いサンプリングレートを伴うピークが見つかったかのように、その位置での信号のマグニチュードを計算するためにピーク位置が使用される。いくつかのケースでは、ピークでの複合値が必要な場合、導関数および 2 次導関数を決定することができ、その後多項式フィットで使用するすることができる。またいくつかのケースでは、ピーク周辺のより多くのサンプルをフィットさせるために、より高次の多項式を使用することができる。しかしながら、ほとんどの適用例では、複雑さとパフォーマンスとの間のトレードオフにとって 2 次多項式がより良好であると見なし得る。またいくつかのケースでは、マグニチュード 2 乗データを分数オフセット計算で使用する。これは、信号マグニチュードの検出にはより高いサンプリングレートが必要な可能性があるという事実による。マグニチュード 2 乗データは、入力サンプル帯域幅の 2 倍 (または他の規定値) を超えることができない帯域幅を有することが保証され得、それによって、所与の精度要件に必要なオーバーサンプリングの量が低減される。

30

【 0 1 1 0 】

上記手法は、ピーク検出器 2 0 5 が C F R で必要な精度およびリソースを左右できるため、C F R のより統一的な設計および最適化も可能にする。ウィンドウ C F R および P C C F R において、フィルタリングステージはナイキストサンプリングレート付近で実行可能であり、ピーク検出器後処理は信号上のほぼ線形動作であるため、それにより、ピーク検出器 2 0 5 による処理後に必要なリソースが削減される。ピーク検出器 2 0 5 のみが、補間または他の同等の処理を必要とする。ピーク検出器 2 0 5 を多相手法で実装することにより、設計全体が可能最低レートで動作可能であり、それにより、従来の手法に比べてより高帯域幅の信号を処理することができる。

40

【 0 1 1 1 】

図 7 は、開示されたシステムおよび方法を使用して達成される結果の例を示すグラフ 7

50

00である。結果は、図2-2を参照しながら説明したような、ウィンドウCFRプロセッサを使用して生成される。グラフ700は複数の矩形ボックス710を含む。各矩形ボックス710は幅Nを有し、入力信号(x_k)の振幅増加に従う最大実行フィルタ出力の時間履歴を表す。それぞれの矩形ボックス710の中心($N/2$)にある垂直ピーク720は、CFRに関するウィンドウ関数の中心の位置およびそのピーク振幅を表す。滑らかな曲線730は、出力信号(y_k)がしきい値(T)を超えるのを防ぐために入力信号(x_k)に適用される、利得補正(F_k)を表す。連続する利得補正 F_k の適用により、出力信号(y_k)が必要なスペクトル範囲内に維持される。図に示されるように、最大実行フィルタを使用することで、小さいピークの寄与がカウントされないように小さいピークはほとんど陰になり、比較的大きいピークで隠されている。この発見は、ウィンドウCFRプロセッサの実装を大幅に簡略化し、CFRサブシステムにおける実質的な最終ステージにしている。最終ステージにウィンドウCFRプロセッサを含むシステムの例は、図8を参照しながら以下で説明する。

【0112】

また図7に示されるように、曲線730(最大実行フィルタおよび後続の線形フィルタを使用して作成される信号)は、ピーク720を超える境界を非常に適切に示しており、帯域が制限されている。したがって、最大実行フィルタおよび後続の線形フィルタを使用することは、ウィンドウCFR利得プロファイル(曲線730によって表される)を作成する際の、非常に簡単かつ効果的な技法であることがわかっている。存在するすべてのピークを超える境界を示す帯域制限信号を作成するために、他の技法も使用可能であるが、より複雑であり、結果としてパフォーマンスが低下する、かつ/または、すべてのピークを超える境界を示す信号を作成することができない。

【0113】

ウィンドウCFRを利用することの利点は、検出時にピークが見失われるのを防ぐこと、および出力時に新しいピークが発生するのも防ぐことであることに留意されたい。ウィンドウCFRを使用することの欠点は、パフォーマンス(エラーベクトルマグニチュード(EVM)対PARなどのメトリクスによって測定可能である)がPCCFR法ほど良好でない可能性があることである。しかしながら、PCCFRとウィンドウCFRとを組み合わせることは、複雑さおよびパフォーマンスの観点から良好な妥協点をもたらす。PCCFRが良好なEVMを用いてピークのほとんどを消去する場合、ウィンドウCFRを使用して残りのピークを「クリーンアップ」することができる。残りのピークがわずかである場合、より多くのPCCFRのステージを使用することに比べて、ウィンドウCFRを使用することによる劣化は非常に小さい。したがっていくつかのケースでは、ウィンドウCFRを1つまたは複数のPCCFRステージ後の後処理として使用することができる。しかしながら、他のケースでは、ウィンドウCFRを1つまたは複数のPCCFRステージの前に使用すること、あるいはいずれのPCCFRステージもなしに単独で使用する事が可能である。

【0114】

いくつかのケースでは、ウィンドウCFRとピークキャンセル波高率低減(PCCFR)との組み合わせを使用することが望ましい可能性がある。図8は、ウィンドウCFRおよびPCCFRの組み合わせを含むシステムを示す。図に示されるように、システムは第1のPCCFRモジュール910、第2のPCCFRモジュール912、およびウィンドウCFRモジュール914を有する。いくつかのケースでは、第1のPCCFRモジュール910および/または第2のPCCFRモジュール912は、図5-1または図5-2のPCCFRプロセッサを使用して実装可能である。またいくつかのケースでは、ウィンドウCFRモジュール914は、図2-2のウィンドウCFRプロセッサを使用して実装可能である。第1のPCCFRモジュール910は、入力信号を受信するように、および、第1のPCCFR出力を取得するために第1のPCCFRを実行することによって入力信号を処理するように、構成される。いくつかのケースでは、第1のPCCFR出力は入力信号を含むが、1つまたは複数のピークの第1のセットは除去されている。第2のPCCFR

ＣＦＲモジュール９１２は、第２のＰＣＣＦＲ出力を取得するために、第２のＰＣＣＦＲを実行することによって第１のＰＣＣＦＲ出力を処理するように構成される。いくつかのケースでは、第２のＰＣＣＦＲ出力は入力信号を含むが、１つまたは複数のピークの第２のセットは除去されている。ウィンドウＣＦＲモジュール９１２は、第２のＰＣＣＦＲ出力を受信するように、およびＣＦＲ出力を取得するためにウィンドウＣＦＲを実行するように、構成される。いくつかのケースでは、ＣＦＲ出力は入力信号を含むが、１つまたは複数の追加のピークは（ピークの第１および第２のセットが第１のＰＣＣＦＲモジュール９１０および第２のＰＣＣＦＲモジュール９１２によって除去された後に）除去されている。例示された図では、２ステージのＰＣＣＦＲを実行するために２つのＰＣＣＦＲモジュール９１２、９１４が存在する。他のケースでは、１ステージのみのＰＣＣＦＲを実行するために１つのみのＰＣＣＦＲモジュールが存在してもよい。さらなるケースでは、２つを超えるそれぞれのステージのＰＣＣＦＲを実行するために２つを超えるＰＣＣＦＲモジュールが存在してもよい。他のケースでは、多重ステージのＰＣＣＦＲを実装するためにＰＣＣＦＲモジュールを使用することができる。

【０１１５】

図８のシステムは、ＰＣＣＦＲ単独の使用およびウィンドウＣＦＲ単独の使用全体にわたって有利である。ＰＣＣＦＲは単独で使用される場合、ウィンドウＣＦＲよりもＥＶＭ対ＰＡＲが良好であるという利点を有する。しかしながらＰＣＣＦＲは、ＣＰＧリソースの欠如により、いくつかのピークが見失われる可能性があり、ＰＣＣＦＲに關与するキャンセルパルスが新しいピークを出力に導入する可能性があるという事実により、損害を被る。したがって、ＰＣＣＦＲを使用する場合、信号内のすべてのピークを除去するために複数のパスが必要な可能性がある。このデータの再処理が追加の遅延を招き、この待ち時間により基地局のパフォーマンスを低下させる可能性がある。待ち時間が長い場合、スマートフォンへの制御情報が遅延し、データフローの変化に対する反応性が低下する。この影響で、携帯電話上でサポート可能なピークデータレートが低下し、待ち時間が長すぎる場合、他の悪影響を生み出す可能性がある。ＰＣＣＦＲを適用する場合、信号からすべてのピークを除去するために４ステージの処理を使用することが可能であり、１ステージを介する遅延の４倍の遅延を招く。他方で、ウィンドウＣＦＲが単独で使用される場合、その動作中にピークが見失われることがないという利点を有する。ウィンドウＣＦＲの欠点は、いくつかのピークが過度にキャンセルされる可能性がある場合、ＥＶＭ対ＰＡＲパフォーマンスがより高くなることである。ＰＣＣＦＲおよびＷＣＦＲの組み合わせは、両方の方法の利点から恩恵を受けることができる。

【０１１６】

図８のシステムにおいて、入力信号が１つまたは複数のＰＣＣＦＲステージによって最初に処理される場合、入力信号内のほとんどのピークを除去するか、または低レベルまで低減させることができる。その後、わずかな残りのピークを除去するためにウィンドウＣＦＲが使用される場合、ＰＣＣＦＲステージでほとんどのピークが除去されているため、ウィンドウＣＦＲによって導入される追加のＥＶＭは、ＰＣＣＦＲが単独で使用される場合に比べてかなり低くなる。いくつかのケースでは、１つのみのＰＣＣＦＲステージおよび１つのウィンドウＣＦＲステージを使用することができる。結果として生じるＰＣＣＦＲおよびＷＣＦＲを介した遅延は同等であるが、パフォーマンスは４ステージＰＣＣＦＲとほぼ同様に良好である。したがってこうした組み合わせは、処理および遅延が（ＰＣＣＦＲが単独で使用される場合に比べて）半分で、許容可能なパフォーマンスを達成するため、システム経費が削減される。

【０１１７】

前述の方法（たとえば方法２５０、６７０）は、ある順序で発生するあるイベントを示している。他のケースでは、方法におけるイベントの順序は異なってよい。加えて、方法の各部分は、可能であれば並列処理で同時に実行可能であるか、または逐次的に実行可能である。加えて、方法のより多くの部分またはより少ない部分を実行することができる。

【０１１８】

上記の実施形態では、ウィンドウCFRを参照しながらピーク検出器205およびピーク検出のための方法670を説明してきた。しかしながら他のケースでは、ピーク検出器205およびピーク検出のための方法670を他の領域で適用可能である。たとえば他のケースでは、ピーク検出器205およびピーク検出のための方法670をイメージ処理に使用することができる。いくつかのケースでは、ピーク検出器205および方法670は、回転前、スケーリング前、または、イメージ内のピクセル値が線形変換処理のいずれかをオーバーフローさせてしまわないことを保証するための他のイメージ処理動作の前に、イメージスケーリングのための真のイメージピークを確立するために、イメージ処理で使用することができる。他のケースでは、ピーク検出器205および方法670は、コントラスト促進のためのイメージ処理、ガンマ補正、および/または他の非線形処理で使用することができる。さらなるケースでは、ピーク検出器205およびピーク検出のための方法670は、自動利得制御で使用することができる。たとえばいくつかのケースでは、ピーク検出器205および方法670は、デジタル処理のため、あるいは無線またはレーダなどの適用例でのアナログ回路による処理のための、最適な範囲内に信号を配置するように、自動利得制御のためのピーク信号レベルを検出するために使用することができる。さらに他のケースでは、ピーク検出器205およびピーク検出のための方法670は、2乗平均平方根(RMS)検出器、ログ検出器などの、任意のタイプの検出器内で実装可能である。いくつかのケースでは、ピーク検出器205からの出力は、信号のPARを測定するためにRMS検出器で使用することができる。またいくつかのケースでは、ピーク検出器205はデジタル版のAM検出器を実装するために使用可能である。他のケースでは、ピーク検出器205は、等価版のデジタルログ検出器を実装するために使用可能である。

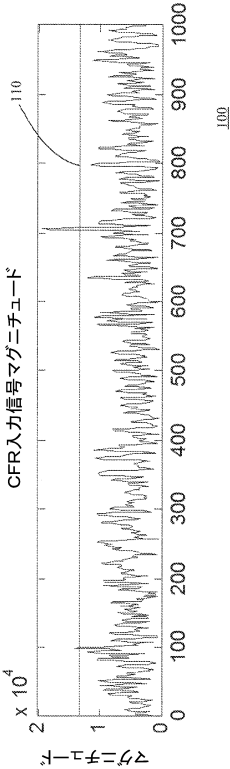
10

20

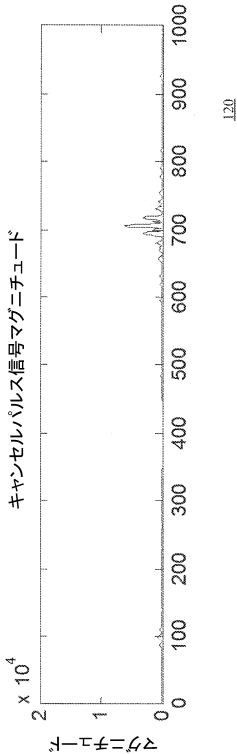
【0119】

特定の実施形態について図示および説明してきたが、請求される本発明を限定することは意図していないことを理解されよう。したがって明細書および図面は、限定的ではなく例示的な意味であるものと見なされる。請求される本発明は、代替、改変、および等価をカバーすることが意図される。

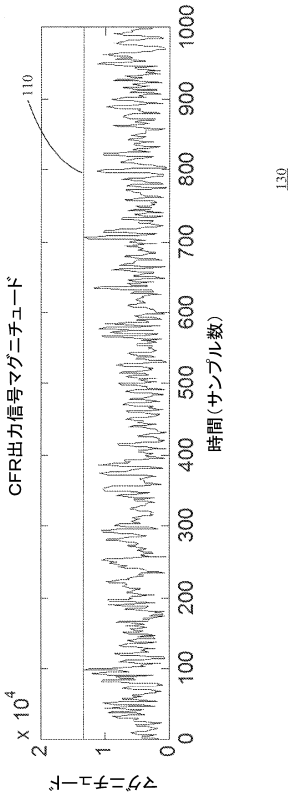
【図 1 - 1】



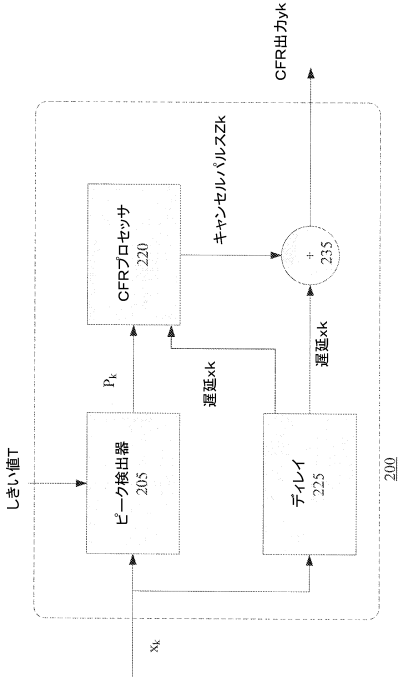
【図 1 - 2】



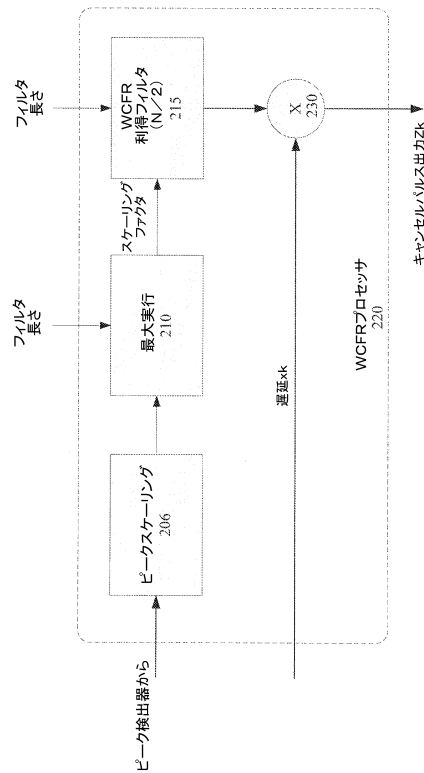
【図 1 - 3】



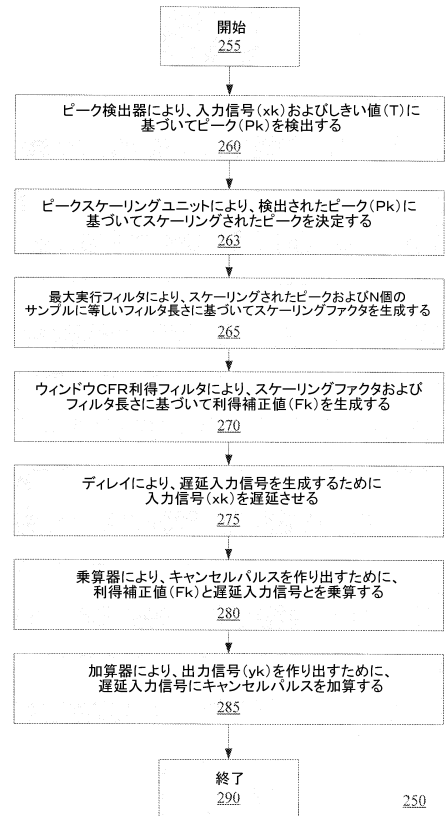
【図 2 - 1】



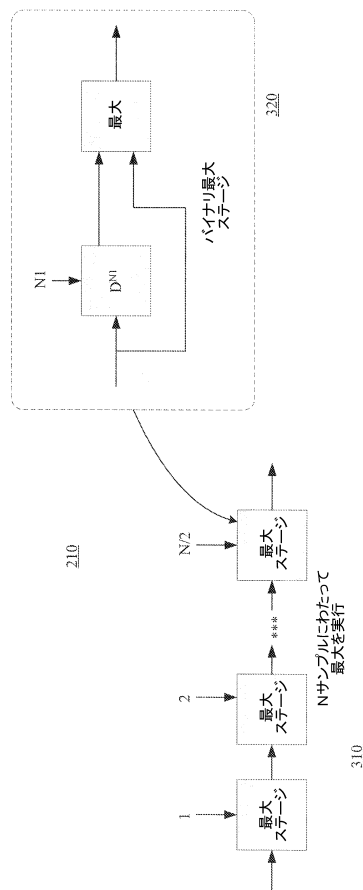
【 図 2 - 2 】



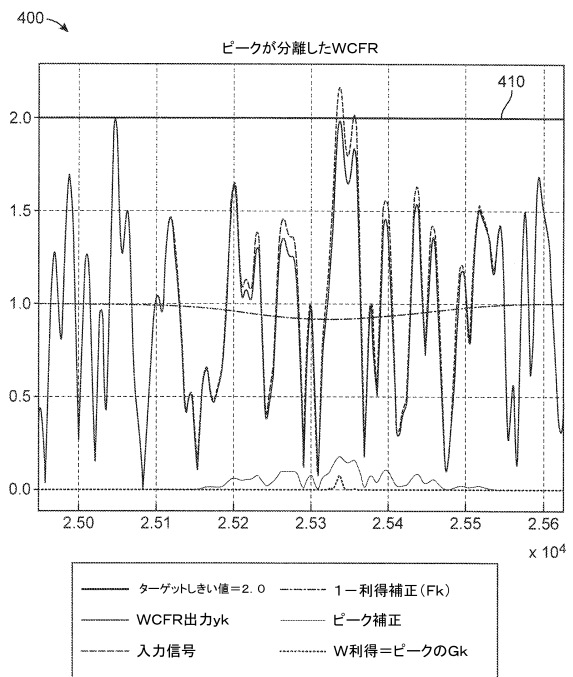
【 図 2 - 3 】



【圖 3】



【 図 4 - 1 】



【図 4 - 2】

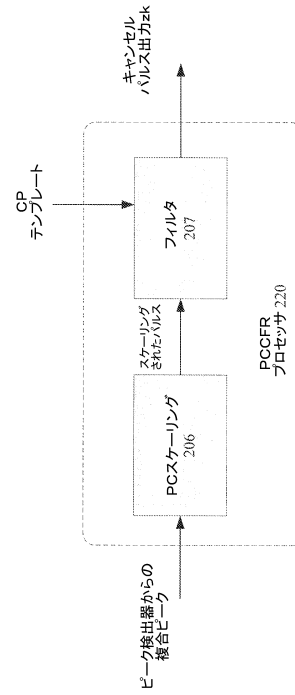
$$G_k = 1 - 1/\sqrt{A/T^2}$$

$$F_k = G_k * W$$

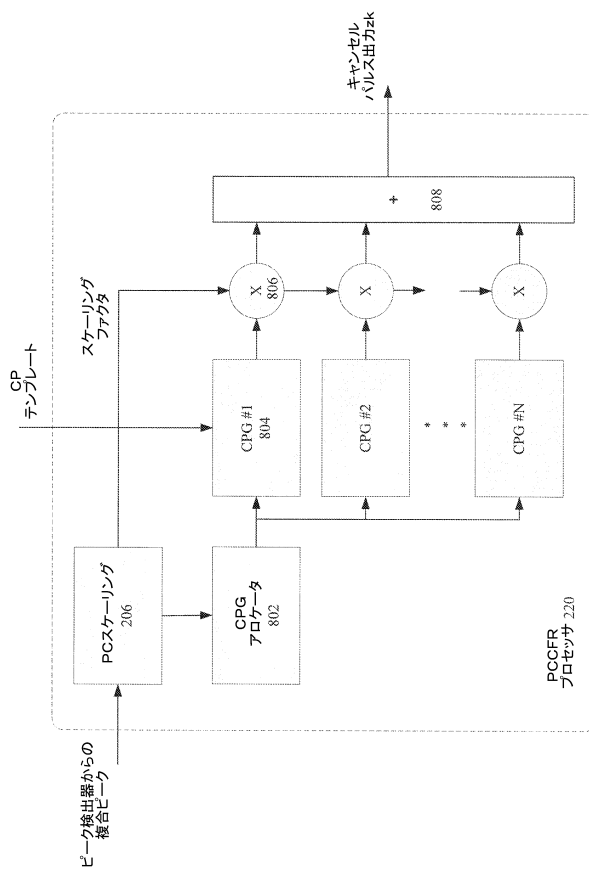
$$y_k = x_k - F_k * x_k$$

ピーク補正

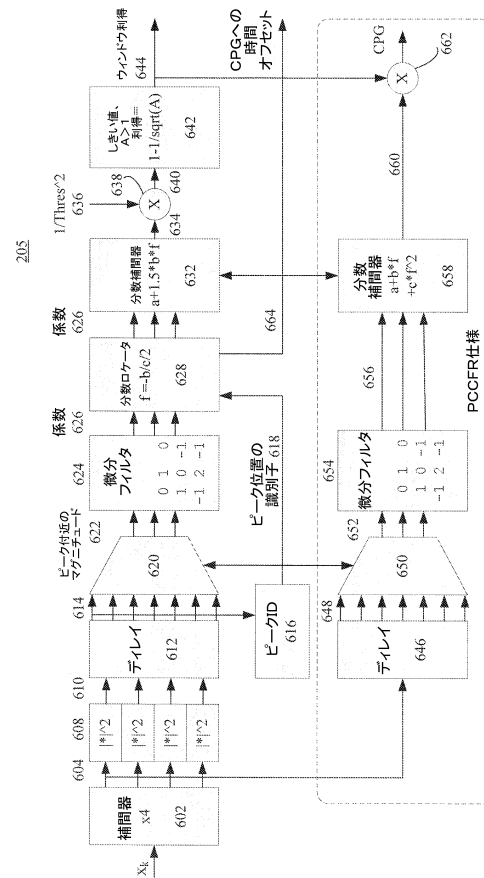
【図 5 - 1】



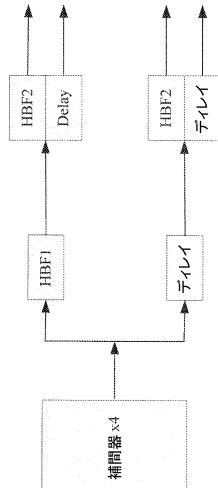
【図 5 - 2】



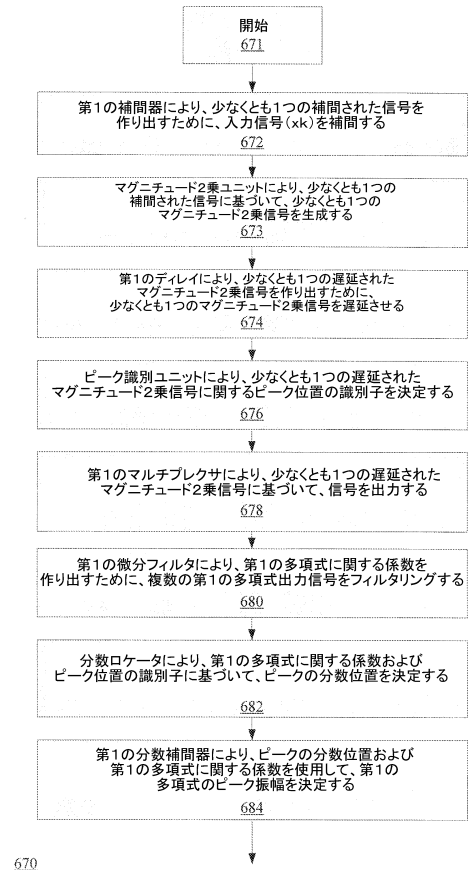
【図 6 - 1】



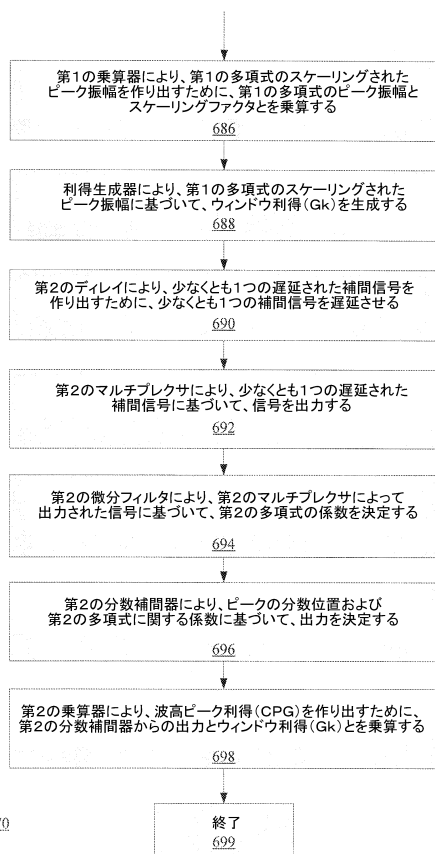
【図 6 - 2】



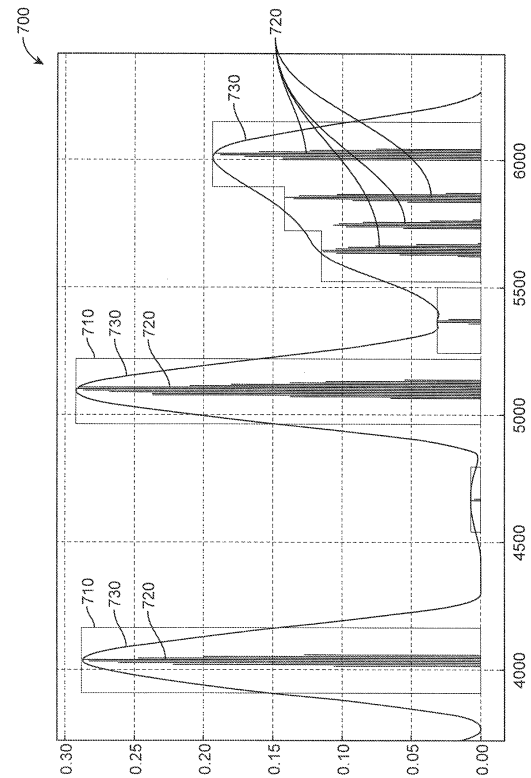
【図 6 - 3】



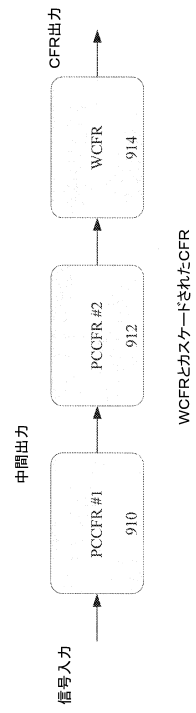
【図 6 - 4】



【図 7】



【図 8】



フロントページの続き

(56)参考文献 米国特許出願公開第2010/0027690(US,A1)
特開2007-251810(JP,A)
米国特許出願公開第2009/0029664(US,A1)

(58)調査した分野(Int.Cl.,DB名)
H03H 17/00-17/08