

(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국



(43) 국제공개일
2010년 9월 10일 (10.09.2010)

PCT

(10) 국제공개번호
WO 2010/101332 A1

- (51) 국제특허분류:
H01L 33/22 (2010.01)
- (21) 국제출원번호: PCT/KR2009/003038
- (22) 국제출원일: 2009년 6월 5일 (05.06.2009)
- (25) 출원언어: 한국어
- (26) 공개언어: 한국어
- (30) 우선권정보:
10-2009-0017997 2009년 3월 3일 (03.03.2009) KR
- (71) 출원인 (US 을(를) 제외한 모든 지정국에 대하여): 엘지이노텍주식회사 (LG INNOTEK CO., LTD) [KR/KR]; 서울시 영등포구 여의도동 20번지 엘지트윈타워 서관 33층, 150-721 Seoul (KR).
- (72) 발명자: 김
- (75) 발명자/출원인 (US 에 한하여): 김선경 (KIM, Sun Kyung) [KR/KR]; 서울 서초구 우면동 16번지 LG전자전자기술원, 137-900 Seoul (KR). 이진욱 (LEE, Jin Wook) [KR/KR]; 서울시 광진구 중곡2동 142-22, 143-220 Seoul (KR).
- (74) 대리인: 서교준 (SEO, Kyo Jun); 서울 강남구 역삼동 832-41 현죽빌딩 9층, 135-080 Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 유럽 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

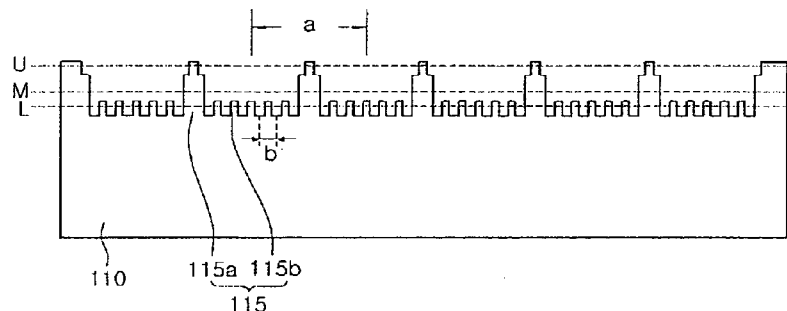
공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) Title: LIGHT-EMITTING DEVICE

(54) 발명의 명칭: 발광소자

[Fig. 1]



(57) Abstract: The embodiment relates to a light-emitting device. The light-emitting device according to the embodiment comprises: a light-emitting structure that includes 1st and 2nd conductive semiconductor layers and an active layer; and a multi-periodic photonic crystal structure on the light-emitting structure.

(57) 요약서: 실시예는 발광소자에 관한 것이다. 실시예에 따른 발광소자는 제 1 도전형 반도체층, 활성층, 제 2 도전형 반도체층을 포함하는 발광구조물; 및 상기 발광구조물 상에 혼합주기 광결정 구조;를 포함한다.

WO 2010/101332 A1

명세서

발광소자

기술분야

- [1] 실시예는 발광소자에 관한 것이다.

배경기술

- [2] 발광소자(Light Emitting Device:LED)는 전류를 빛으로 변환시키는 반도체소자로서, 적색 LED가 상품화된 것을 시작으로 녹색 LED와 함께 정보통신기기를 비롯한 전자장치의 광원으로 이용되어 왔다.
- [3] 예를 들어, Gallium Nitride(GaN) 반도체 등의 질화물 반도체는 높은 열적 안정성과 폭넓은 밴드갭에 의해 광소자 및 고출력 전자소자 개발 분야에서 활발히 연구되고 있으며, 현재 질화물 반도체 발광소자의 연구는 발광효율 향상에 주력하고 있다.
- [4] 반도체 박막 관점에서 고효율의 발광소자 구현을 위해서는 (1) 발광층에서 주입된 전자와 정공의 발광 결합확률을 증대시킴으로서 내부양자효율을 개선하는 방법과 (2) 발광층에서 형성된 빛이 효과적으로 박막 밖으로 빠져나올 수 있도록 광추출 효율을 증대시키는 방법이 필수적으로 요구된다.
- [5] 내부양자효율을 개선하기 위해서는 고품질의 박막을 성장하는 기술과 양자효과를 극대화 할 수 있도록 박막 적층구조를 최적화 하는 기술이 요구되며, 광추출효율을 증대시키기 위하여서는 반도체박막의 기하학적 형상 제어에 대하여 많은 연구가 진행되고 있다.

발명의 상세한 설명

기술적 과제

- [6] 실시예는 광추출 효율이 우수한 발광소자를 제공하고자 한다.

기술적 해결방법

- [7] 실시예에 따른 발광소자는 제1 도전형 반도체층, 활성층, 제2 도전형 반도체층을 포함하는 발광구조물; 및 상기 발광구조물 상에 혼합주기 광결정 구조;를 포함한다.
- [8] 또한, 실시예에 따른 발광소자는 제1 도전형 반도체층, 활성층, 제2 도전형 반도체층을 포함하는 발광구조물; 상기 발광구조물 아래에 도전성 기판; 및 상기 도전성 기판에 형성된 혼합주기 광결정 구조;를 포함한다.

유리한 효과

- [9] 실시예에 따른 발광소자에 의하면 단일주기 광결정구조 또는 표면 거칠기로 이루어지는 광추출 구조에 비해 우수한 광추출효율 특성을 나타낸다.

도면의 간단한 설명

- [10] 도 1은 실시예에 따른 발광소자의 혼합주기 광결정구조의 수직 단면도.
- [11] 도 2는 다른 실시예에 따른 발광소자의 혼합주기 광결정구조의 수직 단면도.

- [12] 도 3 내지 도 5는 실시예에 따른 발광소자의 혼합주기 광결정구조의 수평 단면도.
- [13] 도 6 및 도 7은 실시예에 따른 발광소자의 광추출 효율에 대한 표.
- [14] 도 8 내지 도 14는 제1 실시예에 따른 발광소자의 제조방법의 공정단면도.
- [15] 도 15 내지 도 17은 제2 실시예에 따른 발광소자의 제조방법의 공정단면도.
- [16] 도 18 및 도 19는 기관 제거 직후 습식식각 처리한 GaN 전자현미경 표면사진.
- [17] 도 20 및 21은 GaN 표면 일부를 건식식각 후 습식식각 처리 GaN 전자현미경표면사진.
- [18] 도 22 및 도 23은 실시예와 같이 식각 마스크(mask)를 이용하여 건식식각하고, 식각 마스크(mask) 제거 후 습식식각을 실시하였을 때의 전자현미경 표면사진.
- [19] 도 24는 제3 실시예에 따른 발광소자의 단면도.
- [20] 도 25는 제4 실시예에 따른 발광소자의 단면도.

발명의 실시를 위한 형태

- [21] 이하에서 첨부된 도면을 참조하여 실시예를 상세히 설명한다.
- [22] 본 발명에 따른 실시 예의 설명에 있어서, 각 층(막), 영역, 패턴 또는 구조물들이 기관, 각 층(막), 영역, 패드 또는 패턴들의 "상(on)/위(over)"에 또는 "아래(under)"에 형성되는 것으로 기재되는 경우에 있어, "상(on)/위(over)"와 "아래(under)"는 "직접(directly)" 또는 "다른 층을 개재하여 (indirectly)" 형성되는 것을 모두 포함한다. 또한 각 층의 위 또는 아래에 대한 기준은 도면을 기준으로 설명한다.
- [23] 도면에서 각층의 두께나 크기는 설명의 편의 및 명확성을 위하여 과장되거나 생략되거나 또는 개략적으로 도시되었다. 또한 각 구성요소의 크기는 실제크기를 전적으로 반영하는 것은 아니다.
- [24] (실시예)
- [25] 도 1은 실시예에 따른 발광소자의 혼합주기 광결정구조의 수직 단면도이며, 도 3 내지 도 5는 도 1의 실시예에 따른 발광소자의 혼합주기 광결정구조의 수평 단면도이다. 도 1은 혼합주기 광결정구조 중 제2 주기를 가지는 제2 광결정 구조(115b)가 일정한 제2 주기(b)를 가지는 예이며, 도 2는 혼합주기 광결정구조 중 제2 주기(b')를 가지는 제2 광결정 구조(115b')가 일정하지 않은 제2 주기(b')를 가지는 예이다. 이하 도 1의 혼합주기 광결정구조를 중심으로 설명하나 본 발명이 이에 한정된 것은 아니다.
- [26] 혼합 주기 광결정(Photonic Crystal) 구조는 주기가 큰 첫 번째 광결정 구조의 공간 내를 주기가 작은 두 번째 광결정 구조로 채워진 구조를 의미한다. 이러한, 혼합 주기 광결정 구조는 일반적인 사진공정(Lithography) 방법으로 구현하기는 매우 힘들다.
- [27] LED 발광 효율 향상을 위해 표면 요철 공정은 필수적이다. 표면 요철은 LED 내부에 전반사 과정에 의해 갇혀 있는 빛을 회절을 통해 외부로 추출하는 역할을

한다.

- [28] 실시예에서 표면의 홀 또는 요철이 공간적인 주기성을 가질 때, 이를 광결정(Photonic Crystal)이라 한다. 광결정을 묘사하는 여러 구조 인자들은 추출효율과 밀접한 관련이 있다. 즉, 주기, 식각 깊이, 구멍의 크기, 격자의 배열 등이 이에 해당한다.
- [29] 특히, 광결정의 주기에 따라 회절효율이 효과적인 입사 각도가 정해져 있으며, 따라서 여러 주기가 섞여 있는 혼합 구조의 경우 하나의 주기로 이루어진 광결정에 비해 다양한 입사 각도에 대해 높은 회절 효율을 유지할 수 있다. 이는 곧, 추출효율의 상승으로 이어진다.
- [30] 도 1은 제1 주기(a)인 약 1800 nm의 제1 광결정 구조(115a)의 공간 사이에 제2 주기(b)인 약 250 nm의 제2 광결정 구조(115b)가 배치되어 있는 혼합주기 광결정 구조(115)를 나타낸다.
- [31] 도 3 내지 도 5는 실시예에 따른 발광소자의 혼합주기 광결정구조의 수평 단면도로서, 상기 도 1의 U(Upper), M(Middle), L(Lower) 선을 따른 수평 단면도로, 이러한 혼합주기 광결정구조의 특성을 잘 알 수 있다.
- [32] 도 6 및 도 7은 실시예에 따른 발광소자의 광추출 효율에 대한 표이다.
- [33] 도 6 및 도 7은 혼합주기 광결정구조가 단일주기 광결정 구조에 비해 우수한 추출효율을 나타낸다는 것을 보여주는 계산 결과이다.
- [34] 먼저, 도 6를 살펴보면, S 그래프는 1800nm 단일주기에 대해 광결정구조의 구멍 크기(Radius of Holes)(단위는 a임)에 따른 추출효율이며, 115선은 혼합주기 광결정구조의 추출효율을 각각 나타낸다. 도 1 또는 도 2와 같은 혼합주기 광결정구조(115)가 주기 1800nm의 단일주기 광결정 구조(S)에 비해 광결정 구조의 구멍의 크기에 관계 없이 항상 우수한 효율을 나타낸다.
- [35] 도 7에서 115선은 제1 주기 1800nm 제1 광결정 구조 내부에 주기가 다른 제2 주기의 제2 광결정 구조가 추가적으로 도입될 때, 추가 도입되는 제2 광결정 구조의 주기에 따른 추출효율을 나타낸다. 도 7에서 X축은 제2 광결정 구조의 제2 주기(b)를 의미한다.
- [36] 도 7에서 볼수 있듯이, 추가적으로 도입되는 제2 광결정 구조의 제2 주기에 따라 효율이 변한다는 것을 알 수 있다. 만약, 제1 광결정 구조의 제1 주기가 1800nm로 고정되어 있고, 제1 광결정구조의 구멍 크기(Radius of Holes)가 0.40a인 경우 도 7과 같이 추가적으로 도입되는 제2 광결정 구조의 제2 주기에 따라 효율이 변한다. 상기와 같은 제1 광결정구조의 조건의 경우에, 추가적으로 도입되는 제2 광결정 구조의 제2 주기는 대략 300~650 nm의 범위에서 최대 효율값을 가질 수 있으나 이에 한정되는 것은 아니다. 즉, 제1 광결정 구조의 제1 주기와 구멍의 크기에 따라 최대 효율을 나타낼 수 있는 제2 광결정 구조의 제2 주기는 변화될 수 있다.
- [37] 한편, 혼합주기 광결정구조를 제작하기 위해서는 주기가 큰 제1 주기의 제1 광결정 구조의 공간 내를 주기가 작은 제2 주기의 제2 광결정 구조로 채우는

작업을 실행해야 한다. 이는, 일반적인 사진공정(Lithography) 방법으로 구현하기는 힘든 점이 있다. 실시예는 사진공정(Lithography) 방법과 건식식각으로 제1 광결정 구조를 정의하고, 추가적인 습식식각을 통해 제2 광결정구조를 형성하여 혼합주기 광결정구조를 제작하는 방법을 제안하고자 한다.

- [38] 도 8 내지 도 14는 제1 실시예에 따른 발광소자의 제조방법의 공정단면도이다.
- [39] 먼저, 도 8과 같이 제1 기판(100) 상에 제1 도전형 반도체층(110), 활성층(120), 제2 도전형 반도체층(130)을 포함하는 발광구조물을 형성한다.
- [40] 상기 제1 기판(100)은 사파이어(Al_2O_3) 단결정 기판일 수 있으나 이에 한정되는 것은 아니다. 상기 제1 기판(100)에 대해 습식세척을 실시하여 표면의 불순물을 제거할 수 있다.
- [41] 이후, 상기 제1 기판(100) 상에 제1 도전형 반도체층(110)을 형성한다. 예를 들어, 상기 제1 도전형 반도체층(110)은 화학증착방법(CVD) 혹은 분자선 에피택시(MBE) 혹은 스퍼터링 혹은 수산화물 증기상 에피택시(HVPE) 등의 방법을 사용하여 형성할 수 있다. 또한, 상기 제1 도전형 반도체층(110)은 챔버에 트리메틸 갈륨 가스(TMGa), 암모니아 가스(NH_3), 질소 가스(N_2), 및 실리콘(Si)와 같은 n 형 불순물을 포함하는 실란 가스(SiH_4)가 주입되어 형성될 수 있다.
- [42] 다음으로, 상기 제1 도전형 반도체층(110) 상에 활성층(120)을 형성한다. 상기 활성층(120)은 제1 도전형 반도체층(110)을 통해서 주입되는 전자와 제2 도전형 반도체층(130)을 통해서 주입되는 정공이 서로 만나서 활성층(발광층) 물질 고유의 에너지 밴드에 의해서 결정되는 에너지를 갖는 빛을 방출하는 층이다. 활성층(120)은 에너지 밴드가 서로 다른 질화물 반도체 박막층을 교대로 한 번 혹은 여러 번 적층하여 이루어지는 양자우물구조를 가질 수 있다. 예를 들어, 상기 활성층(120)은 트리메틸 갈륨 가스(TMGa), 암모니아 가스(NH_3), 질소 가스(N_2), 및 트리메틸 인듐 가스(TMIn)가 주입되어 InGaN/GaN 구조를 갖는 다중 양자우물구조가 형성될 수 있으나 이에 한정되는 것은 아니다.
- [43] 이후, 상기 활성층(120) 상에 제2 도전형 반도체층(130)을 형성한다. 예를 들어, 상기 제2 도전형 반도체층(130)은 챔버에 트리메틸 갈륨 가스(TMGa), 암모니아 가스(NH_3), 질소 가스(N_2), 및 마그네슘(Mg)과 같은 p 형 불순물을 포함하는 비세틸 사이클로 펜타디에닐 마그네슘(EtCp_2Mg){ $\text{Mg}(\text{C}_2\text{H}_5\text{C}_5\text{H}_4)_2$ }가 주입되어 형성될 수 있으나 이에 한정되는 것은 아니다.
- [44] 다음으로, 상기 제2 도전형 반도체층(130) 상에 제2 전극층(140)을 형성할 수 있다. 상기 제2 전극층(140)은 오믹층, 반사층, 결합층, 제2 기판 등을 포함할 수 있다.
- [45] 예를 들어, 상기 제2 전극층(140)은 오믹층을 포함할 수 있으며, 정공주입을 효율적으로 할 수 있도록 단일 금속 혹은 금속합금 등을 다층으로 적층하여 형성할 수 있다. 또한, 상기 오믹층은 금속산화물 또는 금속을 포함하는 물질, 예를 들면 ITO, IZO(In-ZnO), GZO(Ga-ZnO), AZO(Al-ZnO), AGZO(Al-Ga ZnO),

IGZO(In-Ga ZnO), IrOx, RuOx, RuOx/ITO, Ni/IrOx/Au, 및 Ni/IrOx/Au/ITO 중 적어도 하나를 포함할 수 있으며, 이러한 재료에 한정되는 않는다.

[46] 또한, 상기 제2 전극층(140)은 반사층 및/또는 결합층을 포함할 수 있다. 예를 들어, 상기 제2 전극층(140)이 반사층을 포함하는 경우 반사층은 Al, Ag, 혹은 Al이나 Ag를 포함하는 합금을 포함하는 금속층으로 이루어질 수 있다. 알루미늄이나 은 등은 활성층에서 발생된 빛을 효과적으로 반사하여 발광소자의 광추출 효율을 크게 개선할 수 있다.

[47] 또한, 예를 들어, 상기 제2 전극층(140)이 결합층을 포함하는 경우 상기 반사층이 결합층의 기능을 하거나, 니켈(Ni), 금(Au) 등을 이용하여 결합층을 형성할 수 있다.

[48] 또한, 실시예에서 제2 전극층(140)은 제2 기판(200)을 포함할 수 있다. 만약, 상기 제1 도전형 반도체층(110)이 50 μ m 이상으로 충분히 두꺼운 경우에는 제2 기판(200)을 형성하는 공정은 생략될 수 있다.

[49] 상기 제2 기판(200)은 효율적으로 정공을 주입할 수 있도록 전기 전도성이 우수한 금속, 금속합금, 혹은 전도성 반도체 물질로 이루어질 수 있다. 예를 들어, 상기 제2 기판(200)은 구리(Cu), 구리합금(Cu Alloy) 또는 Si, Mo, SiGe 중 적어도 하나일 수 있다. 상기 제2 기판(200)을 형성시키는 방법은 전기화학적 금속증착방법이나 공융금속을 이용한 본딩 방법 등을 사용할 수 있다.

[50] 다음으로, 도 9와 같이 상기 제1 도전형 반도체층(110)이 노출되도록 상기 제1 기판(100)을 제거한다.

[51] 상기 제1 기판(100)을 제거하는 방법은 고출력의 레이저를 이용(laser lift-off)하여 제1 기판(100)을 분리하거나 화학적 식각 방법을 사용할 수 있다. 또한, 상기 제1 기판(100)은 물리적으로 갈아냄으로써 제거할 수도 있다. 상기 제1 기판(100)의 제거는 제1 도전형 반도체층(110)을 노출시킨다. 상기 노출된 제1 도전형 반도체층(110)은 제1 기판(100) 제거시 발생하는 표면 결합층을 갖을 수 있다. 이러한 표면 결합층은 습식 혹은 건식 식각 방법으로 제거할 수 있다.

[52] 다음으로, 상기 노출된 제1 도전형 반도체층(110)의 일부 영역(R)에 혼합주기 광결정 구조를 형성한다. 상기 제1 도전형 반도체층(110)의 일부 영역(R)은 이후 형성될 제1 전극(160)의 양측이 될 수 있다.

[53] 한편, 실시예에 따른 발광소자에 의하면, 표면 요철인 혼합주기 광결정 구조를 적용한 소자제작에 있어서 전극(electrode)에 거친면이 적용될 경우에는 추가적인 광손실을 주기 때문에 이를 해결하기 위해서 도 9와 같이 일정한 영역(R)에 혼합주기 광결정 구조를 형성하고, 전극(electrode)영역을 평면으로 유지시키는 구조를 제공할 수 있다.

[54] 이하, 도 10 내지 도 12를 참조하여 상기 제1 도전형 반도체층(110)의 일부 영역(R)에 혼합주기 광결정 구조를 형성하는 공정을 구체적으로 설명한다.

[55] 먼저, 도 10와 같이 상기 노출된 제1 도전형 반도체층(110)의 일부 영역에 제1 패턴(310)을 형성한다. 상기 제1 패턴(310)은 건식식각을 위해 사용되는

마스크(mask)로서 SiO_2 , Si_3N_4 등의 유전체, 또는 Cr, Ni 등의 금속이 가능하며, 이는 후속공정에서 N형 GaN의 습식 식각에 사용되는 KOH, NaOH 등과 같은 염기성 용액에 반응을 일으키지 않는 물질일 수 있다.

- [56] 이후, 도 11와 같이 상기 제1 패턴(310)을 마스크로 하여 상기 제1 도전형 반도체층(110)의 일부 영역(R)을 건식식각하여 제1 주기를 가지는 제1 광결정 구조(115a)를 형성한다. 상기 제1 주기는 400~3,000nm일 수 있으나 이에 한정되는 것은 아니다.
- [57] 이후, 도 12와 같이 상기 제1 패턴(310)을 제거하지 않고 상기 제1 광결정 구조(115a)가 형성된 제1 도전형 반도체층(110)의 일부 영역에 상기 제1 패턴(310)을 마스크로 습식식각하여 제2 주기를 가지는 제2 광결정 구조(115b)를 형성할 수 있다. 상기 제2 주기는 상기 제1 주기 보다 작은 주기일 수 있다. 예를 들어, 상기 제1 주기는 400~3,000nm인 경우, 상기 제2 주기는 100~800nm일 수 있다.
- [58] 건식 식각을 마친 후, 제1 패턴 마스크(mask)를 제거하지 않은 채 습식 식각을 실시하면, 제1 패턴 마스크(mask)가 덮여있지 않는 표면은 거칠기가 형성되며, 구멍 (혹은 기둥)의 높이는 더욱 깊어진다.
- [59] 이때, 실시예에서 제2 광결정구조는 도 2와 같이 일정하지 않은 제2 주기 형태로도 형성할 수도 있다.
- [60] 다음으로, 도 13과 같이 상기 제1 도전형 반도체층(110)의 혼합주기 광결정구조(115)가 형성된 일부 영역 외의 영역에 제1 전극층(150)을 형성한다. 상기 제1 전극(150)은 오믹층, 반사층, 결합층 등을 더 포함할 수 있다.
- [61] 도 14는 제1 실시예에 따른 발광소자의 다른 실시예의 단면도이다. 제1 실시예는 도 14와 같이 제1 도전형 반도체층(110) 상에 언도프트 반도체층(112)을 더 포함하고, 광결정 구조(115)가 상기 언도프트 반도체층(112)에 형성될 수 있다. 예를 들어, 제1 도전형 반도체층(110) 상에 undoped GaN 층(112)을 형성하고, 상기 undoped GaN 층(112)에 광결정 구조(115)를 형성할 수 있다.
- [62] (제2 실시예)
- [63] 도 15 내지 도 17은 제2 실시예에 따른 발광소자의 제조방법의 공정단면도이다.
- [64] 제2 실시예는 제1 실시예와 달리 제1 패턴(310)을 제거하고, 습식식각을 진행하는 예이다. 예를 들어, 도 15와 같이 상기 제1 도전형 반도체층(110)의 일부 영역에 제1 패턴(310)을 형성하고, 도 16과 같이 상기 제1 패턴(310)을 마스크로 하여 상기 제1 도전형 반도체층(110)의 일부 영역을 건식식각하여 제1 주기를 가지는 제1 광결정 구조(115a)를 형성한다. 이후, 상기 제1 패턴(310)을 제거하고, 도 17과 같이 상기 제1 광결정 구조(115a)가 형성된 제1 도전형 반도체층(110)의 일부 영역에 제2 주기(b)를 가지는 제2 광결정 구조(115b)를 형성할 수 있다. 한편, 제2 실시예에서 제1 광결정 구조(115a) 표면 상에도 제2 광결정 구조가 형성될 수 있다.

- [65] 상기 제2 주기(b)는 상기 제1 주기(a) 보다 작은 주기일 수 있다. 예를 들어, 상기 제1 주기가 400~3,000nm인 경우, 상기 제2 주기는 100~800nm일 수 있다.
- [66] 도 16과 같이 제1 패턴(310) 마스크(mask)를 제거하고 습식식각을 실시하더라도, 실제로는 제1 패턴(310)이 놓여 있던 N형 GaN는 습식식각이 다소 지연되게 된다. 그 이유는 예를 들어, 사파이어(sapphire) 기판을 레이저 리프트 오프(laser lift-off) 과정을 통해 제거하면서 미세하게 쌓인 Ga 이온이 습식식각 과정을 막기 때문이다. 따라서, 제1 패턴 마스크(mask)를 제거하더라도 광결정 표면 곳곳에는 크기 100~300 nm의 표면 거칠기가 형성될 수 있다. 즉, 제1 패턴(310)이 존재하던 제1 광결정 구조(115a) 상에 형성되는 제2 광결정 구조는 제1 광결정 구조(115a) 사이에 형성되는 제2 광결정 구조 보다 좀 더 미세한 제2 주기의 제2 광결정 구조가 형성될 수 있다.
- [67] 이러한 제1 실시예 또는 제2 실시예의 방법을 통해서 일종의 혼합주기 광결정구조(115)를 완성할 수 있다. 한편, 제1 패턴(310) 마스크(mask)가 놓여 있는 부분의 GaN 표면은 습식식각 과정에 전혀 반응을 하지 않는 것이 아니라 습식식각을 지연시킴으로써 100~300 nm 크기의 미세한 제2 주기의 거칠기를 형성한다는 것이다. 따라서, 결국은 광결정 전체 영역을 습식 식각을 통해 표면 거칠기가 덮게 되어, 향상된 추출효율을 이끌어 낼 수 있다.
- [68] 도 18 및 도 19는 사파이어(sapphire) 기판을 제거, 예를 들어 레이저 리프트 오프(laser lift-off) 과정 직후 습식식각 처리한 GaN 전자현미경 표면사진이다. 또한, 도 20 및 21은 GaN 표면 일부를 건식식각 후 습식식각 처리 GaN 전자현미경표면사진이다.
- [69] 예를 들어, 상기 제1 실시예, 제2 실시예와 같이 수직형(Vertical type) GaN LED 구조의 경우 사파이어(Sapphire) 기판이 제거된 undoped-GaN 층(112) 또는 N형 GaN층(110) 표면에 습식 식각을 실시하는데, 도 18 및 도 19와 같이 기판 제거 직후 습식식각을 실시하면, 레이저 리프트 오프(Laser lift-off) 라인(line)을 제외하고는 미세한 크기의 표면 거칠기 외에 습식 식각은 활발하게 이루어지지 않는다.
- [70] 반면에, 도 20 및 21과 같이 GaN 표면의 Ga 이온을 건식식각으로 제거한 뒤, 습식 식각을 실시하면 전자현미경 사진에서 보듯이 적절한 크기의 거칠기 형상이 표면에 균일하게 형성된다.
- [71] 도 22 및 도 23은 실시예와 같이 식각 마스크(mask)를 이용하여 건식식각하고, 식각 마스크(mask) 제거 후 습식식각을 실시하였을 때의 전자현미경 표면사진이다.
- [72] 실시예에 의하면 도 22 및 23과 같이 미세한 표면 거칠기가 광결정 공간 전체를 채우고 있다. 건식식각에 노출 여부에 따른 습식식각 반응 정도의 차이로 인해 광결정 구조가 무너지거나 표면 거칠기로 덮이는 경우는 발생하지 않는다.
- [73] 실시예에 따른 발광소자에 의하면, 일반적인 사진공정(Lithography) 방법과 건식 식각으로 첫 번째 광결정을 형성하고, 추가적인 습식 식각을 통해 두 번째

광결정을 형성하여 혼합주기 광결정 구조를 제작할 수 있다.

- [74] 또한, 실시예에는 혼합주기 광결정 구조를 가짐으로써 광추출 효율을 증대시킬 수 있다. 즉, 실시예에 따라 제작되는 혼합주기 광결정 구조는 단일주기 광결정구조 또는 표면 거칠기로 이루어지는 광추출 구조에 비해 우수한 광추출효율 특성을 나타낸다.
- [75] (제3 실시예)
- [76] 도 24는 제3 실시예에 따른 발광소자의 단면도이다.
- [77] 제3 실시예에 따른 발광소자는 제1 도전형 반도체층(110), 활성층(120), 제2 도전형 반도체층(140)을 포함하여 형성된 발광구조물, 상기 발광구조물 상에 도전성 기판(100a) 및 상기 도전성 기판(100a) 일부 영역에 형성된 혼합주기 광결정구조(115)를 포함할 수 있다.
- [78] 제3 실시예는 상기 제1 실시예 및 제2 실시예의 기술적인 특징을 채용할 수 있다. 제3 실시예는 제1, 제2 실시예와 달리 도전성 기판(100a)에 제1 도전형 반도체층(110), 활성층(120), 제2 도전형 반도체층(140)을 포함하는 발광구조물이 형성되는 수직형 LED 구조로서 제조방법 상에서 기판을 제거할 필요가 없는 점에 특징이 있다.
- [79] 즉, 제3 실시예는 도전성 기판을 채용하고, 상기 도전성 기판의 일부에 혼합주기 광결정구조(115)를 형성할 수 있다.
- [80] 이하, 도 24를 참조하여 제3 실시예에 따른 발광소자의 제조방법을 설명하되 상기 제1 실시예, 제2 실시예와 다른 점을 주로 설명한다.
- [81] 우선, 도전성 기판(100a)이 준비된다. 상기 도전성 기판(100a)은 전기전도도가 우수하고 가시광선 영역에서 투명한 특성을 가질 수 있다. 상기 도전성 기판(100a)으로는 갈륨질화물(예, GaN), 갈륨산화물(예, Ga₂O₃), 산화아연(ZnO), 실리콘 카바이드(SiC) 혹은 금속산화물 등으로 이루어진 기판일 수 있다.
- [82] 이후, 제1, 제2 실시예와 같이 상기 도전성 기판(100a) 상에 제1 도전형 반도체층(110), 활성층(120), 제2 도전형 반도체층(130)을 포함하는 발광구조물을 형성한다.
- [83] 다음으로, 상기 도전성 기판(100a)의 하층의 일부를 제거한다. 예를 들어, 상기 도전성 기판(100a)의 하부층을 얇게 만드는 폴리싱(polishing) 처리를 실시한다. 폴리싱을 실시하여 얇아지는 도전성 기판(100a)의 두께는 제조하고자 하는 소자의 응용 제품에 따라서 적절히 결정할 수 있다. 예를 들어, 약 400~500 μ m로 형성된 도전성 기판(100a)을 폴리싱하여 약 70~100 μ m의 두께를 남길 수 있으나 이에 한정되는 것은 아니다.
- [84] 한편, 도전성 기판(100a) 위에 박막성장장비를 이용하여 고온에서 질화물 반도체 박막을 형성하게 되면 도전성 기판(100a)의 하부면이 높은 박막성장 온도와 반응성 가스들에 의해서 표면 결정 품질이 저하된다. 따라서, 도전성 기판(100a)의 하부층을 폴리싱하는 것이 소자의 전기적 특성을 개선할 수 있다.
- [85] 다음으로, 상기 도전성 기판(100a)의 일부 영역에 상기 제1 실시예 또는 제2

실시예와 같이 혼합주기 광결정구조(115)를 형성할 수 있다.

[86] 다음으로, 상기 도전성 기관(100a)의 상기 혼합주기 광결정구조(115)가 형성된 일부 영역 외의 영역에 제1 전극(150)을 형성할 수 있다.

[87] (제4 실시예)

[88] 도 25는 제4 실시예에 따른 발광소자의 단면도이다.

[89] 제4 실시예에 따른 발광소자는 비도전성 기관(100), 상기 비도전성 기관(100) 상에 제1 도전형 반도체층(110), 활성층(120), 제2 도전형 반도체층(140)을 포함하여 형성된 발광구조물 및 상기 제2 도전형 반도체층(140) 일부 영역에 형성된 혼합주기 광결정구조(115)를 포함할 수 있다. 상기 제2 도전형 반도체층(140) 상에는 제2 전극(170)이, 상기 제1 도전형 반도체층(110) 상에는 제1 전극(160)이 형성될 수 있다.

[90] 제4 실시예는 상기 제1 실시예 내지 제3 실시예의 기술적인 특징을 채용할 수 있다. 제4 실시예는 제1 실시예 내지 제3 실시예와 달리 측면형 LED 구조를 가지며, 제2 도전형 반도체층(140) 상에 혼합주기 광결정구조(115)를 포함할 수 있다.

산업상 이용가능성

[91] 실시예에 따른 발광소자에 의하면 단일주기 광결정구조 또는 표면 거칠기로 이루어지는 광추출 구조에 비해 우수한 광 추출효율 특성을 나타낸다.

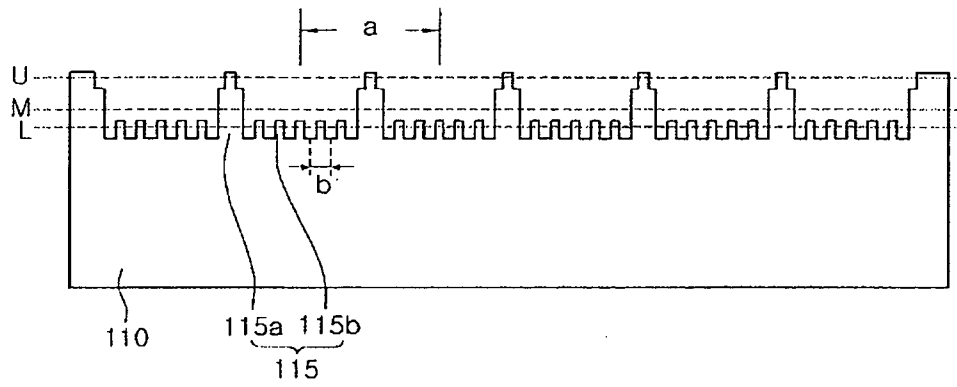
[92] 이상에서 본 발명에 대하여 그 바람직한 실시예를 중심으로 설명하였으나 이는 단지 예시일 뿐 본 발명을 한정하는 것이 아니며, 본 발명이 속하는 분야의 통상의 지식을 가진 자라면 본 발명의 본질적인 특성을 벗어나지 않는 범위에서 이상에 예시되지 않은 여러 가지의 변형과 응용이 가능함을 알 수 있을 것이다. 예를 들어, 본 발명의 실시예에 구체적으로 나타난 각 구성 요소는 변형하여 실시할 수 있는 것이다. 그리고 이러한 변형과 응용에 관계된 차이점들은 첨부된 청구 범위에서 규정하는 본 발명의 범위에 포함되는 것으로 해석되어야 할 것이다.

청구범위

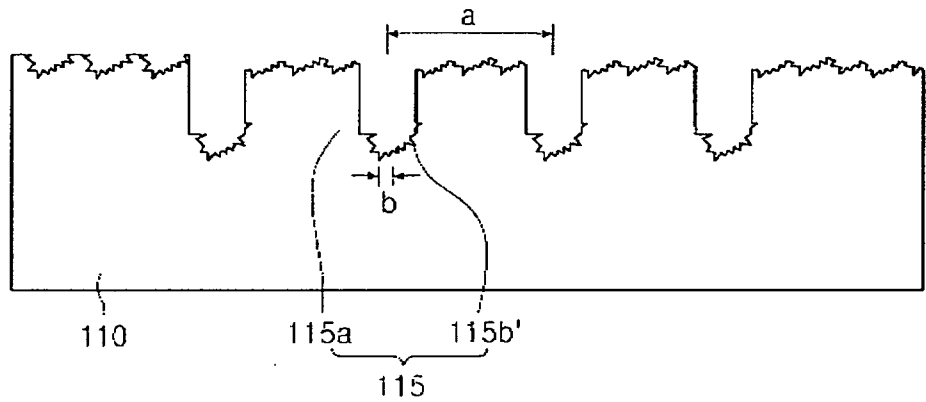
- [1] 제1 도전형 반도체층, 활성층, 제2 도전형 반도체층을 포함하는 발광구조물; 및
상기 발광구조물 상에 혼합주기 광결정 구조;를 포함하는 발광소자.
- [2] 제1 항에 있어서,
상기 혼합주기 광결정 구조는,
상기 제1 도전형 반도체층의 일부 영역에 제1 주기를 가지는 제1 광결정 구조; 및
상기 제1 광결정 구조가 형성된 제1 도전형 반도체층의 일부 영역에 제2 주기를 가지는 제2 광결정 구조;를 포함하는 발광소자.
- [3] 제2 항에 있어서,
상기 제2 주기는 상기 제1 주기 보다 작은 주기인 발광소자.
- [4] 제3 항에 있어서,
상기 제2 주기는 일정한 주기 또는 일정하지 않은 주기 중 적어도 하나인 발광소자.
- [5] 제3 항에 있어서,
상기 제2 주기는 100~800nm 범위 내인 발광소자.
- [6] 제1 항에 있어서,
상기 제1 도전형 반도체층 상에 언도프트 반도체층을 포함하는 발광소자.
- [7] 제6 항에 있어서,
상기 혼합주기 광결정 구조는
상기 언도프트 반도체층의 일부 영역에 제1 주기를 가지는 제1 광결정 구조; 및
상기 제1 광결정 구조가 형성된 언도프트 반도체층의 일부 영역에 제2 주기를 가지는 제2 광결정 구조;를 포함하는 발광소자.
- [8] 제1 항에 있어서,
상기 발광구조물 아래에 형성된 비도전성 기판을 포함하는 발광소자.
- [9] 제8 항에 있어서,
상기 제2 도전형 반도체층에 혼합주기 광결정 구조가 형성되는 발광소자.
- [10] 제1 도전형 반도체층, 활성층, 제2 도전형 반도체층을 포함하는 발광구조물;
상기 발광구조물 아래에 도전성 기판; 및
상기 도전성 기판에 형성된 혼합주기 광결정 구조;를 포함하는 발광소자.
- [11] 제10 항에 있어서,
상기 혼합주기 광결정 구조는,
상기 도전성 기판의 일부 영역에 제1 주기를 가지는 제1 광결정 구조; 및
상기 제1 광결정 구조가 형성된 도전성 기판의 일부 영역에 제2 주기를

- 가지는 제2 광결정 구조;를 포함하는 발광소자.
- [12] 제11 항에 있어서,
상기 제2 주기는 상기 제1 주기 보다 작은 주기인 발광소자.
- [13] 제11 항에 있어서,
상기 제2 주기는 일정한 주기 또는 일정하지 않은 주기 중 적어도 어느 하나인 발광소자.
- [14] 제12 항에 있어서,
상기 제1 주기는 400~3,000nm 범위내이고, 상기 제2 주기는 100~800nm 범위 내인 발광소자.
- [15] 제12 항에 있어서,
상기 혼합주기 광결정 구조외의 도전성 기판상에 제1 전극을 포함하는 발광소자.

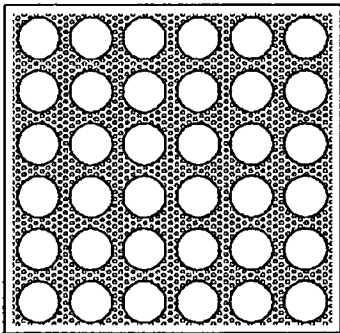
[Fig. 1]



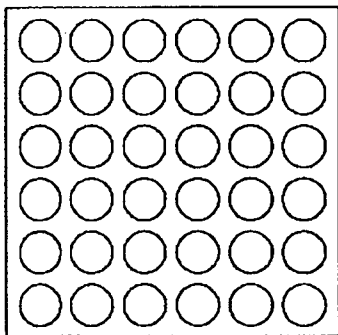
[Fig. 2]



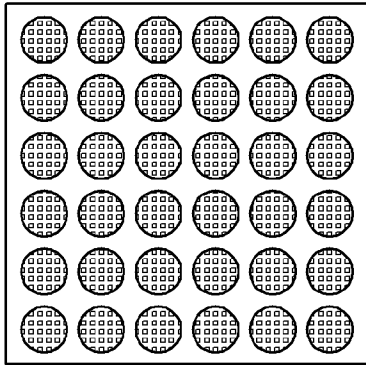
[Fig. 3]



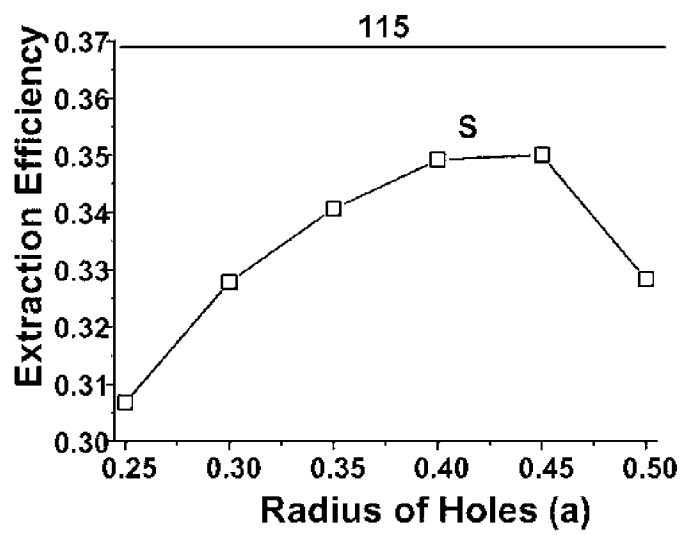
[Fig. 4]



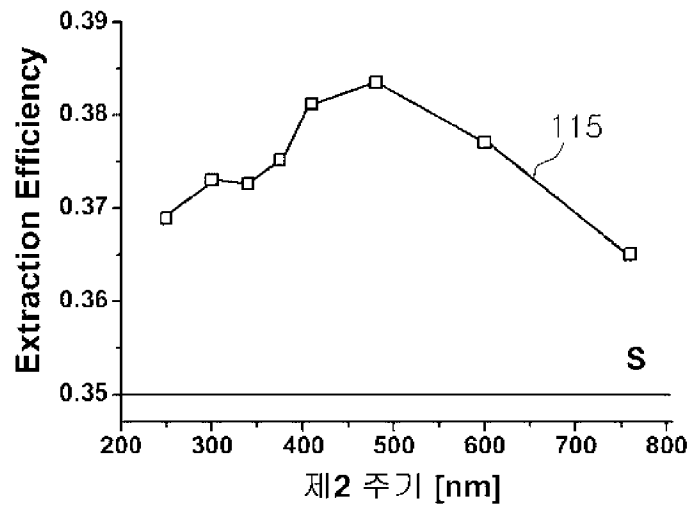
[Fig. 5]



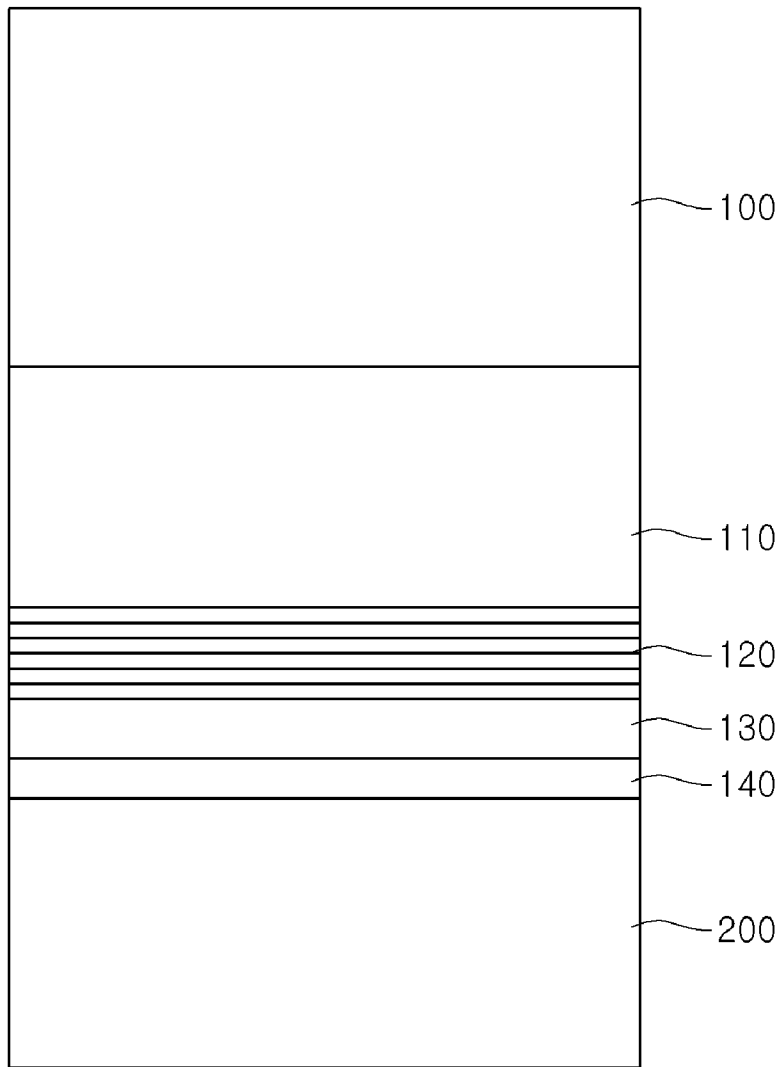
[Fig. 6]



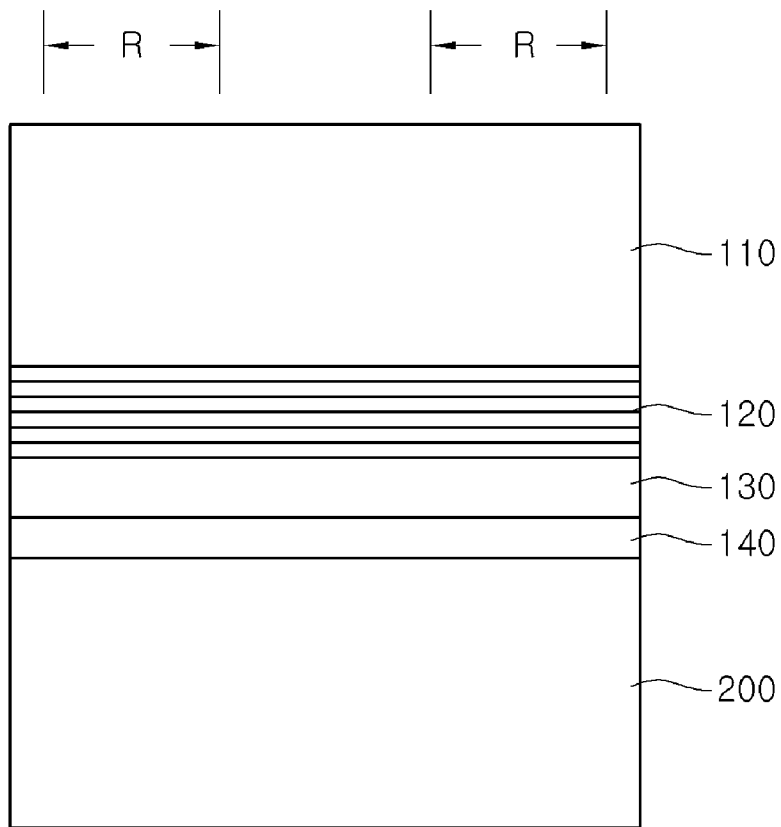
[Fig. 7]



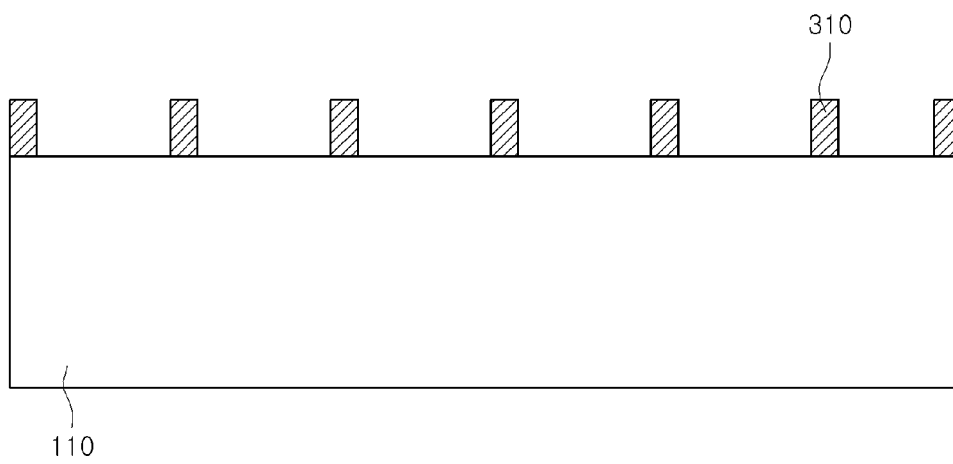
[Fig. 8]



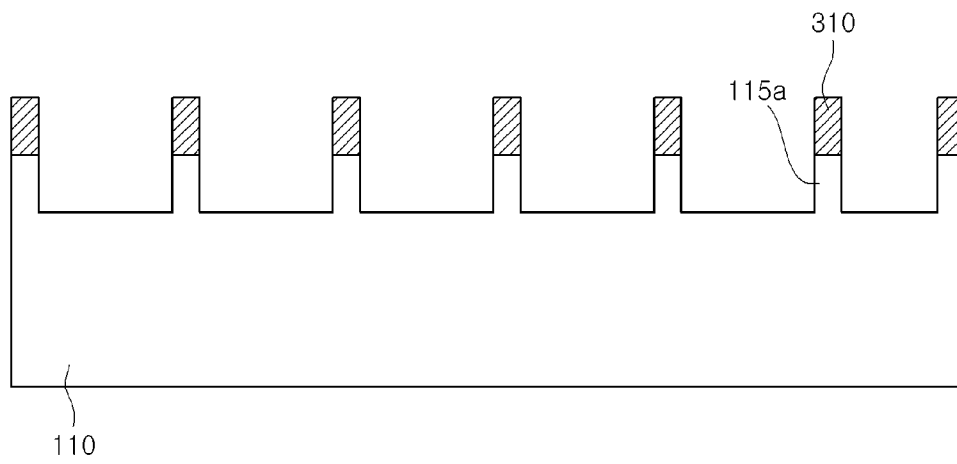
[Fig. 9]



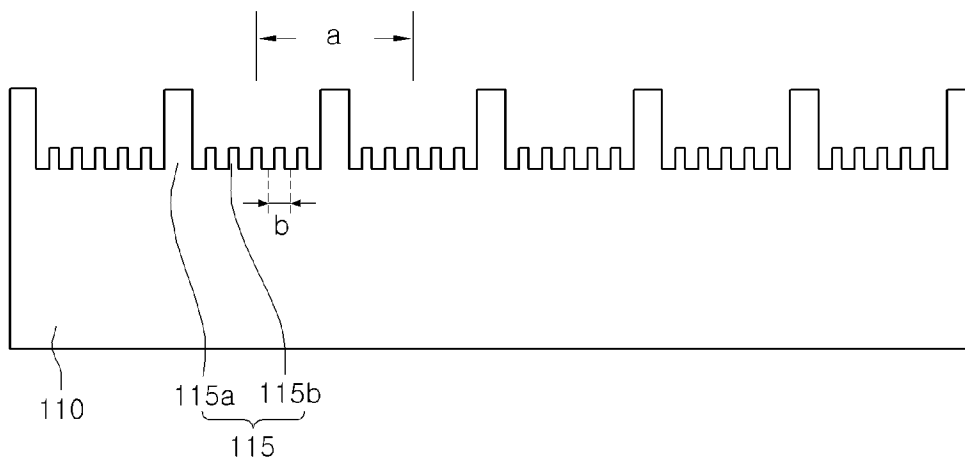
[Fig. 10]



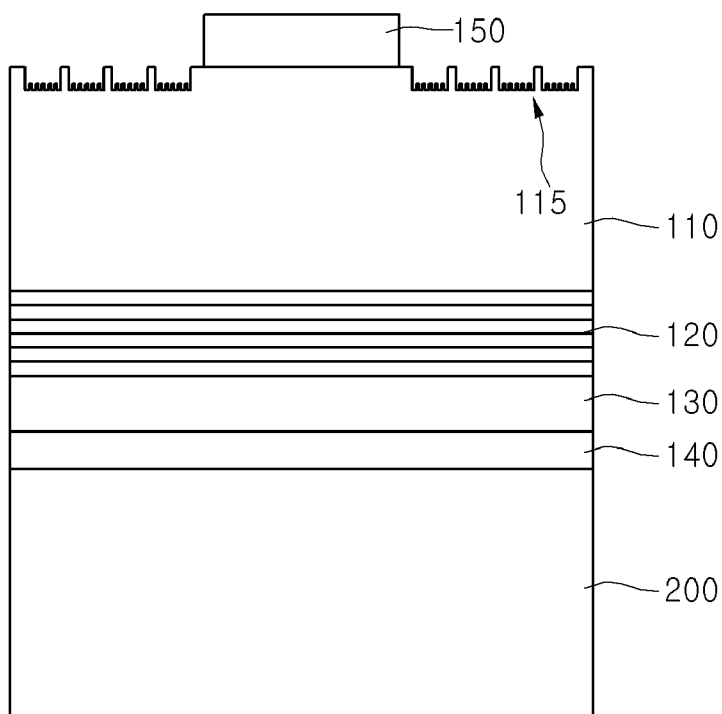
[Fig. 11]



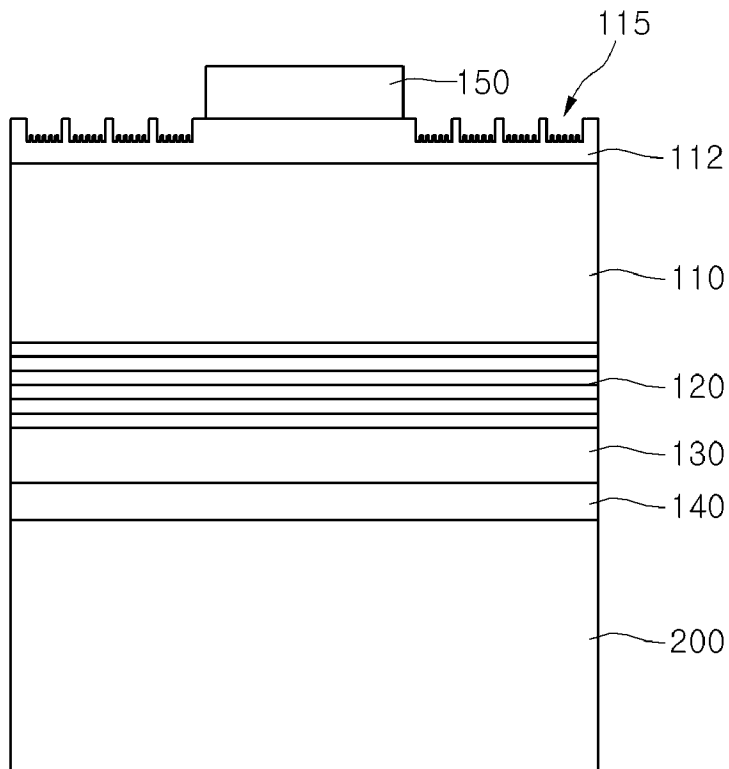
[Fig. 12]



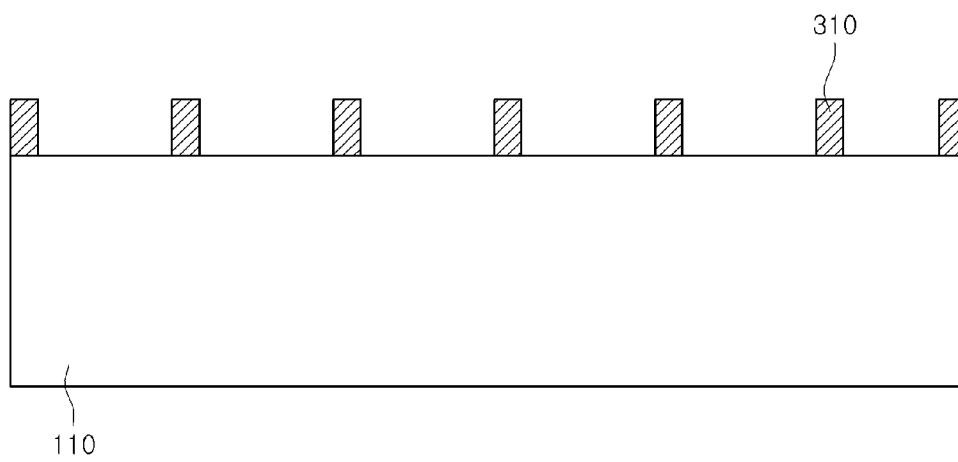
[Fig. 13]



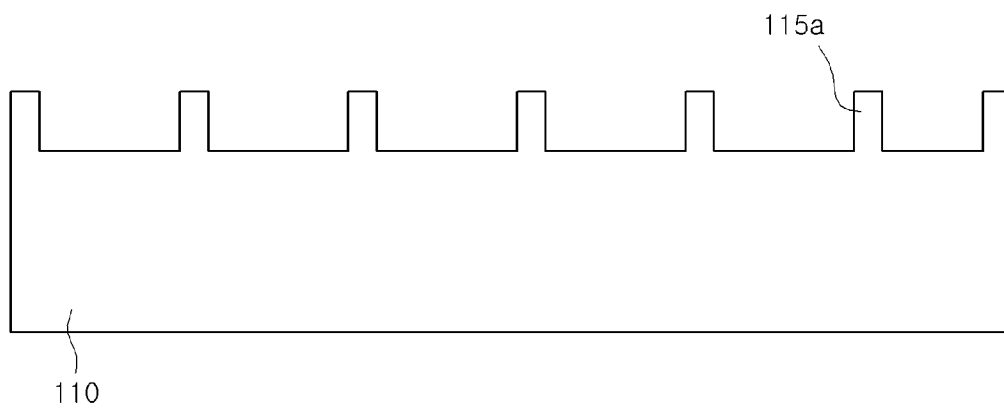
[Fig. 14]



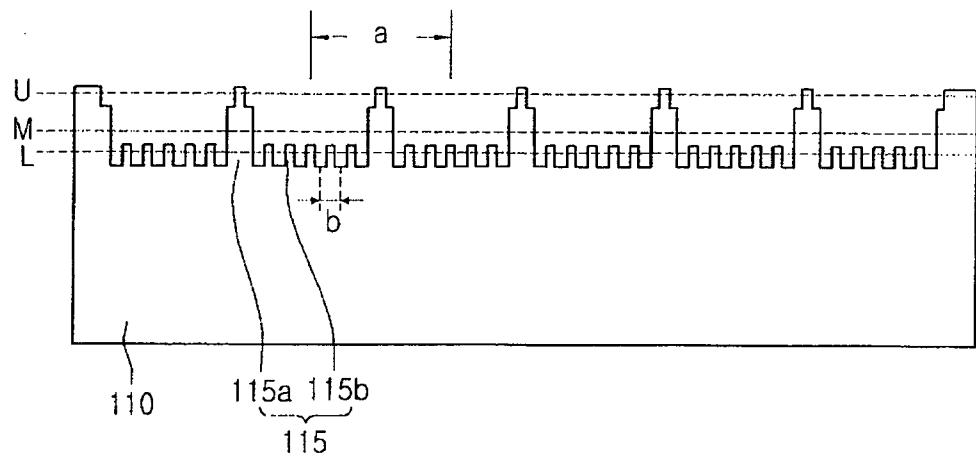
[Fig. 15]



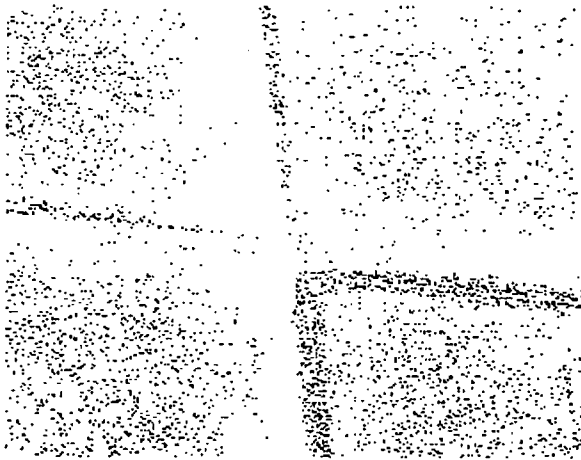
[Fig. 16]



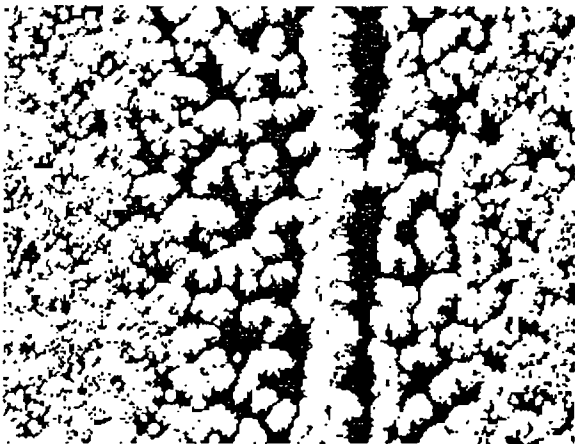
[Fig. 17]



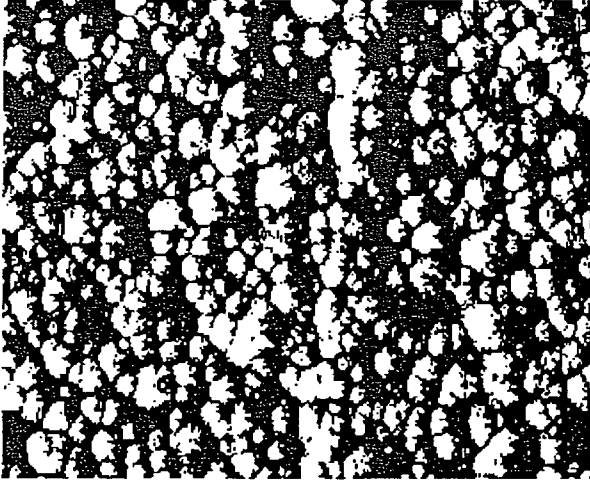
[Fig. 18]



[Fig. 19]



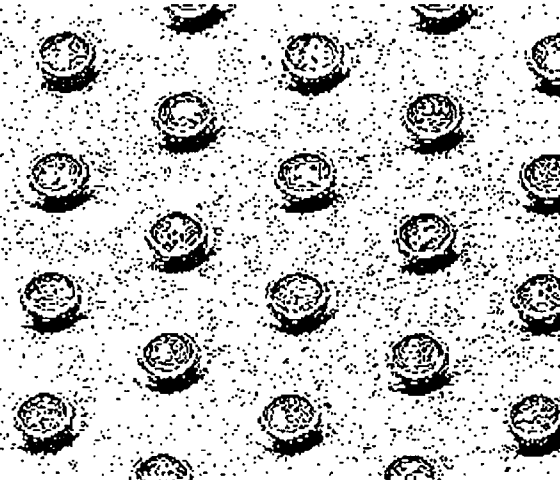
[Fig. 20]



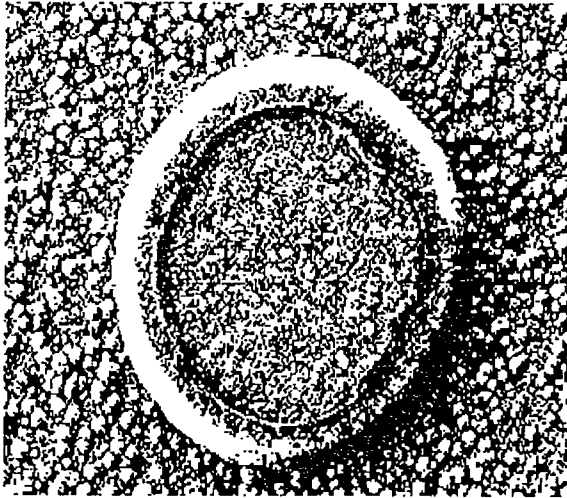
[Fig. 21]



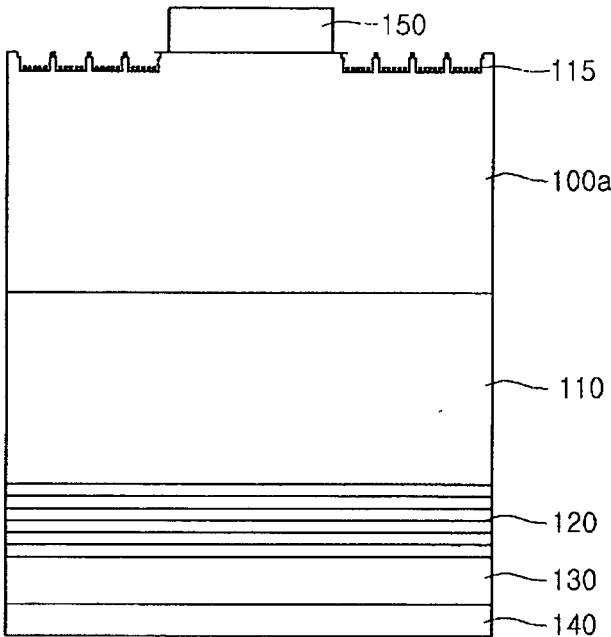
[Fig. 22]



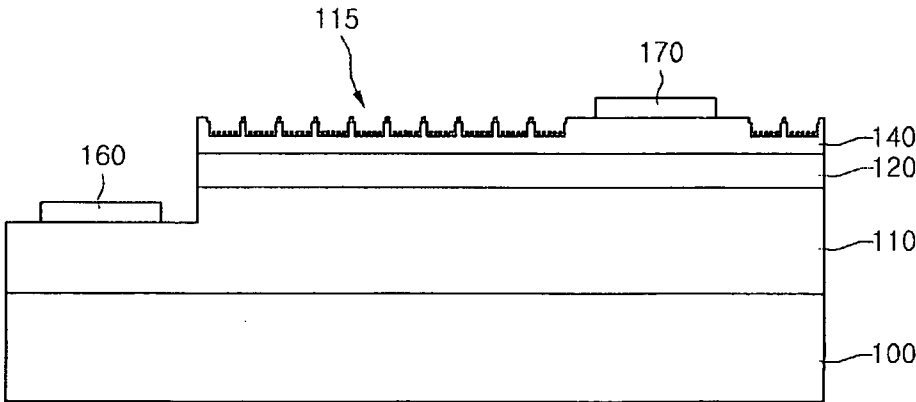
[Fig. 23]



[Fig. 24]



[Fig. 25]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/KR2009/003038**A. CLASSIFICATION OF SUBJECT MATTER****H01L 33/22(2010.01)i**

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L 33/22; H01L 33/20

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean Utility models and applications for Utility models: IPC as above

Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: photonic crystal, cycle, light extraction

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 10-2008-0093558 A (LG ELECTRONICS INC. et al.) 22 October 2008 See claims 1, 3, 5, 8, 12, paragraphs [0041], [0042], [0044], [0046], [0090], [0091], [0413], [0144], [0171], [0172], figures 16, 19a	1-15
A	US 2005-0205883 A1 (JONATHAN WIERER et al.) 22 September 2005 See claim 1, paragraphs [0053], [0054], figures 16A, 16B	1-15
A	KR 10-2007-0117336 A (LG ELECTRONICS INC. et al.) 12 December 2007 See claim 1, paragraphs [0035] to [0038], [0065] to [0070], figure 8	1-15



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

15 MARCH 2010 (15.03.2010)

Date of mailing of the international search report

16 MARCH 2010 (16.03.2010)

Name and mailing address of the ISA/

 Korean Intellectual Property Office
Government Complex-Daejeon, 139 Seonsa-ro, Daejeon 302-701,
Republic of Korea

Facsimile No. 82-42-472-7140

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/KR2009/003038

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
KR 10-2008-0093558 A	22.10.2008	CN 101071840 A	14.11.2007
		CN 101071840 C0	14.11.2007
		EP 1855327 A2	14.11.2007
		EP 1855327 A3	05.08.2009
		EP 1855327 A8	02.01.2008
		JP 2007-305998 A	22.11.2007
		KR 10-0736623 B1	09.07.2007
		KR 10-2008-0093556 A	22.10.2008
		KR 10-2008-0093557 A	22.10.2008
		US 2007-0257269 A1	08.11.2007
		US 7652295 B2	26.01.2010
US 2005-0205883 A1	22.09.2005	EP 1577958 A1	21.09.2005
		JP 2005-317959 A	10.11.2005
		US 2006-0163606 A1	27.07.2006
		US 7442965 B2	28.10.2008
KR 10-2007-0117336 A	12.12.2007	NONE	

A. 발명이 속하는 기술분류(국제특허분류(IPC)) H01L 33/22(2010.01)i		
B. 조사된 분야 조사된 최소문헌(국제특허분류를 기재) H01L 33/22; H01L 33/20 조사된 기술분야에 속하는 최소문헌 이외의 문헌 한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC 국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우)) eKOMPASS(특허청 내부 검색시스템) & 키워드: 광결정, 주기, 광추출		
C. 관련 문헌		
카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	KR 10-2008-0093558 A (엘지전자 주식회사 외 1명) 2008.10.22 청구항 제1항, 제3항, 제5항, 제8항, 제12항, 단락[0041], [0042], [0044], [0046], [0090], [0091], [0413], [0144], [0171], [0172], 도면 16, 19a 참조	1-15
A	US 2005-0205883 A1 (JONATHAN WIERER 외 2명) 2005.09.22 청구항 제1항, 단락 [0053], [0054], 도면 16A, 16B 참조	1-15
A	KR 10-2007-0117336 A (엘지전자 주식회사 외 1명) 2007.12.12 청구항 제1항, 단락 [0035] 내지 [0038], [0065] 내지 [0070], 도면 8 참조	1-15
☐ 추가 문헌이 C(계속)에 기재되어 있습니다. ☒ 대응특허에 관한 별지를 참조하십시오.		
* 인용된 문헌의 특별 카테고리: “A” 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌 “E” 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌 “L” 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌 “O” 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌 “P” 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌 “T” 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌 “X” 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다. “Y” 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다. “&” 동일한 대응특허문헌에 속하는 문헌		
국제조사의 실제 완료일 2010년 03월 15일 (15.03.2010)		국제조사보고서 발송일 2010년 03월 16일 (16.03.2010)
ISA/KR의 명칭 및 우편주소 대한민국 특허청 (302-701) 대전광역시 서구 선사로 139, 정부대전청사 팩스 번호 82-42-472-7140		심사관 이용배 전화번호 82-42-481-8360

국제조사보고서에서
인용된 특허문헌

공개일

대응특허문헌

공개일

KR 10-2008-0093558 A

2008. 10. 22

CN 101071840 A

2007. 11. 14

CN 101071840 C0

2007. 11. 14

EP 1855327 A2

2007. 11. 14

EP 1855327 A3

2009. 08. 05

EP 1855327 A8

2008. 01. 02

JP 2007-305998 A

2007. 11. 22

KR 10-0736623 B1

2007. 07. 09

KR 10-2008-0093556 A

2008. 10. 22

KR 10-2008-0093557 A

2008. 10. 22

US 2007-0257269 A1

2007. 11. 08

US 7652295 B2

2010. 01. 26

US 2005-0205883 A1

2005. 09. 22

EP 1577958 A1

2005. 09. 21

JP 2005-317959 A

2005. 11. 10

US 2006-0163606 A1

2006. 07. 27

US 7442965 B2

2008. 10. 28

KR 10-2007-0117336 A

2007. 12. 12

없음