

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5493634号
(P5493634)

(45) 発行日 平成26年5月14日 (2014. 5. 14)

(24) 登録日 平成26年3月14日 (2014. 3. 14)

(51) Int. Cl.

F I

G09G 3/30 (2006.01)
G09G 3/20 (2006.01)G09G 3/30 K
G09G 3/20 670K
G09G 3/20 642P
G09G 3/20 641Q
G09G 3/20 641P

請求項の数 9 (全 21 頁)

(21) 出願番号 特願2009-217182 (P2009-217182)
(22) 出願日 平成21年9月18日 (2009. 9. 18)
(65) 公開番号 特開2011-65047 (P2011-65047A)
(43) 公開日 平成23年3月31日 (2011. 3. 31)
審査請求日 平成24年8月3日 (2012. 8. 3)(73) 特許権者 000002185
ソニー株式会社
東京都港区港南1丁目7番1号
(74) 代理人 100098785
弁理士 藤島 洋一郎
(74) 代理人 100109656
弁理士 三反崎 泰司
(74) 代理人 100130915
弁理士 長谷部 政男
(74) 代理人 100155376
弁理士 田名網 孝昭
(72) 発明者 中村 和夫
東京都港区港南1丁目7番1号 ソニー株
式会社内

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項 1】

複数の表示画素が2次元配置された表示領域と、複数のダミー画素が配置された非表示領域とを有する表示パネルと、

各ダミー画素に互いに異なる大きさの定電流を流して各ダミー画素を発光させる第1駆動部と、

各ダミー画素の発光光を検知して各ダミー画素の輝度情報を出力する受光部と、

前記複数のダミー画素のうちの一の画素である基準画素の第1輝度情報から前記基準画素の第1輝度劣化情報を導出すると共に、前記複数のダミー画素のうち前記基準画素を除く全ての画素である複数の非基準画素の第2輝度情報から各非基準画素の第2輝度劣化情報

10

を導出する第1演算部と、

前記第1輝度劣化情報および前記第2輝度劣化情報から、前記第1輝度情報に対する前記第2輝度情報のべき係数を導出する第2演算部と、

前記第1輝度情報から前記基準画素の輝度の経時変化を表す第1輝度劣化関数を導出すると共に、前記第1輝度劣化関数および前記べき係数から、前記非基準画素の輝度の経時変化を表す第2輝度劣化関数を導出する第3演算部と、

前記第1輝度劣化関数、前記第2輝度劣化関数、および各表示画素の映像信号の履歴から、各表示画素の輝度劣化率を予測し、予測した各表示画素の輝度劣化率と、前記表示パネルのガンマ特性とから映像信号に対する補正量を導出する第4演算部と、

前記補正量を用いて前記映像信号を補正し、補正後の映像信号を前記複数の表示画素に

20

出力する第 2 駆動部と
を備えた表示装置。

【請求項 2】

前記第 3 演算部は、前記第 1 輝度情報のうち最新の輝度情報と、前記第 1 輝度情報のうち最新ではない輝度情報とに合うように、前記第 1 輝度劣化関数のパラメータを更新する請求項 1 に記載の表示装置。

【請求項 3】

前記第 3 演算部は、前記第 1 輝度劣化関数のパラメータが更新された後の第 1 輝度劣化関数、および前記べき係数から、前記第 2 輝度劣化関数のパラメータを更新する請求項 2 に記載の表示装置。

10

【請求項 4】

前記第 1 演算部は、前記第 1 輝度情報のうち最新の輝度情報の対数をとることにより得られた値と、前記第 1 輝度情報のうち最新ではない輝度情報の対数をとることにより得られた値との差分をとることにより前記第 1 輝度劣化情報を導出すると共に、前記第 2 輝度情報のうち最新の輝度情報の対数をとることにより得られた値と、前記第 2 輝度情報のうち最新ではない輝度情報の対数をとることにより得られた値との差分をとることにより前記第 2 輝度劣化情報を導出する

請求項 1 ないし請求項 3 のいずれか一項に記載の表示装置。

【請求項 5】

前記第 2 演算部は、前記第 2 輝度劣化情報を前記第 1 輝度劣化情報で除算することにより、前記べき係数を導出する

20

請求項 4 に記載の表示装置。

【請求項 6】

前記第 1 演算部は、前記第 1 輝度情報のうち最新の輝度情報と、前記第 1 輝度情報のうち最新ではない輝度情報との差分をとることにより前記第 1 輝度劣化情報を導出すると共に、前記第 2 輝度情報のうち最新の輝度情報と、前記第 2 輝度情報のうち最新ではない輝度情報との差分をとることにより前記第 2 輝度劣化情報を導出する

請求項 1 ないし請求項 3 のいずれか一項に記載の表示装置。

【請求項 7】

前記第 2 演算部は、前記第 2 輝度情報のうち最新の輝度情報を、前記第 1 輝度情報のうち最新の輝度情報で除算することにより得られる輝度比と、前記第 2 輝度劣化情報を前記第 1 輝度劣化情報で除算することにより得られる劣化比とにより、前記べき係数を導出する

30

請求項 6 に記載の表示装置。

【請求項 8】

前記第 1 輝度劣化情報および前記第 2 輝度劣化情報を導出する周期は、前記複数のダミー画素の発光累積時間に応じて変化する

請求項 1 ないし請求項 3 のいずれか一項に記載の表示装置。

【請求項 9】

前記第 1 演算部は、前記基準画素の輝度が所定の値以下となった場合には、前記複数の非基準画素のうちの一の画素を新たな基準画素に設定し、その新たな基準画素の輝度情報から前記第 1 輝度劣化情報を導出すると共に、前記複数の非基準画素のうち新たに基準画素として設定された画素を除く全ての画素の第 2 輝度情報から各非基準画素の第 2 輝度劣化情報を導出する

40

請求項 1 ないし請求項 3 のいずれか一項に記載の表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、表示パネルに発光素子が設けられた表示装置に関する。

【背景技術】

50

【0002】

近年、画像表示を行う表示装置の分野では、画素の発光素子として、流れる電流値に応じて発光輝度が変化する電流駆動型の光学素子、例えば有機EL(electro luminescence)素子を用いた表示装置が開発され、商品化が進められている。有機EL素子は、液晶素子などと異なり自発光素子である。そのため、有機EL素子を用いた表示装置(有機EL表示装置)では、光源(バックライト)が必要ないので、光源を必要とする液晶表示装置と比べて、薄型化、高輝度化することができる。特に、駆動方式としてアクティブマトリクス方式を用いた場合には、各画素をホールド点灯させることができ、低消費電力化することもできる。そのため、有機EL表示装置は、次世代のフラットパネルディスプレイの主流になると期待されている。

10

【0003】

しかし、有機EL素子では、通電する電流量に応じて素子が劣化し、輝度が低下するという問題がある。そのため、有機EL素子を表示装置の画素として用いた場合には、画素ごとに劣化の状況が異なることがある。例えば、時刻や表示チャンネルなどの情報が長時間、同じ場所に高輝度で表示されていた場合には、その部分の画素だけ劣化が早まる。その結果、劣化の早まった画素を含む部分に高輝度の映像が表示された場合には、劣化の早まった画素の部分だけが暗く表示される焼き付きという現象が生じてしまう。この焼き付きは非可逆性であることから、一旦、焼き付きが生じると、焼き付きが消えることはない。

【0004】

20

焼き付きを防止する手法は、今までに多数提案されている。例えば、特許文献1では、表示領域外にダミー画素を設け、ダミー画素を発光させたときの端子電圧を検出することによりダミー画素の劣化度合いを見積もり、その見積もりを利用して映像信号を補正する方法が開示されている。また、例えば、特許文献2, 3では、各表示画素内に光センサを配置し、光センサから出力される受光信号を利用して映像信号を補正する方法が開示されている。

【先行技術文献】

【特許文献】

【0005】

【特許文献1】特開2002-351403号公報

30

【特許文献2】特開2008-58446号公報

【特許文献3】国際公開番号WO2006/046196

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかし、特許文献1の手法では、表示領域内の画素の発光情報に基づいて画素の劣化度合いを見積もられておらず、映像信号を正確に補正することが不可能であることから、焼き付きを防止することはできないという問題があった。また、特許文献2, 3の手法では、各画素内の光センサの光電変換効率がばらつくので、例えば、同一輝度を表示している2つの画素において、受光信号の大きさが異なってしまうことがある。その結果、正確に焼き付きを防止することができないという問題があった。

40

【0007】

本発明はかかる問題点に鑑みてなされたものであり、その目的は、正確に焼き付きを防止することの可能な表示装置を提供することにある。

【課題を解決するための手段】

【0008】

本発明による表示装置は、複数の表示画素が2次元配置された表示領域と、複数のダミー画素が配置された非表示領域とを有する表示パネルを備えたものである。本発明による表示装置は、また、各ダミー画素に互いに異なる大きさの定電流を流して各ダミー画素を発光させる第1駆動部と、各ダミー画素の発光光を検知して各ダミー画素の輝度情報を出

50

力する受光部と、前記受光部の出力を用いて所定の演算を行う演算部とを備えている。ここで、演算部は、第1演算部、第2演算部、および第3演算部を有している。第1演算部は、複数のダミー画素のうちの一の画素である基準画素の第1輝度情報から基準画素の第1輝度劣化情報を導出すると共に、複数のダミー画素のうち基準画素を除く全ての画素である複数の非基準画素の第2輝度情報から各非基準画素の第2輝度劣化情報を導出するようになっている。第2演算部は、第1輝度劣化情報および第2輝度劣化情報から、第1輝度情報に対する第2輝度情報のべき係数を導出するようになっている。第3演算部は、第1輝度情報から基準画素の輝度の経時変化を表す第1輝度劣化関数を導出すると共に、第1輝度劣化関数およびべき係数から、非基準画素の輝度の経時変化を表す第2輝度劣化関数を導出するようになっている。演算部は、さらに、第1輝度劣化関数、第2輝度劣化関数、および各表示画素の映像信号の履歴から、各表示画素の輝度劣化率を予測し、予測した各表示画素の輝度劣化率と、表示パネルのガンマ特性とから映像信号に対する補正量を導出する第4演算部を有している。本発明による表示装置は、さらに、補正量を用いて映像信号を補正し、補正後の映像信号を複数の表示画素に出力する第2駆動部を備えている。

10

○

【0009】

本発明による表示装置では、表示パネルの非表示領域に設けられた各ダミー画素に、互いに異なる大きさの定電流が流され、その定電流の大きさに応じた輝度で各ダミー画素が発光し、各ダミー画素の発光光が受光部で検知され、各ダミー画素の輝度情報が受光部から出力される。その後、基準画素の第1輝度情報から導出された第1輝度劣化情報と、各非基準画素の第2輝度情報から導出された第2輝度劣化情報とから、第1輝度情報に対する第2輝度情報のべき係数が導出される。さらに、第1輝度情報から第1輝度劣化関数が導出されると共に、第1輝度劣化関数およびべき係数から第2輝度劣化関数が導出される。これにより、例えば、第1輝度劣化関数と、第1輝度劣化関数およびべき係数から得られた第2輝度劣化関数と、各表示画素の映像信号の履歴とを利用して、各表示画素の輝度劣化率を予測することができる。

20

【0010】

ここで、本発明による表示装置において、第3演算部は、第1輝度情報のうち最新の輝度情報と、第1輝度情報のうち最新ではない輝度情報とに合うように、第1輝度劣化関数のパラメータを更新してもよい。さらに、第3演算部は、第1輝度劣化関数のパラメータが更新された後の第1輝度劣化関数、およびべき係数から、第2輝度劣化関数のパラメータを更新してもよい。

30

【0011】

また、本発明による表示装置において、第1演算部は、第1輝度劣化情報および第2輝度劣化情報を、例えば、以下の2つの方法のうちいずれか一方を用いることによって導出してもよい。

【0012】

(1つ目の方法)

1つ目の方法において、第1輝度劣化情報は、第1輝度情報のうち最新の輝度情報の対数をとることにより得られた値と、第1輝度情報のうち最新ではない輝度情報の対数をとることにより得られた値との差分をとることにより導出される。また、第2輝度劣化情報は、第2輝度情報のうち最新の輝度情報の対数をとることにより得られた値と、第2輝度情報のうち最新ではない輝度情報の対数をとることにより得られた値との差分をとることにより導出される。

40

【0013】

(2つ目の方法)

2つ目の方法において、第1輝度劣化情報は、第1輝度情報のうち最新の輝度情報と、第1輝度情報のうち最新ではない輝度情報との差分をとることにより導出される。また、第2輝度劣化情報は、第2輝度情報のうち最新の輝度情報と、第2輝度情報のうち最新ではない輝度情報との差分をとることにより導出される。

50

【 0 0 1 4 】

また、本発明による表示装置において、第2演算部は、べき係数を、例えば、上述の方法を用いて導出した第2輝度劣化情報を、上述の方法を用いて導出した第1輝度劣化情報で除算することにより導出してよい。また、本発明による表示装置において、第1演算部は、第1輝度劣化情報および第2輝度劣化情報を導出する周期（サンプリング周期）を、複数のダミー画素の発光累積時間に応じて変化させてもよい。

【 0 0 1 5 】

また、本発明による表示装置において、複数の第1ダミー画素のうち低輝度で発光させる複数の低輝度画素が、それぞれ、複数の第2ダミー画素によって構成されていてもよい。そのようにした場合であって、複数の低輝度画素に基準画素が含まれるときには、第1演算部は、基準画素に含まれる複数の第2ダミー画素の輝度情報の平均値から第1輝度劣化情報を導出することが可能である。また、複数の低輝度画素に非基準画素が含まれるときには、第1演算部は、低輝度画素であって、かつ非基準画素である画素に含まれる複数の第2ダミー画素の輝度情報の平均値から第2輝度劣化情報を導出することが可能である。

10

【 0 0 1 6 】

また、本発明による表示装置において、基準画素の輝度が所定の値以下となった場合には、第1演算部は、複数の非基準画素のうちの一の画素を新たな基準画素に設定してもよい。そのようにした場合には、第1演算部は、その新たな基準画素の輝度情報から第1輝度劣化情報を導出すると共に、複数の非基準画素のうち新たに基準画素として設定された画素を除く全ての画素の第2輝度情報から各非基準画素の第2輝度劣化情報を導出することが可能である。

20

【 発明の効果 】

【 0 0 1 7 】

本発明による表示装置によれば、例えば、第1輝度劣化関数と、第1輝度劣化関数およびべき係数から得られた第2輝度劣化関数と、各表示画素の映像信号の履歴とを利用して、各表示画素の輝度劣化率を予測することができるようにした。これにより、高い精度で各表示画素の輝度劣化を予測することができるので、正確に焼き付きを防止することができる。

【 0 0 1 8 】

30

また、本発明による表示装置において、第1輝度情報のうち最新の輝度情報と、第1輝度情報のうち最新ではない輝度情報とに合うように、第1輝度劣化関数のパラメータを更新すると共に、第1輝度劣化関数のパラメータが更新された後の第1輝度劣化関数、およびべき係数から、第2輝度劣化関数のパラメータを更新するようにした場合には、観測時点のデータで、各表示画素の輝度劣化率を予測することができる。これにより、更新に必要なメモリ量および計算量を小さく抑えることができる。

【 0 0 1 9 】

また、本発明による表示装置において、サンプリング周期を複数のダミー画素の発光累積時間に応じて変化させるようにした場合には、例えば、発光累積時間が長時間に達し、輝度劣化があまり生じなくなったときに、サンプリング周期を長くすることができる。これにより、更新に必要な計算量を小さく抑えることができる。

40

【 0 0 2 0 】

また、本発明による表示装置において、各低輝度画素を複数の第2ダミー画素によって構成し、複数の第2ダミー画素の輝度情報の平均値から第1輝度劣化情報または第2輝度劣化情報を導出するようにした場合には、低輝度の第1ダミー画素における測定誤差を小さくすることができる。これにより、高い精度で低輝度の表示画素の輝度劣化を予測することができるので、焼き付きをより一層、正確に防止することができる。

【 0 0 2 1 】

また、本発明による表示装置において、基準画素の輝度が所定の値以下となった場合に、複数の非基準画素のうちの一の画素を新たな基準画素に設定し、第1輝度劣化情報およ

50

び第2輝度劣化情報を導出するようにしたときには、基準画素に不具合が生じた場合でも、継続して、輝度劣化を予測することができる。これにより、輝度劣化の予測の信頼性を高めることができる。

【図面の簡単な説明】

【0022】

【図1】本発明による一実施の形態に係る表示装置の構成の一例を表す概略図である。

【図2】画素回路の構成の一例を表す概略図である。

【図3】図1の表示パネルの構成の一例を表す上面図である。

【図4】輝度劣化率の経時変化の一例を初期輝度ごとに表す特性図である。

【図5】輝度劣化率と、初期輝度 Y_s のダミー画素の輝度劣化率との関係の一例を表す関係図である。

10

【図6】べき係数 $n(Y_i, Y_s)$ と、初期輝度の割合 Y_i/Y_s との関係の一例を表す関係図である。

【図7】時刻 T_k での輝度劣化率の予測値 Y_{s2} と、時刻 T_k での輝度劣化率の測定値 Y_{s1} との関係の一例を表す関係図である。

【図8】時刻 T_{k-1} での輝度劣化関数 $F_s(t)$ と、時刻 T_k での輝度劣化関数 $F_s(t)$ との関係の一例を表す関係図である。

【図9】べき係数の算定方法の一例について説明するための概念図である。

【図10】時刻 T_{k-1} でのべき係数 $n(Y_i, Y_s)$ と、時刻 T_k でのべき係数 $n(Y_i, Y_s)$ との関係の一例を表す関係図である。

20

【図11】輝度劣化関数 $F_i(t)$ の算定方法の一例について説明するための概念図である。

【図12】基準輝度における累積発光時間 T_{xy} の導出方法の一例について説明するための概念図である。

【図13】補正量 S_{xy} の導出方法の一例について説明するための概念図である。

【図14】従来の補正方法を説明するための概念図である。

【図15】加速係数と、輝度劣化率との関係の一例を表す関係図である。

【図16】加速係数と、輝度劣化率との関係の他の例を表す関係図である。

【図17】上記実施の形態の表示装置の適用例1の外観を表す斜視図である。

【図18】(A)は適用例2の表側から見た外観を表す斜視図であり、(B)は裏側から見た外観を表す斜視図である。

30

【図19】適用例3の外観を表す斜視図である。

【図20】適用例4の外観を表す斜視図である。

【図21】(A)は適用例5の開いた状態の正面図、(B)はその側面図、(C)は閉じた状態の正面図、(D)は左側面図、(E)は右側面図、(F)は上面図、(G)は下面図である。

【発明を実施するための形態】

【0023】

以下、発明を実施するための形態について、図面を参照して詳細に説明する。なお、説明は以下の順序で行う。

40

1. 実施の形態(図1～図16)

2. 変形例(図なし)

- ・ 初期輝度 Y_i の低い各ダミー画素16を複数のダミー画素で構成した例
- ・ 基準画素に不具合が生じた場合に別のダミー画素16を新たな基準画素に設定するようにした例
- ・ サンプル周期 T を可変にした例
- ・ 四則演算だけで、べき係数 $n(Y_i, Y_s)$ を導出するようにした例

3. 適用例(図17～図21)

【0024】

50

<実施の形態>

(表示装置1の概略構成)

図1は、本発明の一実施の形態に係る表示装置1の概略構成を表したものである。この表示装置1は、表示パネル10と、表示パネル10を駆動する駆動回路20とを備えている。

【0025】

表示パネル10は、複数の有機EL素子11R, 11G, 11Bが2次元配置された表示領域12を有している。本実施の形態では、互いに隣り合う3つの有機EL素子11R, 11G, 11Bが1つの画素(表示画素13)を構成している。なお、以下では、有機EL素子11R, 11G, 11Bの総称として有機EL素子11を適宜、用いるものとする。表示パネル10は、また、複数の有機EL素子14R, 14G, 14Bが2次元配置された非表示領域15を有している。本実施の形態では、互いに隣り合う3つの有機EL素子14R, 14G, 14Bが1つの画素(ダミー画素16)を構成している。なお、以下では、有機EL素子14R, 14G, 14Bの総称として有機EL素子14を適宜、用いるものとする。非表示領域15には、さらに、有機EL素子14R, 14G, 14Bから発せられた光を受光する受光素子群17(受光部)が設けられている。受光素子群17は、例えば、図示しないが、複数の受光素子からなる。複数の受光素子は、例えば、個々の有機EL素子14と対となって2次元配置されており、各受光素子は、各ダミー画素16(各有機EL素子14)から発せられた光(発光光)を検知して、各ダミー画素16の受光信号17A(輝度情報)を出力するようになっている。各受光素子は、例えば、フォトダイオードである。

【0026】

駆動回路20は、タイミング生成回路21、映像信号処理回路22、信号線駆動回路23、走査線駆動回路24、ダミー画素・受光素子群駆動回路25、受光信号処理回路26および記憶回路27を有している。

【0027】

(画素回路18)

図2は、表示領域12内の回路構成の一例を表したものである。表示領域12内には、複数の画素回路18が個々の有機EL素子11と対となって2次元配置されている。各画素回路18は、例えば、駆動トランジスタ T_{r1} 、書き込みトランジスタ T_{r2} および保持容量 C_s によって構成されたものであり、 $2T_{r1}C$ の回路構成となっている。駆動トランジスタ T_{r1} および書き込みトランジスタ T_{r2} は、例えば、nチャネルMOS型の薄膜トランジスタ(TFT(Thin Film Transistor))により形成されている。駆動トランジスタ T_{r1} または書き込みトランジスタ T_{r2} は、pチャネルMOS型のTFTであってもよい。

【0028】

表示領域12において、列方向には信号線DTLが複数配置され、行方向には走査線WSLおよび電源線Vccがそれぞれ複数配置されている。各信号線DTLと各走査線WSLとの交差点近傍には、有機EL素子11R, 11G, 11Bのいずれか一つ(サブピクセル)が設けられている。各信号線DTLは、信号線駆動回路23の出力端(図示せず)と、書き込みトランジスタ T_{r2} のドレイン電極(図示せず)に接続されている。各走査線WSLは、走査線駆動回路24の出力端(図示せず)と、書き込みトランジスタ T_{r2} のゲート電極(図示せず)に接続されている。各電源線Vccは、電源の出力端(図示せず)と、駆動トランジスタ T_{r1} のドレイン電極(図示せず)に接続されている。書き込みトランジスタ T_{r2} のソース電極(図示せず)は、駆動トランジスタ T_{r1} のゲート電極(図示せず)と、保持容量 C_s の一端に接続されている。駆動トランジスタ T_{r1} のソース電極(図示せず)と保持容量 C_s の他端とが、有機EL素子11のアノード電極(図示せず)に接続されている。有機EL素子11のカソード電極(図示せず)は、例えば、グラウンド線GNDに接続されている。

【0029】

(表示パネル 10 の上面構成)

図 3 は、表示パネル 10 の上面構成の一例を表したものである。表示パネル 10 は、例えば、駆動パネル 30 と封止パネル 40 とが封止層 (図示せず) を介して貼り合わされた構造となっている。

【0030】

駆動パネル 30 は、図 3 に示していないが、表示領域 12 に、2 次元配置された複数の有機 EL 素子 11 と、各有機 EL 素子 11 に隣接して配置された複数の画素回路 18 とを有している。駆動パネル 30 は、また、図 3 に示していないが、非表示領域 15 に、2 次元配置された複数の有機 EL 素子 14 と、各有機 EL 素子 14 に隣接して配置された複数の受光素子とを有している。

10

【0031】

駆動パネル 30 の一辺 (長辺) には、例えば、図 3 に示したように、複数の映像信号供給 TAB51 と、制御信号供給 TCP54 と、受光信号出力 TCP55 とが取り付けられている。駆動パネル 30 の他の辺 (短辺) には、例えば、走査信号供給 TAB52 が取り付けられている。また、駆動パネル 30 の一辺 (長辺) であって、かつ映像信号供給 TAB51 とは異なる辺には、例えば、電源供給 TCP53 が取り付けられている。映像信号供給 TAB51 は、信号線駆動回路 23 の集積された IC をフィルム状の配線基板の開口に中空配線したものである。走査信号供給 TAB52 は、走査線駆動回路 24 の集積された IC をフィルム状の配線基板の開口に中空配線したものである。電源供給 TCP53 は、外部の電源と電源線 Vcc とを互いに電氣的に接続する複数の配線がフィルム上に形成されたものである。制御信号供給 TCP54 は、外部のダミー画素・受光素子群駆動回路 25 と、ダミー画素 16 および受光素子群 17 とを互いに電氣的に接続する複数の配線がフィルム上に形成されたものである。受光信号出力 TCP55 は、外部の受光信号処理回路 26 と、受光素子群 17 とを互いに電氣的に接続する複数の配線がフィルム上に形成されたものである。なお、信号線駆動回路 23 および走査線駆動回路 24 は、TAB に形成されていなくてもよく、例えば、駆動パネル 30 に形成されていてもよい。

20

【0032】

封止パネル 40 は、例えば、有機 EL 素子 11, 14 を封止する封止基板 (図示せず) と、カラーフィルタ (図示せず) とを有している。カラーフィルタは、例えば、封止基板の表面のうち有機 EL 素子 11 の光が通過する領域に設けられている。カラーフィルタは、例えば、有機 EL 素子 11R, 11G, 11B のそれぞれに対応して、赤色用のフィルタ、緑色用のフィルタおよび青色用のフィルタ (図示せず) を有している。封止パネル 40 は、例えば、さらに、光反射部 (図示せず) を有している。光反射部は、有機 EL 素子 14 から発せられた光を反射して、受光素子群 17 に入射させるものであり、例えば、封止基板の表面のうち有機 EL 素子 14 の光が通過する領域に設けられている。

30

【0033】

(駆動回路 20)

次に、駆動回路 20 内の各回路について、図 1 を参照して説明する。タイミング生成回路 21 は、映像信号処理回路 22、信号線駆動回路 23、走査線駆動回路 24、ダミー画素・受光素子群駆動回路 25、および受光信号処理回路 26 が連動して動作するように制御するものである。

40

【0034】

タイミング生成回路 21 は、例えば、外部から入力された同期信号 20B に応じて (同期して)、上述した各回路に対して制御信号 21A を出力するようになっている。タイミング生成回路 21 は、例えば、映像信号処理回路 22、ダミー画素・受光素子群駆動回路 25、受光信号処理回路 26 および記憶回路 27 などと共に、例えば、表示パネル 10 とは別体の制御回路基板 (図示せず) 上に形成されている。

【0035】

映像信号処理回路 22 は、例えば、制御信号 21A の入力に応じて (同期して)、外部から入力されたデジタルの映像信号 20A を補正すると共に、補正した後の映像信号をア

50

ナログに変換して信号線駆動回路 23 に出力するものである。本実施の形態では、映像信号処理回路 22 は、記憶回路 27 から読み出した補正情報 26A (後述) を用いて映像信号 20A を補正するようになっている。映像信号処理回路 22 は、例えば、一水平期間ごとに、記憶回路 27 から、補正情報 26A として 1 ライン分の各表示画素 13 の補正量 S_{xy} (後述) を読み出し、読み出した補正量 S_{xy} を用いて映像信号 20A を補正し、補正後の映像信号 22A を信号線駆動回路 23 に出力するようになっている。

【0036】

信号線駆動回路 23 は、映像信号処理回路 22 から入力されたアナログの映像信号 22A を、制御信号 21A の入力に応じて (同期して) 各信号線 DTL に出力するものである。信号線駆動回路 23 は、例えば、図 3 に示したように、駆動パネル 30 の一辺 (長辺) 10 に取り付けられた映像信号供給 TAB51 に設けられている。走査線駆動回路 24 は、制御信号 21A の入力に応じて (同期して)、複数の走査線 WSL の中から一の走査線 WSL を順次選択するものである。走査線駆動回路 24 は、例えば、図 3 に示したように、駆動パネル 30 の他の辺 (短辺) に取り付けられた走査信号供給 TAB52 に設けられている。

【0037】

受光信号処理回路 26 は、受光素子群 17 から入力された受光信号 17A に基づいて、補正情報 26A を導出し、導出した補正情報 26A を、制御信号 21A の入力に応じて (同期して) 記憶回路 27 に出力するようになっている。なお、補正情報 26A の導出方法については、後に詳述する。記憶回路 27 は、受光信号処理回路 26 から入力された補正情報 26A を格納するものである。記憶回路 27 は、格納した補正情報 26A を、映像信号処理回路 22 によって読み出すことができるようになっている。 20

【0038】

ダミー画素・受光素子群駆動回路 25 は、制御信号 21A の入力に応じて (同期して)、各ダミー画素 16 に互いに異なる大きさの定電流を流して各ダミー画素 16 を発光させるものである。ダミー画素・受光素子群駆動回路 25 は、例えば、ダミー画素 16 の数が n 個である場合に、1 番目のダミー画素 16 には初期輝度が Y_1 となるような定電流を流し、2 番目のダミー画素 16 には初期輝度が $Y_2 (> Y_1)$ となるような定電流を流し、 i 番目のダミー画素 16 には初期輝度が $Y_i (> Y_{i-1})$ となるような定電流を流し、 n 番目のダミー画素 16 には初期輝度が $Y_n (> Y_{n-1})$ となるような定電流を流すようになっている。ダミー画素・受光素子群駆動回路 25 は、例えば、各ダミー画素 16 に電流を流した時間を計測するようになっている。 30

【0039】

なお、各ダミー画素 16 の輝度は、各ダミー画素 16 に定電流を流し続けた場合であっても、例えば、図 4 に示したように、時間の経過に伴って、徐々に低下する。これは、各ダミー画素 16 に含まれる有機 EL 素子 14 が通電時間 (発光積算時間) に応じて劣化していく性質を有しており、その劣化の進行度に応じて発光輝度が低下するからである。なお、図 4 中の Y_s は、各ダミー画素 16 のうち基準画素 (後述) として設定された画素の初期輝度である。

【0040】

また、各ダミー画素 16 の輝度劣化率の変移は一樣ではない。例えば、図 5 に示したように、基準画素として設定された画素 (ダミー画素 16) の輝度劣化率を横軸にとると、基準画素の初期輝度 Y_s よりも小さな初期輝度のダミー画素 16 の輝度劣化率の変移は、当初は基準画素の輝度劣化よりも緩やかであることがわかる。一方、基準画素の初期輝度 Y_s よりも大きな初期輝度のダミー画素 16 の輝度劣化率の変移は、当初は基準画素の輝度劣化よりも急峻であることがわかる。図 5 に例示した各ダミー画素 16 の輝度劣化率の変移を式で表すと以下ようになる。 40

【数 1】

$$D_i = D_s^{n(Y_i, Y_s)}$$

【0041】

数 1 において、 D_i は、 i 番目のダミー画素 16 の輝度劣化率である。 D_s は、基準画素の輝度劣化率である。 $n(Y_i, Y_s)$ は、基準画素の輝度に対する i 番目のダミー画素 16 の輝度のべき係数である。べき係数 $n(Y_i, Y_s)$ は、例えば、以下の式に示したように、 $(\text{Log}(Y_i(T_k)) - \text{Log}(Y_i(T_{k-1})))$ を $(\text{Log}(Y_s(T_k)) - \text{Log}(Y_s(T_{k-1})))$ で除算することにより導出される。

10

【数 2】

$$n(Y_i, Y_s) = \frac{\text{Log}(Y_i(T_k)) - \text{Log}(Y_i(T_{k-1}))}{\text{Log}(Y_s(T_k)) - \text{Log}(Y_s(T_{k-1}))}$$

【0042】

数 2 において、 $\text{Log}(Y_s(T_k))$ は $Y_s(T_k)$ の対数であり、 $\text{Log}(Y_s(T_{k-1}))$ は $Y_s(T_{k-1})$ の対数であり、 $\text{Log}(Y_i(T_k))$ は $Y_i(T_k)$ の対数であり、 $\text{Log}(Y_i(T_{k-1}))$ は $Y_i(T_{k-1})$ の対数である。なお、数 2 の右辺の分母 $(\text{Log}(Y_s(T_k)) - \text{Log}(Y_s(T_{k-1})))$ は、本発明の「第 1 輝度劣化情報」の一具体例に相当する。また、数 2 の右辺の分子 $(\text{Log}(Y_i(T_k)) - \text{Log}(Y_i(T_{k-1})))$ は、本発明の「第 2 輝度劣化情報」の一具体例に相当する。

20

【0043】

また、数 2 において、 $Y_s(T_k)$ は、時刻 T_k における基準画素の受光信号 17 A (輝度情報) であり、基準画素の輝度情報のうちで最新の輝度情報に相当する。また、 $Y_s(T_{k-1})$ は、時刻 T_{k-1} ($<$ 時刻 T_k) における基準画素の受光信号 17 A (輝度情報) であり、基準画素の輝度情報のうちで最新ではない輝度情報に相当する。 $Y_i(T_k)$ は、時刻 T_k における i 番目のダミー画素 16 の受光信号 17 A (輝度情報) であり、 i 番目のダミー画素 16 (非基準画素) の輝度情報のうちで最新の輝度情報に相当する。 $Y_i(T_{k-1})$ は、時刻 T_{k-1} における i 番目のダミー画素 16 の受光信号 17 A (輝度情報) であり、 i 番目のダミー画素 16 (非基準画素) の輝度情報のうちで最新ではない輝度情報に相当する。時刻 T_{k-1} と時刻 T_k との関係は、例えば、以下の式で表される。

30

【数 3】

$$T_k = T_{k-1} + \Delta T$$

【0044】

数 3 において、 ΔT はサンプリング周期である。ここで、サンプリング周期 ΔT とは、例えば、受光信号処理回路 26 が数 2 の右辺の分母の値および分子の値を導出する周期を指している。受光信号処理回路 26 は、サンプリング周期 ΔT を常に一定にしている。

40

【0045】

上記のようにして導出したべき係数 $n(Y_i, Y_s)$ は、例えば、図 6 に示したように、横軸を、基準画素の初期輝度 Y_s に対する各ダミー画素 16 の初期輝度 Y_i の割合 (Y_i / Y_s) とすると、時刻 T_k において、初期輝度 Y_i が大きくなるにつれて大きくなる右肩上がりの曲線を描く。なお、数 2 から明らかなように、べき係数 $n(Y_i, Y_s)$ は、 Y_s / Y_i において 1 である。

【0046】

次に、図 7 ~ 図 13 を参照して、映像信号 20 A の補正に用いる補正情報 26 A の導出

50

方法について説明する。

【0047】

(初期設定)

まず、初期設定について説明する。受光信号処理回路26は、複数のダミー画素16のうちの一の画素を基準画素として設定する。本実施の形態では、この基準画素は、他のダミー画素16(非基準画素)に変更されることはなく、常に、同一のダミー画素16に設定される。

【0048】

次に、受光信号処理回路26は、時刻 T_1 、 T_2 において、受光素子群17から受光信号17Aを取得する。具体的には、受光信号処理回路26は、時刻 T_1 、 T_2 において、複数のダミー画素16のうちの一の画素である基準画素の受光信号17A(第1輝度情報)を受光素子群17から取得する。さらに、受光信号処理回路26は、時刻 T_1 、 T_2 において、複数のダミー画素16のうち基準画素を除く全ての画素である複数の非基準画素の受光信号17A(第2輝度情報)を受光素子群17から取得する。続いて、受光信号処理回路26は、基準画素の輝度情報から、基準画素の輝度劣化情報($\log(Y_s(T_2)) - \log(Y_s(T_1))$)を導出し、各非基準画素の輝度情報から、各非基準画素の輝度劣化情報($\log(Y_i(T_2)) - \log(Y_i(T_1))$)を導出する。

【0049】

次に、受光信号処理回路26は、基準画素の輝度劣化情報、および各非基準画素の輝度劣化情報から、時刻 T_2 の時点における、基準画素の輝度情報に対する各非基準画素の輝度情報のべき係数 $n(Y_i, Y_s)$ を導出する。続いて、受光信号処理回路26は、基準画素の輝度情報から、時刻 T_2 の時点における、基準画素の輝度の経時変化を表す輝度劣化関数 $F_s(t)$ (第1輝度劣化関数)を導出する。さらに、受光信号処理回路26は、輝度劣化関数 $F_s(t)$ およびべき係数 $n(Y_i, Y_s)$ から、時刻 T_2 の時点における、各非基準画素の輝度の経時変化を表す輝度劣化関数 $F_i(t)$ (第2輝度劣化関数)を導出する。このようにして、受光信号処理回路26は、初期の輝度情報を用いて、時刻 T_2 の時点における輝度劣化関数 $F_s(t)$ 、 $F_i(t)$ を導出する。

【0050】

(データの更新)

次に、データの更新について説明する。受光信号処理回路26は、時刻 T_{k-1} 、 T_k において、基準画素の受光信号17A(第1輝度情報)と、複数の非基準画素の受光信号17A(第2輝度情報)を受光素子群17から取得する。このときの基準画素の受光信号17Aの値(測定値)を Y_{s1} とする(図7参照)。次に、受光信号処理回路26は、時刻 T_{k-1} の時点における輝度劣化関数 $F_s(t)$ から、時刻 T_k における基準画素の輝度情報を予測する。このときの予測値を Y_{s2} とする(図7参照)。続いて、受光信号処理回路26は、測定値 Y_{s1} と予測値 Y_{s2} とを比較して、測定値 Y_{s1} と予測値 Y_{s2} とが互いに一致するかどうかを判定する。その結果、例えば、測定値 Y_{s1} が予測値 Y_{s2} と一致する場合には、受光信号処理回路26は、時刻 T_{k-1} の時点における輝度劣化関数 $F_s(t)$ を、時刻 T_k の時点における輝度劣化関数 $F_s(t)$ とする。一方、受光信号処理回路26は、測定値 Y_{s1} と予測値 Y_{s2} とを比較して、例えば、測定値 Y_{s1} が予測値 Y_{s2} と異なる場合には、受光信号処理回路26は、基準画素の輝度情報から、時刻 T_k の時点における輝度劣化関数 $F_s(t)$ (第1輝度劣化関数)を導出する。

【0051】

次に、受光信号処理回路26は、基準画素の輝度情報から、基準画素の輝度劣化情報($\log(Y_s(T_k)) - \log(Y_s(T_{k-1}))$)を導出する。さらに、受光信号処理回路26は、複数の非基準画素の輝度情報から、各非基準画素の輝度劣化情報($\log(Y_i(T_k)) - \log(Y_i(T_{k-1}))$)を導出する。次に、受光信号処理回路26は、基準画素の輝度劣化情報、および各非基準画素の輝度劣化情報から、時刻 T_k の時点におけるべき係数 $n(Y_i, Y_s)$ を導出する。

【0052】

10

20

30

40

50

次に、受光信号処理回路 26 は、時刻 T_{k-1} の時点における輝度劣化関数 $F_s(t)$ のパラメータ（例えば、 p_1, p_2, \dots, p_m ）を、時刻 T_k の時点における輝度劣化関数 $F_s(t)$ のパラメータ（例えば、 p_1', p_2', \dots, p_m' ）に更新する（図 8 参照）。つまり、受光信号処理回路 26 は、基準画素の輝度情報のうち最新の輝度情報（ $Y_s(T_k)$ ）と、基準画素の輝度情報のうち最新ではない輝度情報（ $Y_s(T_{k-1})$ ）とに合うように、輝度劣化関数 $F_s(t)$ のパラメータを更新する。受光信号処理回路 26 は、例えば、新たに求めた輝度劣化関数 $F_s(t)$ のパラメータを記憶回路 27 に格納する。

【0053】

次に、受光信号処理回路 26 は、時刻 T_k の時点における輝度劣化関数 $F_s(t)$ （図 9 参照）と、べき係数 $n(Y_i, Y_s)$ （図 10 参照）とから、時刻 T_k の時点における輝度劣化関数 $F_i(t)$ （第 2 輝度劣化関数）を導出する（図 11 参照）。具体的には、受光信号処理回路 26 は、以下の式を用いて、時刻 T_k の時点における輝度劣化関数 $F_i(t)$ を導出する。

【数 4】

$$F_i(t) = F_s(t)^{n(Y_i, Y_s)}$$

【0054】

次に、受光信号処理回路 26 は、時刻 T_{k-1} の時点における各非基準画素の輝度劣化関数 $F_i(t)$ のパラメータを、時刻 T_k の時点における各非基準画素の輝度劣化関数 $F_i(t)$ のパラメータに更新する。受光信号処理回路 26 は、例えば、新たに求めた輝度劣化関数 $F_i(t)$ のパラメータを記憶回路 27 に格納する。

【0055】

（輝度劣化率の予測）

次に、受光信号処理回路 26 は、次のサンプリング期間が到来するまでの間、各表示画素 13 の輝度劣化率を予測する。具体的には、受光信号処理回路 26 は、輝度劣化関数 $F_s(t)$ 、輝度劣化関数 $F_i(t)$ 、および各表示画素 13 の映像信号 20A の履歴から、各表示画素 13 の、基準輝度における発光積算時間 T_{xy} を導出する。受光信号処理回路 26 は、各表示画素 13 の、基準輝度における発光積算時間 T_{xy} を、例えば、以下のよう

【0056】

図 12 は、各表示画素 13 の、基準輝度における発光積算時間 T_{xy} の導出過程を模式的に表したものである。例えば、図 12 に示したように、ある表示画素 13 の輝度が、時刻 $T = 0 \sim t_1$ の間、初期輝度 Y_1 で発光し、時刻 $T = t_1 \sim t_2$ の間、初期輝度 Y_2 で発光し、時刻 $T = t_2 \sim t_3$ の間、初期輝度 Y_n で発光したとする。このとき、この表示画素 13 の輝度は、厳密には、時刻 $T = 0 \sim t_1$ の間、初期輝度 Y_1 の劣化曲線に沿って劣化し、時刻 $T = t_1 \sim t_2$ の間、初期輝度 Y_2 の劣化曲線に沿って劣化し、時刻 $T = t_2 \sim t_3$ の間、初期輝度 Y_n の劣化曲線に沿って劣化する。その結果、この表示画素 13 の輝度は、例えば、図 12 に示したように 48% まで劣化したとする。したがって、基準画素の輝度劣化曲線（ $F_s(t)$ ）において劣化率が 48% となるときの時間を求めることにより、この表示画素 13 の、基準輝度における発光積算時間 T_{xy} を求めることができる。このように、各階調における輝度劣化曲線上を入力信号の大きさ（階調）に応じて追跡することにより、各表示画素 13 の、基準輝度における発光積算時間 T_{xy} 、および各表示画素 13 の輝度劣化率を求めることができる。

【0057】

（補正量の導出）

次に、受光信号処理回路 26 は、求めた発光積算時間 T_{xy} （または、予測した各表示画素 13 の輝度劣化率）と、表示パネル 10 ガンマ特性とから映像信号に対する補正量を導

10

20

30

40

50

出する。受光信号処理回路 26 は、映像信号に対する補正量を、例えば、以下のようにして求める。

【0058】

図 13 は、 $T = 0$ 、 T_{xy} における階調（映像信号 20A の値）と輝度との関係の一例を表したものである。 $T = 0$ における階調 - 輝度特性は、いわゆるガンマ特性と呼ばれるものである。 $T = T_{xy}$ における階調 - 輝度特性は、ガンマ特性に対して、全階調において、輝度を 48% にまで減衰させたものである。ここで、ある表示画素 13 において、映像信号 20A の値が S_{xy} であったとすると、この表示画素 13 の輝度は、初期には、図中の白丸に対応する値となっていたことがわかる。つまり、この表示画素 13 の輝度は、初期から発光積算時間 T_{xy} だけ経過したときに、初期の輝度から 48% にまで減衰した値となっ

10

【0059】

そこで、受光信号処理回路 26 は、初期から発光積算時間 T_{xy} だけ経過したときの輝度が初期の輝度と等しくなるように、映像信号 20A (S_{xy}) に加える補正量 S_{xy} を導出する。最後に、受光信号処理回路 26 は、補正量 S_{xy} を、補正情報 26A として記憶回路 27 に格納する。

【0060】

（動作・効果）

次に、本実施の形態の表示装置 1 の動作および効果について説明する。表示装置 1 に対して映像信号 20A および同期信号 20B が入力される。すると、信号線駆動回路 23 および走査線駆動回路 24 によって各表示画素 13 が駆動され、各表示画素 13 の映像信号 20A に応じた映像が表示領域 12 に表示される。さらに、ダミー画素・受光素子群駆動回路 25 によって各ダミー画素 16 が駆動されると同時に受光素子群 17 も駆動される。これにより、各ダミー画素 16 に、互いに異なる大きさの定電流が流され、その定電流の大きさに応じた輝度で各ダミー画素 16 が発光し、各ダミー画素 16 の発光光が受光素子群 17 で検知される。その結果、受光素子群 17 から、各ダミー画素 16 の発光光に対応する受光信号 17A が出力される。次に、受光信号処理回路 26 によって、以下の処理が行われる。すなわち、受光信号 17A から、基準画素の受光信号 17A（輝度情報）に対する非基準画素の受光信号 17A（輝度情報）のべき係数 $n(Y_i, Y_s)$ が導出される。次に、基準画素の輝度情報から基準画素の輝度劣化関数 $F_s(t)$ が導出されると共に、輝度劣化関数 $F_s(t)$ およびべき係数 $n(Y_i, Y_s)$ から非基準画素の輝度劣化関数 $F_i(t)$ が導出される。次に、輝度劣化関数 $F_s(t)$ と、輝度劣化関数 $F_i(t)$ と、各表示画素 13 の映像信号 20A の履歴とを利用して、各表示画素 13 の、基準輝度における発光積算時間 T_{xy} および各表示画素 13 の輝度劣化率が予測される。次に、初期から発光積算時間 T_{xy} だけ経過したときの輝度が初期の輝度と等しくなるように、各表示画素 13 の映像信号 20A (S_{xy}) に対して補正量 S_{xy} が加えられる。これにより、各表示画素 13 の輝度が初期の輝度となる。

20

30

【0061】

このように、本実施の形態では、輝度劣化関数 $F_s(t)$ と、輝度劣化関数 $F_i(t)$ およびべき係数 $n(Y_i, Y_s)$ から得られた輝度劣化関数 $F_i(t)$ と、各表示画素 13 の映像信号 20A の履歴とを利用して、各表示画素 13 の輝度劣化率が予測される。これにより、高い精度で各表示画素 13 の輝度劣化を予測することができるので、各表示画素 13 の輝度が初期の輝度となるように、各表示画素 13 の映像信号 20A (S_{xy}) に対して的確な補正量 S_{xy} を加えることができる。その結果、正確に焼き付きを防止することができる。

40

【0062】

ところで、各表示画素 13 の輝度劣化率を予測する手法の 1 つとして、例えば、加速係数を用いる方法がある。この方法では、まず、例えば、図 14 の破線に示したように、初期輝度 Y_i のダミー画素 16 の輝度劣化率が初期輝度 Y_s のダミー画素 16 の輝度劣化率と同一となるときの時間 T を求めておく。次に、例えば、図 15 に示したように、横軸を

50

$\log(Y_i/Y_s)$ とし、縦軸を $\log(T)$ として、時間 T をプロットすると共に、輝度劣化率の大きさごとにプロットを直線で結んだのち、その直線の傾きを輝度劣化率の大きさごとに求める。この傾きが、上記の加速係数 となる。続いて、例えば、図16に示したように、横軸を輝度劣化率 D とし、縦軸を加速係数 として、加速係数 をプロットする。そして、この手法では、このプロットから、各表示画素13の輝度劣化率を予測する。具体的には、以下の式を用いて、各表示画素13の輝度劣化率を予測する。

【数5】

$$T(D_x, Y_i) = T(D_x, Y_s) \times \left(\frac{Y_i}{Y_s} \right)^{\alpha(D_x)}$$

10

【0063】

数5において、 $T(D_x, Y_i)$ は、初期輝度 Y_i のダミー画素16が輝度劣化率 D_x に到達するまでの時間（到達時間）である。 $T(D_x, Y_s)$ は、初期輝度 Y_s のダミー画素16が輝度劣化率 D_x に到達するまでの時間（到達時間）である。 (D_x) は、輝度劣化率 D_x における加速係数 である。

【0064】

しかし、上記の手法では、以下の問題がある。例えば、図14に示したように、ある時刻 T_x までは、初期輝度 Y_1 のダミー画素16の輝度劣化率が求められているとする。このとき、初期輝度 Y_1 のダミー画素16の輝度劣化率が80%であるとする。初期輝度 Y_1 を除く他の初期輝度 Y_i のダミー画素16の輝度劣化率は、時刻 T_x において、通常、80%よりも小さくなる。例えば、初期輝度 Y_s のダミー画素16の輝度劣化率は、時刻 T_x において、65%となっており、初期輝度 Y_n のダミー画素16の輝度劣化率は、時刻 T_x において、35%となっている。加速係数 は、ある劣化率に到達するのに要する時間を、初期輝度 $Y_1 \sim Y_n$ の全てのダミー画素16において求めることにより導き出される。そのため、時刻 T_x までに得られた各ダミー画素16の輝度劣化率のデータでは、輝度劣化率が100%～85%までの加速係数 しか求めることができない。その結果、輝度劣化率が85%未満のときの加速係数 については予測するしかないので、例えば、図16に示したように、加速係数 と輝度劣化率との関係が曲線Aとなるのか、または曲線Bとなるのかは分からない場合が生じる。従って、加速係数 を用いる方法では、初期輝度 Y_1 のダミー画素16の輝度劣化の進行具合によって、各表示画素13の輝度劣化率の予測精度が変わってしまう。もちろん、初期輝度 Y_1 のダミー画素16の輝度劣化が進行すると、加速係数 と輝度劣化率との関係が明らかとなる。しかし、初期輝度 Y_1 のダミー画素16の輝度劣化は、たいてい、非常に緩やかであるので、予測に必要な加速係数 と輝度劣化率との関係を得るためには、非常に長い期間の観測を必要となる。従って、加速係数 を用いる方法は、現実的ではない。

20

30

【0065】

一方、本実施の形態では、観測時点のデータ($Y_s(T_k)$ 、 $Y_s(T_{k-1})$)で、各表示画素13の輝度劣化率を予測することができる。これにより、長時間観測をすることなく、高い精度で各表示画素の輝度劣化を予測することができる。従って、本実施の形態の予測方法は、極めて現実的である。また、本実施の形態では、観測時点のデータ($Y_s(T_k)$ 、 $Y_s(T_{k-1})$)で、各表示画素13の輝度劣化率を予測することができることから、更新に必要なメモリ量および計算量を小さく抑えることができる。

40

【0066】

<変形例>

上記実施の形態では、初期輝度 $Y_1 \sim Y_n$ の全てのダミー画素16が、有機EL素子14R、14G、14Bを一組とする単一の画素によって構成されていたが、初期輝度 Y_1 の低い各ダミー画素16（低輝度画素）を複数のダミー画素（第2ダミー画素）（図示せず）によって構成してもよい。このようにした場合には、受光信号処理回路26は、複数の第2ダミー画素の輝度の平均値から、数2の右辺の分母または分子を導出することが可能

50

である。これにより、低輝度のダミー画素 16 における測定誤差を小さくすることができるので、高い精度で低輝度の表示画素 13 の輝度劣化を予測することができる。その結果、焼き付きをより一層、正確に防止することができる。

【0067】

また、上記実施の形態では、常に特定のダミー画素 16 が基準画素となっていたが、必要に応じて、今まで非基準画素であったダミー画素 16 が基準画素となってもよい。例えば、受光信号処理回路 26 は、基準画素の輝度が所定の値以下となったことを検知したときには、今まで基準画素として設定されていたダミー画素 16 を除外すると共に複数の非基準画素のうちの一の画素を新たな基準画素に設定する。その後は、受光信号処理回路 26 は、今までと同様にして、数 2 の右辺の分母および分子を導出する。このようにした場合には、基準画素に不具合が生じた場合でも、継続して、輝度劣化を予測することができる。これにより、輝度劣化の予測の信頼性を高めることができる。

10

【0068】

また、上記実施の形態では、サンプリング周期 T が常に一定となっていたが、可変であってもよい。例えば、受光信号処理回路 26 が、サンプリング周期 T を複数のダミー画素 16 の発光累積時間に応じて変化させてもよい。そのようにした場合には、例えば、発光累積時間 T_{xy} が長時間に達し、輝度劣化があまり生じなくなったときに、サンプリング周期 T を長くすることができる。これにより、更新に必要な計算量を小さく抑えることができる。

【0069】

20

また、上記実施の形態では、数 2 を用いて、べき係数 $n(Y_i, Y_s)$ は導出されていたが、例えば、以下の式を用いて、べき係数 $n(Y_i, Y_s)$ が導出されてもよい。

【数 6】

$$n(Y_i, Y_s) = \frac{Y_s(T_k)}{Y_i(T_k)} \times \frac{\frac{d}{dt}(Y_i(T_k))}{\frac{d}{dt}(Y_s(T_k))}$$

【数 7】

30

$$n(Y_i, Y_s) = \frac{Y_s(T_k)}{Y_i(T_k)} \times \frac{Y_i(T_k) - Y_i(T_{k-1})}{Y_s(T_k) - Y_s(T_{k-1})}$$

【0070】

数 6 において、右辺第 2 項の分母は、時刻 T_k における基準画素の劣化速度である。右辺第 2 項の分子は、時刻 T_k における非基準画素の劣化速度である。数 7 において、右辺第 2 項は、時刻 T_k における基準画素の劣化速度を、時刻 T_k における非基準画素の劣化速度で除算することにより得られたものである。

【0071】

40

数 6 または数 7 を用いて、べき係数 $n(Y_i, Y_s)$ を導出するようにした場合には、四則演算だけで、べき係数 $n(Y_i, Y_s)$ を導出することができ、数 2 を用いたときのような対数の計算が不要である。従って、本変形例では、数 2 を用いてべき係数 $n(Y_i, Y_s)$ を導出した場合よりも、計算量を小さく抑えることができる。

【0072】

< 適用例 >

以下、上記実施の形態およびその変形例で説明した表示装置 1 の適用例について説明する。上記実施の形態等の表示装置 1 は、テレビジョン装置、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置あるいはビデオカメラなど、外部から入力された映像信号あるいは内部で生成した映像信号を、画像あるいは映像として表示す

50

るあらゆる分野の電子機器の表示装置に適用することが可能である。

【 0 0 7 3 】

(適用例 1)

図 1 7 は、上記実施の形態等の表示装置 1 が適用されるテレビジョン装置の外観を表したものである。このテレビジョン装置は、例えば、フロントパネル 3 1 0 およびフィルターガラス 3 2 0 を含む映像表示画面部 3 0 0 を有しており、この映像表示画面部 3 0 0 は、上記実施の形態等の表示装置 1 により構成されている。

【 0 0 7 4 】

(適用例 2)

図 1 8 は、上記実施の形態等の表示装置 1 が適用されるデジタルカメラの外観を表したものである。このデジタルカメラは、例えば、フラッシュ用の発光部 4 1 0、表示部 4 2 0、メニュースイッチ 4 3 0 およびシャッターボタン 4 4 0 を有しており、その表示部 4 2 0 は、上記実施の形態等の表示装置 1 により構成されている。

【 0 0 7 5 】

(適用例 3)

図 1 9 は、上記実施の形態等の表示装置 1 が適用されるノート型パーソナルコンピュータの外観を表したものである。このノート型パーソナルコンピュータは、例えば、本体 5 1 0、文字等の入力操作のためのキーボード 5 2 0 および画像を表示する表示部 5 3 0 を有しており、その表示部 5 3 0 は、上記実施の形態等の表示装置 1 により構成されている。

【 0 0 7 6 】

(適用例 4)

図 2 0 は、上記実施の形態等の表示装置 1 が適用されるビデオカメラの外観を表したものである。このビデオカメラは、例えば、本体部 6 1 0、この本体部 6 1 0 の前方側面に設けられた被写体撮影用のレンズ 6 2 0、撮影時のスタート/ストップスイッチ 6 3 0 および表示部 6 4 0 を有しており、その表示部 6 4 0 は、上記実施の形態等の表示装置 1 により構成されている。

【 0 0 7 7 】

(適用例 5)

図 2 1 は、上記実施の形態等の表示装置 1 が適用される携帯電話機の外観を表したものである。この携帯電話機は、例えば、上側筐体 7 1 0 と下側筐体 7 2 0 とを連結部（ヒンジ部）7 3 0 で連結したものであり、ディスプレイ 7 4 0、サブディスプレイ 7 5 0、ピクチャーライト 7 6 0 およびカメラ 7 7 0 を有している。そのディスプレイ 7 4 0 またはサブディスプレイ 7 5 0 は、上記実施の形態等の表示装置 1 により構成されている。

【 符号の説明 】

【 0 0 7 8 】

1 ... 表示装置、1 0 ... 表示パネル、1 1、1 1 R、1 1 G、1 1 B、1 4、1 4 R、1 4 G、1 4 B ... 有機 E L 素子、1 2 ... 表示領域、1 3 ... 表示画素、1 5 ... 非表示領域、1 6 ... ダミー画素、1 7 ... 受光素子群、1 7 A ... 受光信号、1 8 ... 画素回路、2 0 ... 駆動回路、2 0 A、2 2 A ... 映像信号、2 0 B ... 同期信号、2 1 ... タイミング生成回路、2 1 A ... 制御信号、2 2 ... 映像信号処理回路、2 3 ... 信号線駆動回路、2 4 ... 走査線駆動回路、2 5 ... ダミー画素・受光素子群駆動回路、2 6 ... 受光信号処理回路、2 6 A ... 補正情報、2 7 ... 記憶回路、3 0 ... 駆動パネル、4 0 ... 封止パネル、5 1 ... 映像信号供給 T A B、5 2 ... 走査信号供給 T A B、5 3 ... 電源供給 T C P、5 4 ... 制御信号供給 T C P、5 5 ... 受光信号出力 T C P、A、B ... 曲線、C_s ... 保持容量、D、D_x ... 輝度劣化率、D T L ... 信号線、F_i(t)、F_s(t) ... 輝度劣化関数、G N D ... グラウンド線、n(Y_i, Y_s) ... べき係数、S_{xy} ... 映像信号、T₁, T₂, T_x, T_k, T_{k-1} ... 時刻、T r₁ ... 駆動トランジスタ、T r₂ ... 書き込みトランジスタ、T_{xy} ... 発光積算時間、T(D_x, Y_i), T(D_x, Y_s) ... 到達時間、V c c ... 電源線、W S L ... 走査線、Y_{s1} ... 測定値、Y_{s2} ... 予測値、Y₁, Y₂, Y_i, Y_s, Y_n ... 初期輝度、Y_i(T_k), Y_i(T_{k-1}), Y_s(T_k), Y_s(T_{k-1})

10

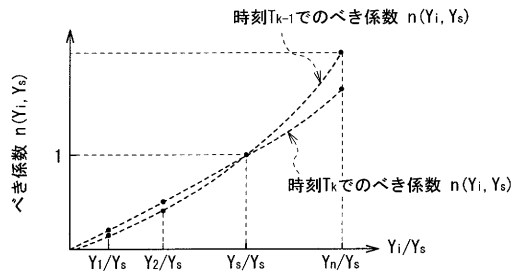
20

30

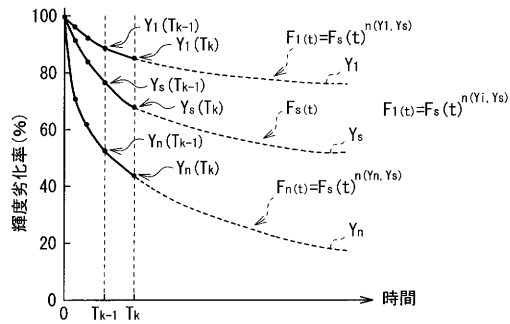
40

50

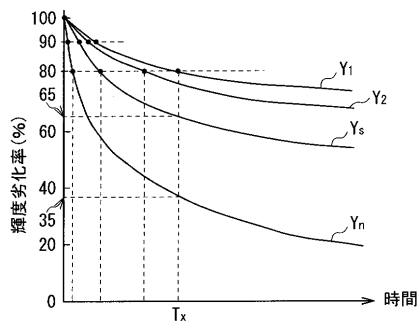
【図 10】



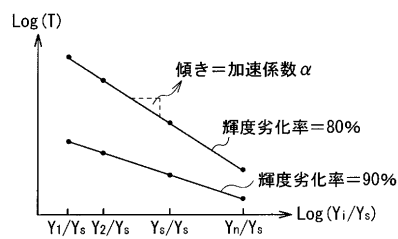
【図 11】



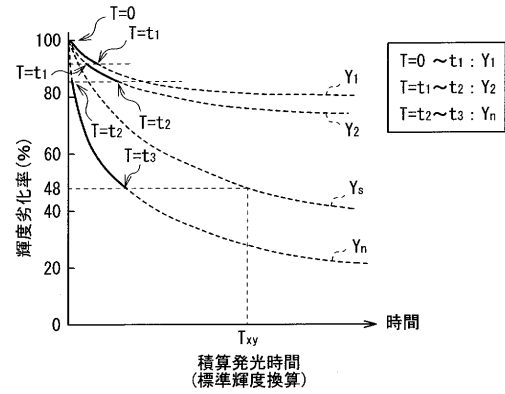
【図 14】



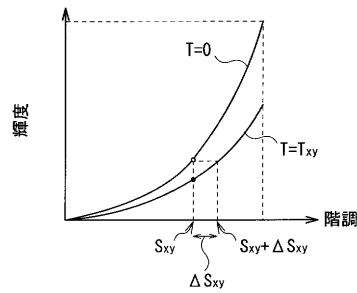
【図 15】



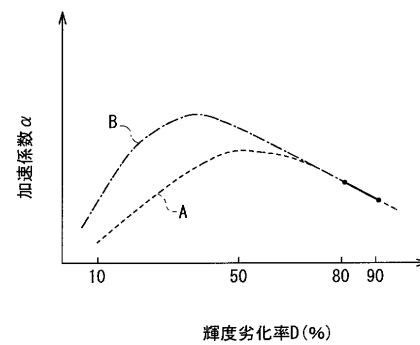
【図 12】



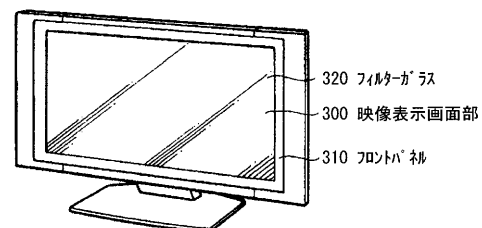
【図 13】



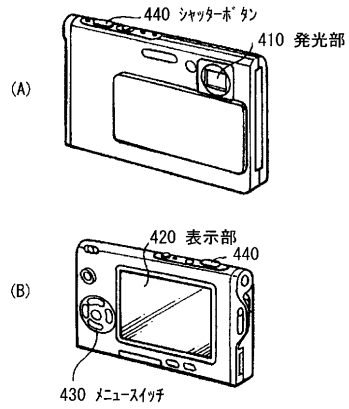
【図 16】



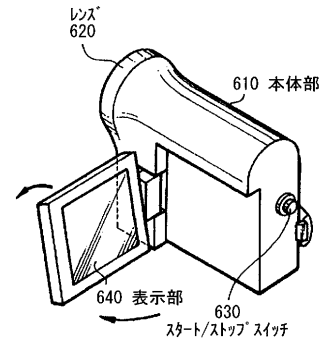
【図 17】



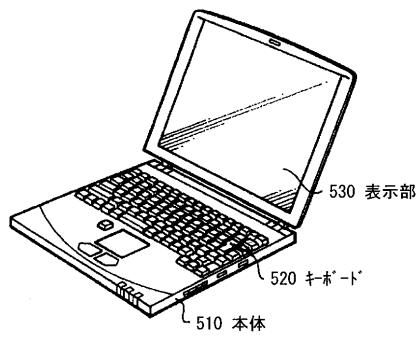
【図 18】



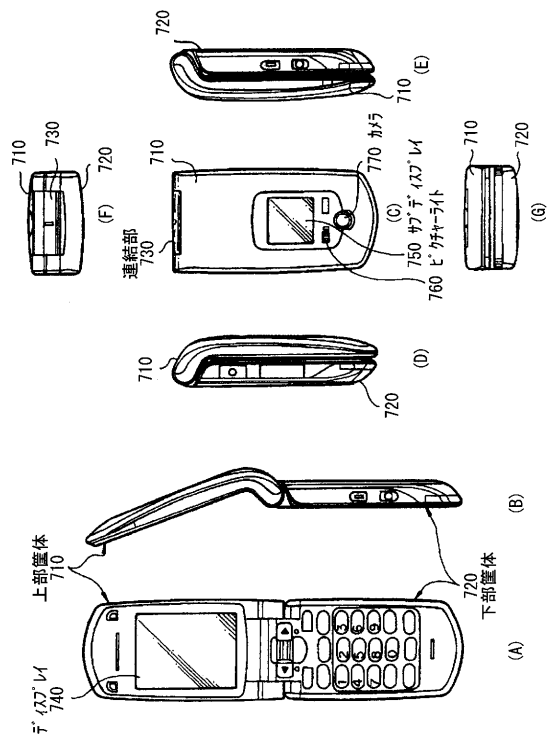
【図 20】



【図 19】



【図 21】



フロントページの続き

- (72)発明者 内野 勝秀
東京都港区港南1丁目7番1号 ソニー株式会社内
- (72)発明者 長谷川 洋
東京都港区港南1丁目7番1号 ソニー株式会社内
- (72)発明者 小野 宗紀
東京都港区港南1丁目7番1号 ソニー株式会社内

審査官 小川 浩史

- (56)参考文献 特開2007-156044(JP,A)
特開2007-171507(JP,A)
特許第5246433(JP,B2)

- (58)調査した分野(Int.Cl., DB名)
G09G 3/20-3/38