

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成30年4月12日 (2018.4.12)

【公開番号】特開2018-14129(P2018-14129A)

【公開日】平成30年1月25日 (2018.1.25)

【年通号数】公開・登録公報2018-003

【出願番号】特願2017-176250(P2017-176250)

【国際特許分類】

G 0 6 F 3/06 (2006.01)

G 0 6 F 12/00 (2006.01)

【 F I 】

G 0 6 F 3/06 3 0 1 W

G 0 6 F 3/06 3 0 2 A

G 0 6 F 12/00 5 1 1 A

G 0 6 F 12/00 5 1 4 E

【手続補正書】

【提出日】平成30年2月23日 (2018.2.23)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

プロセッサと、キャッシュメモリと、記憶デバイスとを備え、外部デバイスに接続されるストレージ装置において、

前記キャッシュメモリへの入出力を管理する圧縮コントローラと、を備え、

前記プロセッサは、外部デバイスに認識される第 1 の仮想ボリュームと、前記記憶デバイスに対応する第 2 の仮想ボリュームと、を作成し、

前記圧縮コントローラは、第 1 の仮想ボリュームに対応する第 1 の論理記憶空間と、前記第 2 の仮想ボリュームに対応する第 2 の論理記憶空間と、を作成し、

前記第 1 の仮想ボリュームに、前記外部デバイスから圧縮前ライトデータのライト要求を受信した場合に、

前記プロセッサは、前記圧縮コントローラに、前記圧縮前ライトデータと、当該ライトデータにかかる前記第 1 の仮想ボリュームに対応する第 1 の論理記憶空間のアドレスと、前記第 2 の論理記憶空間のアドレスと、を対応付け、

前記圧縮コントローラは、受信した前記圧縮前ライトデータを圧縮して圧縮済ライトデータを前記キャッシュメモリに格納するとともに、前記格納した圧縮済ライトデータと、前記第 1 の論理記憶空間のアドレス及び前記第 2 の論理記憶空間のアドレスとを対応付ける

ことを特徴とするストレージ装置。

【請求項 2】

請求項 1 記載のストレージ装置において、

前記圧縮コントローラは、前記キャッシュメモリに格納した圧縮済ライトデータを、圧縮状態と伸長状態とを選択して読み出し可能なことを特徴とするストレージ装置。

【請求項 3】

請求項 2 記載のストレージ装置において、

前記圧縮コントローラは、

前記第 1 の論理記憶空間のアドレスとともにリード要求を受信した場合には、前記キャッシュメモリに格納された圧縮済データを伸長して前記プロセッサに送信し、

前記第 2 の論理記憶空間のアドレスとともにリード要求を受信した場合には、前記キャッシュメモリに格納された圧縮済データを圧縮状態で前記プロセッサに送信することを特徴とするストレージ装置。

【請求項 4】

請求項 2 記載のストレージ装置において、

前記プロセッサは、前記キャッシュメモリに格納した圧縮済ライトデータを読み出して、前記記憶デバイスに格納することを特徴とするストレージ装置。

【請求項 5】

請求項 1 記載のストレージ装置において、

前記圧縮コントローラは、前記圧縮済ライトデータに基づいて、パリティを生成し、前記圧縮済ライトデータとともに前記キャッシュメモリに格納することを特徴とするストレージ装置。

【請求項 6】

請求項 1 記載のストレージ装置において、

前記第 1 の仮想ボリュームに、前記外部デバイスから圧縮前ライトデータのライト要求を受信した場合に、

前記プロセッサは、

前記キャッシュ装置に、前記圧縮前ライトデータと、当該ライトデータにかかる前記第 1 の仮想ボリュームに対応する第 1 の論理記憶空間のアドレスと、を送信するとともに、前記外部デバイスに、前記ライト要求にかかる処理を完了した通知を送信し、

前記キャッシュメモリに格納された圧縮済ライトデータが所定量以上になった場合に、前記第 1 の論理記憶空間のアドレスに対応する前記第 2 の論理記憶空間のアドレスを決定して前記キャッシュ装置に送信し、前記キャッシュメモリに格納した圧縮済ライトデータを読み出して、前記記憶デバイスに格納する

ことを特徴とするストレージ装置。

【請求項 7】

プロセッサと、キャッシュメモリと、を備え、第 1 のデバイス及び第 2 のデバイスに接続される情報処理装置において、

前記キャッシュメモリへの入出力を管理するコントローラと、を備え、

前記圧縮コントローラは、第 1 のデバイスに対応する第 1 の論理記憶空間と、前記第 2 のデバイスに対応する第 2 の論理記憶空間と、を作成し、

前記第 1 の論理記憶空間に、前記外部デバイスから圧縮前ライトデータを受信した場合に、

前記プロセッサは、前記圧縮コントローラに、前記圧縮前ライトデータと、当該ライトデータにかかる前記第 1 の仮想ボリュームに対応する第 1 の論理記憶空間のアドレスと、前記第 2 の論理記憶空間のアドレスと、を対応付け、

前記圧縮コントローラは、受信した前記圧縮前ライトデータを圧縮して圧縮済ライトデータを前記キャッシュメモリに格納するとともに、前記格納した圧縮済ライトデータと、前記第 1 の論理記憶空間のアドレス及び前記第 2 の論理記憶空間のアドレスとを対応付ける

ことを特徴とする情報処理装置。

【請求項 8】

プロセッサと、キャッシュメモリと、記憶デバイスとを備え、外部デバイスに接続されるストレージ装置における処理方法において、

前記ストレージ装置は、前記キャッシュメモリへの入出力を管理する圧縮コントローラと、を備え、

前記プロセッサは、外部デバイスに認識される第 1 の仮想ボリュームと、前記記憶デバイスに対応する第 2 の仮想ボリュームと、を作成し、

前記圧縮コントローラは、第１の仮想ボリュームに対応する第１の論理記憶空間と、前記第２の仮想ボリュームに対応する第２の論理記憶空間と、を作成し、

前記第１の仮想ボリュームに、前記外部デバイスから圧縮前ライトデータのライト要求を受信した場合に、

前記プロセッサは、前記圧縮コントローラに、前記圧縮前ライトデータと、当該ライトデータにかかる前記第１の仮想ボリュームに対応する第１の論理記憶空間のアドレスと、前記第２の論理記憶空間のアドレスと、を対応付け、

前記圧縮コントローラは、受信した前記圧縮前ライトデータを圧縮して圧縮済ライトデータを前記キャッシュメモリに格納するとともに、前記格納した圧縮済ライトデータと、前記第１の論理記憶空間のアドレス及び前記第２の論理記憶空間のアドレスとを対応付ける

ことを特徴とするストレージ装置における処理方法。

【請求項９】

プロセッサと、キャッシュメモリと、を備え、第１のデバイス及び第２のデバイスに接続される情報処理装置における処理方法において、

前記情報処理装置は、キャッシュメモリへの入出力を管理する圧縮コントローラと、を備え、

前記圧縮コントローラは、第１のデバイスに対応する第１の論理記憶空間と、前記第２のデバイスに対応する第２の論理記憶空間と、を作成し、

前記第１の論理記憶空間に、前記第１のデバイスから圧縮前ライトデータを受信した場合に、

前記プロセッサは、前記圧縮コントローラに、前記圧縮前ライトデータと、当該ライトデータにかかる前記第１の仮想ボリュームに対応する第１の論理記憶空間のアドレスと、前記第２の論理記憶空間のアドレスと、を対応付け、

前記圧縮コントローラは、受信した前記圧縮前ライトデータを圧縮して圧縮済ライトデータを前記キャッシュメモリに格納するとともに、前記格納した圧縮済ライトデータと、前記第１の論理記憶空間のアドレス及び前記第２の論理記憶空間のアドレスとを対応付ける

ことを特徴とする情報処理装置における処理方法。