

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年2月13日(13.02.2020)



(10) 国際公開番号

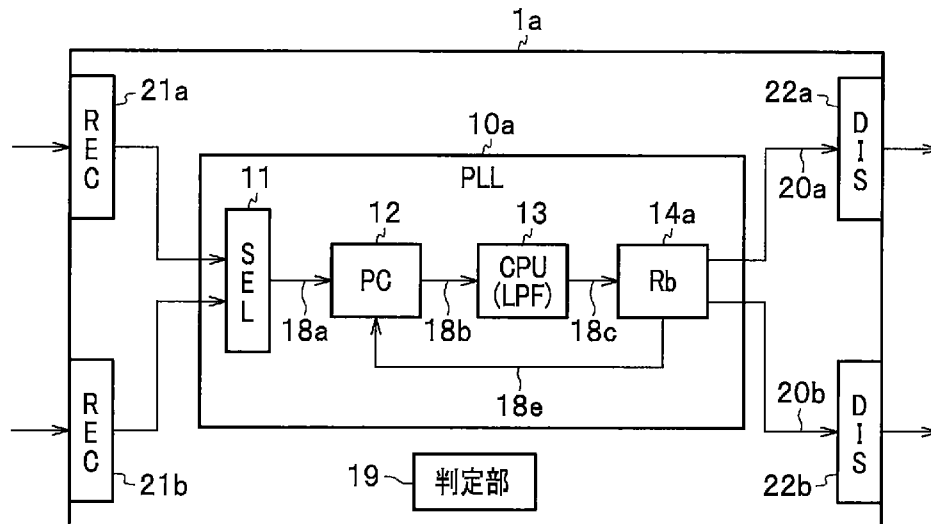
WO 2020/031623 A1

(51) 国際特許分類:
H04L 7/00 (2006.01) H03L 7/095 (2006.01)
(21) 国際出願番号: PCT/JP2019/027839
(22) 国際出願日: 2019年7月16日(16.07.2019)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(30) 優先権データ:
特願 2018-150005 2018年8月9日(09.08.2018) JP
(71) 出願人: 日本電信電話株式会社 (NIPPON TELEGRAPH AND TELEPHONE CORPORATION) [JP/JP]; 〒1008116 東京都千代田区大手町一丁目5番1号 Tokyo (JP).

(72) 発明者: 久島 孝昭 (HISASHIMA, Takaaki); 〒1808585 東京都武蔵野市緑町3丁目9-1 NTT 知的財産センタ内 Tokyo (JP). 佐久間 大樹 (SAKUMA, Hiroki); 〒1808585 東京都武蔵野市緑町3丁目9-1 NTT 知的財産センタ内 Tokyo (JP). 新井 薫 (ARAI, Kaoru); 〒1808585 東京都武蔵野市緑町3丁目9-1 NTT 知的財産センタ内 Tokyo (JP). 杉山 隆太 (SUGIYAMA, Ryuta); 〒1808585 東京都武蔵野市緑町3丁目9-1 NTT 知的財産センタ内 Tokyo (JP). 坪井 俊一 (TSUBOI, Shunichi); 〒1808585 東京都武蔵野市緑町3丁目9-1 NTT 知的財産センタ内 Tokyo (JP). 黒川 修 (KUROKAWA, Osamu); 〒1808585 東京都武蔵野市緑町3丁目9-1

(54) Title: CLOCK FREQUENCY MONITORING DEVICE AND CLOCK FREQUENCY MONITORING METHOD

(54) 発明の名称: クロック周波数監視装置、及びクロック周波数監視方法



19 Determination unit

(57) Abstract: [Problem] To monitor a frequency difference between an input clock and a synchronous clock synchronized with the input clock. [Solution] A clock frequency monitoring device for monitoring the frequency of an input clock 18a is provided with: a phase comparator 12 which compares the phase of a synchronous clock 18e phase-synchronized with the input clock 18a, or the phase of a first divided clock 18f obtained by dividing the synchronous clock 18e, with the phase of the input clock 18a; a filter 13 which low-pass filters an output signal from the phase comparator 12; an oscillator 14 which generates a synchronous clock 18e of a frequency corresponding to a control value for the filter 13; and a determination unit 19 which determines that the input clock 18a has frequency abnormality when the variation width of an output signal

1 N T T 知的財産センタ内 Tokyo (JP). 松村 和之(MATSUMURA, Kazuyuki); 〒1808585 東京都武蔵野市緑町 3 丁目 9 - 1 1 N T T 知的財産センタ内 Tokyo (JP).

(74) 代理人: 特許業務法人磯野国際特許商標事務所(ISONO INTERNATIONAL PATENT OFFICE, P.C.); 〒1050001 東京都港区虎ノ門一丁目 1 番 1 8 号 ヒューリック虎ノ門ビル Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

from the filter 13 has exceeded a predetermined range.

(57) 要約: 【課題】入力クロックと該入力クロックに同期した同期クロックとの周波数差を監視する。【解決手段】入力クロック 18 a の周波数を監視するクロック周波数監視装置であって、入力クロック 18 a に位相同期した同期クロック 18 e 又は該同期クロック 18 e を分周した第 1 分周クロック 18 f の位相と入力クロック 18 a の位相とを比較する位相比較器 12 と、位相比較器 12 の出力信号を低域濾波するフィルタ 13 と、フィルタ 13 の制御値に対応する周波数の同期クロック 18 e を生成する発振器 14 と、フィルタ 13 の出力信号の変動幅が所定範囲以上になったときに入力クロック 18 a の周波数異常と判定する判定部 19 とを備える。

明 細 書

発明の名称：

クロック周波数監視装置、及びクロック周波数監視方法

技術分野

[0001] 本発明は、クロック周波数監視装置、及びクロック周波数監視方法に関する。

背景技術

[0002] 現在、電話や専用線といった通信サービスの多くは、デジタル伝送方式を用いている。このデジタル伝送方式において、多重分離、クロスコネクトするにはネットワーク内の各装置の動作クロックを一致させる網同期をする必要がある。我が国では、網同期を実現するため、主局のクロック周波数に従属局のクロック周波数を合わせる従属同期方式を用いており、クロック網は標準クロック発生装置を頂点とした階層的な網構成となっている（図1）。

[0003] 特許文献1には、ネットワーク内で接続される装置間で周波数同期を行う場合、上流側の装置は下流側の装置に周波数同期の品質状態を示す情報を送信する技術が開示されている。

先行技術文献

特許文献

[0004] 特許文献1：特許第5940694号公報（段落0002）

発明の概要

発明が解決しようとする課題

[0005] ところで、ネットワーク内で周波数同期を行う場合、信頼性向上のため、上位の装置からクロックを受信する受信部の冗長化が図られている。つまり、複数の上流側装置何れかから配信されるクロックに同期した同期クロック（選択系クロック）を配信できないときには、他の上流側装置から配信されるクロック（予備系クロック）に同期した同期クロックを配信するように構成されている。

[0006] ところが、特許文献１に開示されている技術では、クロック精度の確認を行う手段を有していない。特に、特許文献１に開示されている技術を用いて、選択系クロックの配信を行っている場合に、予備系クロックの精度を確認するときには、GPS（Global Positioning System）やセシウム発振器等のレファレンス情報が必要になってしまう。

[0007] 本発明は、このような問題点を解決するためになされたものであり、入力クロックと該入力クロックに同期した同期クロックとの周波数差を監視することができるクロック周波数監視装置、及び周波数監視方法を提供することを目的とする。

課題を解決するための手段

[0008] 請求項１に係る発明は、第１入力クロック（例えば、選択系クロック）に同期した同期クロックを再生すると共に、該第１入力クロックに周波数同期すべき第２入力クロック（例えば、予備系クロック）の周波数を監視するクロック周波数監視装置であって、前記同期クロック又は該同期クロックを分周した第１分周クロックの位相と前記第１入力クロックの位相とを比較する第１位相比較器（１２）と、前記第１位相比較器の出力信号を低域濾波する第１フィルタ（CPU１３）と、前記第１フィルタの出力信号（例えば、制御値）に対応する周波数の前記同期クロックを生成する発振器（１４）と、前記同期クロック又は前記第１分周クロックの位相と前記第２入力クロックの位相とを比較する第２位相比較器（３２）と、前記第２位相比較器の出力信号を低域濾波する第２フィルタ（CPU３３）と、前記第２フィルタの出力信号の変動幅が所定範囲以上になったときに、前記第２入力クロックの周波数異常と判定する判定部（７）と、を備えることを特徴とする。なお、括弧内の符号や文字は、実施形態において付した符号等であって、本発明を限定するものではない。

[0009] 請求項１に係る発明によれば、第１入力クロックに位相同期した同期クロックが生成される。第２入力クロックと同期クロック又は該同期クロックを分周した第１分周クロックの位相との位相ロックが外れたら、第２フィルタ

の出力信号の変動幅が大きくなる。このため、第2フィルタの出力信号の変動幅を監視することにより、第2入力クロックの周波数異常を判定することができる。

[0010] 請求項2に係る発明は、請求項1に記載のクロック周波数監視装置であって、前記所定範囲は、自装置の温度によって変化させられることを特徴とする。これによれば、温度により変化するノイズを考慮して、異常判定することができる。

[0011] 請求項3に係る発明は、入力クロック（18a、選択系クロック又は予備系クロック）の周波数を監視するクロック周波数監視装置であって、前記入力クロックに位相同期した同期クロック（18e）又は該同期クロックを分周した第1分周クロック（18f）の位相と前記入力クロックの位相とを比較する位相比較器（12）と、前記位相比較器の出力信号を低域濾波するフィルタ（CPU13）と、前記フィルタの出力信号（例えば、制御値）に対応する周波数の前記同期クロックを生成する発振器（14）と、前記フィルタの出力信号の変動幅が所定範囲以上になったときに前記入力クロックの周波数異常と判定する判定部（19）と、を備えることを特徴とする。

[0012] 請求項3に係る発明では、入力クロックと同期クロックとの位相ロックが外れたら、フィルタの出力信号の変動幅が大きくなる。このため、フィルタの出力信号の変動幅を監視することにより、入力クロックの周波数異常を判定することができる。

[0013] 請求項4に係る発明は、請求項1乃至請求項3の何れか一項に記載のクロック周波数監視装置であって、前記同期クロック又は該同期クロックを分周した分周クロック（20a, 20b）を配信する配信部（22a, 22b）をさらに備えることを特徴とする。これによれば、同期信号又は該同期信号を分周した分周信号が下流側に配信される。

[0014] 請求項5に係る発明は、第1入力クロックに同期した同期クロックを再生すると共に、該第1入力クロックに周波数同期すべき第2入力クロックの周波数を監視するクロック周波数監視装置が実行するクロック周波数監視方法

であって、前記同期クロック又は該同期クロックを分周した第1分周クロックの位相と前記第1入力クロックの位相とを比較する第1位相比較ステップと、前記第1位相比較ステップの出力信号を低域濾波する第1フィルタステップと、前記第1フィルタステップで演算した第1濾波信号に対応する周波数の前記同期クロックを発振器に生成させる発振ステップと、前記同期クロック又は前記第1分周クロックの位相と前記第2入力クロックの位相とを比較する第2位相比較ステップと、前記第2位相比較ステップの出力信号を低域濾波演算する第2フィルタステップと、前記第2フィルタステップで演算した第2低域濾波信号の変動幅が所定範囲以上になったときに、前記第2入力クロックの周波数異常と判定する判定ステップと、を備えることを特徴とする。

[0015] 請求項5に係る発明によれば、第1入力クロックに位相同期した同期クロックが生成される。第2入力クロックと同期クロック又は該同期クロックを分周した第1分周クロックの位相との位相ロックが外れたら、第2フィルタステップで演算した第2低域濾波信号の変動幅が大きくなる。このため、第2低域濾波信号の変動幅を監視することにより、第2入力クロックの周波数異常を判定することができる。

[0016] 請求項6に係る発明は、入力クロックの周波数を監視するクロック周波数監視装置が実行するクロック周波数監視方法であって、前記入力クロックに位相同期した同期クロック又は該同期クロックを分周した第1分周クロックの位相と前記入力クロックの位相とを比較する位相比較ステップと、前記位相比較ステップの出力信号を低域濾波するフィルタステップと、前記フィルタステップで演算した低域濾波信号に対応する周波数の前記同期クロックを発振器に生成させる発振ステップと、前記低域濾波信号の変動幅が所定範囲以上になったときに前記入力クロックの周波数異常と判定する判定ステップと、を備えることを特徴とする。

[0017] このため、フィルタの出力信号の変動幅を監視することにより、入力クロックの周波数異常を判定することができる。

発明の効果

[0018] 本発明によれば、入力クロックと該入力クロックに同期した同期クロックとの周波数差を監視することができる。

図面の簡単な説明

[0019] [図1]本発明の第1実施形態であるクロック周波数監視装置が使用されるクロック網の構成図である。

[図2]本発明の第1実施形態であるクロック周波数監視装置の構成図である。

[図3]ループバック発振器の構成図である。

[図4]クロック周波数監視装置に入力されるクロックが正常なときの制御値の時間変動を示す図である。

[図5]クロック周波数監視装置に入力されるクロックが異常なときの制御値の時間変動を示す図である。

[図6]本発明の第2実施形態であるクロック周波数監視装置の構成図である。

[図7]本発明の第2実施形態であるクロック周波数監視装置の動作を説明するフローチャートである。

[図8]本発明の第3実施形態であるクロック周波数監視装置の構成図である。

[図9]本発明の変形例であるクロック周波数監視装置の構成図である。

発明を実施するための形態

[0020] 以下、図面を参照して、本発明の実施の形態（以下、「本実施形態」と称する）につき詳細に説明する。なお、各図は、本発明を十分に理解できる程度に、概略的に示してあるに過ぎない。また、各図において、共通する構成要素や同様な構成要素については、同一の符号を付し、それらの重複する説明を省略する。

[0021] （第1実施形態）

図1は、本発明の第1実施形態であるクロック周波数監視装置が使用されるクロック網の構成図である。

イーサネット（登録商標）は非同期方式であるので、送信側と受信側で周波数偏差が発生する。イーサネット上でクロックを伝送するためには、各装

置内部の発振周波数をクロック信号に同期させる必要がある。このため、マスタクロック供給装置 3 と、周波数監視装置としての複数のクロック供給装置 4 a, 4 b, 5 a, 5 b, 5 c, 5 d, 1 a, 1 b, 1 c, 1 d, 1 e, 1 f, 1 g, 1 h とは、シンクロナスイーサネット (SyncE) 技術を採用している。

[0022] つまり、クロック網 100 では、各々のクロック供給装置は、上流側から伝送されたイーサネット信号のクロックタイミング (ビット列の立ち上がりタイミング) を抽出することで、送信装置のクロック信号 (アナログ信号) を再生する。そして、該クロック供給装置は、Gbイーサネットの信号速度に周波数変換を行い、クロック信号を下流側に送信している。これにより、クロック網 100 は、クロックを物理層を介して上流側から下流側までピラミッド状に伝送している。

[0023] クロック網 100 は、マスタクロック供給装置 3 と、複数のクロック供給装置 4 a, 4 b, 5 a, 5 b, 5 c, 5 d, 1 a, 1 b, 1 c, 1 d, 1 e, 1 f, 1 g, 1 h と、末端のクロック供給装置 1 a, 1 b, 1 c, 1 d, 1 e, 1 f, 1 g, 1 h に接続されているクロック供給対象装置 2 a, 2 b, . . . , 2 e, 2 f, 2 g, 2 h と、何れか 1 又は複数のクロック供給対象装置 1 h が備えるセシウム発振器 6 とを備えて構成される。

[0024] マスタクロック供給装置 3 は、マスタクロックを生成する。クロック供給装置 4 a, 4 b は、例えば、県間の中継ビルに配設されており、マスタクロックに同期したクロックを生成する。クロック供給装置 5 a, 5 b, 5 c, 5 d は、例えば、県内の中継ビルに配設されている。クロック供給装置 5 a, 5 b は、クロック供給装置 4 a に同期したクロックを生成する。クロック供給装置 5 c, 5 d は、クロック供給装置 4 b に同期したクロックを生成する。

[0025] また、クロック供給装置 5 c, 5 d は、冗長構成を採用しており、クロック供給装置 4 b に同期したクロックを生成することができないときに、予備的に、クロック供給装置 4 a に同期したクロックを生成する。ここで、正常

時に、上位のクロック供給装置 4 a が生成するクロックを下位のクロック供給装置 5 a, 5 b が受信する経路を選択系（又は、N (Normal) 系）クロックパスという。また、異常時に、上位のクロック供給装置 4 a が生成するクロックを下位のクロック供給装置 5 c, 5 d が受信する経路を予備系（又は、E (Emergency) 系）クロックパスという。

[0026] クロック供給装置 1 a, 1 b, 1 c, 1 d, 1 e, 1 f, 1 g, 1 h は、例えば、末端のビルに配設されている。クロック供給装置 1 a, 1 b は、クロック供給装置 5 a に同期したクロックを生成する。クロック供給装置 1 c, 1 d は、クロック供給装置 5 b に同期したクロックを生成する。クロック供給装置 1 e, 1 f は、クロック供給装置 5 c に同期したクロックを生成する。クロック供給装置 1 g, 1 h は、クロック供給装置 5 d に同期したクロックを生成する。

[0027] 例えば、クロック供給装置 1 c, 1 d は、クロック供給装置 5 b に同期したクロックを生成することができないときに、予備的に、クロック供給装置 5 a に同期したクロックを生成する。また、クロック供給装置 1 g, 1 h は、クロック供給装置 5 d に同期したクロックを生成することができないときに、予備的に、クロック供給装置 5 c に同期したクロックを生成する。

[0028] また、末端ビルに配設されている複数のクロック供給装置 1 a, 1 b, 1 c, 1 d, 1 e, 1 f, 1 g, 1 h は、クロックの周波数精度を監視するために、GPS (Global Positioning System) や、セシウム発振器 6 を接続することがある。

[0029] クロック供給対象装置 2 a, 2 b, 2 c, 2 e, 2 f, 2 g, 2 h は、伝送装置や、専用サービスノード等であり、例えば、図 1 に示す一つのクロック供給装置 1 g から複数のクロック供給対象装置 2 g, 2 h に接続されることがある。

[0030] 図 2 は、本発明の第 1 実施形態であるクロック周波数監視装置の構成図である。

クロック周波数監視装置としてのクロック供給装置 1 a は、複数の周波数

受信部（REC (Receiver)）21a, 21bと、PLL（Phase Locked Loop）発振回路10aと、判定部19と、複数の周波数配信部（DIS (Distribution)）22a, 22bとを備えて構成される。周波数受信部21a, 21bは、物理層を介してクロックを受信する。なお、周波数受信部21aは、選択系クロックパスのクロックを受信し、周波数受信部21bは、予備系クロックパスのクロックを受信する。周波数配信部22a, 22bは、PLL発振回路10aが再生した再生クロック20a, 20bをクロック供給対象装置2a, 2b, 2c, 2e, 2f, 2g, 2h（図1）に分配する。

[0031] PLL発振回路10aは、選択系クロックパスと予備系クロックパスとの何れか一方のクロックに位相同期した同期クロック18e及び再生クロック20a, 20bを生成する。PLL発振回路10aは、セレクタ（SEL）11と、位相比較器としての位相差検出部（PC (Phase Comparator)）12と、CPU（Central Processing Unit）13と、ループバック発振器（Rb）14aとを備えて構成される。

[0032] セレクタ11は、選択系クロックパスと予備系クロックパスとを切り替えて、何れか一方のクロックを位相差検出部12に出力する。位相差検出部12は、セレクタ11が選択した入力クロック18aと、ループバック発振器14aが生成した帰還クロック（同期クロック18e）との位相差を示す位相比較信号18bを出力する位相比較器である。CPU13は、位相比較信号18bを低域濾波（LPF (Low Pass Filter)）演算する。この演算により、CPU13は、ループバック発振器14aが生成するクロック（同期クロック18e, 再生クロック20a, 20b）の周波数を特定する電圧値（制御値18c）を出力する。判定部19は、出力信号としての制御値18cの変動量を観測し、変動量の大／小により、周波数の正常／異常を判定する。

[0033] 図3は、ループバック発振器の構成図である。

ループバック発振器14aは、D/A変換器15と、電圧制御発振器16と、分周器17aとを備えて構成される。

D/A変換器15は、CPU13が出力する制御値18cのデジタル信号をアナログ信号に変換する。電圧制御発振器16は、制御値18cのアナログ信号に対応する周波数のクロック（同期クロック18e）を生成する。なお、電圧制御発振器16は、LC共振回路や水晶に、例えば、可変容量ダイオードを付加して構成される。分周器17aは、同期クロック18eを（1/N（例えば、N=99））に分周して、再生クロック20a、20bを生成する。なお、ループバック発振器14aは、デジタル信号を用いて、周波数可変可能なルビジウム発振器であっても構わない。

[0034] PLL発振回路10aは、入力クロック18aの周波数と電圧制御発振器16が生成する同期クロック18eの周波数とが一致するように、帰還制御する。これにより、位相差検出部12は、所定の定常位相差を有する位相比較信号18bを出力する。例えば、選択系クロック又は予備系クロックである入力クロック18aの周波数が6.312MHzのとき、同期クロック18eの周波数は、6.312MHzになり、分周後の再生クロック20a、20bの周波数が64kHzとなる。

[0035] 図4は、クロック周波数監視装置に入力されるクロックが正常なときの制御値の時間変動を示す図であり、図5は、クロック周波数監視装置に入力されるクロックが異常なときの制御値の時間変動を示す図である。縦軸は、-1200～1300の制御値（デジタル値）18cを示し、横軸は、0～100 [sec] の時間を示している。

[0036] 図4では、入力クロック（選択系クロック又は予備系クロック）が正常なので、入力クロック18aと同期クロック18eとの周波数偏差が無く、制御値18cが一定値を示している。一方、図5では、入力クロックの周波数に異常が発生し、入力クロック18aと同期クロック18eとの周波数偏差が発生し、制御値18cの変動が生じている。特に、60～80 [sec] において、制御値18cは大きな変動量を示し、入力クロック18aが異常な状態を示していると推認される。このように、クロック供給装置1aの判定部19は、制御値18cの変動量（変動幅）を観測することにより、入力

クロック 18 a（選択系クロック又は予備系クロック）の正常／異常を監視するクロック周波数監視装置としての機能を有する。

[0037]（第 2 実施形態）

前記第 1 実施形態では、選択系クロックを再生させるときの制御値 18 c を観測することにより、選択系クロックの正常／異常を判定したが、選択系クロックの同期クロック 18 e と、予備系クロックとの位相差を低域濾波（LPF）演算した制御値 18 c の推移を観測することにより、予備系クロックの正常／異常を判定することができる。

[0038] 図 6 は、本発明の第 2 実施形態であるクロック周波数監視装置の構成図である。

クロック周波数監視装置としてのクロック供給装置 1 b は、前記第 1 実施形態で説明した複数の周波数受信部 21 a, 21 b と、PLL 発振回路 10 a と、複数の周波数配信部 22 a, 22 b とに加えて、周波数監視部 30 を備えている。

[0039] 周波数監視部 30 は、セレクタ（SEL）31 と、位相差検出部（PC）32 と、CPU 33 と、記憶部 34 と、位相差補正部 35 と、温度センサ 36 と、判定部 19 とを備え、外部のネットワークオペレーションシステム（NE-Ops）7 に通信可能に接続される。

[0040] セレクタ 31 は、セレクタ 11 が選択系クロックパスを選択したときに、予備系クロックパスのクロックを位相差補正部 35 に出力し、セレクタ 11 が予備系クロックパスを選択したときに、選択系クロックパスのクロックを位相差補正部 35 に出力する。つまり、セレクタ 31 は、セレクタ 11 と排他的に出力する。

[0041] 位相差補正部 35 は、セレクタ 31 が選択した選択系クロックパス及び予備系クロックパスの何れか一方のクロックの位相差を補正し、位相補正したクロックを位相差検出部 32 に出力する。位相差補正部 35 の補正量は、例えば、選択系クロックパスのクロックと、予備系クロックパスのクロックとの正常時の位相差である。

[0042] 位相差検出部 32 は、位相差補正部 35 の出力クロックと、ループバック発振器 14 a の電圧制御発振器 16 (図 3) が出力する同期クロック 18 e との位相差を出力する。CPU 33 は、位相差検出部 32 が出力した位相差を低域濾波 (LPF) 演算し、制御値 37 a を出力する。記憶部 34 は、制御値変動データ 37 と、制御値異常閾値 38 とを格納する。制御値変動データ 37 は、制御値 37 a 及び温度 37 b の組合せの時系列データである。温度センサ 36 は、ノイズ (ジッタ、ワンド) の変動要因である温度 37 b を検出し、記憶部 34 に記憶する。

[0043] 判定部 19 は、制御値 37 a と、制御値異常閾値 38 との差異が所定量以上になったときに、周波数異常とみなす。

[0044] 図 7 は、本発明の第 2 実施形態であるクロック周波数監視装置の動作を説明するフローチャートである。

クロック周波数監視装置としてのクロック供給装置 1 b は、自身を特定する制御 ID、制御値変動データ 37 と、制御値異常閾値 38 とをネットワークオペレーションシステム 7 に送信する (S 11)。ネットワークオペレーションシステム 7 は、これらのデータを受信し (S 12)、制御値変動データ 37 の制御値 37 a を温度 37 b で分類して、制御値 37 a の分布幅を温度 37 b 毎に決定する (S 13)。ネットワークオペレーションシステム 7 は、決定された制御値 37 a の分布幅をノイズの影響と見なし、ノイズの影響を除去した制御値を温度 37 b 毎に特定する (S 14)。ネットワークオペレーションシステム 7 は、このノイズの影響を除去した制御値 37 a の上限値及び下限値を制御値異常閾値 38 としてクロック供給装置 1 b に送信する (S 15)。クロック供給装置 1 b は、記憶部 34 の制御値異常閾値 38 を更新する (S 16)。そして、クロック供給装置 1 b は、逐次測定した制御値 37 a が制御値異常閾値 38 から外れたら、クロック周波数の異常と見なし、警報をネットワークオペレーションシステム 7 に送信する (S 17)。ネットワークオペレーションシステム 7 は、警報を受信し (S 18)、作業者に報知する。

[0045] 以上説明したように、本実施形態のクロック供給装置 1 b は、周波数監視部 30 が演算する制御値 37 a は、PLL 発振回路 10 a が再生する選択系クロックと、予備系クロックとの位相差を低域濾波 (LPF) 演算したものである。PLL 発振回路 10 a において、位相差を低域濾波演算した制御値 18 c は、周波数に対応するものである。周波数監視部 30 でも同様に、位相差を低域濾波 (LPF) 演算した制御値 37 a も周波数に対応したものである。つまり、判定部 19 は、制御値 37 a の振る舞いにより、周波数異常を判定することができる。

[0046] (比較例)

前記第 1, 2 実施形態のクロック供給装置 1 a, 1 b と比較する比較例は、GPS やセシウム発振器 6 を用いて、予備系クロックの周波数を監視するものである。例えば、クロック供給装置 1 h (図 1) は、GPS やセシウム発振器 6 を設けている。これによれば、周波数を監視する周波数品質管理部は、リファレンス用の GPS 信号や周波数安定度の高い高価なセシウム発振器 6 が必要になる。

[0047] この比較例に対して、前記第 1 実施形態のクロック供給装置 1 a の判定部 19 は、制御値 18 c の変動量の大／小により、周波数の正常／異常を判定した。また、前記第 2 実施形態のクロック供給装置 1 b の判定部 19 は、制御値 37 a と、制御値異常閾値 38 との差異が所定量以上になったときに、周波数異常とみなしている。したがって、前記第 1, 2 実施形態のクロック供給装置 1 a, 1 b は、周波数監視のための GPS やセシウム発振器 6 が不要であるので、コストが安い。

[0048] (第 3 実施形態)

クロック供給装置 1 a, 1 b は、ループバック発振器 14 a が生成した同期クロック 18 e を位相差検出部 12 に帰還させたが、同期クロック 18 e を分周させてから位相差検出部 12 に帰還させることもできる。

[0049] 図 8 は、本発明の第 3 実施形態であるクロック周波数監視装置の構成図である。

クロック周波数監視装置としてのクロック供給装置 1 c は、第 1 実施形態のクロック供給装置 1 a (図 2), 1 b (図 6) と同様に、複数の周波数受信部 2 1 a, 2 1 b と、PLL 発振回路 1 0 b と、複数の周波数配信部 2 2 a, 2 2 b とを備えて構成される。PLL 発振回路 1 0 b は、PLL 発振回路 1 0 b は、セレクタ 1 1 と、位相差検出部 1 2 と、CPU (Central Processing Unit) 1 3 と、ループバック発振器 1 4 b と、分周器 1 7 b とを備えて構成される。また、ループバック発振器 1 4 b は、分周器 1 7 a (図 3) を有しておらず、電圧制御発振器 1 6 (図 3) が生成した同期クロック 1 8 e を再生クロック 2 0 a, 2 0 b として出力する。

[0050] 分周器 1 7 b は、ループバック発振器 1 4 b が生成する同期クロック 1 8 e を $1/N$ に分周して、分周クロック 1 8 f を位相差検出部 1 2 に入力する。つまり、位相差検出部 1 2 は、入力クロック 1 8 a と分周クロック 1 8 f との位相差を CPU 1 3 に出力する。CPU 1 3 は、低域濾波演算 (LPF) することにより、ループバック発振器 1 4 b の発振周波数を電圧制御する制御値 1 8 c を出力する。

[0051] これにより、ループバック発振器 1 4 b は、入力クロック 1 8 a の N 倍の周波数の同期クロック 1 8 e 及び再生クロック 2 0 a, 2 0 b を生成する。例えば、 $N=99$ の場合、入力クロック 1 8 a の周波数が 64 kHz のとき、再生クロック 2 0 a, 2 0 b の周波数は、 6.312 MHz となる。

[0052] (変形例)

本発明は前記した実施形態に限定されるものではなく、例えば、以下のような種々の変形が可能である。

前記第 2 実施形態の位相差検出部 3 2 (図 6) では、同期クロック 1 8 e と、位相差補正部 3 5 の出力クロックとの位相差を出力した。図 9 に示すように、位相差補正部 3 5 を用いて、同期クロック 1 8 e の位相を補正したクロックを生成し、位相差検出部 1 2 を用いて、該同期クロック 1 8 e の位相を補正したクロックと、予備系パスの入力クロックとの位相差を生成しても構わない。

符号の説明

- [0053] 1, 1 a, 1 b, 1 c, 1 d, 1 e, 1 f, 1 g, 1 h クロック供給装置（クロック周波数監視装置）
- 2 a, 2 b, 2 c, 2 h クロック供給対象装置
- 3 マスタクロック供給装置
- 4 a, 4 b クロック供給装置（クロック周波数監視装置）
- 5 a, 5 b, 5 c, 5 d クロック供給装置（クロック周波数監視装置）
- 6 セシウム発振器
- 7 ネットワークオペレーションシステム
- 10 a, 10 b PLL 発振回路
- 12 位相差検出部（位相比較器）
- 13 CPU（低域濾波フィルタ、LPF）
- 14 a, 14 b ループバック発振器
- 16 電圧制御発振器
- 17 a, 17 b 分周器
- 18 a 入力クロック
- 18 b 位相比較信号
- 18 c 制御値（出力信号）
- 19 判定部
- 21 a, 21 b 周波数受信部
- 22 a, 22 b 周波数配信部
- 30 周波数監視部
- 33 CPU
- 37 制御値変動データ
- 37 a 制御値
- 38 制御値異常閾値
- 100 クロック網

請求の範囲

- [請求項1] 第1入力クロックに同期した同期クロックを再生すると共に、該第1入力クロックに周波数同期すべき第2入力クロックの周波数を監視するクロック周波数監視装置であって、
- 前記同期クロック又は該同期クロックを分周した第1分周クロックの位相と前記第1入力クロックの位相とを比較する第1位相比較器と、
- 、
- 前記第1位相比較器の出力信号を低域濾波する第1フィルタと、
- 前記第1フィルタの出力信号に対応する周波数の前記同期クロックを生成する発振器と、
- 前記同期クロック又は前記第1分周クロックの位相と前記第2入力クロックの位相とを比較する第2位相比較器と、
- 前記第2位相比較器の出力信号を低域濾波する第2フィルタと、
- 前記第2フィルタの出力信号の変動幅が所定範囲以上になったときに、前記第2入力クロックの周波数異常と判定する判定部と、
- を備えることを特徴とするクロック周波数監視装置。
- [請求項2] 請求項1に記載のクロック周波数監視装置であって、
- 前記所定範囲は、自装置の温度によって変化させられることを特徴とするクロック周波数監視装置。
- [請求項3] 入力クロックの周波数を監視するクロック周波数監視装置であって、
- 、
- 前記入力クロックに位相同期した同期クロック又は該同期クロックを分周した第1分周クロックの位相と前記入力クロックの位相とを比較する位相比較器と、
- 前記位相比較器の出力信号を低域濾波するフィルタと、
- 前記フィルタの出力信号に対応する周波数の前記同期クロックを生成する発振器と、
- 前記フィルタの出力信号の変動幅が所定範囲以上になったときに前

記入入力クロックの周波数異常と判定する判定部と、
を備えることを特徴とするクロック周波数監視装置。

[請求項4] 請求項1乃至請求項3の何れか一項に記載のクロック周波数監視装置であって、

前記同期クロック又は該同期クロックを分周した第2分周クロックを配信する配信部をさらに備えることを特徴とするクロック周波数監視装置。

[請求項5] 第1入力クロックに同期した同期クロックを再生すると共に、該第1入力クロックに周波数同期すべき第2入力クロックの周波数を監視するクロック周波数監視装置が実行するクロック周波数監視方法であって、

前記同期クロック又は該同期クロックを分周した第1分周クロックの位相と前記第1入力クロックの位相とを比較する第1位相比較ステップと、

前記第1位相比較ステップの出力信号を低域濾波する第1フィルタステップと、

前記第1フィルタステップで演算した第1低域濾波信号に対応する周波数の前記同期クロックを発振器に生成させる発振ステップと、

前記同期クロック又は前記第1分周クロックの位相と前記第2入力クロックの位相とを比較する第2位相比較ステップと、

前記第2位相比較ステップの出力信号を低域濾波演算する第2フィルタステップと、

前記第2フィルタステップで演算した第2低域濾波信号の変動幅が所定範囲以上になったときに、前記第2入力クロックの周波数異常と判定する判定ステップと、

を備えることを特徴とするクロック周波数監視方法。

[請求項6] 入力クロックの周波数を監視するクロック周波数監視装置が実行するクロック周波数監視方法であって、

前記入力クロックに位相同期した同期クロック又は該同期クロックを分周した第1分周クロックの位相と前記入力クロックの位相とを比較する位相比較ステップと、

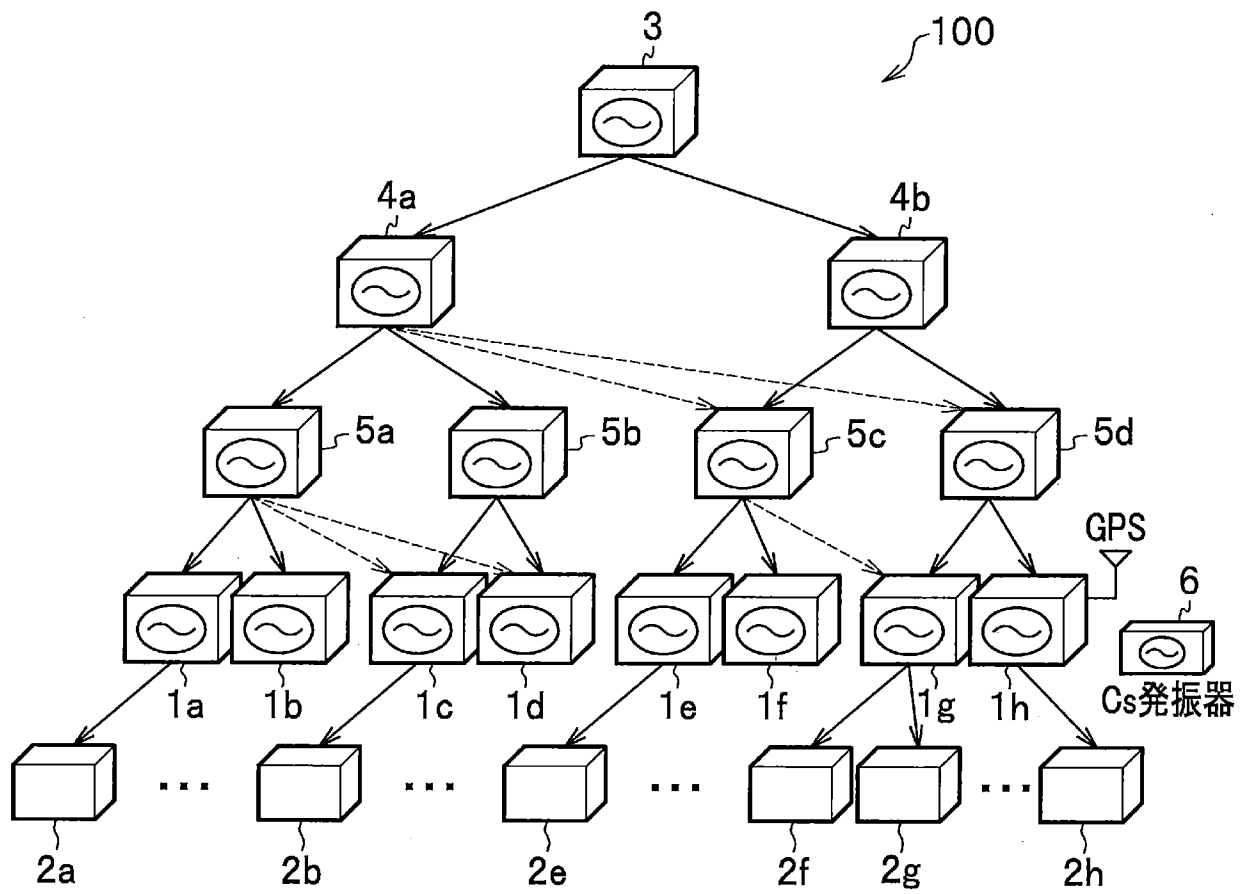
前記位相比較ステップの出力信号を低域濾波するフィルタステップと、

前記フィルタステップで演算した低域濾波信号に対応する周波数の前記同期クロックを発振器に生成させる発振ステップと、

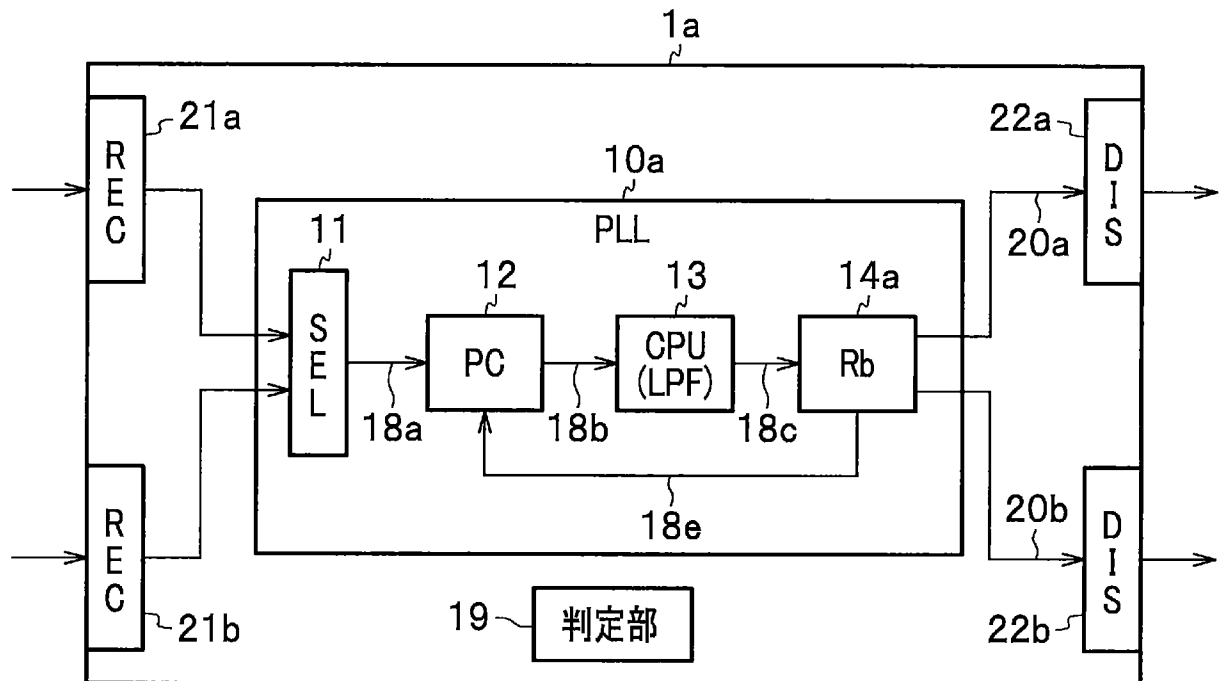
前記低域濾波信号の変動幅が所定範囲以上になったときに前記入力クロックの周波数異常と判定する判定ステップと、

を備えることを特徴とするクロック周波数監視方法。

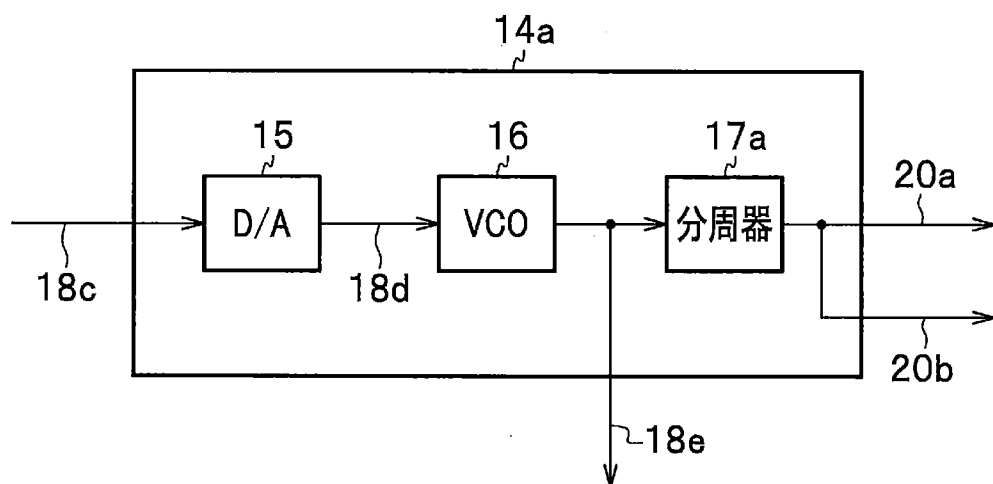
[図1]



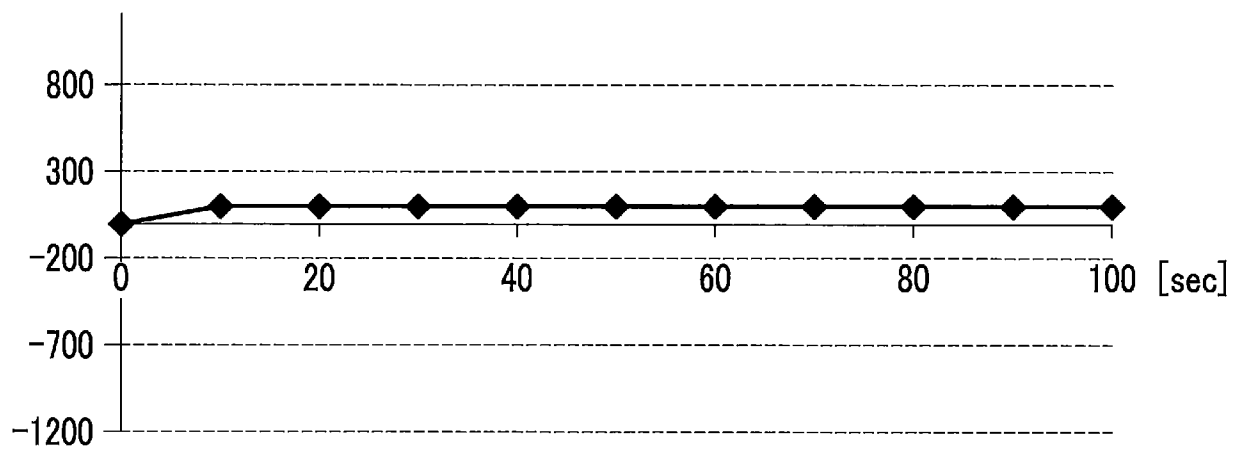
[図2]



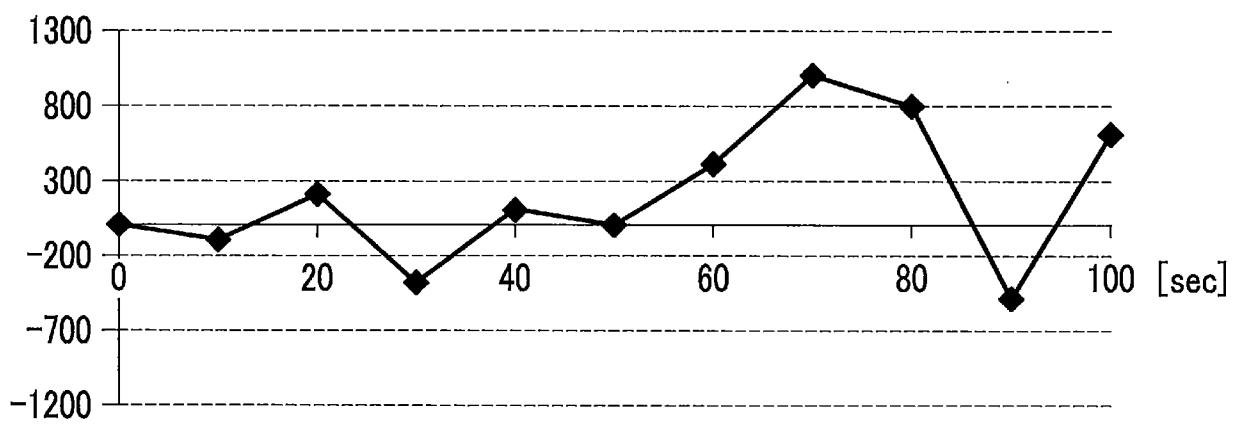
[図3]



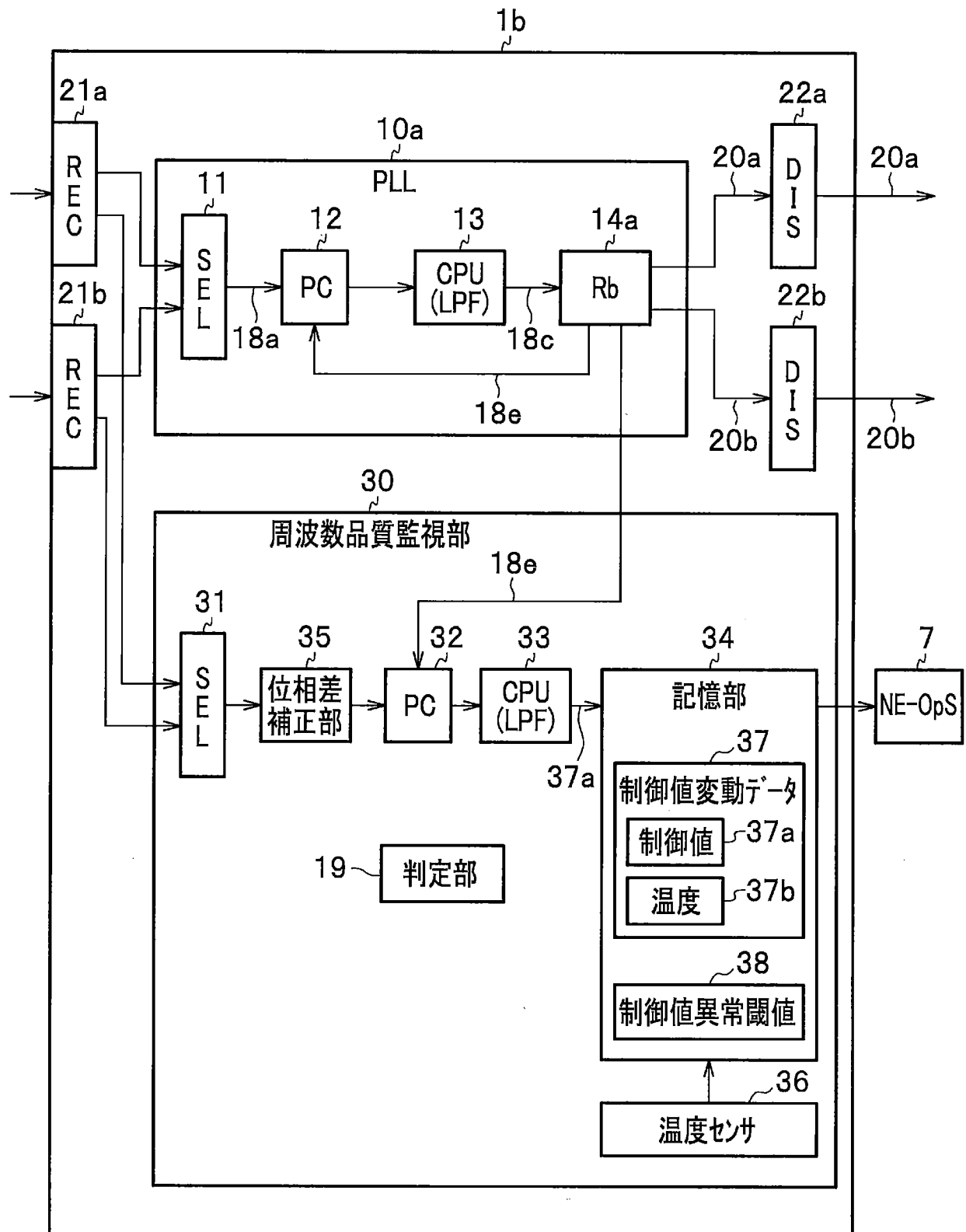
[図4]



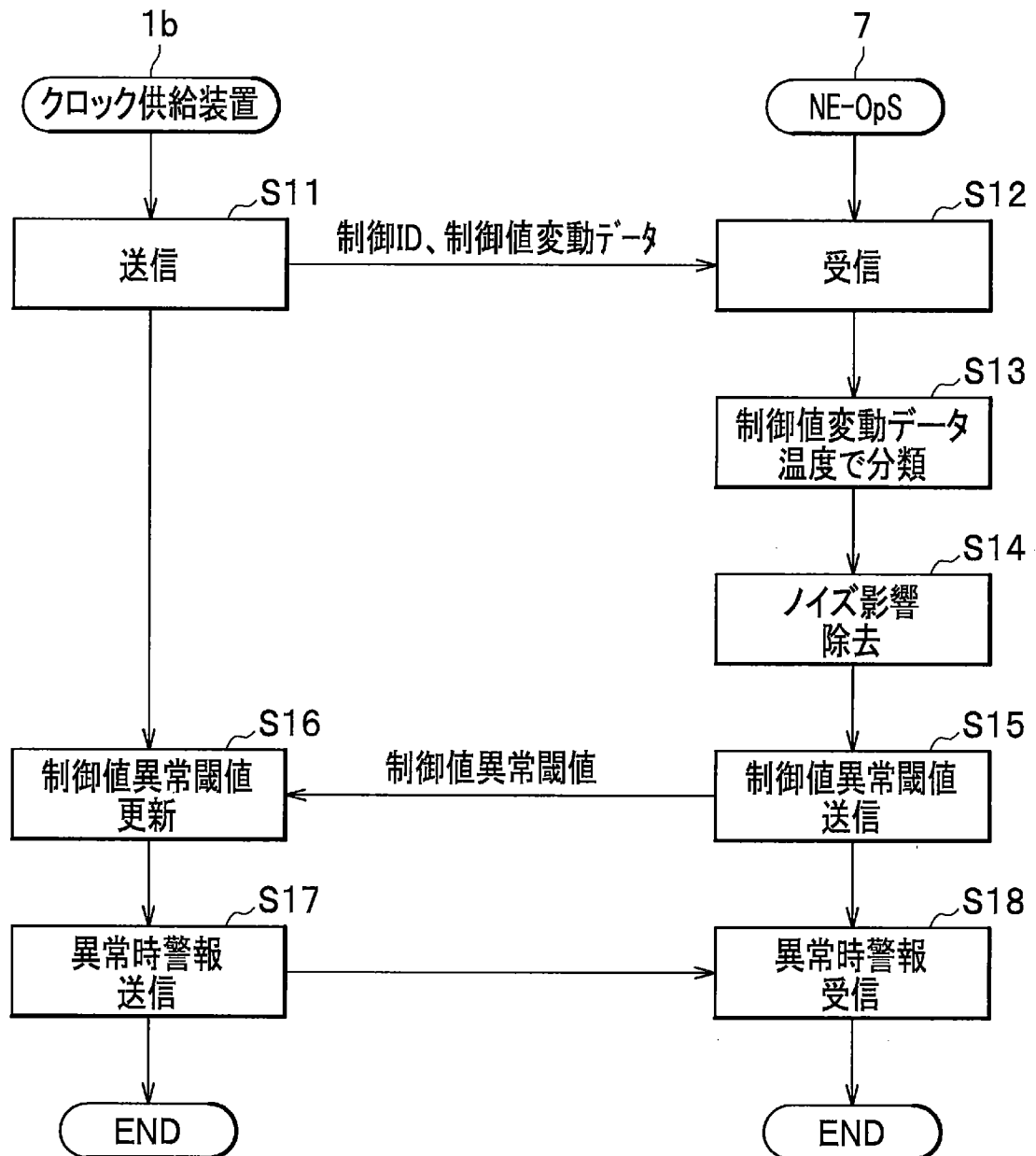
[図5]



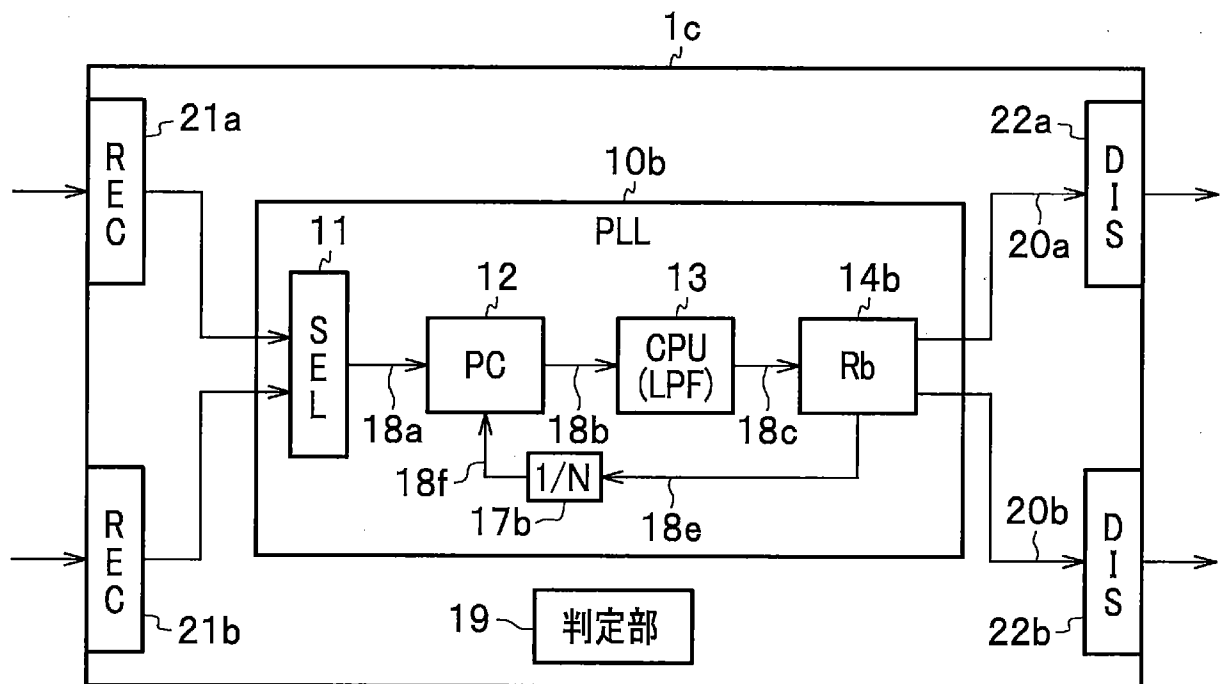
[図6]



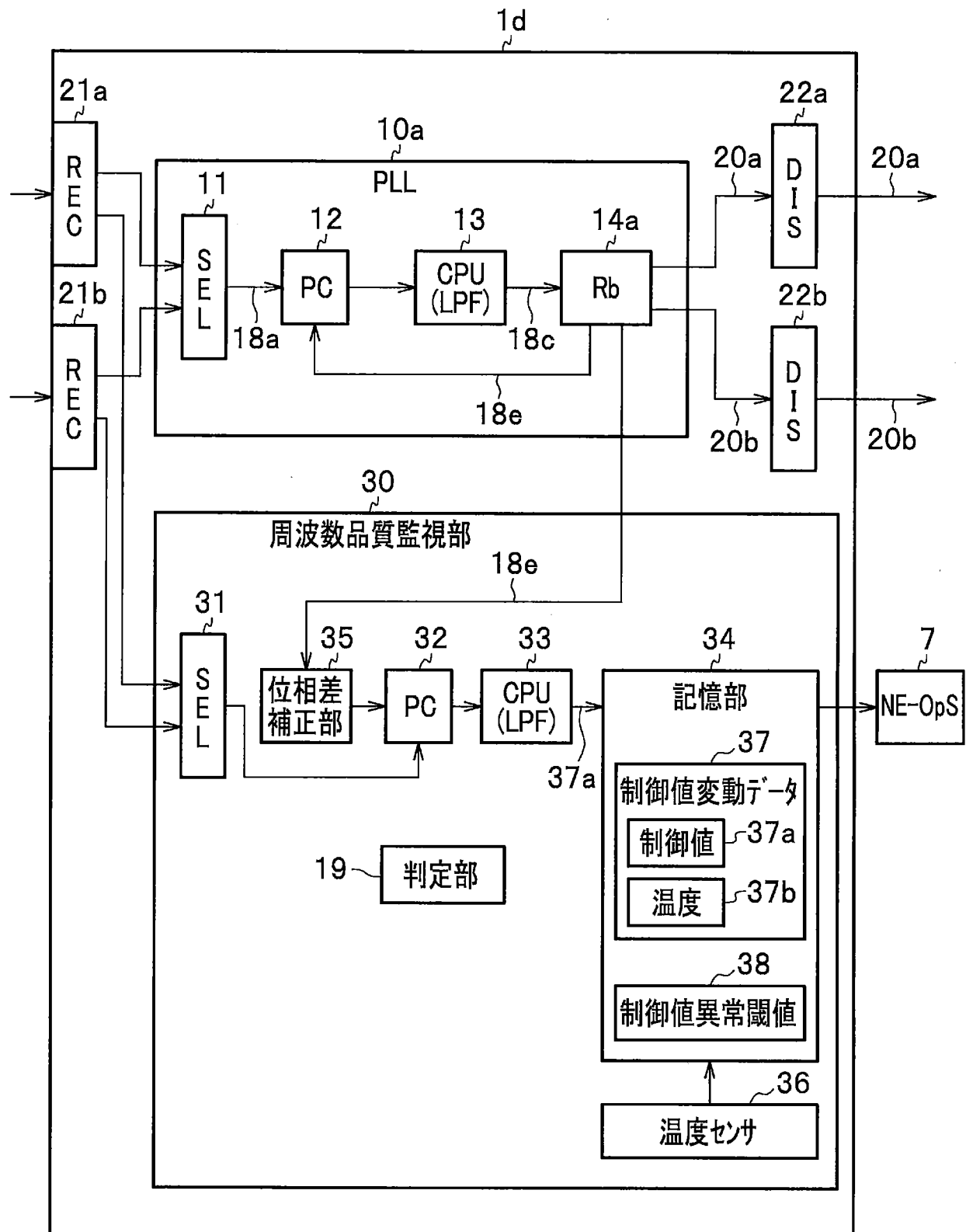
[図7]



[図8]



[図9]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/027839

A. CLASSIFICATION OF SUBJECT MATTER Int.Cl. H04L7/00 (2006.01) i, H03L7/095 (2006.01) i According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) Int.Cl. H04L7/00, H03L7/095 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2019 Registered utility model specifications of Japan 1996-2019 Published registered utility model applications of Japan 1994-2019 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2-11022 A (TOSHIBA CORP.) 16 January 1990, page 1, lower right column, paragraph [0002] to page 3, upper left column, paragraph [0001], fig. 1, 3 (Family: none)	3, 6 1, 2, 4, 5
Y	JP 6-104882 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 15 April 1994, paragraphs [0002]-[0010], [0015]-[0030], fig. 1, 2 (Family: none)	1, 2, 4, 5
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 13 September 2019 (13.09.2019)		Date of mailing of the international search report 24 September 2019 (24.09.2019)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/027839

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 10-163863 A (FUJITSU LTD.) 19 June 1998, paragraph [0016] (Family: none)	2, 4
Y	JP 11-32384 A (NIPPON TELEGRAPH AND TELEPHONE CORP.) 02 February 1999, paragraphs [0027], [0032]-[0036], fig. 7, 8 (Family: none)	4
Y	JP 2016-19046 A (NEC COMMUNICATION SYSTEM, LTD.) 01 February 2016, paragraphs [0001]-[0007], [0016]-[0025], fig. 1-4 (Family: none)	4
A	JP 2008-153910 A (FUJITSU LTD.) 03 July 2008 & US 2008/0146180 A1 & EP 1939708 A2	1-6
A	JP 2015-144348 A (FUJITSU TELECOM NETWORKS LIMITED) 06 August 2015 (Family: none)	1-6

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H04L7/00(2006.01)i, H03L7/095(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H04L7/00, H03L7/095

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2-11022 A（株式会社東芝）1990.01.16, 第1ページ右下欄第2段落-第3ページ左上欄第1段落、図1, 3（ファミリーなし）	3, 6
Y		1, 2, 4, 5
Y	JP 6-104882 A（松下電器産業株式会社）1994.04.15, 段落2-10, 15-30、図1, 2（ファミリーなし）	1, 2, 4, 5

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

13.09.2019

国際調査報告の発送日

24.09.2019

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

谷岡 佳彦

5 K

3 4 6 3

電話番号 03-3581-1101 内線 3556

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 10-163863 A (富士通株式会社) 1998.06.19, 段落 1 6 (ファミリーなし)	2, 4
Y	JP 11-32384 A (日本電信電話株式会社) 1999.02.02, 段落 2 7, 3 2 - 3 6、図 7, 8 (ファミリーなし)	4
Y	JP 2016-19046 A (日本電気通信システム株式会社) 2016.02.01, 段落 1 - 7, 1 6 - 2 5、図 1 - 4 (ファミリーなし)	4
A	JP 2008-153910 A (富士通株式会社) 2008.07.03, & US 2008/0146180 A1 & EP 1939708 A2	1-6
A	JP 2015-144348 A (富士通テレコムネットワークス株式会社) 2015.08.06, (ファミリーなし)	1-6