

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3644087号

(P3644087)

(45) 発行日 平成17年4月27日(2005.4.27)

(24) 登録日 平成17年2月10日(2005.2.10)

(51) Int.Cl.⁷

H04L 12/28

H04Q 3/00

F I

H04L 11/20

H04Q 3/00

G

請求項の数 18 (全 23 頁)

(21) 出願番号	特願平7-206707	(73) 特許権者	591034154
(22) 出願日	平成7年7月21日(1995.7.21)		フランス テレコム
(65) 公開番号	特開平8-70308		FRANCE TELECOM
(43) 公開日	平成8年3月12日(1996.3.12)		フランス国、75015 パリ、プラス・
審査請求日	平成13年10月5日(2001.10.5)		ダルレ、6
(31) 優先権主張番号	9409146	(74) 代理人	100074930
(32) 優先日	平成6年7月21日(1994.7.21)		弁理士 山本 恵一
(33) 優先権主張国	フランス(FR)	(72) 発明者	ピエール ボワイエ
			フランス国、22300 ラニョン、
			ケルリゴーナン、リュ エフ、ミス
			トラル 3番地
		(72) 発明者	クリストフ マンガン
			フランス国、22700 ルーアネク
			, ルート ドゥ ペロス 56番地
最終頁に続く			

(54) 【発明の名称】 非同期ネットワークの切換えノードにおける伝送速度予約

(57) 【特許請求の範囲】

【請求項1】

ノードに記憶されている通常の伝送速度(DCFI)を有し、第一の端末と第二の端末(TR、TE)の間に位置する輸送チャンネルがこのノードを通り、それらの端末の各々において、要求される伝送速度(DDFI)を含み、ネットワークを通して第一の端末(TR)によってすでに伝送されたが、最大伝送速度を有する出力多重チャンネル(VMS2)によってネットワークを通して第二の端末(TE)に向けて再伝送される予約セルが受取られ、さらにそれらの端末の各々において、再伝送される予約セルへの応答として、第二の端末(TE)によって、ネットワークを通して第一の端末(TR)に向けて伝送されるACKセルを受取る、非同期タイミングネットワーク(ATM)の切換えノードにおける伝送速度の予約方法であって、

前記の各切換えノードによって受取られた予約セルに含まれる要求伝送速度(DDFI)が通常の伝送速度(DCFI)より大きい場合に、各切換えノードにおいて

ー 要求される伝送速度(DDFI)が、出力多重チャンネル(VMS2)の最大伝送速度と記憶された合計(TDAFI)との差より大きい場合であっても、要求される伝送速度より小さい新しい伝送速度(NDFI)を生み出すように、要求される伝送速度(DDFI)と通常の伝送速度(DCFI)との差に応じて、また出力多重チャンネル(VMS2)を利用する他の輸送チャンネルに関する承認済み及び承認中の伝送速度の前記の記憶された合計(TDAFI)に応じて要求される伝送速度(DDFI)を減少させる(E4、E5)ステップと、

10

20

- ー 第一の仮合計として記憶された合計 (T D A F I) から通常の伝送速度 (D C F I) を差引く (E 6 1) ステップと、
 - ー 受取られた予約セル中で要求された伝送速度 (D D F I) を新しい伝送速度 (N D F I) によって置き換える (E 6 3) ステップと、
 - ー 第二の端末 (T E) の方向で、ネットワーク (A T M) を通して、出力多重チャネル (V M S 2) 中に新しい伝送速度 (N D F I) とともに受取られた予約セルを伝送するステップと、
 - ー 選択された最小の新しい伝送速度 (D R F I) を含む予約セルを受取るとすぐに、第二の端末 (T E) によって再伝送される、前記の選択された最小の新しい伝送速度 (D R F I) を含む A C K セルへの応答として、輸送チャネルが通る前記の切換えノードにおいて、第一の仮合計 (T D A F I) に前記の選択された最小の新しい伝送速度 (D R F I) を加算する (E 7 1) ステップと、
 - ー さらに、通常の伝送速度 (D C F I) の代わりに、選択された最小の新しい伝送速度 (D R F I) を記憶する (E 7 2) ステップと
- を特徴とする方法。

【請求項 2】

減少ステップ (E 4、E 5) において、新しい伝送速度 (N D F I) と通常の伝送速度 (D C F I) との差が、前記の出力多重チャネル (V M S 2) の最大伝送速度と承認済み及び承認中の前記の記憶された合計 (T D A F I) との差に等しくなるような前記の各切換えノードにおいて使用可能な伝送速度より小さくなり、また使用可能な伝送速度が小さくなればなるほどその差が小さくなることを特徴とする請求項 1 に記載の方法。

【請求項 3】

前記の各切換えノードにおいて、

- ー 引算ステップの代わりに、新しい伝送速度 (N D F I) を加算し (E 6 1)、第二の仮合計として記憶されている合計 (T D A F I) から通常の伝送速度 (D C F I) を差引く (E 6 1) ステップと、
 - ー 輸送チャネルへの通常の伝送速度 (D C F I) の割当てに先立って輸送チャネルに割当てられた古い通常の伝送速度 (A D C F I) の代わりに、通常の伝送速度 (D C F I) を記憶し (E 6 2)、通常の伝送速度 (D C F I) に代わって新しい伝送速度 (N D F I) を記憶する (E 6 2) ステップと、
 - ー 加算ステップの代わりに、選択された最小の新しい伝送速度 (D R F I) を加算し (E 7 1)、A C K セルへの応答として、第二の仮合計 (T D A F I) から、記憶された新しい伝送速度 (N D F I) を差引く (E 7 1) ステップと、
 - ー 記憶するステップの代わりに、新しい伝送速度 (N D F I) の代わりに選択された最小の新しい伝送速度 (D R F I) を記憶する (E 7 2) ステップと
- を特徴とする請求項 1 または 2 に記載の方法。

【請求項 4】

各切換えノードによって受取られた予約セルに含まれる要求された伝送速度 (D D F I) が通常の伝送速度 (D C F I) より小さい場合に、前記の各切換えノードにおいて

- ー 第三の仮合計として、出力多重チャネル (V M S 2) を利用する他の輸送チャネルに関する承認済み及び承認中の記憶された合計 (T D A F I) から通常の伝送速度 (D C F I) を差引く (E 8 1) ステップと、
- ー 第二の端末 (T E) の方向でネットワーク (A T M) を通して出力多重チャネル (V M S 2) 中に、要求された伝送速度 (D D F I) とともに受取られた予約セルを伝送するステップと、
- ー 前記の要求された伝送速度 (D D F I) を含み、要求された伝送速度を含む予約セルを受取るとすぐに第二の端末 (T E) によって再伝送される A C K セルへの応答として、第三の仮合計 (T D A F I) に要求された伝送速度 (D D F I) を加算する (E 7 1) ステップと、
- ー 通常の伝送速度 (D C F I) の代わりに要求された伝送速度 (D D F I) を記憶する

(E72)ステップと
を含むことを特徴とする請求項1から3のいずれか一項に記載の方法。

【請求項5】

前記の各切換えノードにおいて、

- 請求項4に記載の引算ステップの代わりに、要求された伝送速度(DDFI)を加算し(E81)、第四の仮合計として記憶された合計(TDAFI)から通常の伝送速度(DCFI)を差引く(E81)ステップと、
 - 輸送チャンネルへの通常の伝送速度(DCFI)の割当てに先立って輸送チャンネルに割当てられた古い通常の伝送速度(ADCFI)の代わりに、通常の伝送速度(DCFI)を記憶し(E82)、通常の伝送速度(DCFI)に代わって新しい伝送速度(NDFI)を記憶する(E82)ステップと、
 - 請求項4に記載の加算ステップの代わりに、ACKセルに含まれた要求伝送速度(DDFI)を加算し(E71)、ACKセルへの応答として、第四の仮合計(TDAFI)から記憶された要求伝送速度(DDFI)を差引く(E72)ステップと
- を特徴とする請求項4に記載の方法。

【請求項6】

あらかじめ、差(DELT A)の符号を引き出すように受取られた予約セルに含まれる通常の伝送速度(DCFI)と記憶された要求伝送速度(DDFI)との差(DELT A)の計算ステップ(E3)を有する方法であって、
前記の差の符号がプラスの場合に、請求項1から3のいずれか一項に記載の前記の後続ステップ(E4からE72まで)が実行され、
前記の差の符号がマイナスの場合に、請求項4または5に記載の前記の後続ステップ(E81からE72まで)が実行される方法。

【請求項7】

あらかじめ、受取られた予約セル中で伝送速度の変更ワード(MF)の検出ステップ(E1R)を含む方法であって、
前記の伝送速度の変更ワード(MF)が伝送速度の増大要求を含む場合に、請求項1から3のいずれか一項に記載の前記の後続ステップ(E4からE72まで)が実行され、
前記の伝送速度の変更ワード(MF)が伝送速度の減少要求を含む場合に、請求項4または5に記載の前記の後続ステップ(E81からE72まで)が実行される方法。

【請求項8】

— 前記の各切換えノードによって受取られた予約セルに応答してタイミングコントロールを開始する(E1RD)ステップと、
— 前記の輸送チャンネルに関するACKセルが一つもタイミングコントロール中に各切換えノードによって受取られなかった場合に、タイミングコントロールの終了時に、
— 前記の古い通常の伝送速度(ADCFI)を加算し(E9)、第二の仮合計(TDAFI)から記憶された前記の新しい伝送速度(NDFI)を差引き(E9)、あるいは前記の古い通常の伝送速度(ADCFI)を加算し、第四の仮合計から記憶された前記の要求伝送速度を差引く(E9)ステップと、
— 記憶された新しい伝送速度(NDFI)の代わりに、古い通常の伝送速度(ADCFI)を記憶し、あるいはその代わりに、要求された伝送速度(DDFI)を記憶するステップと

を特徴とする請求項3または5に記載の方法。

【請求項9】

— 第二の端末(TE)によって再伝送されるACKセルが、タイミングコントロールの終了後に前記の各切換えノードによって受取られた場合に、このACKセルが前記の各切換えノードにおいて解体される(E9D)ことを特徴とする請求項8に記載の方法。

【請求項10】

タイミングコントロールが、前記の各切換えノードと前記の第二の端末(TE)との間で受取られる予約セルが横断し続ける切換えノードの数に応じて変化可能であることを特徴

10

20

30

40

50

とする請求項 9 に記載の方法。

【請求項 1 1】

非同期タイミングネットワークの切換えノード中の伝送速度の予約装置であって、請求項 1 から 1 0 のいずれか一項に記載の方法を実施するために設計され、予約セルを受取り、そこからそれぞれ、切換えノードの出力多重チャンネル (VMS 2) を利用する輸送チャンネルのために識別子 (VPI/VCI) と要求された伝送速度 (DDFI) を引き出すための第一の入力手段 (REC 1、CMP 1) と、ACKセルを受取り、そこからそれぞれ輸送チャンネルの識別子 (VPI/VCI) を引き出すための第二の入力手段 (REC 2、CMP 2) と、ACKセルを再伝送するための第一の出力手段 (TRA 1) と、前記の出力多重チャンネル (VMS 2) 中に予約セルを伝送するための第二の出力手段と、引き出されたチャンネルの識別子によってそれぞれアドレスされた伝送速度を記憶するコンテキストメモリ (MC) とを備えており、さらに

— 第一の入力手段 (REC 1、CMP 1) によって受取られた予約セルから引き出された輸送チャンネルの識別子 (VPI/VCI) によってコンテキストメモリ (MC) で読取られた通常の伝送速度 (DCFI) を、差 (DELTA) をつくりだすために予約セルから引き出された要求伝送速度 (DDFI) から減算する手段 (SU) と、

— 合計 (TDAFI) として出力多重チャンネル (VMS 2) を利用する輸送チャンネルに関する承認済み及び承認中の伝送速度を累計する手段 (ADD 1、RT) と、

— 要求された伝送速度 (DDFI) より小さな新しい伝送速度 (NDFI) を生じるように前記の差 (DELTA) と前記の合計 (TRAFI) によって変化するマイナスの加重係数 (CP) によって要求される伝送速度 (DDFI) を加重するための予約セルに含まれる伝送速度の増大要求ワードに、または差がプラスの場合にはその差に、あるいはその両方に敏感な手段 (MP、ADD 2) と、

— 出力多重チャンネル (VMS 2) に再伝送される予約セル中で、要求された伝送速度 (DDFI) を前記の新しい伝送速度 (NDFI) に置き換える第二の出力手段 (TRA 2) と、

— 選択された最小の新しい伝送速度 (DRFI) が累計するための手段 (ADD 1、RT) 中で第一の仮合計 (TDAFI) に加算され、通常伝送速度 (DCFI) の代わりにコンテキストメモリ (MC) に書き込まれるように、輸送チャンネルが通る切換えノード中で選択された最小の新しい伝送速度 (DRFI) を受取られたACKセルから引き出す第二の入力手段 (REC 2、CMP 2) と

を備えることを特徴とする装置。

【請求項 1 2】

加重手段が、累計するための手段 (ADD 1、RT) 中の前記の合計 (TDAFI) の高位ビットと同時に前記の差 (DELTA) の高位ビットによって読取り時にアドレスされる加重係数のメモリ (MP) と、加重メモリ (MP) 中で読取られる加重係数 (CP) と要求される伝送速度 (DDFI) を加算する加算器 (ADD 2) とを備える請求項 1 1 に記載の装置。

【請求項 1 3】

累計手段 (ADD 1、RT) が前記の要求される伝送速度 (DDFI) を加算し、前記の合計 (TDAFI) からコンテキストメモリ中で読取られる通常の伝送速度 (DCFI) を差引き、コンテキストメモリ (MC) が、受取られた予約セルへの応答として、通常の伝送速度 (DCFI) の代わりに、新しい伝送速度 (NDFI) を記憶し、

累計手段 (ADD 1、RT) が、選択された最小の新しい伝送速度 (DRFI) を加算し、前記の合計 (TDAFI) から新しい伝送速度 (NDFI) を差引き、コンテキストメモリ (MC) が、受取られたACKセルへの応答として、新しい伝送速度 (NDFI) の代わりに選択された最小の新しい伝送速度 (DRFI) を記憶する請求項 1 1 または 1 2 に記載の装置。

【請求項 1 4】

コンテキストメモリ (MC) が、各々第一部分と第二部分を有しているブロックを備えて

おり、ブロックの第一部分のデータの出力が第二のブロックのデータの入力に直接接続され、ブロックの第二部分のデータの出力が伝送速度の選別手段（MX1）を通してブロックの第一部分のデータの入力に接続されており、
 輸送チャンネルの識別子（VPI/VCI）によってアドレスされるメモリブロックに関して、

通常の伝送速度（DCFI）が、減算手段（SU）に適用するためにメモリブロックの第一部分において読取られ、

加重手段（MP、ADD2）によって生じる新しい伝送速度（NDFI）が前記の合計に加算され、累計手段（ADD1、RT）の中でその合計から前記の要求される伝送速度（DDFI）が差引かれ、さらに前記の新しい伝送速度（NDFI）が、コンテキストメモリ（MC）の第一のデータ出力及び第二のデータ入力を通して、メモリブロックの第二部分に向けて、第一部分の通常の伝送速度（DCFI）を伝送するのとはほぼ同時に、伝送速度の選別手段（MX1）を通してメモリブロックの第一部分に書き込まれ、さらに、伝送速度の選別手段（MX1）を通して、メモリブロックの第一部分に選択された最小の新しい伝送速度（DRFI）を書き込むのとはほぼ同時に、受取られたACKセルから引き出された選択された最小の新しい伝送速度（DRFI）が合計（TDAFI）に加算され、またメモリブロックの第一部分で読取られた新しい伝送速度（NDFI）が累計するための手段（ADD1、RT）中で合計（TDAFI）から差引かれる

ことを特徴とする請求項11または12に記載の装置。

【請求項15】

コンテキストメモリ（MC）が予約セルから引き出された要求伝送速度（DCFI）を記憶し、累計手段（ADD1、RT）が前記の合計（TDAFI）から通常の伝送速度（DCFI）を差引き、第二の出力手段（TRA2）が、マイナスの差（DELTA）または予約セルに含まれる伝送速度の減少要求（MF）あるいはその両方への応答として、要求伝送速度（DDFI）と共に予約セルを伝送し、
 要求された伝送速度（DDFI）とともに予約セルに続いて受取られたACKセルへの応答として、累計手段（ADD1、RT）が、前記の合計（TDAFI）の受取られたACKセルから引き出された要求伝送速度を加算する請求項11から14のいずれか一項に記載の装置。

【請求項16】

輸送チャンネルの識別子（VPI/VCI）によってアドレスされるメモリブロックに関して、マイナスの差（DELTA）または予約セルにおける伝送速度の減少要求ワード（MF）あるいはその両方への応答として、要求伝送速度（DDFI）が合計（TDAFI）に加算され、メモリブロックの第一部分で読取られた通常の伝送速度（DCFI）が、伝送速度の選別手段（MX1）を通して第一のメモリブロック中に要求された伝送速度（DDFI）を書き込み、かつコンテキストメモリ（MC）の第一のデータ出力と第二のデータ入力を通して、メモリブロックの第二部分に向けて第一部分の通常の伝送速度（DCFI）を伝送するのとはほぼ同時に、累計手段（ADD1、RT）で合計（TDAFI）から差引かれ、また

ACKセルから引き出された要求伝送速度が合計（TDAFI）に加算され、メモリブロックの第一部分で読取られた要求伝送速度が、第一のメモリブロック中でのACKセルから引き出された要求伝送速度の書き込みとはほぼ同時に累計手段（ADD1、TR）で合計（TDAFI）から差引かれる請求項14または15に記載の装置。

【請求項17】

メモリブロックの第二部分の内容（ACDFI=DCFI）が、コンテキストメモリ（MC）の第二のデータ出力と伝送速度の選別手段（MX1）とコンテキストメモリの第一のデータ入力を通して、メモリブロックの第一部分に伝送され、第二の入力手段（REC2、CMP2）によってACKセルが一つも受取られなかった場合には、第一の入力手段（REC1、CMP1）によって受取られた予約セルによって開始されたタイミングコントロールの終了時に、累計手段中でブロックの第一部分の内容（NDFI、DDFI）を合

10

20

30

40

50

計から差引くのと同時に累計手段（ADD 1、RT）中で合計に加算される請求項 14 または 16 に記載の装置。

【請求項 18】

予約セルに含まれる第一のコードで表される要求伝送速度（DDFL）を、減算手段（SU）およびコンテキストメモリ（MC）に適用される第二のコードで表される要求伝送速度（DDFI）に変換する手段（M1、M2）と、加重手段（MP、ADD 2）によって生じる第一のコードによって表される新しい伝送速度（NDFL）を、累計手段（ADD 1、RT）およびコンテキストメモリ（MC）に適用される第二のコードによって表される新しい伝送速度（NDFI）に変換する手段（M3）と、ACKセルに含まれる第一のコードで表される伝送速度（DRFL）を、累計手段（ADD 1、RT）およびコンテキストメモリ（MC）に適用される第二のコードで表される選択された伝送速度（DRFI）に変換する手段（M4）とを備える請求項 11 から 17 のいずれか一項に記載の装置。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、一般に、ATM（非同期伝送モード）と呼ばれる非同期タイミングネットワークにおける資源の予約プロトコルに関するものである。

【0002】

【従来の技術】

非同期ネットワークにおいては、これまで、資源はユーザーの複数の端末間で分け合っていた。セルと呼ばれるデータユニットは、それぞれ他のユニットに対する相互的位置の時間的リフェランスを持たずに続いている。それぞれがユーザーの異なる端末に接続されている輸送経路の識別子はセルによって運ばれる。同期タイミング技術とは反対に、あらかじめ定められたいかなる時間の間隔も輸送路のセルには割当てられない。ユーザーの端末はネットワークに直接頼ることなく、伝達されるセルの伝送速度を選択する。一方、端末とネットワーク間の瞬間的なビットの伝送速度は常に保存されている。

20

【0003】

電気通信ネットワークの開発者によれば、ATMネットワークの開発は2つの段階で行なわれることになる。これら2つの段階は図1に概略的に示されている。第一の段階においては、ネットワークの開発者は、ユーザーの各端末専用の連結サービスを提供する“混合”ネットワークを作り出す。第二の段階は、ユーザーのあらゆる端末を相互連結する最終的“切換え”ネットワークを生み出す。

30

【0004】

混合されたネットワークとは、膨大な伝送速度の伝達というプロの顧客の高い要求に迅速に応えるものとなるであろう。混合されたネットワークは、当該の専用連結によって仮想パス30、31、32、33中の仮想輸送経路を他の仮想パスに向かわせる混合器10、11、12で構成されている。ユーザーの複数の端末が、あらかじめ定められた2つの混合器を接続する同一の仮想パスを共用する。

【0005】

第二の段階は、混合ネットワークのこの基礎設備に、切換え器の入力及び出力仮想パス間の仮想輸送経路を実際に切換えるATM切換え器20、21、22を付け加える結果である。この第二段階の枠組み中での提案はもはや、あらかじめ定められた2つの端末間の高い伝送速度の連結のみをユーザーに提供する専用連結サービスにとどまらない。ユーザーの各端末は、ユーザーの他のいかなる端末にも相互連結できるように切換えられた実際のサービスを受けることができる。

40

【0006】

混合されたネットワークにおいては、ユーザーの複数の端末が同一の仮想パスを分け合う。非同期タイミングネットワークの主な利点は、ユーザーの各端末がその固有のリズムでデータセルを伝送することにある。仮想パスの帯域幅を最適化するために、それぞれのセルによって伝送される伝送速度はあらかじめ、ユーザーの各端末ごとに、データセルの伝

50

送用にリザーブされている。この枠組み中で伝送速度の迅速な予約プロトコルが定義されたが、それによると、あるユーザーの端末によって要求される仮想パス内の伝送速度は一定であるかまたは変化し、さらにすでに確立された通信中であってもユーザーの端末によって伝送速度の変更を要求することもできる。

【0007】

本発明はとりわけ、ノード内で記憶される通常の伝送速度を持ち、第一端末と第二端末との間に伸びている輸送経路が通る非同期タイミングネットワークの切換えノードにおける伝送速度の予約方法を対象としている。各切換えノードにおいては、要求された伝送速度をもつ予約用セルが受取られる。ネットワークを通して第一の端末から伝送される予約用セルは、各ノードによって受取られ、次にネットワークを通して最大の伝送速度をもつ出力多重経路によって、第二の端末に向けて伝送される。輸送経路の各ノードにおいては、再伝送された予約用セルに応答し、ネットワークを通して第二の端末から第一の端末に向けて伝送されるACKセルが逆方向で受取られる。

10

【0008】

このような予約方法は、フランス特許FR-B-2 643 532に記載されているが、この方法によると、予約セルとACKセルは第一と第二の呼出しパケットを構成する。輸送経路が通る各切換えノードにおいて仮想パスを構成する出力多重経路中の伝送速度という観点からの資源は、要求される伝送速度が、流れることができる最大伝送速度と出力多重経路を利用する他の論理的輸送経路の伝送速度の合計との差に等しい使用可能な伝送速度より小さい場合には、輸送経路が通る各切換えノードにおける第一の端末に割当てられる。こうした条件においては、要求された伝送速度が使用可能な伝送速度より小さくても、ほぼその伝送速度に近ければ、実際にはユーザーの他の端末に割当てられる使用可能な資源はもはや残っておらず、要求された伝送速度が使用可能な伝送速度より大きい場合には接続は拒否され、その一方で、使用可能な伝送速度の一部が要求しているユーザーを一時的に満足させることもできるであろう。

20

【0009】

“コンピュータネットワークとISDNシステム”第24巻、第4号、1992年5月、アムステルダム、321-334 ページに掲載されているピエール・ボワイエとディディエ・トランシェの記事“ATMトラフィックコントロールへの応用をともなう予約原則”には、FRP-DT (“遅延伝送による迅速予約プロトコル”) 遅延伝送による迅速予約プロトコルが紹介されている。このようなプロトコルはまた、交渉段階ごとに変わる伝送速度のソース用である。

30

【0010】

最初は、ユーザーの第一の端末が、ある伝送速度に関する割当てリクエストの伝送ごとにユーザーの第二の端末に接続される。これら2つの端末間の通信中にリザーブされた伝送速度の増大または減少が必要になった場合には、第一の端末が伝送速度の増大または減少要求セルを伝送する。このセルは、多数の端末に結び付けられ、ATMネットワークの入力に位置付けられたプロトコルの管理ユニットによって受取られる。伝送速度の増大または減少要求セルに応答して、それらの要求が満たされない限り、管理ユニットが限られた数でつぎつぎに増大または減少要求を伝送する。伝送速度の増大要求の場合には、要求されている伝送速度の増大がネットワーク中で完全に満たすことができないと、伝送速度の増大要求は全面的に拒否される。逆の場合には、要求された伝送速度の増大にしたがって大きな帯域幅が第一の端末に割当てられる。いずれの場合にも、端末にすでに割当てられた通常伝送速度は問題にされない。また伝送速度の減少要求は、決して拒否されることのない純粹にひとつの目安としての手続きである。

40

【0011】

このように、上記の特許及び記事によれば、伝送速度の増大要求、すなわち2つの端末間の仮想輸送経路にすでに割当てられた通常の伝送速度より大きな伝送速度の要求は、切換えノードにおいて使用可能な資源の一部が、要求が満たされていない要求者の端末に割当てることができたかもしれず、さらに使用可能な資源の他の部分が資源の要求者の他の端

50

未用に保存することができたかもしれないということを考慮しないで、完全には満たされないかまたは全面的に満たされる。

【0012】

さらに、予約された伝送速度の明白ないかなるACK（肯定応答）も第二の端末によって伝送されず、この結果、輸送経路への伝送速度の割当てに誤差を生じる恐れがある。

【0013】

【発明が解決しようとする課題】

本発明は、上記の従来の技術の欠点を解消する非同期ネットワークにおける伝送速度の予約方法を提供し、とりわけ、輸送経路が通る切換えノードのうちの少なくともいずれか一つが端末によって要求されている伝送速度より少ない使用可能伝送速度を提供する場合であつても、輸送経路によって接続された端末に伝送速度を割当ててを目的としている。

10

【0014】

このため、上述したように、非同期タイミングネットワークの切換えノードにおける伝送速度の予約方法は、前記の各切換えノードによって受取られた予約セルに含まれている要求伝送速度が通常の伝送速度より大きい場合には、各切換えノードにおいて、以下の段階を踏むことを特徴としている。

ー 新たな伝送速度が要求された伝送速度より小さくなるように、要求伝送速度と通常の伝送速度との差に応じて、また出力多重経路を利用する他の輸送経路に関して承認済みの伝送速度及び承認中の伝送速度の記憶された合計に応じて、要求された伝送速度を少なくする。これは、要求伝送速度が、出力多重経路の最大伝送速度と前記の記憶された合計との差より大きい場合にも行なわれる。

20

ー 一時的な第一の合計として、通常の伝送速度を記憶された合計から差引く。

ー 受取られた予約セルにおいて要求された伝送速度を新たな伝送速度（NDFI）に置き換える。

ー 出力多重経路において新たな伝送速度とともに受取られた予約セルをネットワークを通して第二の端末の方向へ伝送する。

ー 輸送経路が通る前記の切換えノード中で選択された新たな最少伝送速度を一時的な第一の合計に加える。これは、前記の選択された新たな最少伝送速度を含み、選択された新たな最少伝送速度を含む予約セルを受取るとすぐに第二の端末によって再伝送されるACKセルへの応答として行なわれる。

30

ー さらに通常の伝送速度の代わりに、選択された新たな最少伝送速度を記憶する。

【0015】

このようにして、要求された伝送速度が通常の伝送速度より大きい、すなわち通信中に伝送速度が増大する場合あるいは、通常の伝送速度が先験的にゼロであるような通信が行なわれている場合には、要求された伝送速度と通常の伝送速度との差が切換えノードにおいて使用可能な伝送速度の残りより小さくなるとすぐに、伝送速度の増大は系統立てて全面的には受け入れられなくなる。そのちょうど反対に、前記の出力多重経路を利用する輸送経路に結びつき、自らの伝送速度を増大したいと考えているユーザーの他の端末とともに使用可能な伝送速度の残りを分け合うように、伝送速度の増大は部分的に満たされる。

40

【0016】

第二の端末による伝送速度の増大の要求の受取りをはっきりと示すACKセルは、あらゆる切換えノードに、先験的にゼロから第一の端末によって要求された伝送速度までの間の同じ伝送速度を強制する。より厳密に言えば、減少段階においては、新たな伝送速度と通常の伝送速度との差が、出力多重経路の最大伝送速度と前記の承認済みあるいは承認中の伝送速度の記憶された合計の差に等しい前記の各切換えノードにおいて使用可能な伝送速度より少なく、使用可能な伝送速度が小さくなれば、その分小さくなる。いいかえれば、要求された伝送速度が、伝送速度の増大要求の前に使用可能な伝送速度に対して大きくなればなるほど、新しい伝送速度はわずかになる。このようにして、ネットワークは、伝送速度増大のあらゆる要求に対してわずかではあるが伝送速度を保証する。

50

【0017】

ネットワーク内の伝送速度によるこのような資源の管理は最適化される。というのも、要求される資源が使用可能な資源を超えてしまう場合であってもやはり、割当て可能な最大資源に対する補足分を割当てることができるからである。逆に、本発明は、伝送速度の増大の各要求に対してほとんどわずかな伝送速度を保証する。

【0018】

本発明は、何らかの新しい伝送速度が受け入れられなかった場合に、それまでの通常の伝送速度の維持を可能にできるようにACKセルのあらゆる損失、すなわち選択された新しい最小伝送速度の確認のあらゆる欠陥に対して備えている。この結果、この方法には前記の各切換えノードにおいて以下の段階が含まれる。

ー 減算段階の代わりに、新しい伝送速度を加算し、第二の仮合計として記憶される合計から通常の伝送速度を差引く。

ー 輸送経路に通常の伝送速度を割当てするのに先立ってあらかじめ輸送経路に割当てられていた古い通常の伝送速度の代わりに通常の伝送速度を記憶し、さらに通常の伝送速度の代わりに新しい伝送速度を記憶する。

ー 加算段階の代わりに、選択された新しい最小伝送速度を加算し、ACKセルへの応答として第二の仮合計から記憶された新しい伝送速度を差引く。

さらに、

ー 記憶段階の代わりに、新しい伝送速度の代わりに選択された新しい最小伝送速度を記憶する。

【0019】

とりわけ、本発明は、いかなるACKセルも変更を確認しない場合には、各ノードが、伝送速度の変更要求以前のコンフィギュレーションを再び見つけだすために、以下を含む段階を備えている。

ー 前記の各切換えノードによって受取られた予約セルへの応答としてタイミングコントロールを開始する。さらに、

ー タイミングコントロール中に前記の各切換えノードによって前記の輸送経路に関するいかなるACKセルも受取られていない場合には、タイミングコントロールの終わりに、

ー 前記の古い通常の伝送速度を加算し、第二の仮合計から記憶されている前記の新しい伝送速度を差引き、それぞれ、前記の古い通常の伝送速度を加算し、第四の仮合計から記憶された前記の要求伝送速度を差引く。さらに、

ー 記憶された新しい伝送速度の代わりに前記の通常の古い伝送速度を記憶する。またはそれぞれ、要求された伝送速度を記憶する。

【0020】

タイミングコントロールの終了後に期待されたACKセルが受取られた場合には、このセルは切換えノード中で解体される。

【0021】

タイミングコントロールは、前記の各切換えノードと前記の第二の端末との間で受取られた予約セルが通り続ける切換えノード数に応じて変えることができる。

【0022】

従来技術と同様に、本発明による予約方法にはまた、常に満たされる伝送速度の減少要求が含まれる。ただし、こうした伝送速度の減少はさらに、貫通される切換えノードによって選択された伝送速度として要求される伝送速度を含むACKセルによっても確認される。このようにして、要求される伝送速度が通常の伝送速度より小さい場合には、以下の段階が行なわれる。

ー 第三の仮合計において、出力多重経路を利用するその他の輸送経路に関する受入れ済み及び受入れ中の伝送速度の記憶された合計から通常の伝送速度を差引く。

ー 第二の端末の方向においてネットワークを通して出力多重経路中で要求された伝送速度とともに受取られた予約セルを伝送する。

ー 前記の要求された伝送速度を含み、要求された伝送速度を含む予約セルを受取るとす

10

20

30

40

50

ぐに第二の端末によって再伝送されるACKセルへの応答として第三の仮合計に要求された伝送速度を加える。さらに、

ー 通常の伝送速度の代わりに要求された伝送速度を記憶する。

【0023】

すでに述べたように、本発明は、セルの損失の場合に、伝送速度の減少要求に先立つ条件において各切換えノードを置き換えるために、あらゆるACKセルの損失に対して備えている。このような減少のために、この予約方法は、切換えノードにおいて以下の段階を有している。

ー 上述した減算段階の代わりに、要求された伝送速度を加算し、第四の仮合計として記憶されている合計から通常の伝送速度を差引く。

ー 輸送経路への前記の通常の伝送速度の割当てに先立って輸送経路に割当てられた古い通常の伝送速度の代わりに通常の伝送速度を記憶し、さらに通常の伝送速度の代わりに要求された伝送速度を記憶する。

ー 上述の第三の仮合計に加算する段階の代わりに、ACKセルに含まれる要求された伝送速度を加え、ACKセルへの応答として第四の仮合計から要求された伝送速度を差引く。

【0024】

本発明はまた、本発明による方法の実施のために設計される非同期タイミングネットワークの切換えノード中の伝送速度予約装置に関するものである。この装置には、予約セルを受取り、そこからそれぞれ識別子と、切換えノードの出力多重経路を利用する輸送経路のために要求される伝送速度を引き出すための第一の入力手段と、ACKセルを受け取り、そこからそれぞれ輸送経路の識別子を引き出すための第二の入力手段と、ACKセルの再伝送のための第一の出力手段と、前記の出力多重経路中にセルを再伝送するための第二の出力手段と、引き出された経路の識別子によってそれぞれアドレスされる伝送速度を記憶するコンテキストのメモリを備えている。さらにこの装置は、以下の特徴を有している。

ー 差をつくりだすために予約セルから引き出された要求伝送速度から、第一の入力手段によって受取られた予約セルから引き出された輸送経路の識別子によってコンテキストのメモリ中で読取られた通常の伝送速度を差引くための手段。

ー 合計において、出力多重経路を利用する輸送経路に関して、受け入れ済み及び受け入れ中の伝送速度を累計するための手段。さらに、

ー プラスの場合には差に、または、新しい伝送速度が要求伝送速度より小さくなるように前記の差及び前記の合計に応じて異なる加重係数によって要求される伝送速度とバランスをとるために予約セルに含まれる伝送速度の増大要求ワードに、もしくはその両方に敏感な手段。

ー 出力多重経路に再伝送される予約セル中の前記の新しい伝送速度によって要求伝送速度を置き換える第二の出力手段。さらに、

ー 選択された新しい最小伝送速度が、累計のための手段中の第一の仮合計に加算され、コンテキストのメモリ中で通常の伝送速度の代わりに書き込まれるように、輸送経路が通る切換えノード中で選択される新しい最小伝送速度を受取ったACKセルから引き出される第二の入力手段。

【0025】

好ましい実施例によれば、加重係数はあらかじめ確立される。このときバランスをとるための手段は、累計手段における前記の合計の高位ビットと同時に前記の差の高位ビットによって読取りにおいてアドレスされる加重係数のメモリと、加重メモリ中で読取られる加重係数と要求伝送速度を加算するための加算器を備えている。

【0026】

コンテキストのメモリは、それぞれが第一の部分と第二の部分を持っているブロックを備えており、ブロックの第一の部分のデータ出力は、第二のブロックのデータ入力に直接接続されており、ブロックの第二の部分のデータの出力は、伝送速度の選別手段を通してブロックの第一の部分のデータ入力に接続されている。データ入力とデータ出力との間のこ

10

20

30

40

50

の交差は、古い伝送速度を保存しておきながらも新しい伝送速度を記録し、それと同時に新しい伝送速度を消去しながら古い伝送速度を再び使用することができるように、伝送速度を伝送するのに役立つ。

【0027】

輸送経路の識別子によってアドレスされたメモリブロックに関して、伝送速度の増大要求のために、減算手段に適用するためにメモリブロックの第1の部分で通常の伝送速度が読取られ、バランスをとるための手段によって生じた新しい伝送速度は、前記の合計に加算される。この合計から累計手段において要求された前記の伝送速度が差引かれる。またこの新しい伝送速度は、データの第一の部分とコンテキストのメモリのデータの第二の入力を通してメモリブロックの第二の部分に向けて第一の部分の通常の伝送速度を伝送することとほぼ同時に、メモリブロックの第一の部分における伝送速度の選別手段を通して書き込まれる。さらに、受取られたACKセルから引き出される選択された新しい最小伝送速度が加算され、メモリブロックの第一の部分中で読取られた新しい伝送速度は、伝送速度の選別手段を通してメモリブロックの第一の部分中で選択された新しい最小伝送速度の書込みとほぼ同時に、累計手段中で合計から差引かれる。

10

【0028】

差引くための手段によって生じるマイナスの差または予約セルに含まれる伝送速度の減少要求もしくはその両方への応答として、コンテキストのメモリは予約セルから引き出された要求伝送速度を記憶し、累計手段は通常の伝送速度を合計から差引き、さらに、第二の出力手段は要求された伝送速度とともに予約セルを伝送する。要求された伝送速度とともに予約セルの後で受取られたACKセルへの応答として、累計手段は合計のACKセルから引き出された要求伝送速度を加算する。

20

【0029】

コンテキストメモリのデータの入力及び出力との間で交差する連結はまた、輸送経路の識別子によってアドレスされたメモリブロックに関連して、またマイナスの差または予約セル中の伝送速度の減少要求ワードもしくはその両方への応答として使用される。要求された伝送速度は合計に加算され、メモリブロックの第一の部分中で読取られた通常の伝送速度は、伝送速度の選別手段を通してメモリの第一のブロックにおける要求伝送速度の書込みと、コンテキストのメモリの第一のデータ出力と第二のデータ入力を通して第一の部分の通常の伝送速度を第二の部分に向けて伝送することとほぼ同時に、累計手段中で合計から差引かれる。ACKセルから引き出される要求伝送速度は合計に加算され、メモリブロックの第一の部分中で読取られる要求伝送速度は、メモリの第一のブロック中でACKセルから引き出される要求伝送速度の書込みとほぼ同時に累計手段中で合計から差引かれる。

30

【0030】

タイミングコントロールは、好ましくは、第一の入力手段によって受取られる予約セルによって開始される。タイミングコントロールの終了時に第二の入力手段によっていかなるACKセルも受取られていないときには、メモリブロックの第二の部分の内容が、コンテキストメモリの第二の部分と、伝送速度の選別手段とコンテキストメモリの第一の入力を通してメモリブロックの第一の部分中に伝送され、累計するための手段中で合計からブロックの第一の部分の内容を差引くと同時に累計手段中の合計に加算される。

40

【0031】

さらに、この装置は、予約セルに含まれる第一コードで表される要求伝送速度を、差引くための手段とコンテキストメモリに適用される第二のコードで表される要求伝送速度に変換するための手段と、加重手段によって生じる第一コードで表され、第二の出力手段に適用される新しい伝送速度を累計するための手段とコンテキストメモリに適用される第二のコードで表される新しい伝送速度に変換するための手段と、ACKセルの中に含まれる第一のコードで表される伝送速度を、累計するための手段とコンテキストメモリに適用される第二のコードで表される選択された伝送速度に変換するための手段を備えることができる。

50

【0032】

好ましくは、第一のコードは、他の情報を含むためにセルを解放するように第二のコードより少ないビットを必要とするコードである。たとえば、第一のコードは浮動小数点によるコードであり、第二のコードは固定小数点によるコードである。

【0033】

【発明の実施の形態】

添付の図面を参照して、本発明の好ましい実施例を挙げて、本発明のその他の特性及び利点をわかりやすく説明してみる。

【0034】

図2を参照すると、ATMネットワークへの伝送の実体は5オクテットのヘッダと48オクテットの情報フィールドで構成されている長さが一定のセルである。とりわけ、ユーザーの端末のようなデータソースと結合用の切換えノードにおけるユーザーのアクセスインターフェースとの間の論理輸送経路を通過する伝送速度の予約セルにおいては、ヘッダは以下を備えている

- ー 流れをコントロールするための4ビットのワードGFC。
- ー 8ビットによる仮想パスの識別子VPI (“Virtual Path Identifier”)。
- ー 16ビットによる仮想経路の識別子VCI (“Virtual Channel Identifier”)。
- ー セルの損失CLPの優先権ビットをとまなう伝送速度の予約要求を示すための3ビットのワードPTI = “110”。さらに
- ー ヘッダ上のエラーコントロール用オクテットHEC。

【0035】

ユーザーとネットワークとのインターフェースUNIに有効なヘッダのこのフォーマット(図1参照)は、それぞれが混合器であろうとネットワークの切換え器であろうと、ネットワークの2つの切換えノードの間のネットワークとネットワークのインターフェース(NNI)(図1参照)においては少々変更される。NNIインターフェースでは、フィールドGFCが消滅し、その一方で識別子VPIはワードGFCの4ビットとともに12ビットに拡張される。識別子VPIとVCIは、通信の輸送経路、仮想経路または仮想経路を含む仮想パスを識別し、この仮想経路に沿って、ATMネットワークの切換えノードを通して、端末と端末との間でセルが交換される。その結果、識別子VPIとVCIの集合体は、“輸送経路の識別子”VPI/VCIと呼ばれる。

【0036】

したがって、伝送速度の予約セルは、コードPTI = “110”によって、またセルの有効負荷(“ペイロード”)を構成する情報フィールドに含まれる補足情報によって他のセルと区別される。これらの補足情報は特に以下である。

- ー 8ビットの予約プロトコルタイプワードMTP。
- ー 4ビットのファンクションワードMF。
- ー $9+6=14$ ビットの浮動小数点による要求伝送速度のワードDDFL。
- ー 6ビットによるタイミングコントロールワードTIM。
- ー 8ビットの仮想パスのジグの許容ワードGIG。さらに
- ー 8ビットの情報保護コードのワードCPI。

【0037】

要求された伝送速度のワードDDFLは、二進コードによって固定小数点部を示す第一の部分と二進コードによって指数を示す第二の部分を含む秒ごとのセルの浮動小数点で伝送速度を表す。反対に、本発明による伝送速度の予約装置中で処理される伝送速度のワードは伝送速度を固定小数点で表す。たとえば、固定小数点部の9ビット及び指数の5ビットで構成されているワードDDFLは、32ビットを有し、 $16384 = 2^9 \cdot 2^5$ 伝送速度の間の値を表す固定小数点部による要求伝送速度のワードDDFIに対応する。浮動小数点によるコード化より古典的な連続しているその他のコード化も使用することができる。

【0038】

以下に説明する実施例による伝送速度の予約装置中で処理されるあらゆるパラメータ及び

10

20

30

40

50

変数は、固定小数点によってコード化される。セルに含まれるワードは、浮動小数点でコード化される：要求される伝送速度のワード D D F L、予約装置によって局所的に割当てられ、次の切換えノードに向かって輸送されるために予約セル中にワード D D F L に代わって組み入れられる新しい通常の伝送速度のワード N D F L、さらに通信の輸送チャンネルの最後の切換えノードによって割当てられ、A C Kセル中で“要求された側”の端末によって“要求する側”の端末に向けて再伝送される選択された伝送速度のワード D R F L。

【0039】

ワード P T I、M T P、M F は、伝送速度の予約セルと A C Kセルとの間で異なる。

【0040】

以下は、予約装置中で処理されるその他のパラメータ及び変数であるが、それらはそれぞれ、この後の説明中では固定小数点で表される二進ワードと一つのもので表される。

— D D F I：浮動小数点で表される要求伝送速度 D D F L に対応する“要求する側”の端末によって固定小数点で表される要求される伝送速度。

— A D C F I：ネットワーク中で伝送速度の予約の一貫した状態を保つために A C Kセルが戻るまでメモリに保存され、固定小数点で表される当該の輸送チャンネルに割当てられる古い通常の伝送速度。

— D C F I：固定小数点で表される当該の輸送チャンネルに割当てられる通常の伝送速度。

— D E L T A：要求される伝送速度 D D F I と通常の伝送速度 D C F I との差。

— T D A F I：固定小数点で表される承認済み及び承認中の伝送速度合計。

— C P：D E L T A がプラスのときには、すなわち伝送速度の増大のために、可能であれば割当てられる新しい通常伝送速度を評価するために D E L T A に適用される加重係数。

— N D F I：浮動小数点で表される新しい通常伝送速度 N D F I に対応する固定小数点で表され、局所的に割当てられる新しい通常伝送速度。さらに、

— D R F I：当該の輸送チャンネルの最後の切換えノードによって最終的に割当てられ、浮動小数点で表される選択された伝送速度 D R F L に対応する固定小数点で表される最終的に選択される伝送速度。

【0041】

図3に示されている本発明による伝送速度の予約装置は、それぞれが仮想パスを構成する入力及び出力チャンネル対によって他の切換えノードに連結されている複数の A T M出力デジタル多重チャンネル及び A T M入力デジタル多重チャンネルの間で、図1による A T M切換え器 20、21、22あるいは A T M混合器 10、11、12のような切換えノード中に局所化される。例として、後に、2つの端末の間の切換えノードを利用する輸送チャンネルを通した論理的接続を参照する。第一の端末は“要求する端末” T R と呼ばれ、第二の端末は“要求される端末” T E と呼ばれる。論理的接続は、要求する端末 T R のデータを要求される端末 T E に向けて、または要求される端末 T E のデータを要求する端末 T R に向けて伝送するための単方向性通信用であり、あるいはまた双方向性通信については、技術資料 F R - B - 2643532 中で図1、3、4を参照して説明されているように、2つの端末 T A 及び T E 間のデータの交換を行なうためのものである。その後、要求される伝送速度は、通信の確立の際にまたはいわゆる通信中に無差別に要求する端末 T R によって定められると推測される。

【0042】

図3に書き込みすぎないように、通信の進行にかかわる入力及び出力の2組のデジタル多重チャンネル対 V M E 1 と V M S 1、V M E 2 と V M S 2 のみが示されている。特に切換えノードにおいて切換えを行なうために別のところで知られているセルの他のあらゆる処理手段はここでは削除された。

【0043】

第一の入力チャンネル V M E 1 は、切換えノードが端末 T E の結合切換え器である場合には要求する端末 T E から直接的に、あるいは切換えネットワークを通して間接的に、伝送速

10

20

30

40

50

度の予約の要求セルを受取る。伝送速度の予約セルに含まれる要求伝送速度 D D F L は、切換えノードが端末 T E の結合切換え器である場合には端末 T E によって要求される伝送速度に等しく、あるいは当該の輸送チャンネルにおいて T R から T E に向けての往路に沿って当該の切換えノードのひとつ前の切換えノードによって割当てられている新しい通常伝送速度 N D F L に等しくなる。第二の入力チャンネル V M E 2 は A C K セルを受取るが、このセルの情報フィールドは伝送速度 D D F L の代わりに、輸送チャンネルが通るあらゆる切換えノードで選択された伝送速度を強制できるように当該の輸送チャンネル中で T E から T R に向けての復路に沿って要求される端末 D E によって再伝送される選択された伝送速度 D R F L を含んでいる。第一の出力多重チャンネル V M S 1 は、入力チャンネル V M E 1 に平行に連結され、T E から T R に向けての輸送チャンネルにしたがって、存在している場合には次の切換えノードに向かって、あるいは要求する端末に向かって A C K セルを再伝送する。出力多重チャンネル V M S 2 は入力チャンネル V M E 2 に平行に連結され、T R から T E に向けての輸送往路に沿って当該の切換えノードの次の切換えノードに通じているか、もしくは当該の切換えノードが要求される端末 D E の結合切換え器である場合には要求される端末 T E に通じている。

10

【0044】

入力多重チャンネル V M E 1、V M E 2 の各々は、当該の切換えノードにおいてローカルクロックとともに受取られるセルの同期化、セルの直列—並列変換、エラーのコントロール、多重チャンネル間のセルの切換え等々のような多重チャンネル A T M のあらゆる受信機能を行なう従来の受信回路 R E C 1、R E C 2 に接続されている。

20

【0045】

回路 R E C 1 によって受取られた多重チャンネルにおけるセルは、 53×8 ビットのバスによって、部分的に第一の比較回路 C M P 1 の $3 + 8 + 4 = 15$ の第一入力に、同じく部分的に2つの変換メモリ M 1 と M 2 の14端子を持つ読取りのアドレスポート (port) に、さらに全体的に遅延回路 C R を通って伝送回路 T R A 2 の第一の入力ポートに与えられる。この遅延回路 C R は、受取られた伝送速度の予約セルへの応答として、予約装置が、特に D E L T A と T D A F I に応じて新しい伝送速度 N D F L を評価し、伝送速度の増大要求の際に、端末 T R あるいは一つ前の切換えノードによって要求される伝送速度 D D F L の代わりに予約セルの情報フィールド中に書き込むことができるように、伝送速度の予約装置中での処理時間の分だけ受取られた各セルを遅らせる。そのため、伝送回路 T R A 2 は変換メモリ M 3 によって新しい伝送速度のワード N D F L が適用される14本型の第二の入力ポートを有している。伝送回路 T R A 2 は特に、予約セルが伝送速度の増大を知らせる場合には、出力多重チャンネル V M S 2 中に新しい伝送速度とともに予約セルを伝送できるように、ワード N D F L とともに伝送速度の予約セルの多重化を行なう。

30

【0046】

第二の受信回路 R E C 2 によって受取られたセルは、部分的には第二の比較回路 C M P 2 の最初の15の入力にまた第四の変換メモリ M 4 の14端子型読取りアドレスポートに適用され、さらに全体的には、出力多重チャンネル V M S 1 に接続されている別の伝送回路 T R A 1 に適用される。

【0047】

40

比較回路 C M P 1 と C M P 2 は、それぞれ、プログラミング可能な読み出し専用メモリによって適用されるあらかじめ定められた第一及び第二の組合せ (P T I 1、M T P 1、M F 1) と (P T I 2、M T P 1、M F 2) によって受取られたセルに含まれるワード P T I、M T P、M F の組合せを比較する。第一の組合せは、受信回路 R E C 1 によって受取られたセルが伝送速度の予約要求セルである場合に、すなわち、当該の輸送チャンネルに割当てられた対応する通常伝送速度とは異なり、その伝送速度より多くなるかまたは少なくなるような予約セルである場合に、比較回路 C M P 1 によって検知される。予約はワード P T I = “ 1 1 0 ” によって知らされる。伝送速度の増大と減少との区別は機能ワード M F 中に組み込まれる。たとえば、伝送速度の増大は、受取られた予約セル中で、あらかじめ定められた機能ワード M F = M F 1 によって指示される。比較回路 C M P 1 は、メモリ

50

M2とM4を除くほとんどのメモリ及び予約装置中に組み込まれたその他の回路における伝送速度の処理作業を有効にする伝送速度の増大信号ADを生み出す。反対推論により、比較回路CMP1が回路REC1によって受取られ、MF1とは異なるワードMF=MF2を含むセル中でワードPTI1とMTP1を検知した場合には、比較回路CMP1は伝送速度の減少信号DDを生み出す。あらかじめ定められた第二の組み合わせ(PTI2、MTP1、MF2)は、第二の受信回路REC2によって受取られ、回路TRA1によって再伝送されるACKセル中で検知される。このとき回路REC2は、コンテキストメモリMC中で選択される伝送速度の記憶を有効にする伝送速度の確認信号CDを生み出す。

【0048】

実際に、信号AD/DDとCDは、伝送速度の予約装置に含まれるメモリ及び回路中の伝送速度の増大/減少と伝送速度の確認の処理に有益なあらゆるクロック信号を生み出す時間軸BTに適用される。時間軸BTは、回路REC1とREC2中で受取られたセル及び伝送回路TRA1とTRA2によって出力多重回路VMS1とVMS2中に伝送されるセルの同期化に協力する。たとえば、時間軸BTは、技術資料FR-B-2674084に記載されている装置と同類の多重タイミングコントロール装置を含んでいる。

【0049】

各メモリM1、M2、M3、M4は、浮動小数点による伝送速度ワードに等しい読取りアドレスと、メモリのそれぞれのブロック中に記憶される固定小数点による伝送速度ワードとの間の対応によって、浮動小数点で表される伝送速度を固定小数点で表される伝送速度に変換するメモリPROMである。

【0050】

メモリM1とM2は、受信回路REC1によって受取られる伝送速度の予約セルに含まれる14ビットの浮動小数点による要求伝送速度のワードDDFLを、それぞれが引算器SUのプラス入力と第一の多重化装置MX1の第三の入力と第二の多重化装置MX2の第二の入力に適用される固定小数点による要求伝送速度のワードDDFIに変換する。2つのメモリM1とM2は別々に示された。なぜなら、ワードDDFIは、これらのメモリ中で以下に説明する予約方法に応じて異なる瞬間に読取られるからである。ただし、2つのメモリM1とM2は、同一の読取りアドレスについて時間的に分割された読取りを有する唯一つの変換メモリと一つにすることもできる。

【0051】

メモリM3は、加算器ADD2によって解放され、伝送回路TRA2の第二の入力ポートに適用されている浮動小数点NDFLによる新しい伝送速度のワードを第一の多重化装置MX1の第二の入力及び第二の多重化装置MX2の第一の入力に適用される固定小数点NDFIによる伝送速度のワードに変換する。

【0052】

変換用の最後のメモリM4は、第二の受信回路REC2によって受取られたACKセルに含まれる浮動小数点による選択された伝送速度のワードDRFLを、第一の多重化装置MX1の第四の入力と第二の多重化装置MX2の第三の入力に適用される固定小数点によって選択される伝送速度のワードDRFIに変換する。

【0053】

第一の多重化装置MX1はまた、第二の多重化装置MX2の第四の入力とコンテキストメモリMCの第二のデータ出力に接続されている第一の入力を有しており、このコンテキストメモリMCの第一のデータ入力は多重化装置MX1の出力に接続されている。またメモリMCの第一のデータ出力は、メモリMCの第二のデータ入力ならびに加算器ADD1のマイナス入力と引算器SUの第一の入力に接続されている。

【0054】

コンテキストメモリMCは、予約セルと受信回路REC1とREC2によって伝送されるACKセルに含まれる輸送チャネルの識別子VPI/VCIによってアドレスされる第一部分と第二部分を有するブロックを含んでいる。メモリブロックの第一部分は、多重化装置MX1において4つの中から選別される通常伝送速度のワードDCFIを記憶するため

10

20

30

40

50

にデータの第一の入力と出力に対応している。メモリブロックの第二部分は、伝送速度の増大／減少要求以前に輸送チャンネルに割当てられた古い通常の伝送速度ワード $ADCFI$ を記憶するためにデータの第二の入力と出力に対応している。

【0055】

このようにしてメモリ MC は、2 方向に沿ってコンテキストメモリの各ブロックの第一部分と第二部分との間で伝送速度ワードの伝送が行なわれるように、一方では第二の出力と第一の入力との間で、もう一方では第一の出力と第二の入力との間で交差を行なう。メモリブロックの第一部分の内容は、通常の伝送速度 $DCFI$ を一時的に古い伝送速度 $ADCFI$ とみなすように、伝送速度の増大／減少要求のセルへの応答として、メモリブロックの第二部分へ伝送することができる。逆に、メモリブロックの第二部分の内容は、新しい要求伝送速度 $NDFI$ あるいは確認されていない要求伝送速度 $DDFI$ を、伝送速度の増大／減少要求の前の古い通常の伝送速度 $ADCFI = DCFI$ によって置き換えることができるように、時間軸 BT によって設定されたタイミングコントロール後に ACK セルの受信欠陥によってメモリブロックの第一部分中に伝送することができる。

10

【0056】

伝送速度の予約装置はさらに、メモリ $M1$ と $M3$ 、加算器 $ADD1$ と $ADD2$ 、引算器 SU とともに、要求される伝送速度 $DDFI$ が通常の伝送速度 $DCFI$ より大きい場合にこの要求伝送速度 $DDFI$ に応じて新しい伝送速度 $NDFI$ を評価するための手段を構成する合算レジスタ RT と加重メモリ MP を備えている。

【0057】

合算レジスタ RT は、多重化装置 $MX2$ の出力に接続されている第一のプラス入力及び合算レジスタの出力に接続されている第二のプラス入力を与える加算器 $ADD1$ の出力に接続されている。合算レジスタは、以下を含む出力多重チャンネル $VMS2$ 中ですでに承認されたあらゆる伝送速度 $TDAFI$ を累計する。

20

— 要求された伝送速度の増大がネットワークによって承認中である場合には、多重化装置 $MX2$ の第一の入力によって適用される承認中のあらゆる新しい伝送速度 $NDFI$ 。また

— 伝送速度の減少要求がネットワークによって承認中である場合には、多重化装置 $MX2$ の第二の入力によって適用されるあらゆる要求伝送速度 $DDFI$ 。

【0058】

加算器 $ADD1$ のマイナス入力は、コンテキストメモリ MC において読取られ、伝送速度の増大／減少要求の際に古い伝送速度となる通常伝送速度 $DCFI$ を抹消することができるだけでなく、また伝送速度の増大／減少の承認後に選択された伝送速度 $DRFI$ の加算と同時に、または、伝送速度の変更の拒否を示す設定されたタイミングコントロール後に古い伝送速度 $ADCFI$ の加算と同時に、コンテキストメモリ MC において読取られた新しい伝送速度 $NDFI$ あるいは要求伝送速度 $DDFI$ を抹消することもできる。

30

【0059】

加重メモリ MP は、すでに承認された伝送速度の合計 $TDAFI$ が大きければそれだけ、引算器 SU によって伝送されるプラスの $DELTA = DDFI - DCFI$ によって知らされる要求伝送速度の増大を緩和する加重係数 CP を含んでいる。そのために、加重メモリ MP は、 m ビットの読取りアドレスによってアドレスされる。各読取りアドレスは、合算レジスタ RT から出た伝送速度 $TDAFI$ の合計の高位 $(m-p)$ ビットで構成される高位ビットをとともなう第一部分と、引算器 SU によって与えられる差 $DELTA$ の高位 p ビットで構成される低位ビットをとともなう第二部分を備えている。このとき整数 m は整数 p より大きい。 $(m-p)$ ビットの第一部分は、伝送速度の合計にそれぞれ連結される加重係数 CP のページをアドレスする。 p ビットの第二部分は、それまでの各ページ中で加重を変化させる加重係数 CP をアドレスする。このようなアドレッシングの結果読取られる係数 CP は、加重メモリ MP のデータ出力によって、第二の加算器 $ADD2$ の第一の入力に適用される。係数 CP は一般的に、加算器 $ADD2$ 中で、要求された伝送速度 $DDFL$ を、伝送速度 $DDFL$ より小さいが、通常伝送速度 $DCFL$ 以上の新しい伝送速度 $NDFL$

40

50

に減少させるようにマイナス符号のビットを一つもっている。

【0060】

読取られた係数 CP は、伝送速度の減少が要求されている場合には、つまり差 $DELTA = DDFI - DCFI$ がマイナスの場合には、厳密にはそのことが必要ないとしても、加算器 $ADD2$ の出力において要求伝送速度 DDL が不変なままとなるように、ゼロとなることもできる。

【0061】

図3に示されている非同期タイミングネットワークのデータ切換えノードにおける伝送速度の予約装置中で実施される本発明による伝送速度の予約方法を、図4を参照して以下に説明してみる。この方法は、これから確立される通信についてであっても、またはすでに確立された通信についてであっても無関係に有効である。

10

【0062】

まず最初に、要求する端末 TR によって伝送され、場合によっては定められたノードの一つ前の切換えノードにおいて変更され、第一の受信回路 $REC1$ によって受取られた予約セルは、伝送速度の増大ワード MF を含んでいると推測できる。第一ステップ $E1R$ においては、ワード MF は第一の比較回路 $CMP1$ によって時間軸 BT に適用される信号 AD を生じるが、この時間軸は、メモリ中では読取りと書き込みをつぎつぎに制御し、次のステップ $E2$ から $E6$ においては予約装置の回路における演算を制御する。

【0063】

第二ステップ $E2$ においては、受取られた予約セルに含まれる浮動小数点 DDL によって要求される伝送速度のワードは、読取りによって変換メモリ $M1$ 中にそれぞれ固定小数点による要求伝送速度ワード $DDFI$ をアドレスする。場合によっては進行中の当該の通信の伝送速度を示すコンテキストメモリ MC のブロックの第一部分中にある現段階でのそれぞれの通常伝送速度ワード $DCFI$ はまた、受取られた予約セル中で、輸送チャンネルの識別子 $VPI/VC I$ によってアドレッシングへの応答として読取られる。メモリ $M1$ と MC 中で読取られるワード $DDFI$ と $DCFI$ は、符号のビットが時間軸 BT に与えられる固定小数点によって差 $DELTA = DDFI - DCFI$ を計算する引算器 SU に適用される。すでに述べたように、予約セルのワード MF における伝送速度の増大／減少の指示は予約セル中では必ずしも必要ないように見える。というのも、この指示は差 $DELTA$ の符号ビットによってサポートされているからである。

20

30

【0064】

時間軸 BT は、ステップ $E3$ において $DELTA$ の符号ビットをテストし、 $DELTA$ の信号がプラスである場合、したがって伝送速度の増大要求に対応している場合には続く3つのステップ $E4$ 、 $E5$ 、 $E6$ を制御する。

【0065】

ステップ $E4$ までは、合算レジスタ RT 中の合計 $TDAFI$ は、当該の予約セルを受取る前にすでに承認されたあるいは承認中であり、出力多重チャンネル $VMS2$ を利用するその他の輸送チャンネルに対応する伝送速度に関するものである。合計 $TDAFI$ の高位 $m-p$ ビットと差 $DELTA$ の高位 p ビットは、読取りアドレスの高位ビットと低位ビットとして加重メモリ MP に適用される。このメモリは加算器 $ADD2$ の第一の入力にそれぞれの加重係数 CP を与える。このように、メモリ MP は、多重チャンネル $VMS2$ 中ですでに予約されたまたは予約中の伝送速度に応じてと同時に、 $DELTA > 0$ の増大に応じて、加重計算を調整することに協力する。限られた数のメモリ MP のアドレスビットは十分であることが明らかである。たとえば $p = 7$ 及び $m = 14$ となる。係数 CP は、レジスタ RT 中で読取られた伝送速度 $TDAFI$ の合計が相対的に小さい場合、つまり出力多重チャンネル $VMS2$ の占有部分が小さくなる場合、または伝送速度 $DELTA$ の増大が伝送速度の合計に比べて相対的に小さい場合、もしくはその両方の場合にはゼロに等しくすることができる。伝送速度の増大に関係なく、常に伝送速度において最低限の資源をチャンネル $VSM2$ が通過する次の通信あるいは進行中の他の通信に残すことができるように、係数 CP が選別される。いいかえれば、 $TDAFI - DCFI$ の合計と $DDFI$ 以下である承認中

40

50

の伝送速度 $NDFI$ の総和は、常に出力多重チャネル $VMS2$ が受け入れることができる最大伝送速度より小さくなる。

【0066】

それ故、一般的に、またとりわけ負荷が大きいトラヒック時間中には、係数 CP は、予約セルに含まれている要求伝送速度 $DDFI$ を、ステップ $E5$ において加算器 $ADD2$ によって生じる局所的に要求される新しい伝送速度 $NDFL$ に変更させるようにマイナスとなる。最初に要求された伝送速度 $DDFL$ より小さい浮動小数点による新しい伝送速度 $NDFL$ は、加算器 $ADD2$ によって生じた結果 $CP + DDFL$ によってアドレスされたメモリ $M3$ 中で、固定小数点 $NDFI$ による新しい伝送速度のワードに変換され、伝送回路の第二の入力 $T RA 2$ に適用される。

10

【0067】

次のステップ $E6$ は、ほとんど同時の3つのサブステップ $E61$ 、 $E62$ 、 $E63$ を備えている。

【0068】

第一のサブステップ $E61$ は、多重装置 $MX2$ を通してメモリ $M3$ によって加算器 $ADD1$ のプラスの第一入力に適用される新しい伝送速度 $NDFI$ と、進行中のこの伝送速度の予約の前にある、識別子 VPI / VCI によってアドレスされるメモリ MC 中のブロックの第一部分の読取りによって加算器 $ADD2$ のマイナスの入力に適用される通常の伝送速度 $DCFI$ との間のマイナスの差 $NDFI - DCFI$ をそこに累計させながら、伝送速度 $TDAFI$ の合計を改正することからなる。加算器 $ADD1$ のプラスの第二の入力に向けて合算レジスタ RT の出力が再びループ化されていることによって、加算器 $ADD1$ は、レジスタ RT 中に結果 $NDFI - DCFI + TDAFI$ を書き込み、このレジスタ RT は、後に説明するように、 ACK セルを受取ることなく、設定されているタイミングコントロールの ACK またはオーバーフローセルを受取るまで、この結果を一時的に保存する。

20

【0069】

第二のサブステップ $E62$ は、ステップ $E2$ とサブステップ $E61$ にすでにアドレスされたコンテキストメモリ MC のそれぞれのブロック中で新しい伝送速度 $NDFI$ を監視することからなる。最初の通常伝送速度 $DCFI$ は、この伝送速度を一時的に古い伝送速度 $ADCFI$ とみなし、 $NDFI$ 以下となるすべての新しい伝送速度が、当該の輸送チャネルに沿って、ネットワークによって承認され確認されない場合には、または、設定されたタイミングコントロールのオーバーフローの場合には、その後もそれを維持できるように、前記のそれぞれのブロックの第二部分中にスライドする。付随的に、新しい伝送速度 $NDFI$ は、コンテキストメモリ MC のそれぞれのブロックの第一部分中で、多重装置 $MX1$ の第二の入力を通して書き込まれる。

30

【0070】

さらに、第三のサブステップ $E63$ は、遅延回路 CR によって通過する予約セルの情報フィールドに含まれる要求伝送速度 $DDFL$ のワードを、加算器 $ADD2$ によって生じる新しい伝送速度 $NDFL$ に置き換えることからなる。この置き換えは、このように変更される予約セルを、多重チャネル $VMS2$ を通して、当該の通信用の仮想輸送チャネルに沿って、 ATM ネットワークの次の切換えノードに向けて、あるいは図3と4に関するノードが第二の端末 TE の結合切換え器である場合には、要求される端末 TE に直接的に伝送されるように、伝送回路 $T RA 2$ 中で行なわれる。

40

【0071】

予約セルが通るような連続するノードが次に存在する場合には、その各々においては、このセル中で示された伝送速度が、対応する出力多重チャネルに関連して前記の各ノード中で承認済または承認中の伝送速度の瞬間的な合計に対して、あらためて検討される。検討された伝送速度は維持されるか、またはほとんどの場合減少される。その結果、前記の次のノードの最後が、先験的に当該のノードにおいて局所的に承認された新しい伝送速度 $NDFL$ より小さく、要求端末 TR あるいは当該のノードより前のノードのいずれか一つによって、伝送速度 $NDFL$ やさらには最初に要求された伝送速度 $DDFL$ に等しくなるこ

50

とは減多にならないようなネットワークによって最終的に選択された伝送速度 D R F L を要求される端末 T E に伝送する。

【0072】

要求される端末 T E は、あらゆるノードが、選択された伝送速度 D R F L によって当該の輸送チャンネルの通常伝送速度 D C F L を採用するように、要求する端末 T R まで、切換えノード中でつぎつぎに検討される伝送速度の A C K セルを送り返す。伝送速度のこうした採用は、各ノードにおいて次のステップ E 1 A と E 7 にしたがって行なわれ、要求する端末 T R によって命令される実質的な伝送速度の変更に先立つものである。

【0073】

予約セルとは異なる A C K セルは、受信回路 R E C 2 によって多重チャンネル V M E 2 から引き出され、比較回路 C M P 2 の第一の入力及び変換メモリ M 4 とコンテキストメモリ M C の読取りアドレスの入力に適用される。ステップ E 1 A では、比較回路 C M P 2 が A C K セルを認識し、時間軸 B T に伝送速度の確認信号 C D を適用する。この時間軸 B T は、次のステップ E 7 において、メモリ M 4 と M C 及び合算レジスタ R T 中での読取りと書き込みを制御するが、その他のメモリ M 1、M 2、M 3 および M P は関与しない。

10

【0074】

ステップ E 7 はほとんど同時の 3 つのサブステップ E 7 0、E 7 1、E 7 2 を有している。

【0075】

サブステップ E 7 0 では、受取られた A C K セルに含まれる浮動小数点による選択された伝送速度のワード D R F L が、メモリ M 4 中で読取られる固定小数点による伝送速度のワード D R F I に変換される。

20

【0076】

次のサブステップ E 7 1 は、伝送速度の合計 T D A F I の改正に関連する。読取られたワード D R F I は、多重装置 M X 2 の第三の入力を通して、加算器 A D D 1 のプラスの第一の入力に適用される。加算器 A D D 1 のマイナスの入力は、予約サブステップ E 6 2 において、あらかじめメモリ M C 中に書き込まれた承認中の通常伝送速度 D C F I として、新しい伝送速度 N D F I を受取る。伝送速度 N D F I は、受取られた A C K セルに含まれる輸送チャンネルの識別子 V P I / V C I によってアドレッシングされるメモリ M C のブロックの第一部分中で読取られる。加算器 A D D 1 中では、サブステップ E 6 1 で最後に計算された伝送速度の合計 T D A F I は、最初に局所的に選択された新しい伝送速度 D C F I = N D F I を差し引き、合算レジスタ R T 中に書き込まれた伝送速度の合計中で最終的に選択された伝送速度 D R F I を加算するように、以下の累計演算によって改正される。

30

$$T D A F I = D R F I - D C F I + T D A F I$$

【0077】

変換メモリ M 4 中で読取られる選択された伝送速度のワード D R F I もまた、サブステップ E 7 2 において、多重装置 M X 1 の第四の入力を通して、コンテキストメモリ M C の第一の入力に適用される。選択された伝送速度のワード D R F I は、通常の伝送速度がすぐ次には選択された伝送速度となるように、あらかじめアドレスされたメモリ M C におけるブロックの第一部分中に書き込まれる。

40

【0078】

選択された伝送速度 D R F I が、当該の輸送チャンネルのあらゆる切換えノード中のコンテキストメモリ M C に記録され、A C K セルが要求する端末 T R によって受取られた後に、要求する端末は、通常の伝送速度 D C F I を選択された伝送速度 D R F I に変え、選択された伝送速度 D R F I にセルを伝送する。

【0079】

ステップ E 1 R、E 2、E 3 に関連して上記の方法と同類の方法で、第一の受信回路 R E C 1 によって受取られた伝送速度の予約セルに含まれる伝送速度の減少を示すワード M F は、第一の比較回路 C M P 1 によって生じる論理信号 D D への応答として、時間軸 B T 中で伝送速度の減少を開始する（ステップ E 1 R）。時間軸 B T は、受取られた伝送速度の

50

予約セルに含まれる浮動小数点による要求伝送速度 $DDFI$ を、固定小数点による要求伝送速度 $DDFI$ に変換するように、変換メモリ $M2$ 中の読取りを制御する（ステップ $E2$ ）。ステップ $E2$ に続いて、図 4 に短い破線で示されているように、ステップ $E4$ 、 $E5$ 、 $E6$ を置き換えるステップ $E8$ が直接的に行なわれる。

【0080】

すでに述べたように、伝送速度の変化を示すワード MF は厳密には必要ない。このワード MF が受取られた予約セルに含まれていてもいなくても、ステップ $E2$ は、変換メモリ $M1$ 中で伝送速度 $DDFL$ を伝送速度 $DDFI$ に変換することによって、またメモリ $M1$ 中で読取られた伝送速度 $DDFI$ と、受取られた予約セルに含まれる輸送チャンネルのインジケータ VPI/VCI によってアドレスされるコンテキストメモリ MC におけるブロックの第一部分中で読取られる伝送速度 $DCFI$ との間の差 $DELTA = DDFI - DCFI$ の計算によって補足されることができる。この場合マイナスの符号に対応する、引算器 SU によって生じた差 $DELTA$ の符号ビットは、ステップ $E6$ とほぼ同類の次のステップ $E8$ を開始するように、ステップ $E3$ において時間軸 BT に与えられる。ステップ $E8$ では、加重メモリ MP を備えた加重手段も、第二の加算器 $ADD2$ も、変換メモリ $M3$ も関与しない。というのも、伝送速度の減少要求は決して反論の余地がないからである。

【0081】

ステップ $E8$ はほぼ同時の 2 つのサブステップ $E81$ と $E82$ を備えている。

【0082】

サブステップ $E81$ は、出力多重チャンネル $VMS2$ によって輸送される通信について承認済み及び承認中の伝送速度の合計 $TDAFI$ を改正することからなる。この改正は、多重装置 $MX2$ の第二の入力を選別し、識別子 VPI/VCI によって当該の予約セル中にアドレスされるコンテキストメモリ MC のブロックの読取りを制御する時間軸 BT によって制御される。メモリ $M2$ 中で読取られた要求伝送速度 $DDFI$ は、加算器 $ADD1$ のプラスの第一の入力に適用され、メモリ MC 中で読取られた通常の伝送速度 $DCFI$ は加算器 $ADD1$ のマイナスの入力に適用される。演算 $DDFI - DCFI + TDAFI$ の結果は、承認済み及び承認中の合計を改正するために合算レジスタ RT 中に書き込まれる。

【0083】

多重装置 $MX2$ の第二の入力と同時に多重装置 $MX1$ の第三の入力の選別後に、メモリ $M2$ 中で読取られた要求伝送速度 $DDFI$ は、サブステップ $E82$ において輸送チャンネルの識別子 VPI/VCI によってアドレスされるコンテキストメモリ MC のブロックの第一部分に書き込まれる。それと同時に、予約の要求に先立つ通常の伝送速度 $DCFI$ は、古い通常伝送速度 $ADCFI$ としてメモリ MC のアドレッシングされたブロックの第二部分中でずらされる。

【0084】

それから、伝送回路 $TRA2$ における古典的な処理の後に、不変の要求伝送速度をともなう伝送速度の予約セルは、要求される端末 TE の方向で、次の切換えノードに向けて、出力多重チャンネル $VMS2$ 中に伝送される。または場合によっては、要求される端末 TE に直接伝送される。ステップ $E7$ に先立つのと同様に、伝送速度の合計 $TDAFI$ は合算レジスタ RT 中で改正され（サブステップ 71 ）、さらに要求される端末 TE によって ACK セル中に再伝送され、通常の伝送速度 $DCFI$ より小さい要求伝送速度 $DDFI$ に等しくなる最終的に選択された伝送速度 $DRFI$ は、当該の輸送チャンネルの各切換えノードにおいて ACK セルへの応答として、コンテキストメモリ MC 中に書き込まれる。 ACK セルを受取ると、要求する端末 TR が、実質的に選択された伝送速度 $DRFI = DDFI$ にセルを伝送することを決定する。

【0085】

好ましくは、第一の比較回路 $CMP1$ による伝送速度の予約セルの検出が時間軸 BT におけるタイミングコントロールを開始する（ステップ $E1RD$ 、図 4）。タイミングコントロールは、予約セルの受取りの後に続かなければならない ACK セルの受取りのために超えてはならない設定時間を定める。このようにして、切換えノードは、要求される端末 T

10

20

30

40

50

Eまで伝送される予約セルの何らかの損失及び要求される端末TEから切換えノードまで伝送されるACKセルの何らかの損失から保護される。

【0086】

タイミングコントロールの時間は切換えノードにおいて同じにすることができる。別の実施例によれば、各ノードにおけるタイミングコントロール時間は、受取られた予約セルに含まれる識別子VPI/VCIに応じて、すなわち選択された出力多重チャネルVMS2に応じて計算される。さらに別の実施例によれば、タイミングコントロールは、予約セルに含まれ、この要求される端末TEまで予約セルが通った状態のままとなる切換えノードの数を示しているタイミングコントロールワードTIMと一体となった間隔ワードに応じて定められる。この切換えノードの数は、横断される各ノードにおいて一単位分減分される。

10

【0087】

伝送速度の予約セルへの応答として期待されているACKセル（伝送速度の増大／減少要求）が、タイミングコントロールの終了（ステップE1AT）までに比較回路CMP2によってステップE1Aで検出される場合には、ステップE7は正常に行なわれる。

【0088】

反対推論として、タイミングコントロールの終了時にいかなるACKセルも受取られなかった場合には（ステップE1AT＝はいとステップE1A＝いいえ。図4参照）、合算レジスタRTとコンテキストメモリMCは、ステップE9中に、伝送速度の予約要求の前の状態に戻される。時間軸BTは、多重装置MX2の第四の入力を選別し、サブステップE62またはE82において書込みにアドレスされるコンテキストメモリMC中のブロックの第一部分の読取りを制御する。加算器ADD1は古い通常の伝送速度ADCFIを加算し、合算レジスタRT中で承認中の伝送速度の合計TDAFIから、通常の伝送速度DCFIとして伝送速度の増大要求のためには選択されていない新しい伝送速度NDFIあるいは伝送速度の減少要求のためには選択されていない要求伝送速度DDFIを差引く。それから、時間軸BTは、サブステップE62またはE82で行なわれるのとは逆の方向で伝送を行なうために、コンテキストメモリMCの第二の出力に接続されている多重装置MX1の第一の入力を選別する。アドレスされたメモリブロックの第二部分中で読取られた古い伝送速度ADCFIは、このとき、再び確立された通常の伝送速度として、このメモリブロックの第一部分中に書き込まれる。

20

30

【0089】

場合によってはタイミングコントロールの終了後に受取られる進行中の予約に関するあらゆるACKセルは解体される（ステップE9D。図4参照）。

【図面の簡単な説明】

【図1】このようなネットワークの2つの開発段階を説明するための最終的ネットワークATMの構造を示す図である。

【図2】本発明による伝送速度の予約セルフォーマットATMを示す図である。

【図3】ネットワークATMの切換えノードに含まれる本発明による伝送速度の予約装置のブロックダイアグラムを示す図である。

【図4】本発明による伝送速度の予約方法のアルゴリズムを示す図である。

40

【符号の説明】

TR ネットワーク

CR 遅延

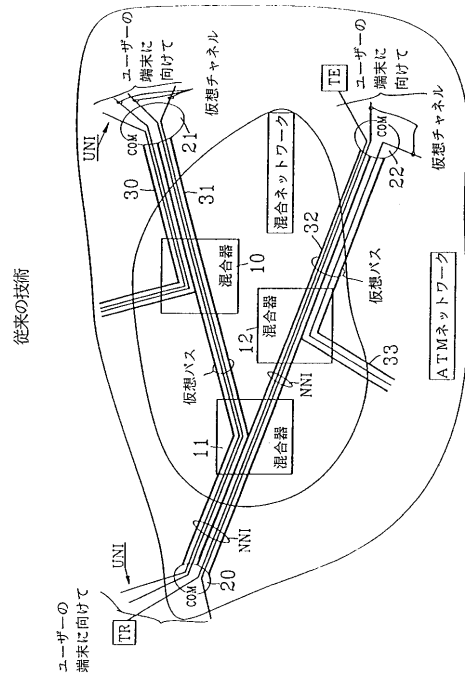
M 変換メモリ

MC コンテキストメモリ

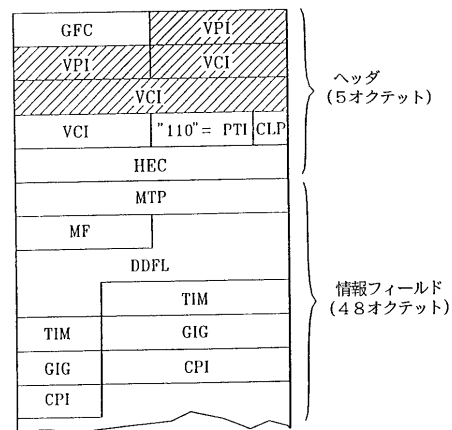
MP 加重メモリ

BT 時間軸（タイミングコントロール）

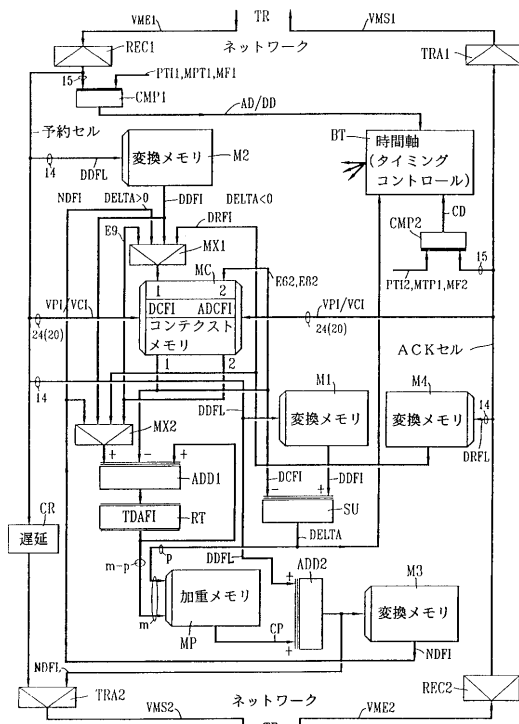
【図 1】



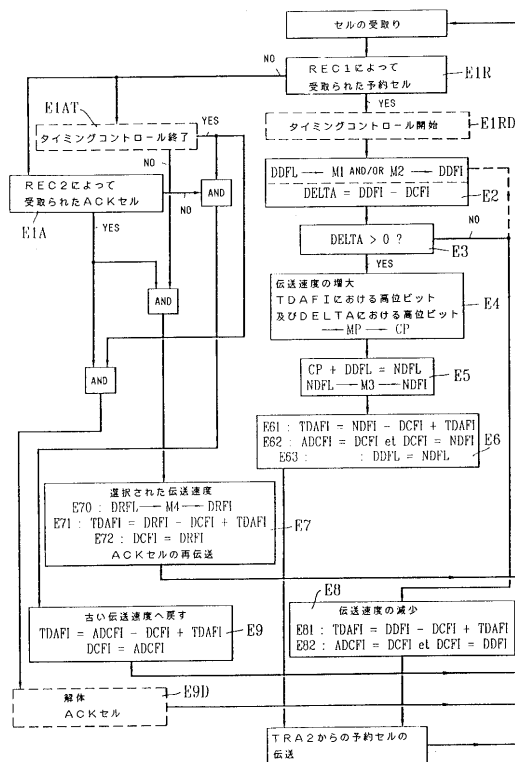
【図 2】



【図 3】



【図 4】



フロントページの続き

(72)発明者 ミッシェル セルヴェル
フランス国, 22300 ラニヨン, ルート ドゥ トレガステル, ル リュ
アン セルヴェル (番地なし)

審査官 清水 稔

(56)参考文献 特開平04-045632 (JP, A)
特開平03-220837 (JP, A)
特開平05-219101 (JP, A)
特開平06-205040 (JP, A)
特開平06-338918 (JP, A)

(58)調査した分野(Int.Cl.⁷, DB名)
H04L 12/28
H04Q 3/00