

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年6月19日(19.06.2014)



(10) 国際公開番号
WO 2014/091839 A1

- (51) 国際特許分類:
H02M 3/28 (2006.01)
- (21) 国際出願番号: PCT/JP2013/079951
- (22) 国際出願日: 2013年11月6日(06.11.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-272633 2012年12月13日(13.12.2012) JP
- (71) 出願人: 日立オートモティブシステムズ株式会社 (HITACHI AUTOMOTIVE SYSTEMS, LTD.) [JP/JP]; 〒3128503 茨城県ひたちなか市高場2520番地 Ibaraki (JP).
- (72) 発明者: 千田 忠彦(CHIDA Tadahiko); 〒1008280 東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内 Tokyo (JP). 後藤 昭弘(GOTO Akihiro); 〒3128503 茨城県ひたちなか市高場2520番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP). 中澤 達也(NAKAZAWA Tatsuya); 〒3128503 茨城県ひたちなか市高場2520番地 日立オートモティブシステムズ株式会社内 Ibaraki (JP).
- (74) 代理人: 井上 学, 外(INOUE Manabu et al.); 〒1008220 東京都千代田区丸の内一丁目6番1号 株式会社日立製作所内 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロシヤ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

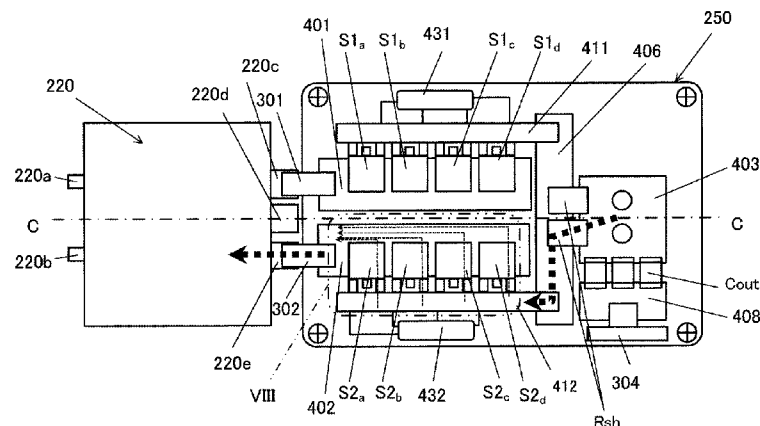
添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: DC-DC CONVERTER DEVICE

(54) 発明の名称: D C - D C コンバータ装置

【図4】



(57) Abstract: The present invention decreases conduction loss caused by differences in current allocation in a rectifier circuit that has a plurality of rectifier elements connected in parallel. Two rectifier phase circuits are arranged in parallel between a transformer (220) and a ground terminal (403). Each rectifier phase circuit is provided with a rectifier phase configured by MOSFETs (S1_a-S1_d) or MOSFETs (S2_a-S2_d). In each rectifier phase, conductors (411, 413) acting as input-side wiring parts, and conductors (401, 403) acting as output-side wiring parts are arranged in parallel. Thus, the total current path of an input side and an output side occurring between the current branching point on the input side and the current convergence point on the output side is formed to be substantially equal to the entire current path flowing through each rectifying element.

(57) 要約:

[続葉有]

WO 2014/091839 A1



複数の整流素子を並列接続した整流回路における電流分担の相違に起因する導通損失を低減する。トランス220とグラウンド端子403との間に、二つの整流相回路が平行に配列されている。各整流相回路は、MOSFET S1_a～S1_dまたはMOSFET S2_a～S2_dにより構成される整流相を備えている。また、各整流相には、入力側の配線部としての導体部411、413と出力側の配線部としての導体部401、403が平行に配列されている。これにより、入力側の電流分岐点と出力側の電流合流点間における入力側と出力側との合計電流経路が、各整流素子を流れる経路すべてに対してほぼ等しく形成されている。

明 細 書

発明の名称 : DC-DCコンバータ装置

技術分野

[0001] 本発明は、DC-DCコンバータ装置に関し、より詳細には、複数の整流素子を備えるDC-DCコンバータ装置に関する。

背景技術

[0002] 電気自動車やプラグインハイブリッド車は、動力駆動用の高電圧蓄電池でモータ駆動するためのインバータ装置および車両のライトやラジオなどの補機を作動させるための低電圧蓄電池を備えている。このような車両には、高電圧蓄電池から低電圧蓄電池への電力変換または低電圧蓄電池から高電圧蓄電池への電力変換を行うDC-DCコンバータ装置が搭載されている。

DC-DCコンバータ装置は、高電圧の直流電圧を交流電圧に変換する高電圧側スイッチング回路、交流高電圧を交流低電圧に変換するトランス、低電圧交流電圧を直流電圧に変換する低電圧側整流回路を備えている。

[0003] 低電圧側整流回路の導通損失を低減するために整流素子を並列に接続する回路とする方式がある。この回路の実装構造として、プリント基板上に、複数の半導体素子を配列し、この半導体素子の配列の両側にバスバーを実装し、バスバーと各半導体素子とをプリント基板に形成した配線パターンにより接続する構造が知られている。この構造では、トランスの巻線引き出し部が、配線パターン、一方のバスバー、各半導体素子、配線パターン、他方のバスバーを通して出力端子に接続されている。上記において、各配線パターンは、複雑な形状を有するものである（例えば、特許文献1、段落[0029]参照）。

先行技術文献

特許文献

[0004] 特許文献1：特開2006-230187号公報

発明の概要

発明が解決しようとする課題

- [0005] 上記特許文献 1 に記載された構造では、配線インピーダンスの影響によって、各半導体素子の電流分担に相違が生じる。つまり、複数の半導体素子を通れる電流に偏りが生じる。このため、導通損失が大きい。

課題を解決するための手段

- [0006] 本発明の DC-DC コンバータ装置は、トランスと、トランスの一次側に接続された高電圧側回路部と、トランスの二次側に接続された低電圧側回路部と、トランス、高電圧側回路部および低電圧側回路部を収納するケースと、を備え、低電圧側回路部は、グラウンド端子と、複数の整流素子と、各整流素子の第 1 の端子がグラウンド端子に接続される第 1 配線部と、各整流素子の第 2 の端子がトランスの第 1 の端子に接続される第 2 配線部とを備える第一整流相回路と、複数の整流素子と、各整流素子の第 1 の端子がグラウンド端子に接続される第 3 配線部と、各整流素子の第 2 の端子がトランスの第 2 の端子に接続される第 4 配線部とを備える第二整流相回路と、を備え、第一整流相回路における、各整流素子の第 1 の端子からグラウンド端子までの電流経路長と、各整流素子の第 2 の端子からトランスの第 1 の端子までの電流経路長との合計電流経路長はほぼ等しく、第二整流相回路における、各整流素子の第 1 の端子からグラウンド端子までの電流経路長と、各整流素子の第 2 の端子からトランスの第 2 の端子までの電流経路長との合計電流経路長はほぼ等しく、第一整流相回路と第二整流相回路との合計電流経路長はほぼ等しく形成されている。

発明の効果

- [0007] 本発明によれば、各整流素子に接続される合計電流経路長がほぼ等しいので、そのインピーダンスがほぼ一致する。このため、各整流素子を通れる電流がほぼ均一となり、導通損失を小さくすることができる。

図面の簡単な説明

- [0008] [図1]本発明の DC-DC コンバータ装置の一実施の形態を示す外観斜視図。

[図2]図1に図示されたDC-DCコンバータ装置の回路構成の一実施の形態を示す図。

[図3]図1に図示されたDC-DCコンバータ装置を上方からみた平面図。

[図4]図3に図示された低電圧側基板ユニットの平面図。

[図5]図3におけるV-V線断面図。

[図6]図5に図示されたGND接続構造の変形例1。

[図7]図5に図示されたGND接続構造の変形例2。

[図8]図4における領域V-I-Iの詳細を示す拡大斜視図。

[図9]本発明の実施形態2としての低電圧側基板ユニットの平面図。

[図10]本発明の実施形態3としての低電圧側基板ユニットの平面図。

[図11]本発明の実施形態4としての低電圧側基板ユニットの平面図。

[図12]本発明の実施形態5を示し、DC-DCコンバータ装置の回路構成を示す図。

[図13]実施形態5の低電圧側基板ユニットの平面図。

発明を実施するための形態

[0009] --実施形態1--

[DC-DCコンバータ装置の外観]

以下、図面を参照して、本発明のDC-DCコンバータ装置の一実施の形態を説明する。

図1は、本発明のDC-DCコンバータ装置100の外観斜視図である。

DC-DCコンバータ装置100は電気自動車やプラグインハイブリッド車等に適用される。車両にはライトやラジオなどの補機を作動させるための低電圧蓄電池が搭載されており、DC-DCコンバータ装置100は、高電圧蓄電池から低電圧蓄電池への電力変換または低電圧蓄電池から高電圧蓄電池への電力変換を行う。

ケース101の内部には、上記電力変換を行うための回路が収納されている。

ケース101の上部側には、上面蓋102がボルト等の締結部材により取

付けられている。ケース１０１の下部側には底部１０１a（図５参照）が一体に成形されており、この底部１０１aから所定の空間を設けて下面蓋１０３がボルト等の締結部材によりケース１０１に取付けられている。

[0010] 図示はしないが、ケース１０１の底部１０１aと下面蓋１０３との間の空間には、冷却水等の冷却媒体が流れる冷却通路が形成されている。ケース１０１と下面蓋１０３との間には不図示のＯリング等のシール部材が介装されており、冷却媒体を密封する構造とされている。

ケース１０１、上面蓋１０２および下面蓋１０３は、それぞれ、アルミダイキャスト等により形成される。

ケース１０１の一側面には、冷却媒体を上記冷却流路に流入させる案内となる入口配管１０４、冷却媒体を冷却流路から流出させる案内となる出口配管１０５が取り付けられている。

[0011] ケース１０１の上記一側面には、高電圧蓄電池からケース１０１内部の電力変換回路へ、高電圧高電圧の電力を供給するための配線を接続するための、入力コネクタ１０６が、ケース１０１に設けられた開口から導出されている。

ケース１０１の上記一側面には、ケース１０１内部の電力変換回路から直流低電圧を出力するための配線が接続された出力コネクタ１０７が設けられている。また、ケース１０１の上記一側面には、ケース１０１内部の電力変換回路と小電力の信号をやり取りするための信号配線が接続された信号コネクタ１０８が設けられている。

入力コネクタ１０６、出力コネクタ１０７、信号コネクタ１０８は、ケース１０１のそれぞれ異なる側面に設けてもよい。

[0012] [ＤＣ－ＤＣコンバータ装置の回路構成]

次に、ＤＣ－ＤＣコンバータ装置１００の回路構成を説明する。

図２は、図１に図示されたＤＣ－ＤＣＤＣ－ＤＣコンバータ装置の回路構成の一実施の形態を示す図である。

ＤＣ－ＤＣコンバータ装置１００は、高電圧の直流電圧を交流電圧に変換

する高電圧側スイッチング回路 210、交流高電圧を交流低電圧に変換するトランス 220、低電圧交流電圧を直流電圧に変換する低電圧側整流回路 230を備えている。

図2に示された一実施の形態において、高電圧側スイッチング回路 210にノイズを抑制するためのコモンモードチョークコイル 201および対地コンデンサ 202が接続されている。

[0013] 高電圧側スイッチング回路 210とトランス 220との間には、共振チョークコイル 203が接続されている。共振チョークコイル 203のインダクタンスとトランス 220の漏れインダクタンスの合成インダクタンスを用いて、高電圧側スイッチング回路 210を構成するMOSFET（電界効果トランジスタ） $H_1 \sim H_4$ のゼロ電圧スイッチングを可能としている。

低電圧側整流回路 230の出力側には出力電圧に重畳するノイズを除去するために、フィルタコイル 204とフィルタコンデンサ 205が設けられている。

なお、コモンモードチョークコイル 201、対地コンデンサ 202、共振チョークコイル 203、フィルタコイル 204およびフィルタコンデンサ 205は必ずしも必要ではなく、これらを省略した回路構成でも、効率低下やノイズ増加してしまう可能性があるが、DC-DCコンバータ装置 100は電力を変換することが出来る。

[0014] （高電圧側スイッチング回路の回路構成）

高電圧側スイッチング回路 210は、Hブリッジ型として接続された4つのMOSFET $H_1 \sim H_4$ と平滑用入力コンデンサ C_{in} とから構成されている。また、MOSFET $H_1 \sim H_4$ にはスナバコンデンサがそれぞれのMOSFET $H_1 \sim H_4$ と並列に設けられている。

高電圧側スイッチング回路 210の4つのMOSFET $H_1 \sim H_4$ を位相シフトPWM制御することで、トランス 220の1次側には交流電圧が発生する。

[0015] （低電圧側整流回路の回路構成）

低電圧側整流回路230は、MOSFET（電界効果トランジスタ：整流素子）で構成される二つの整流相と、チョークコイル L_{out} および平滑コンデンサ C_{out} から構成される平滑回路と、を有している。以下では4つの並列接続されたMOSFET $S1_a \sim S1_d$ から構成される整流相を第一整流相、4つの並列接続されたMOSFET $S2_a \sim S2_d$ から構成される整流相を第二整流相と呼ぶことにする。

それぞれの整流相の高電位側（すなわち、MOSFETのドレイン側）配線は、トランス220の2次側へ接続されている。また、それぞれの整流相の低電位側（GND側）配線は、合流した後、シャント抵抗 R_{sh} を介してGNDへ接続されている。トランス220の2次側センタタップ端子は、チョークコイル L_{out} に接続され、チョークコイル L_{out} の出力側に平滑コンデンサ C_{out} が接続されている。

[0016] 第一整流相および第二整流相を、それぞれ、複数のMOSFET $S1_a \sim S1_d$ または複数のMOSFET $S2_a \sim S2_d$ を用いて、並列に接続しているのは、各整流相における導通損失を低減するためである。なお、本一実施の形態では、各整流相において並列接続されるMOSFETを4つとしているが、これに限定されるものではなく、各整流相において並列接続されるMOSFETに数の2つ以上、すなわち、複数とした場合のすべてに適用が可能である。

[0017] 高電圧側スイッチング回路210における位相シフトPWM制御によってトランス220の2次側に発生した交流は、上記の二つの整流相によって全波整流される。さらに、チョークコイル L_{out} と平滑コンデンサ C_{out} によって平滑化されて直流の電流・電圧出力となる。シャント抵抗 R_{sh} は、GNDから戻ってくる負荷電流を検出するために設けられており、原理的には、チョークコイル L_{out} に流れる負荷電流と同じ電流値を示す。すなわち、一実施の形態のDC-DCコンバータ装置100はチョークコイル L_{out} の電流を検出して、その値を制御回路へフィードバックすることで、出力負荷電流を制御することが可能である。また、出力電流・電圧に含まれるノイズ成分はフィルタコ

イル204、フィルタコンデンサ205によって、低減される。

[0018] [DC-DCコンバータ装置の全体構成]

図3は、図1に図示されたDC-DCコンバータ装置100を上方からみた平面図である。以下の図3に関わる説明では、上下左右は図3における紙面内における位置関係を示す意味で使用する。

ケース101にける左下側には、高電圧側回路部200が配置されている。高電圧側回路部200は、高電圧側回路基板211、コモンモードチョークコイル201、対地コンデンサ202、平滑用入力コンデンサ C_{in} および高電圧側スイッチング回路210を構成するMOSFET $H_1 \sim H_4$ を備えている。高電圧側回路基板211、コモンモードチョークコイル201、対地コンデンサ202、平滑用入力コンデンサ C_{in} は、高電圧側回路基板211に実装されている。

[0019] 高電圧側スイッチング回路210を構成するMOSFET $H_1 \sim H_4$ は、図3には図示されていないが、高電圧側回路基板の下側に配置されている。MOSFET $H_1 \sim H_4$ は、パッケージ構造となっており、不図示の絶縁基板あるいは絶縁シートを介してケース101の底部101a内面上に配置される。MOSFET $H_1 \sim H_4$ から発生する熱は、絶縁基板あるいは絶縁シートを介してケース101に伝達され、ケース101の底部101aに外側に設けられた冷却流路を流れる冷却媒体によって冷却される。

MOSFET $H_1 \sim H_4$ のゲート、ソースおよびドレインのリード線は、その上方に配置されている高電圧側回路基板まで延出され、半田付けにより、高電圧側回路基板に接続されている。

[0020] 図示はしないが、高電圧側回路基板には、コモンモードチョークコイル201、対地コンデンサ202、平滑用入力コンデンサ C_{in} および高電圧側スイッチング回路210が実装されている。高電圧側回路基板には、これらの実装された電子部品を、高電圧側スイッチング回路210を構成するように接続する配線パターンが形成されている。配線パターンには金属導体241が接続され、金属導体241は、ケース101の外部に設けられた入力コネク

タ 1 0 6 に接続されている。

[0021] 高電圧側回路部 2 0 0 の上部側の角部には、共振チョークコイル 2 0 3 が配置され、高電圧側回路部 2 0 0 および共振チョークコイル 2 0 3 の上部側にトランス 2 2 0 が配置されている。高電圧側回路基板 2 1 1 と共振チョークコイル 2 0 3、共振チョークコイル 2 0 3 とトランス 2 2 0 の 1 次側端子 2 2 0 a、トランス 2 2 0 の 1 次側端子 2 2 0 b と高電圧側回路基板 2 1 1 とは、不図示のリード線によって電氣的に接続されている。

[0022] トランス 2 2 0 の右側には、低電圧側基板ユニット 2 5 0 が配置されている。低電圧側基板ユニット 2 5 0 は、M O S F E T $S_{1a} \sim S_{1d}$ から構成される第一整流相、M O S F E T $S_{2a} \sim S_{2d}$ から構成される第二整流相および平滑コンデンサ C_{out} 、チョークコイル L_{out} 、シャント抵抗 R_{sh} が実装された低電圧側回路基板 2 5 1（図 5 参照）を備えている。

[0023] 図 5 は、図 3 における V-V 線切断図である。

低電圧側回路基板 2 5 1 は、図 5 に図示されるように、金属基板 2 5 2 と、この金属基板 2 5 2 の一面上に形成された絶縁膜 2 5 3 と、絶縁膜 2 5 3 上に形成された配線パターンを備えている。金属基板 2 5 2 は、熱伝導性のよいアルミニウム、アルミニウム合金等のアルミニウム系金属により形成されており、絶縁膜 2 5 3 が形成された一面と反対側の面がケース 1 0 1 の底部 1 0 1 a 内面に接触して固定されている。このため、第一整流相および第二整流相からの発熱が、金属基板 2 5 2 からケース 1 0 1 の底部 1 0 1 a に伝達され、ケース 1 0 1 の底部 1 0 1 a 側に設けられた冷却流路を流れる冷却媒体によって冷却される。したがって、金属基板 2 5 2 に実装される半導体素子の温度上昇は低減できる。特に、半導体素子が M O S F E T である場合、温度が低ければ低いほどオン抵抗が小さくなるので、温度上昇を低減すると、導通損失を低減できることになる。

[0024] 低電圧側回路基板 2 5 1 の一側面は、トランス 2 2 0 と近接して配置され、上記一側面と反対側の側面は、ケース 1 0 1 の一側壁に近接する位置に配置されている。

トランス 220 の 2 次側の第 1 の端子 220 c と第 2 の端子 220 e とは、それぞれ、バスバー等の金属導体 301、302 によって、低電圧側回路基板 251 に形成された配線パターンに電氣的に接続されている。

配線パターンの引き回しを含め、低電圧側回路部 240 の詳細は後述する。

[0025] 低電圧側回路基板 251 の下側には、チョークコイル L_{out} が配置されており、トランス 220 の 2 次側のセンタタップ端子 220 d と、バスバー等の金属導体 303 で接続されている。

チョークコイル L_{out} の右側には、フィルタコイル 204 が配置されており、バスバー等の金属導体 304 にて、チョークコイル L_{out} とフィルタコイル 204 が電氣的に接続されている。

また、低電圧側回路基板 251 に実装されている平滑コンデンサ C_{out} は配線パターン 408 に接続され、配線パターン 408 には、チョークコイル L_{out} およびフィルタコイル 204 に接続された金属導体 304 が接続されている。

[0026] フィルタコイル 204 の下側には、フィルタコンデンサ 205 が実装されたフィルタコンデンサ基板 310 が配置され、出力線を形成するバスバー等の金属導体 305 によって、フィルタコイル 204 とフィルタコンデンサ基板 310 が接続されている。金属導体 305 は、また、ケース 101 の外部に設けられた出力コネクタ 107 に接続されている。

[0027] 低電圧側回路基板 251 に実装された第一整流相、第二整流相および平滑コンデンサ C_{out} 、シャント抵抗 R_{sh} は、低電圧側回路基板 251 に形成された配線パターンおよび金属導体 301、302、304 により図 2 の低電圧側整流回路 230 を構成するように接続されている。

また、第一整流相、第二整流相および平滑コンデンサ C_{out} 、シャント抵抗 R_{sh} が実装された低電圧側回路基板 251 と、チョークコイル L_{out} 、およびフィルタコイル 204 と、フィルタコンデンサ 205 が実装されたフィルタコンデンサ基板 310 と、金属導体 301～305 と、により低電圧側回路部 240 が構成されている。

[0028] (低電圧側基板ユニット)

低電圧側基板ユニット250について、さらに、説明する。

図4は、図3における、低電圧側回路基板に実装された部品配置の平面図である。また、図8は、図4における領域V I I Iの詳細を示す拡大斜視図である。

低電圧側回路基板251の絶縁膜253上には、第一整流相を構成するMOSFET S_{1a}~S_{1d}および第二整流相を構成するMOSFET S_{2a}~S_{2d}が実装されている。第一整流相を構成するMOSFET S_{1a}~S_{1d}および第二整流相を構成するMOSFET S_{2a}~S_{2d}は、それぞれ、ほぼ等間隔に直線状に配列されており、第一整流相と第二整流相とは平行に配列されている。

[0029] 低電圧側回路基板251の絶縁膜253上には、第一整流相と平行な高電位側配線パターン401(第2導体部)が直線状に形成されている。上述した如く、高電位側配線パターン401の左端側は金属導体301により、トランス220の2次側の第1の端子220cに接続されている。

[0030] 低電圧側回路基板251の絶縁膜253上には、第二整流相と平行な高電位側配線パターン402(第4導体部)が直線状に形成されている。上述した如く、高電位側配線パターン402左端側は金属導体302により、トランス220の2次側の第2の端子220eに接続されている。

[0031] トランス220の2次側のセンタタップ端子220dは、第1の端子220cが接続された高電位側配線パターン401と、第2の端子220eが接続された高電位側配線パターン402との間に配置されている。

[0032] 第一整流相を構成するMOSFET S_{1a}~S_{1d}および第二整流相を構成するMOSFET S_{2a}~S_{2d}は、それぞれ、NチャネルMOSFETであり、スイッチング素子部分が樹脂でパッケージされている。樹脂の一面には銅などの金属膜が形成されており、この金属膜はドレイン電極と接続されている。つまり、この金属膜はドレイン端子502(図8参照)である。

MOSFET S_{1a}~S_{1d}は、それぞれ、ドレイン端子502が高電位側

配線パターン401に半田付けされている。MOSFET S_{2a}～S_{2d}は、それぞれ、ドレイン端子502が高電位側配線パターン402に半田付けされている。

- [0033] 高電位側配線パターン402における、低電圧側回路基板251の側面側である外側には銅または銅合金等の銅系金属等により形成されたバスバー等の金属導体412（第3導体部）が高電位側配線パターン402と平行に配設されている。

図8に図示されているように、金属導体412は、ほぼ同一に厚さの板状部材により形成されており、厚さ方向に、ジグザグ状に形成されている（図8参照）。

- [0034] 低電圧側回路基板251の絶縁膜253上には、ソース用配線405およびゲート用配線404が形成されている。

MOSFET S_{2a}～S_{2d}の各ソース端子503は、ソース用配線405に半田付けされている。また、金属導体412は、その突出部412aがソース用配線405に半田付けされている。

MOSFET S_{2a}～S_{2d}の各ゲート端子501は、低電圧側回路基板251の側面側である外側に向けて配置され、ゲート用配線404に半田付けされている。ゲート端子501が接続されたゲート用配線404は、金属導体412の突出部412a間に形成されている平坦部412bの下側を、該平坦部412bとは空隙を有してほぼ直交する方向に延出されている。すなわち、各ゲート用配線404は、金属導体412とは絶縁された状態で、金属導体412と交差している。延出された各ゲート用配線404の先端は、コネクタ432に接続されている。このように、ゲート端子501を外側に向けて配置したので、コネクタ432に接続されるゲート用配線404の引き回し長さを短くすることができる。

- [0035] 高電位側配線パターン401における、低電圧側回路基板251の側面側である外側には銅または銅合金等の銅系金属により形成されたバスバー等の金属導体（第1導体部）411が高電位側配線パターン401と平行に配設

されている。

MOSFET $S1_a \sim S1_d$ におけるソース端子、ソース用配線、金属導体411との配置関係は、MOSFET $S2_a \sim S2_d$ におけるソース端子503、ソース用配線405、金属導体412の突出部412aと同様である。また、MOSFET $S1_a \sim S1_d$ におけるゲート端子、ゲート用配線、金属導体411との配置関係は、MOSFET $S2_a \sim S2_d$ におけるゲート端子501、ゲート用配線404、金属導体412の平坦部412bとの関係と同様である。このため、MOSFET $S1_a \sim S1_d$ においても、それぞれ、コネクタ431に接続されるゲート用配線の引き回し長さを短くすることができる。

[0036] 低電圧側回路基板251の絶縁膜253上には、中間接続用配線パターン（中間導体部）406およびGND用配線パターン（グラウンド端子）403が形成されている。

図5に図示されるように、GND用配線パターン403、絶縁膜253および金属基板252を貫通する貫通孔が形成され、ケース101には、この貫通孔に対応する位置にねじ孔が形成されている。

金属ねじ801を、貫通孔を挿通してケース101のねじ孔に締結することにより、低電圧側回路基板251がケース101の底部101aに固定される。また、これと同時に、金属ねじ801によりGND用配線パターン403がケース101に接続される。このようにして、GND用配線パターン403がケース101に接続するGND接続構造が構成されている。低電圧側回路基板251をケース101に固定するのは、金属ねじ801以外の締結部材によるようにしてもよい。

[0037] 上記における、金属導体301～305、411、412、高電位側配線パターン401、402およびGND用配線パターン403については、回路との関係を示す参考として図2に図示された回路図に図示されている。

なお、GND用配線パターン403をケース101に接続するGND接続構造は上記一実施の形態を変形して適用することができる。

以下にGND接続構造の変形例を示す。

[0038] (GND接続構造の変形例1)

図6は、図5に図示されたGND用配線パターン403をケース101に接続するGND接続構造の変形例1を示す。

図6におけるGND接続構造が、図5と相違する点は、金属ねじ801が、金属リベット802に置換されている点である。変形例1においては、GND用配線パターン403は金属リベット802を介して金属基板252に接続されている。金属基板252はケース101に接しているために、GND配線パターン430は金属リベット802と金属基板252を介してケース101に導通する構造になっている。GND用配線パターン403を、バスバー等のような金属導体により形成するようにしてもよい。

図6において、上記以外の構造は、図5と同様であり、対応する部材に同一の符号を付して説明を省略する。

[0039] (GND接続構造の変形例2)

図7は、図5に図示されたGND用配線パターン403をケース101に接続するGND接続構造の変形例2を示す。

図7におけるGND接続構造が、図5と相違する点は、バスバー803を用いてGND用配線パターン403をケース101に接続するようにした点である。

変形例2においては、低電圧側回路基板251には、金属ねじを挿通するための貫通孔は形成されていない。ケース101の側部の内側に、側壁より低い段部811を形成し、段部811にねじ孔が形成されている。バスバー803をGND用配線パターン403と段部811とに橋渡し、段部811側で金属ねじ804によりケース101に固定する。

GND用配線パターン403はバスバー803を介してケース101に接続される。

図7において、上記以外の構造は、図5と同様であり、対応する部材に同一の符号を付して説明を省略する。

[0040] 図4において、中間接続用配線パターン406は、金属導体411および金属導体412と直交する方向に延出されており、金属導体411および金属導体412の一端部は中間接続用配線パターン406に半田付けされている。

中間接続用配線パターン406とGND用配線パターン403とは、一対のシャント抵抗 R_{sh} により接続されている。

[0041] 中間接続用配線パターン406、一方のシャント抵抗 R_{sh} 、金属導体411、MOSFET $S1_a \sim S1_d$ により構成される第一整流相、高電位側配線パターン401および金属導体301は、第一整流相回路を構成する。

中間接続用配線パターン406、他方のシャント抵抗 R_{sh} 、金属導体412、MOSFET $S2_a \sim S2_d$ により構成される第二整流相、高電位側配線パターン402および金属導体302は、第二整流相回路を構成する。

第一整流相回路および第二整流相回路は、高電位側配線パターン401と403の中心を通るセンタラインC-Cに対して鏡像となるように形成されている。

[0042] (低電圧側整流回路の電流経路)

図4に、第二整流相回路における電流経路を点線の矢印で示す。

DC-DCコンバータ装置100の負荷電流は、GND用配線パターン403から、一方のシャント抵抗 R_{sh} 、中間接続用配線パターン406および金属導体412から構成される入力側配線部（第3配線部）を介して第二整流相の各MOSFET $S2_a \sim S2_d$ に流れ込む。入力側配線部における一方のシャント抵抗 R_{sh} から中間接続用配線パターン406までの電流経路は各MOSFET $S2_a \sim S2_d$ に対して共通の経路である。

[0043] 金属導体412におけるMOSFET $S2_d$ のソース用配線405が接続される領域に電流分岐点が存在する。金属導体412における電流分岐点よりトランス220側の領域間では、電流は、MOSFET $S2_a \sim S2_d$ を通る4つの経路に分流して流れる。

入力側における電流経路長は、図4に図示されるように、MOSFET S

2_d側からMOSFET S 2_a側に向かうに従って、順次、長くなる。

[0044] MOSFET S 2_a～S 2_dから出力された電流は、高電位側配線パターン 4 0 2 および金属導体 3 0 2 から構成される出力側配線部（第 4 配線部）を介してトランス 2 2 0 に流れる。

高電位側配線パターン 4 0 2 における MOSFET S 2 のドレイン端子 5 0 2 が接続される領域から MOSFET S 2_d のドレイン端子 5 0 2 が接続される領域までの間に 4 つの電流合流点が存在する。この間においては、電流は、各 MOSFET S 2_a～S 2_d のドレイン端子 5 0 2 との合流領域において、順次、高電位側配線パターン 4 0 2 に合流される。

出力側における電流経路長は、図 4 に図示されるように、MOSFET S 2_d側から MOSFET S 2_a側に向かうに従って、順次、短くなる。

[0045] 上述した如く、MOSFET S 2_a～S 2_dにより構成される第二整流相、高電位側配線パターン 4 0 2、金属導体 4 1 2 は、直線状で、相互に平行に形成されている。

このため、各 MOSFET S 2_a～S 2_dにおける入力側の電流経路長と、出力側の電流経路長との合計電流経路長は、ほぼ等しい。つまり、各 MOSFET S 2_a～S 2_dの電流経路のインピーダンスがほぼ一致する。その結果、各 MOSFET S 2_a～S 2_dに流れる電流が均一となり、MOSFET S 2_a～S 2_dの導通損失を小さくすることができる。

[0046] DC-DCコンバータ装置 1 0 0 の整流相を流れる電流は、高周波成分を含んでいる。そのために、各 MOSFET S 2_a～S 2_dを流れる電流経路のインピーダンスは、電流経路の抵抗成分よりインダクタンス成分に大きく依存する。

上記一実施の形態では、電流経路として入力側に金属導体 4 1 2 を、出力側に高電位側配線パターン 4 0 2 を用いている。金属導体 4 1 2 と高電位側配線パターン 4 0 2 との厚さが異なる場合には、各電流経路の抵抗成分が異なるものとなる。しかし、電流の高周波分は、導体の表面を流れるために各電流経路のインダクタンス成分は、配線部材の厚さには、ほとんど依存せず

、電流経路の長さに依存する割合が大きい。このため、金属導体412と高電位側配線パターン402との厚さが異なる場合であっても、各MOSFET $S_{2a} \sim S_{2d}$ を流れる電流をほぼ均一にすることができる。

[0047] 上記第二整流回路における電流経路については、第一整流相回路においても、同様である。

すなわち、DC-DCコンバータ装置100の負荷電流は、GND用配線パターン403から、他方のシャント抵抗 R_{sh} 、中間接続用配線パターン406および金属導体412をから構成される入力側配線部（第1配線部）を介して第一整流相の各MOSFET $S_{1a} \sim S_{1d}$ に流れ込む。また、MOSFET $S_{1a} \sim S_{1d}$ から出力された電流は、高電位側配線パターン401および金属導体301から構成される出力側配線部（第2配線部）を介してトランス220に流れる。

MOSFET $S_{1a} \sim S_{1d}$ により構成される第一整流相、高電位側配線パターン401、金属導体411は、直線状で、相互に平行に形成されている。

このため、各MOSFET $S_{1a} \sim S_{1d}$ における入力側の電流経路長と、出力側の電流経路長との合計電流経路長は、ほぼ等しい。

[0048] 上記一実施の形態に示すDC-DCコンバータ装置100は、MOSFET $S_{1a} \sim S_{1d}$ により構成される第一整流相と、MOSFET $S_{2a} \sim S_{2d}$ により構成される第二整流相とを有する低電圧側整流回路230を備えている。

このような低電圧側整流回路230では、キャリア周波数に対応する一周期の時間内に2つの整流相に交互に負荷電流が流れる。第一整流相および第二整流相のインピーダンスに差がある場合には、2つの整流相の電流が不均一となり、インピーダンスが低い整流相に電流が多く流れる。その結果、効率が低下する場合がある。

[0049] 上述した如く、第一整流相回路と第二整流相回路とは、センタラインC-Cに対して鏡像となるように形成されている。つまり、第一整流回路と第二

整流回路とは、センタラインC-Cに対して線対称に形成されており、第一整流回路の合計電流経路長と第二整流回路の合計電流経路長とは、ほぼ等しい。換言すれば、第一整流回路の電流経路と第二整流回路の電流経路との合成インピーダンスは、ほぼ等しい。

その結果、低電圧側整流回路230におけるMOSFET $S_{1a} \sim S_{1d}$ およびMOSFET $S_{2a} \sim S_{2d}$ の電流損失を、一層、小さくすることができる。

[0050] --実施形態2--

図9は、本発明の実施形態2としての低電圧側基板ユニット250Aの平面図である。

実施形態2の低電圧側基板ユニット250Aが、実施形態1の低電圧側基板ユニット250と相違する点は、金属導体部411A、412Aが複数の部材で構成されている点である。

以下、この相違点を主として実施形態2を説明する。

第一整流相の各MOSFET $S_{1a} \sim S_{1d}$ に接続される金属導体部411Aは、金属導体441aと441bおよび配線パターン451を備える。配線パターン451は、低電圧側回路基板251に形成されている。バスバー等により形成された金属導体414aと441bは、配線パターン451上で離間して一直線状に配置されている。金属導体441aと441bは、離間された側の端部が、半田付けにより、配線パターン451に接続されている。

[0051] 第二整流相側も同様であり、第二整流相の各MOSFET $S_{2a} \sim S_{2d}$ に接続される金属導体部412Aは、金属導体442aと442bおよび配線パターン452を備える。配線パターン452は、低電圧側回路基板251に形成されている。バスバー等の金属導体442aと442bは、配線パターン452上で離間して一直線状に配置されている。金属導体442aと442bは、離間された側の端部が、半田付けにより、配線パターン452に接続されている。

[0052] 上述したように、低電圧側回路基板 251 の金属基板 252 はアルミニウム系金属により形成されている。一方、金属導体 442a と 442b とは、銅系金属により形成されている。アルミニウム系金属と銅系金属とは線膨張係数が異なるために、両部材を半田付け等により接合すると、接合部に熱応力が発生する。熱応力は、接合部の面積が大きいほど大きくなる。

実施形態 2 では、金属導体部 411A および 412A を面積の小さい金属導体 441a と 441b または金属導体 442a と 442b とに分離して構成している。また、金属導体 441a と 441b とを、および 442a と 442b とを離間して配置している。

このため、接合部における熱応力を小さくすることができ、信頼性を向上することができる。

[0053] 金属導体部 411A および 412A は、第一整流相および第二整流相と平行に配置されており、第一整流相回路と第二整流相回路とは、センタライン C-C に対して鏡像に形成されている。

よって、実施形態 2 においても、実施形態 1 と同様な効果を奏する。

実施形態 2 の上記以外の構成は、実施形態 1 と同様であり、対応する部材に同一の符号を付して説明を省略する。

[0054] --実施形態 3--

図 10 は、本発明の実施形態 3 としての低電圧側基板ユニット 250B の平面図である。

実施形態 3 の低電圧側基板ユニット 250B が、実施形態 1 の低電圧側基板ユニット 250 と相違する点は、中間導体部 406A が複数の部材で構成されている点である。

以下、この相違点を主として実施形態 2 を説明する。

中間導体部 406A は、金属導体 413、414 および配線パターン 453～455 により構成されている。

配線パターン 453～455 は、低電圧側回路基板 251 上に、相互に分離して、一直線状に形成されている。

バスバー等の金属導体 4 1 3 は、一端および他端が、それぞれ、配線パターン 4 5 3、4 5 4 に半田付けされている。バスバー等の金属導体 4 1 4 は、一端および他端が、それぞれ、配線パターン 4 5 3、4 5 5 に半田付けされている。

配線パターン 4 5 3～4 5 5 の中、中央に位置する配線パターン 4 5 3 は、一对のシャント抵抗 R_{sh} を介して GND 用配線パターン 4 0 3 に接続されている。

[0055] 実施形態 1 における中間接続用配線パターン 4 0 6 は、低電圧側回路基板 2 5 1 に銅箔を形成し、この銅箔をエッチングして形成されるものであるため、その厚さが薄い。実施形態 2 における中間導体部 4 0 6 A は、バスバー等により形成された金属導体 4 1 3、4 1 4 を備えている。金属導体 4 1 3、4 1 4 を配線パターン 4 0 3～4 0 5 より厚くすることにより、中間導体部 4 0 6 A におけるこの部分の断面積を大きくすることができる。

これにより、中間導体部 4 0 6 A の幅を小さくし、低電圧側基板ユニット 2 5 0 B の小型化が可能となる。

[0056] 配線パターン 4 5 3、金属導体 4 1 3 および配線パターン 4 5 4 と、配線パターン 4 5 3、金属導体 4 1 4 および配線パターン 4 5 5 とはセンタライン C-C に対して鏡像に形成されている。

よって、実施形態 3 においても、実施形態 1 と同様な効果を奏する。

実施形態 3 の上記以外の構成は、実施形態 1 と同様であり、対応する部材に同一の符号を付して説明を省略する。

[0057] 図 1 1 は、本発明の実施形態 4 としての低電圧側基板ユニット 2 5 0 C の平面図である。

実施形態 4 では、実施形態 1～3 と異なり、第一整流相回路と第二整流相回路とがセンタライン C-C に対して鏡像に形成されていない構造を例示するものである。

図 1 1 におけるトランス 2 2 0 は、2 次側における第 1 の端子 2 2 0 c と第 2 の端子 2 2 0 e の間の距離が、第一整流相回路における高電位側配線パ

ターン４０１と第二整流相回路における高電位側配線パターン４０２の間の距離よりも大きいものである。

[0058] このようなトランス２２０に対し、第二整流相回路における高電位側配線パターン４０２とトランス２２０の２次側の第２の端子２２０eとを接続する金属導体３０２は直線形状に形成されている。これに対し、第一整流相回路における高電位側配線パターン４０１とトランス２２０の２次側の第１の端子２２０cとを接続する金属導体３１１は、Ｌ字形状に形成されている。直線形状の金属導体３０２は、高電位側配線パターン４０２の延長線上に配置されている。Ｌ字形状の金属導体３１１は、一部が、高電位側配線パターン４０１と平行に、他の一部がトランス２２０の２次側の第１の端子２２０c側から高電位側配線パターン４０１側に向かって、高電位側配線パターン４０１に垂直に延出されている。このため、Ｌ字形状の金属導体３１１の長さは、垂直な部分の長さ分だけ、直線形状の金属導体３０２の長さよりも長い。

[0059] 中間導体部４０６Ｂは、配線パターン４５６、４５７と金属導体４１５により構成されている。配線パターン４５６と４５７は、低電圧側回路基板２５１上に、間隔をおいて、直線状に配置されている。金属導体４１５は、一端部および他端部が、それぞれ、配線パターン４５６と配線パターン４５７に半田付けされている。

[0060] 配線パターン４５６と配線パターン４５７との間隔は、Ｌ字形状の金属導体３１１が直線形状の金属導体３０２の長さに対する長さの差にほぼ等しい。このため、第一整流相回路の合計電流経路長と第二整流相回路の合計電流経路長の長さは、ほぼ等しい。

なお、図１１に実施形態４として示す低電圧側基板ユニット２５０Ｃでは、ＧＮＤ用配線パターン４０３は、高電位側配線パターン４０１と高電位側配線パターン４０２のセンタラインＣ－Ｃに対して、第一整流相回路の高電位側配線パターン４０１側に配置されている。このようにセンタラインＣ－Ｃに対してずれた位置のＧＮＤ用配線パターン４０３に、一対のシャント抵

抗 R_{sh} を介して配線パターン456が接続されている。このようにすることにより、シャント抵抗 R_{sh} を、金属導体415を避けた位置で、GND用配線パターン403と配線パターン456とを接続することが可能となっている。

しかし、GND用配線ターン403を、実施形態1～3と同様、センタラインC-C上に配置してもよい。

[0061] なお、上記において、金属導体302を直線状ではなく、金属導体311と同様なL字形状としてもよい。金属導体302と金属導体311とを、同一サイズのL形状とすれば、金属導体302と金属導体311とは、電流経路長に差異が生じない。トランス220の2次側のセンタタップ端子220dをセンタラインC-C上に配置すれば、実施形態1の場合と同様に、第一整流相回路と第2整流相回路を鏡像に形成することができるので、中間導体部406Cを、分断された部材により構成する必要はない。

上記のように構成された実施形態4においても、実施形態1と同様な効果を奏する。

実施形態4における上記以外の構成は、実施形態1と同様であり、対応する部材に同一の符号を付して説明を省略する。

[0062] --実施形態5--

図12は、本発明の実施形態5を示し、DC-DCコンバータ装置の回路構成を示す図である。図12に図示されたDC-DCコンバータ装置100Aの回路は、図2に図示されたDC-DCコンバータ回路にアクティブクランプ回路280が付加されている。

図12に図示されるように、アクティブクランプ回路280は、アクティブクランプ用MOSFET S3、S4、およびアクティブクランプ用コンデンサCc1、Cc2により構成されている。

[0063] アクティブクランプ回路280を低電圧側整流回路230に接続することで、トランス220の漏れインダクタンスや配線インダクタンスに起因して、MOSFET S1_a～S1_dおよびMOSFET S2_a～S2_dに印加されるサージ電圧を低減することができる。そのために、MOSFET S1_a～S1

、およびMOS FET S_{2a}～S_{2d}の耐圧を下げる事が可能になる。一般に耐圧の低いMOS FETはオン抵抗が小さいために、損失が下がる。その結果、アクティブクランプ回路を付随した場合、DC-DCコンバータ回路の効率は向上する。

[0064] 図13は、実施形態5の低電圧側基板ユニット250Dの平面図である。

低電圧側基板ユニット250Dは、図11に図示された低電圧側基板ユニット250Cに対して、アクティブクランプ回路280を構成するアクティブクランプ用MOSFET S₃、S₄、およびアクティブクランプ用コンデンサCc₁、Cc₂を備えている。

低電圧側回路基板251上における第一整流相回路側に、アクティブクランプ用MOSFET S₃およびアクティブクランプ用コンデンサCc₁が実装されている。

[0065] 低電圧側回路基板251上には、配線パターン461、462が形成されている。アクティブクランプ用MOSFET S₃のドレイン端子は、低電圧側回路基板251上に形成された配線パターン461に半田付けされている。アクティブクランプ用MOSFET S₃のソース端子は、金属導体311によってトランス220の2次側の第1の端子220cに接続された高電位側配線パターン401に接続されている。

配線パターン462には、金属導体411の一端が半田付けされている。アクティブクランプ用コンデンサCc₁は、一方の電極および他方の電極が、それぞれ、配線パターン461、462に半田付けされている。

[0066] 低電圧側回路基板251上における第二整流相回路側に、アクティブクランプ用MOSFET S₄およびアクティブクランプ用コンデンサCc₂が実装されている。

低電圧側回路基板251上には、配線パターン463、464が形成されている。アクティブクランプ用MOSFET S₄のドレイン端子は、低電圧側回路基板251上に形成された配線パターン463に半田付けされている。アクティブクランプ用MOSFET S₄のソース端子は、金属導体302に

よってトランス 220 の 2 次側の第 2 の端子 220 e に接続された高電位側配線パターン 402 に接続されている。

配線パターン 464 には、金属導体 412 の一端が半田付けされている。アクティブクランプ用コンデンサ Cc2 は、一方の電極および他方の電極が、それぞれ、配線パターン 463、464 に半田付けされている。

[0067] 上記のように構成された実施形態 5 においても、実施形態 1 と同様な効果を奏する。

さらに、アクティブクランプ回路 280 を設けたことで、DC-DC コンバータ回路の効率は、一層、向上する。

実施形態 5 における上記以外の構成は、実施形態 1 と同様であり、対応する部材に同一の符号を付して説明を省略する。

[0068] 実施形態 1 ～ 4 の低電圧側基板ユニット 250、250A ～ 250C に、アクティブクランプ回路 280 を構成するアクティブクランプ用 MOSFET S3、S4 およびアクティブクランプ用コンデンサ Cc1、Cc2 を実装するようにしてもよい。

[0069] 本発明の各実施形態によれば、下記の効果を奏する。

(1) 第一整流相を構成する各 MOSFET S1_a ～ S1_d における、入力側の電流経路長と、出力側の電流経路長との合計電流経路長を、ほぼ等しくした。このため、各 MOSFET S1_a ～ S1_d に流れる電流が均一となり、MOSFET S1_a ～ S1_d の導通損失を小さくすることができる。

(2) 同様に、第二整流相を構成する各 MOSFET S2_a ～ S2_d における、入力側の電流経路長と、出力側の電流経路長との合計電流経路長を、ほぼ等しくした。このため、各 MOSFET S2_a ～ S2_d に流れる電流が均一となり、MOSFET S2_a ～ S2_d の導通損失を小さくすることができる。

[0070] (3) 第一整流相回路と第二整流相回路とは、センタライン C-C に対して鏡像となるように形成されており、第一整流相回路の合計電流経路長と第二整流相回路の合計電流経路長とは、ほぼ等しい。このため、低電圧側整流回路 230 における MOSFET S1_a ～ S1_d および MOSFET S2_a ～ S2_d

d の電流損失を小さくして、効率を向上することができる。

[0071] (4) 実施形態4のように、トランス220の2次側における第1の端子220cと第2の端子220eの間隔が大きい場合でも、L字形状の金属導体311と直線形状の金属導体302との電流経路長の差に対応する分を、中間導体部406Bにより補正するようにした。このため、低電圧側基板ユニット250Cの小型化を図ることができる。

[0072] (5) 低電圧側回路基板251の一側面は、トランス220と近接して配置され、一側面に対向する側面は、ケース101の一側面に近接する位置に配置されている。

このために、トランス220の2次側の第1、第2の端子220c、220eと、第一、第二整流相の高電位側配線パターン401、402を接続している金属導体301、302の長さは短くなっている。回路動作上、金属導体301、302には高周波成分を含んだ電流が流れるために、表皮効果で増加した抵抗によって損失が大きくなることが懸念される。金属導体301、302を短くすることができるので、損失を低減することができる。

[0073] (6) 低電圧側回路基板251を金属基板252により形成し、この金属基板252の第一および第二整流相が実装された面と反対側の面を、冷却流路によって冷却されるケース101の底部101a面に接触する構造とした。このため、第一および第二整流相を構成するMOSFETの温度上昇が抑制され、導通損失を低減することができる。

[0074] (7) MOSFET $S1_a \sim S1_d$ 、MOSFET $S2_a \sim S2$ のゲート端子501を、低電圧側回路基板251の側面側である外側に向けて配置した。このため、コネクタ431、432に接続されるゲート用配線404の引き回し長さを短くすることができる。

[0075] (8) 実施形態5に示すように、低電圧側基板ユニット250Dにアクティブクランプ回路280を構成するアクティブクランプ用MOSFET S3、S4およびアクティブクランプ用コンデンサCc1、Cc2を実装するようにした。このため、DC-DCコンバータ回路の効率を、一層、向上することができる。

きる。

[0076] なお、低電圧側基板ユニット250に実装される回路部品は、上記実施形態に限定されるものではなく、DC-DCコンバータ回路を構成する他の電子部品を実装してもよい。

逆に、上記実施形態において、低電圧側基板ユニット250に実装した回路部品の中、いずれかを低電圧側基板ユニット250に実装せずに、ケース101内に収納するようにしてもよい。

[0077] 上記実施形態において、低電圧側回路基板251に形成した金属箔により形成される配線パターンを、バスバー等の金属導体に変更したり、逆に、バスバー等の金属導体を金属箔により形成される配線パターンに変更したりすることは、任意に行うことが可能である。

[0078] 上記実施形態においては、MOSFET $S1_a \sim S1_d$ および MOSFET $S2_a \sim S2_d$ を、NチャネルMOSFETとして例示した。しかし、MOSFET $S1_a \sim S1_d$ および MOSFET $S2_a \sim S2_d$ を、PチャネルMOSFETとすることもできる。

[0079] その他、本発明は、本発明の趣旨の範囲内において、種々、変形して適用することが可能であり、要は、トランスとグラウンド端子との間に、複数の整流素子を含む第一整流素子と、複数の整流素子を含む第二整流素子とが設けられ、第一整流相回路における、各整流素子の第1の端子からグラウンド端子までの電流経路長と、各整流素子の第2の端子からトランスの第1の端子までの電流経路長との合計電流経路長はほぼ等しく、第二整流相回路における、各整流素子の第1の端子からグラウンド端子までの電流経路長と、各整流素子の第2の端子からトランスの第2の端子までの電流経路長との合計電流経路長はほぼ等しく、第一整流相回路と第二整流相回路との合計電流経路長はほぼ等しく形成されているものであればよい。

符号の説明

[0080] 100 DC-DCコンバータ装置
101 ケース

2 1 0	高電圧側スイッチング回路
2 2 0	トランス
2 3 0	低電圧側整流回路
2 4 0	低電圧側回路部
2 5 0、2 5 0 A～2 5 0 D	低電圧側基板ユニット
2 5 1	低電圧側回路基板
2 5 2	金属基板
2 5 3	絶縁膜
4 0 1、4 0 2	高電位側配線パターン
4 0 3	GND用配線パターン（グラウンド端子）
4 0 6	中間接続用配線パターン（中間導体部）
4 0 6 A、4 0 6 B	中間導体部
4 1 1、4 1 2	金属導体
4 1 1 A、4 1 1 B	金属導体部
S 1 _a ～S 1 _d 、S 2 _a ～S 2 _d	MOSFET（電界効果トランジスタ：整流素子）

請求の範囲

[請求項1]

トランスと、
前記トランスの一次側に接続された高電圧側回路部と、
前記トランスの二次側に接続された低電圧側回路部と、
前記トランス、前記高電圧側回路部および前記低電圧側回路部を収納するケースと、を備え、
前記低電圧側回路部は、
グラウンド端子と、
複数の整流素子と、前記各整流素子の第1の端子が前記グラウンド端子に接続される第1配線部と、前記各整流素子の第2の端子が前記トランスの第1の端子に接続される第2配線部とを備える第一整流相回路と、
複数の整流素子と、前記各整流素子の第1の端子が前記グラウンド端子に接続される第3配線部と、前記各整流素子の第2の端子が前記トランスの第2の端子に接続される第4配線部とを備える第二整流相回路と、を備え、
前記第一整流相回路における、前記各整流素子の前記第1の端子から前記グラウンド端子までの電流経路長と、前記各整流素子の前記第2の端子から前記トランスの前記第1の端子までの電流経路長との合計電流経路長はほぼ等しく、
前記第二整流相回路における、前記各整流素子の前記第1の端子から前記グラウンド端子までの電流経路長と、前記各整流素子の前記第2の端子から前記トランスの前記第2の端子までの電流経路長との合計電流経路長はほぼ等しく、
前記第一整流相回路と前記第二整流相回路との前記合計電流経路長はほぼ等しく形成されている、DC-DCコンバータ装置。

[請求項2]

請求項1に記載のDC-DCコンバータ装置において、
前記低電圧側回路部は、金属基板と、前記金属基板上に形成された

絶縁膜とを有する低電圧側回路基板を備え、前記第 1 整流相回路における、複数の前記整流素子と、前記第 1 配線部と、前記第 2 配線部と、前記第 2 整流相回路における、複数の前記整流素子と、前記第 3 配線部と、前記第 4 配線部と、前記グラウンド端子とは、前記低電圧側回路基板の前記絶縁膜上に設けられている、DC-DC コンバータ装置。

[請求項3]

請求項 1 に記載の DC-DC コンバータ装置において、

前記第一整流相回路における複数の前記整流素子は直線状の第一整流相を形成するように配列され、前記第二整流相回路における複数の前記整流素子は、前記第一整流相と平行な直線状の第二整流相を形成するように配列され、前記第 2 配線部は、前記第一整流相と前記第二整流相の間に、前記第一整流相に平行に配置された第 2 導体部を有し、前記第 2 配線部は、前記第一整流相と前記第二整流相の間に、前記第二整流相と平行に配置された第 4 導体部を有し、前記第 3 配線部は、前記第一整流相の外側に前記第一整流相に平行に配置された第 3 導電部を有し、前記第 4 配線部は、前記第二整流相の外側に前記第二整流相に平行に配置された第 3 導電部を有する、DC-DC コンバータ装置。

[請求項4]

請求項 3 に記載の DC-DC コンバータ装置において、

前記第一整流相回路における複数の前記整流素子および第二整流相回路における複数の前記整流素子は、それぞれ、電界効果トランジスタあり、前記第一整流相回路における前記各電界効果トランジスタはゲート端子が前記第 1 導体部側に向けて配置され、前記第二整流相回路における前記各電界効果トランジスタはゲート端子が前記第 3 導体部側に向けて配置されている、DC-DC コンバータ装置。

[請求項5]

請求項 4 に記載の DC-DC コンバータ装置において、

前記低電圧側回路部は、さらに、前記第一整流相回路における前記各電界効果トランジスタの前記ゲート端子に接続され、前記第 1 導体

部を絶縁された状態で交差する第1ゲート配線と、前記第二整流相回路における前記各電界効果トランジスタの前記ゲート端子に接続され、前記第3導体部を絶縁された状態で交差する第2ゲート配線とを備える、DC-DCコンバータ装置。

[請求項6] 請求項3に記載のDC-DCコンバータ装置において、
前記第1導体部および前記第3導体部は、前記各整流素子への電流分岐点を有し、前記第2導体部および前記第4導体部は、前記各整流素子からの電流合流点を有する、DC-DCコンバータ装置。

[請求項7] 請求項6に記載のDC-DCコンバータ装置において、
前記低電圧側回路部は、さらに、前記第一整流相および前記第二整流相に交差する方向に延出され、前記第1導体部および前記第3導体部における前記電流分岐点と前記グラウンド端子との間に配列され、前記第1導体部および前記第3導体部に接続された中間導体部を備える、DC-DCコンバータ。

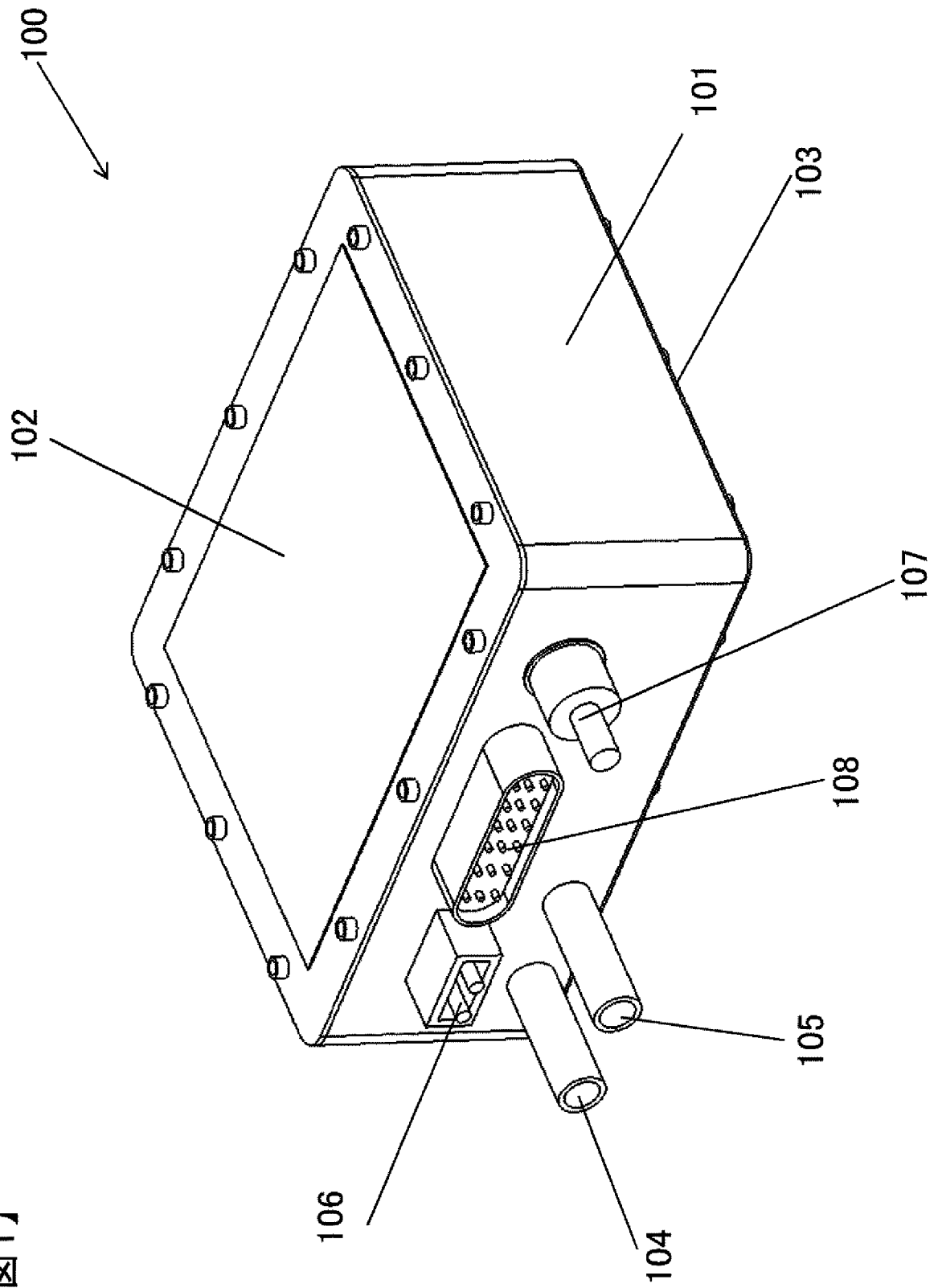
[請求項8] 請求項6に記載のDC-DCコンバータ装置において、
前記ケース内に、さらに、前記第2導体部の前記電流合流点と前記トランスとの間で、前記第2導体部と前記トランスの前記第1の端子とを接続する第1金属導体、および前記第4導体部の前記電流合流点と前記トランスとの間で、前記第4の導体部と前記トランスの前記第2の端子とを接続する第2金属導体が収納されている、DC-DCコンバータ装置。

[請求項9] 請求項3に記載のDC-DCコンバータ装置において、
前記トランスは、前記第1の端子と前記第2の端子との間にセンタタップ端子を備え、前記センタタップ端子は、前記第2導体部と前記第4導体部との間に配置されている、DC-DCコンバータ装置。

[請求項10] 請求項1に記載のDC-DCコンバータ装置において、
前記ケース内に、さらに、電界効果トランジスタとコンデンサとから構成され、前記第一整流相回路および前記第二整流相回路に接続さ

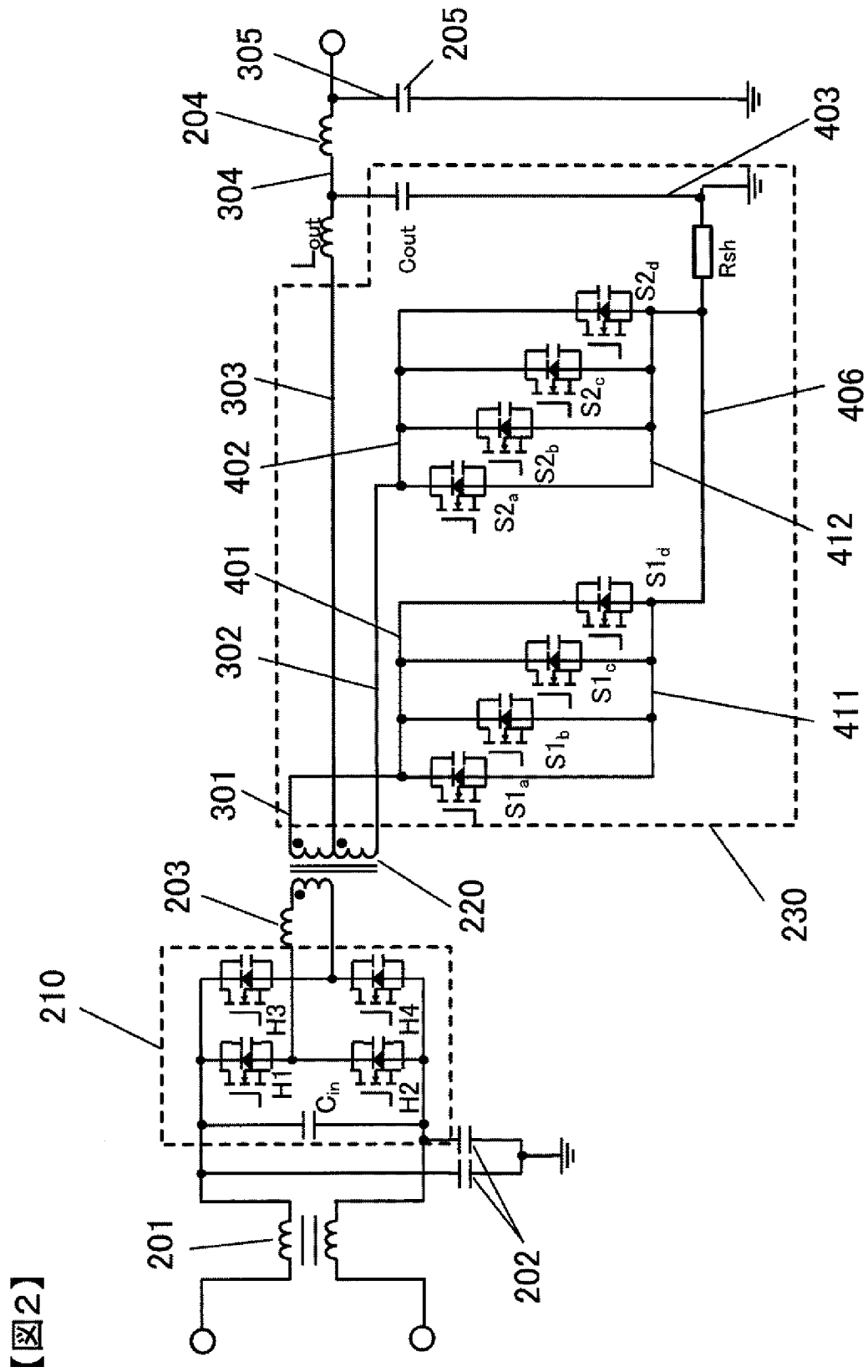
れたアクティブクランプ回路部が収納されている、DC-DCコンバータ装置。

【図1】



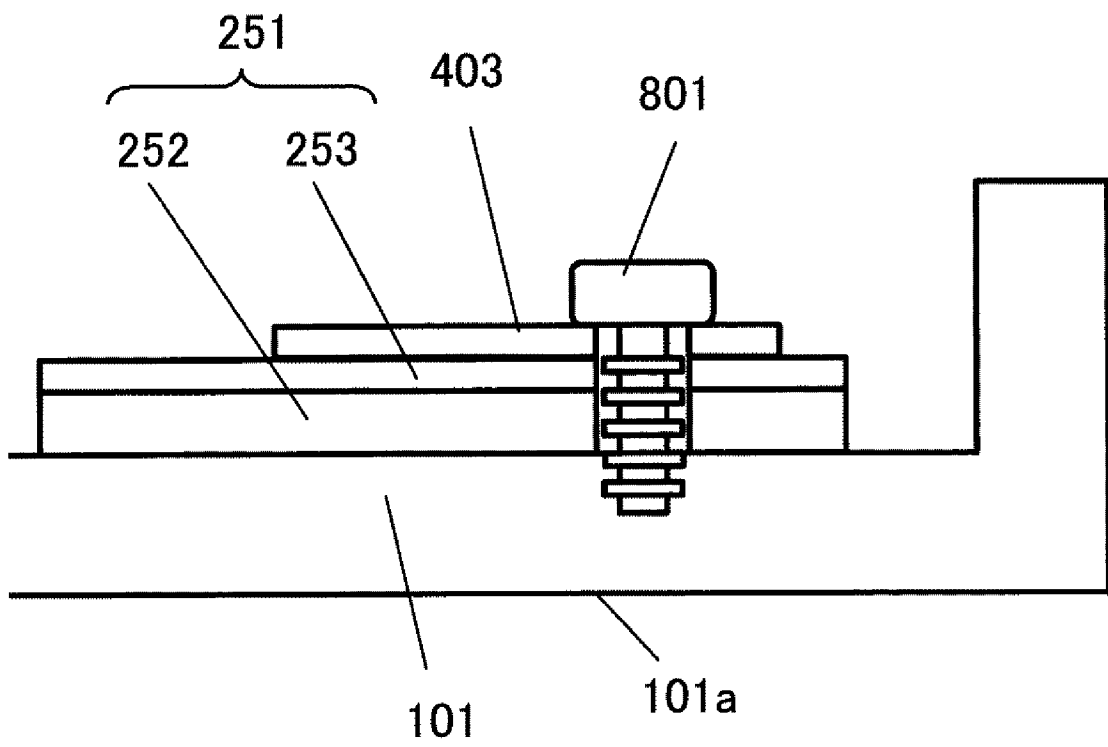
【図1】

【図2】



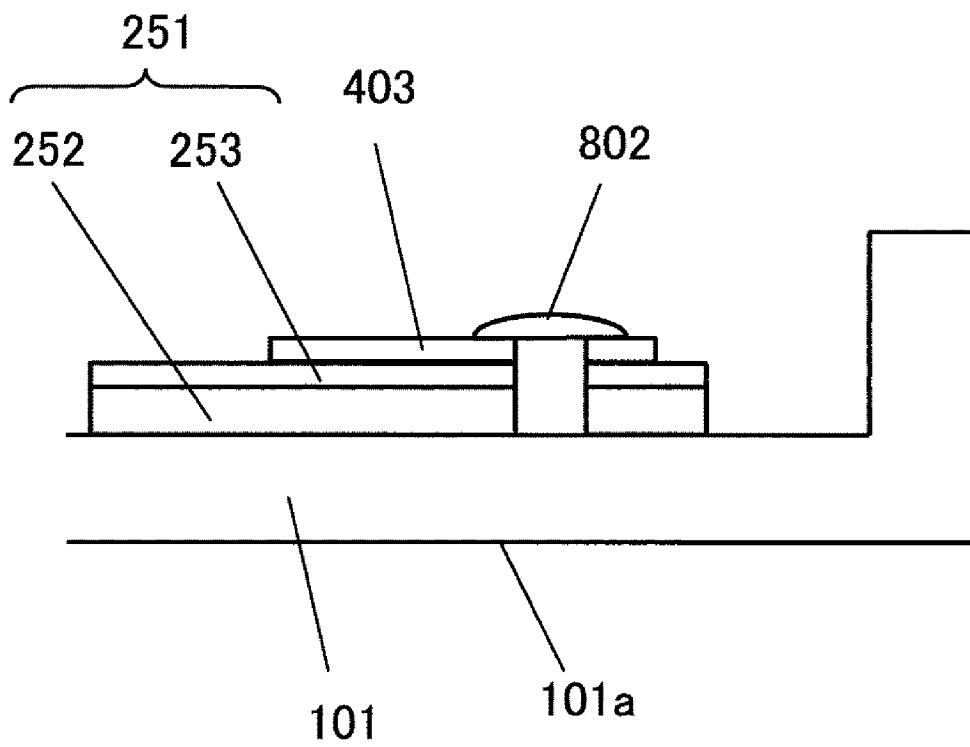
[図5]

【図5】



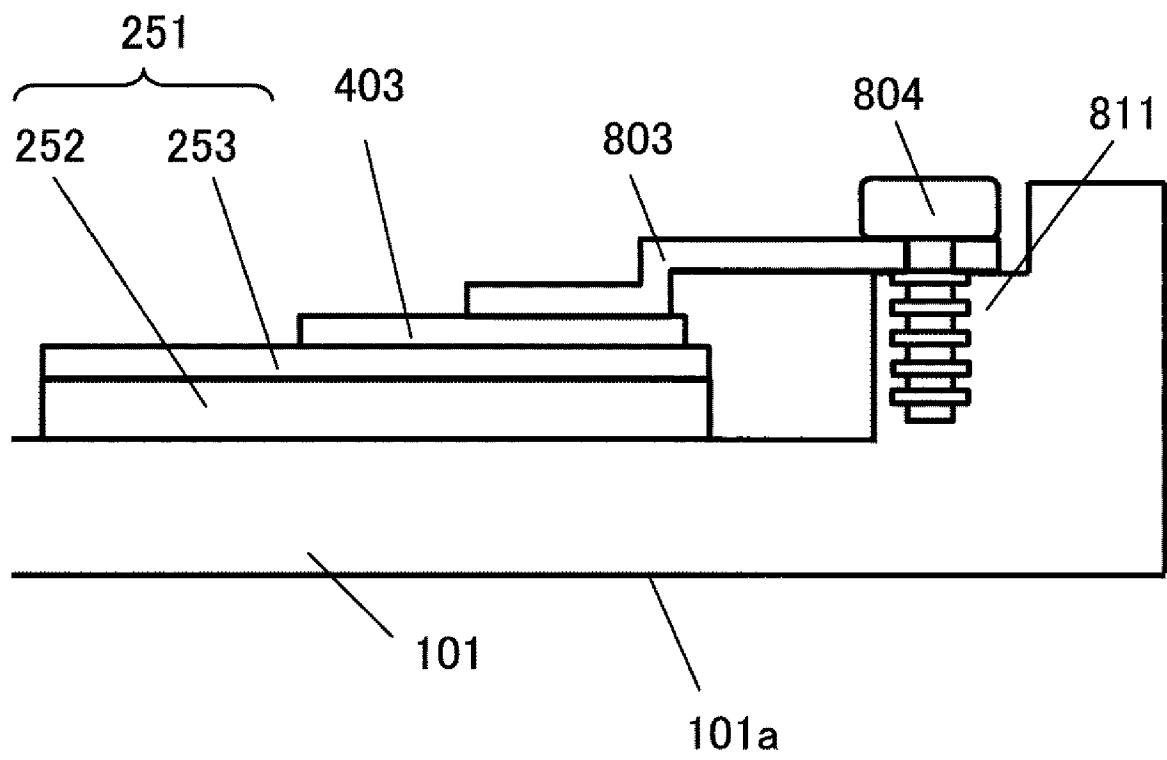
[図6]

【図6】

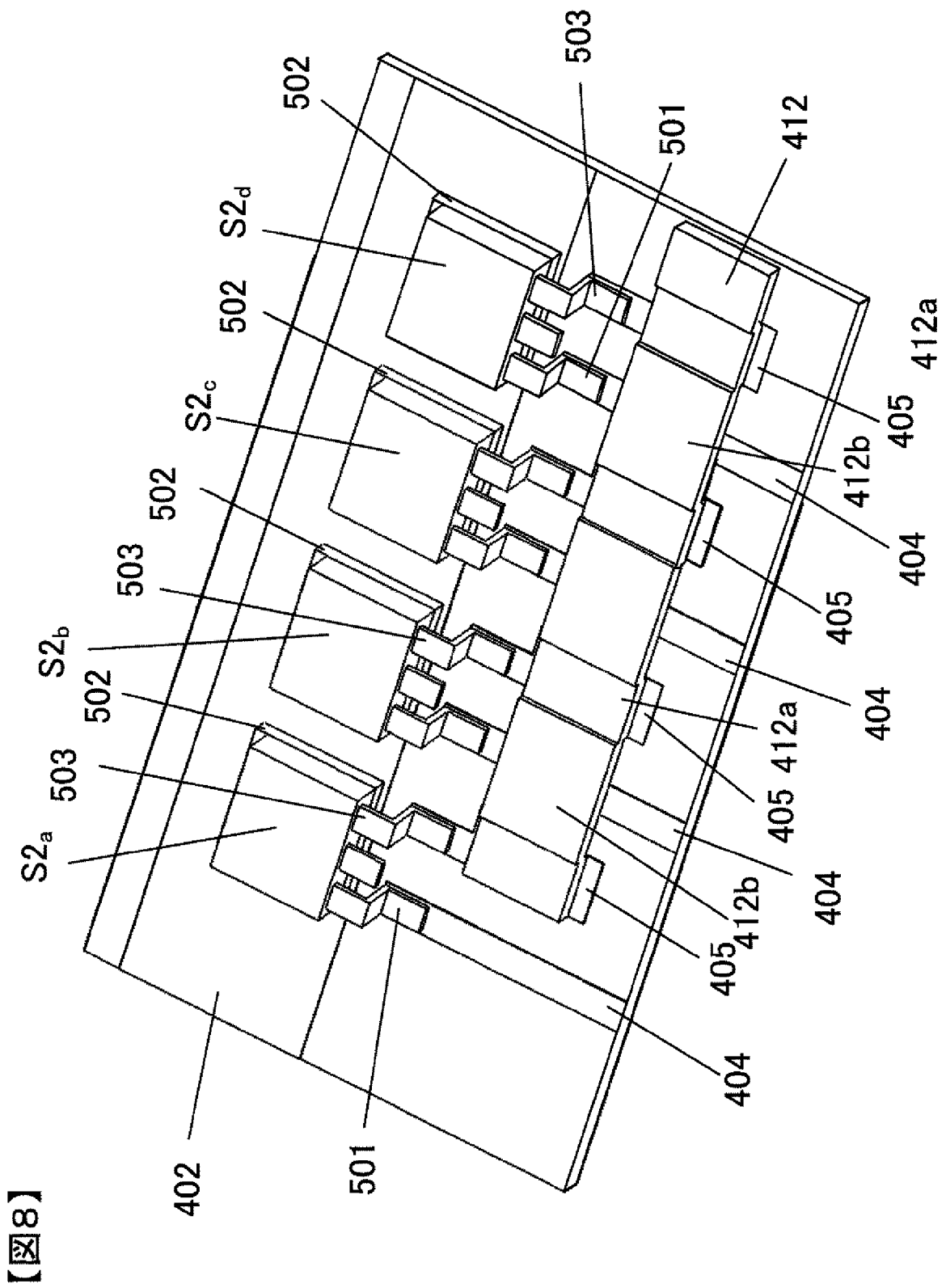


[図7]

【図7】



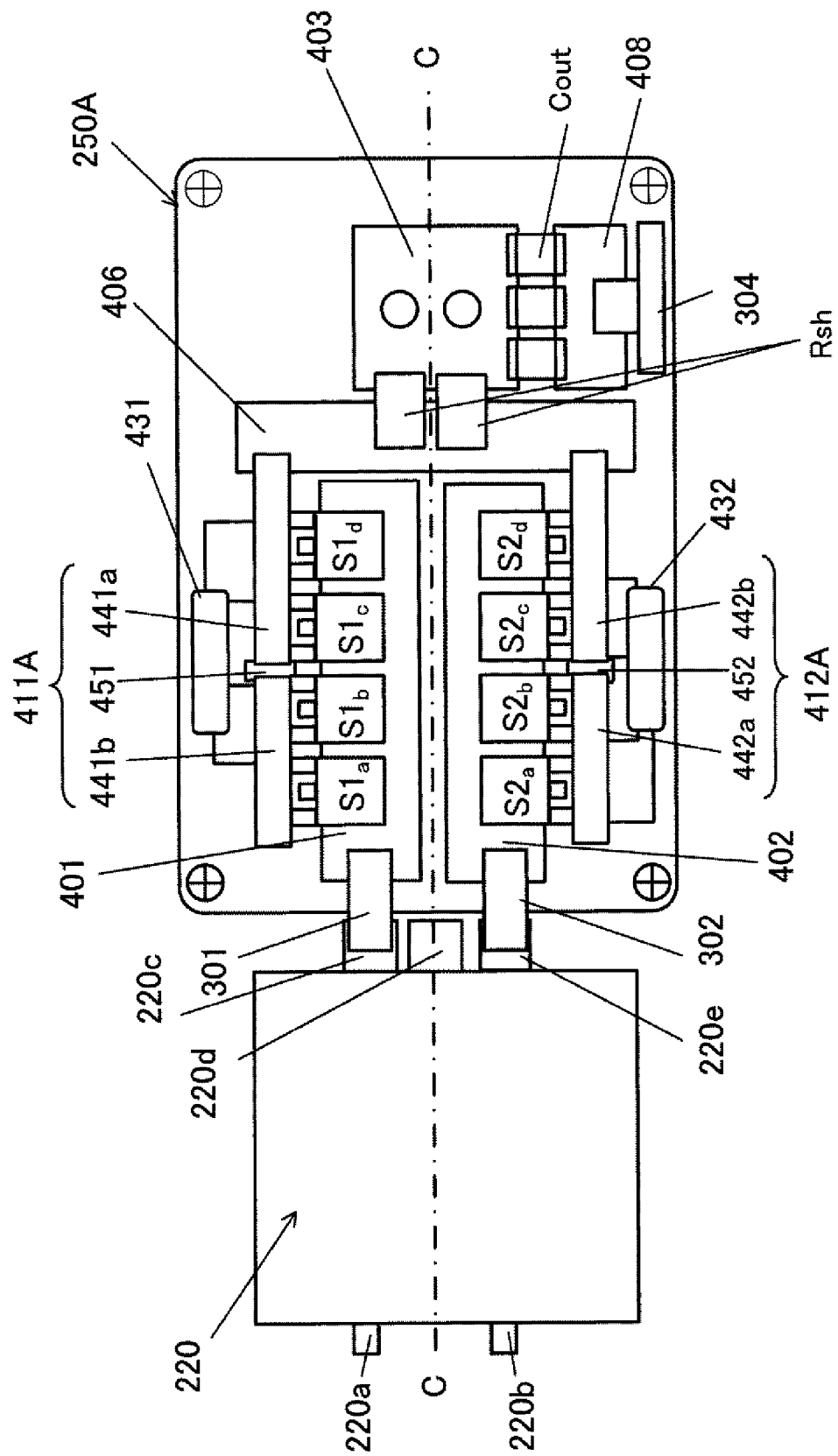
【図8】



【図9】

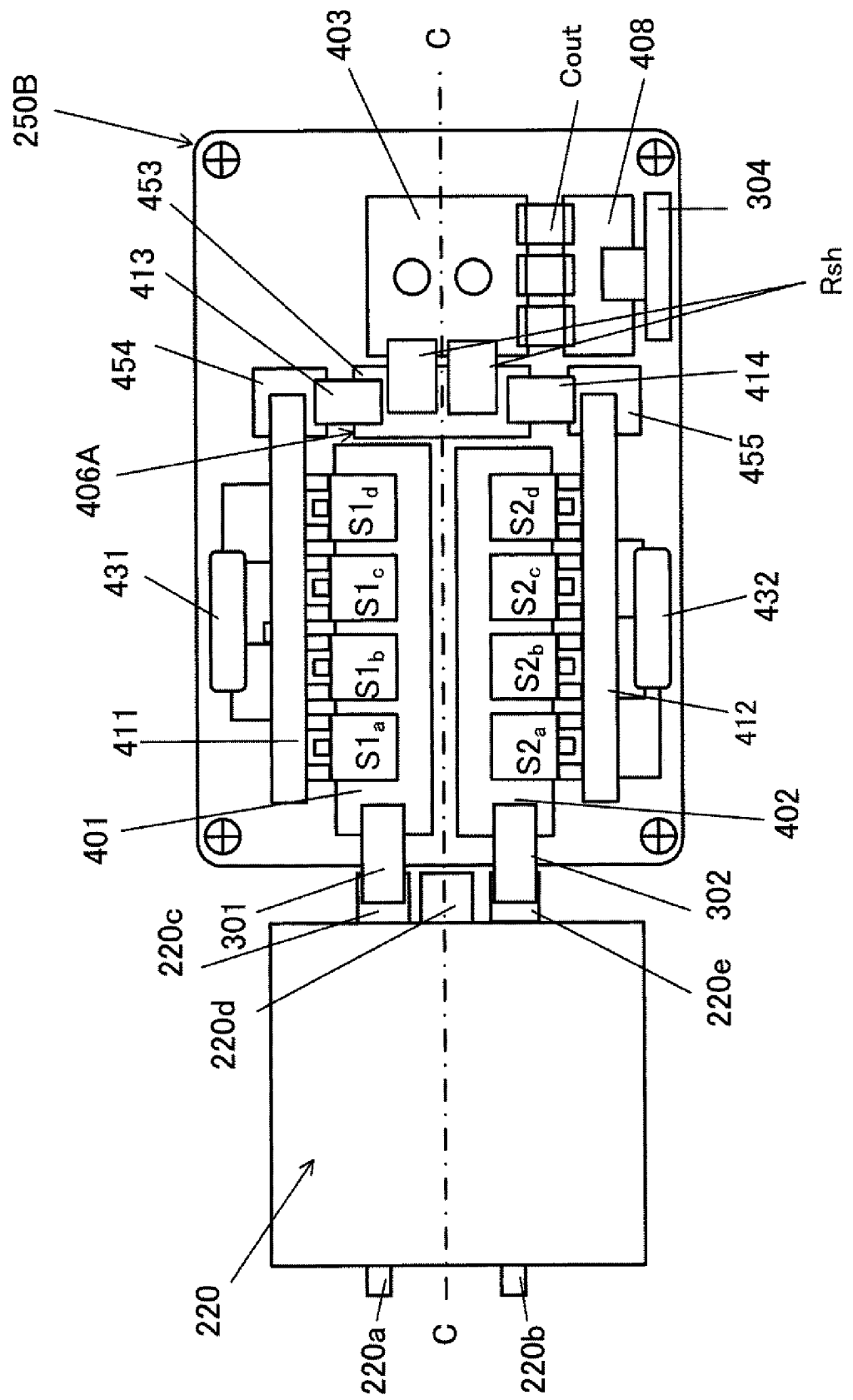
実施形態2

【図9】



【図10】

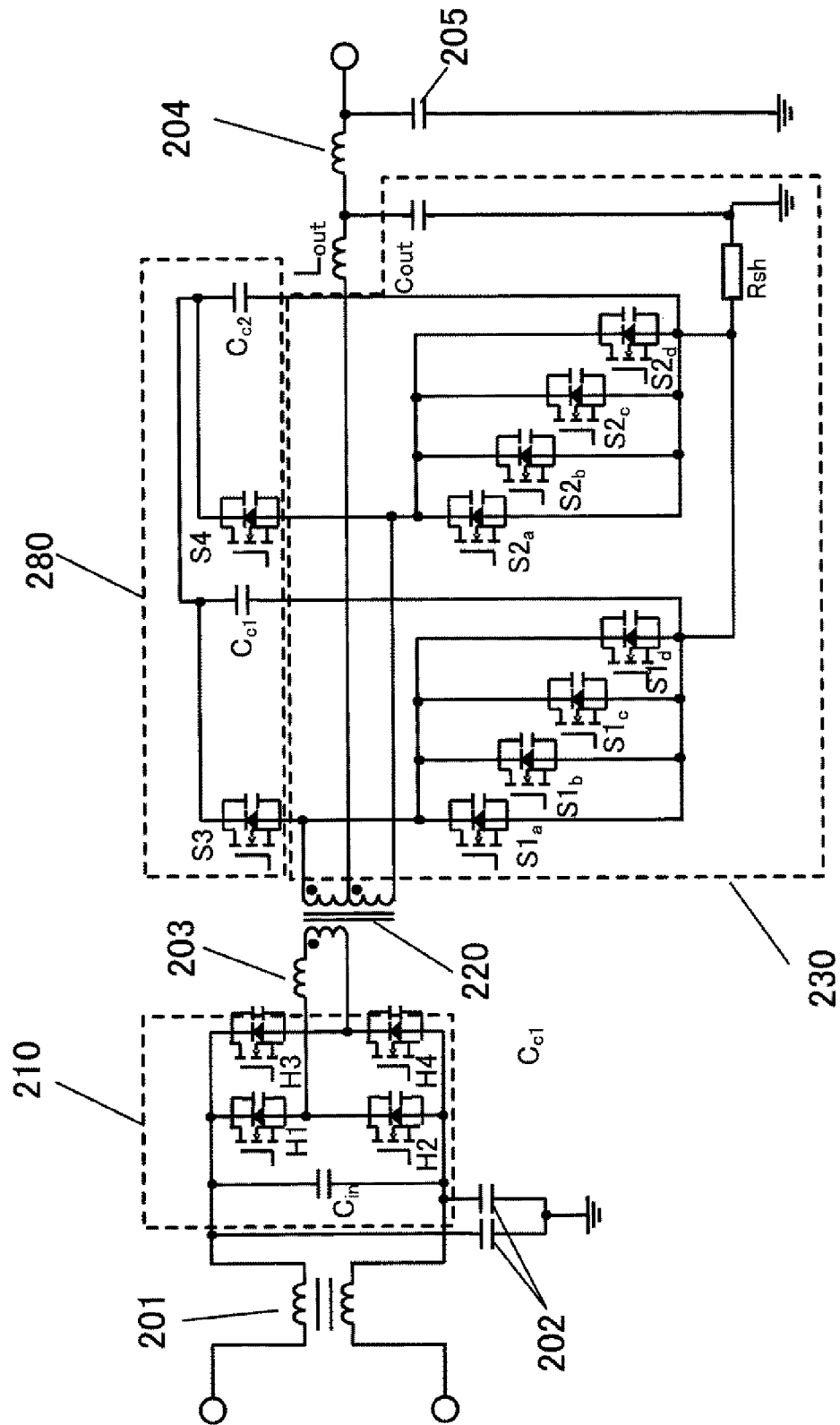
実施形態3



[図12]

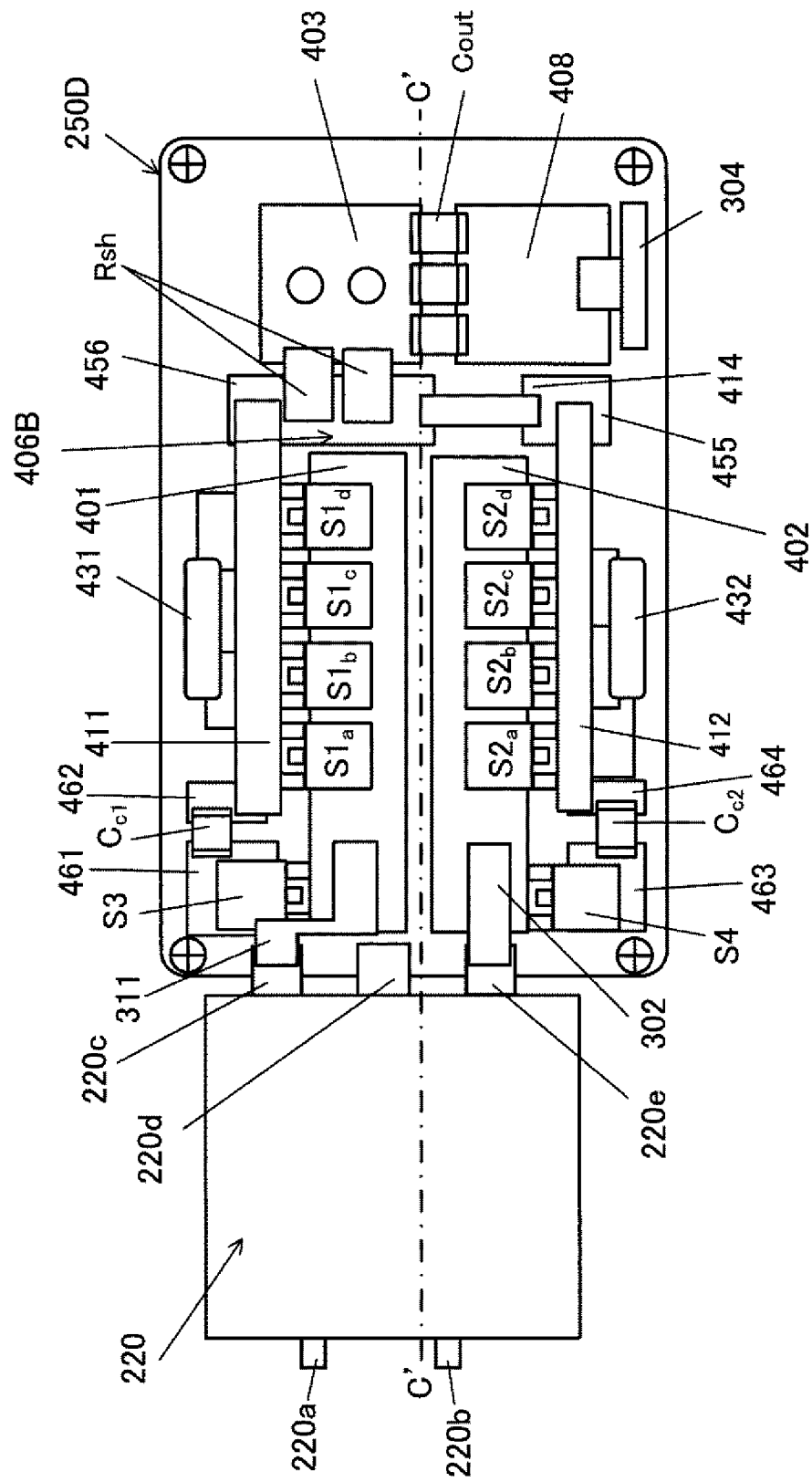
実施形態5

【図12】



【図13】

実施形態5



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/079951

A. CLASSIFICATION OF SUBJECT MATTER

H02M3/28(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M3/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2005-269873 A (Toyota Industries Corp.), 29 September 2005 (29.09.2005), entire text; all drawings (Family: none)	1-2, 10
Y	JP 7-154260 A (Hitachi, Ltd.), 16 June 1995 (16.06.1995), entire text; all drawings (Family: none)	1-2, 10
Y	JP 2001-77302 A (Toshiba Corp.), 23 March 2001 (23.03.2001), paragraphs [0016] to [0018]; fig. 2 (Family: none)	1-2, 10

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
06 February, 2014 (06.02.14)

Date of mailing of the international search report
18 February, 2014 (18.02.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/079951

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2006-230187 A (Hitachi, Ltd.), 31 August 2006 (31.08.2006), entire text; all drawings & US 2006/0092599 A1 & US 2009/0257210 A1 & CN 1819420 A	1-2, 10
A	JP 2003-142689 A (Mitsubishi Electric Corp.), 16 May 2003 (16.05.2003), entire text; all drawings & DE 10229625 A	1-2, 10
A	JP 2009-153246 A (Meidensha Corp.), 09 July 2009 (09.07.2009), entire text; all drawings (Family: none)	1-2, 10

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/079951

Box No. II Observations where certain claims were found unsearchable (Continuation of item 2 of first sheet)

This international search report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:

1. ☐ Claims Nos.:
because they relate to subject matter not required to be searched by this Authority, namely:

2. ☒ Claims Nos.: 3-9
because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:
(See extra sheet)

3. ☐ Claims Nos.:
because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.
2. ☐ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.
3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

- ☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.
- ☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.
- ☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/079951

Continuation of Box No.II-2 of continuation of first sheet (2)

The statements "second interconnection portion", "third interconnection portion", "third conductor", and "fourth interconnection portion" in claim 3 are not consistent with the statements in paragraphs [0028] to [0036] in the description, fig. 2, 4, etc., so that configuration cannot be specified.

Further, with respect to also the inventions of claims 4-9 which refer to claim 3, configurations cannot be specified.

Especially, in claim 3, there is no feature corresponding to "said first conductor portion" described in claims 4 and 6 to 7.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H02M3/28(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H02M3/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2005-269873 A（株式会社豊田自動織機）2005.09.29, 全文, 全図（ファミリーなし）	1-2, 10
Y	JP 7-154260 A（株式会社日立製作所）1995.06.16, 全文, 全図（ファミリーなし）	1-2, 10
Y	JP 2001-77302 A（株式会社東芝）2001.03.23, 段落【0016】－【0018】, 第2図（ファミリーなし）	1-2, 10

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

0 6 . 0 2 . 2 0 1 4

国際調査報告の発送日

1 8 . 0 2 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

下原 浩嗣

3 V

9 1 7 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 5 8

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2006-230187 A (株式会社日立製作所) 2006.08.31, 全文, 全図 & US 2006/0092599 A1 & US 2009/0257210 A1 & CN 1819420 A	1-2, 10
A	JP 2003-142689 A (三菱電機株式会社) 2003.05.16, 全文, 全図 & DE 10229625 A	1-2, 10
A	JP 2009-153246 A (株式会社明電舎) 2009.07.09, 全文, 全図 (ファミリーなし)	1-2, 10

第II欄 請求の範囲の一部の調査ができないときの意見（第1ページの2の続き）

法第8条第3項（PCT17条(2)(a)）の規定により、この国際調査報告は次の理由により請求の範囲の一部について作成しなかった。

1. ☐ 請求項 _____ は、この国際調査機関が調査をすることを要しない対象に係るものである。
つまり、
2. ☒ 請求項 3-9 は、有意義な国際調査をすることができる程度まで所定の要件を満たしていない国際出願の部分に係るものである。つまり、
請求項3に記載された「第2配線部」、「第3配線部」、「第3導体」、「第4配線部」の記載は、明細書の[0028]－[0036]、第2図、第4図等の記載と整合せず、構成が特定できない。また、請求項3を引用する請求項4-9に係る発明も構成が特定できない。特に、請求項3には、請求項4, 6-7に記載された「前記第1導体部」に対応する構成がない。
3. ☐ 請求項 _____ は、従属請求の範囲であってPCT規則6.4(a)の第2文及び第3文の規定に従って記載されていない。

第III欄 発明の単一性が欠如しているときの意見（第1ページの3の続き）

次に述べるようにこの国際出願に二以上の発明があるところの国際調査機関は認めた。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。
2. ☐ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。
3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったため、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。
4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったため、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

- ☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。
- ☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。
- ☐ 追加調査手数料の納付はあったが、異議申立てはなかった。