

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2020年7月2日(02.07.2020)



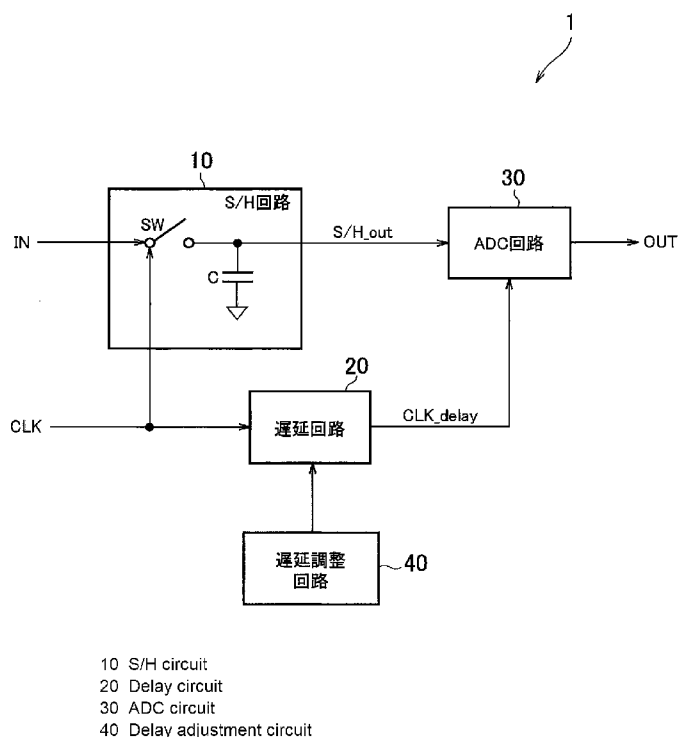
(10) 国際公開番号

WO 2020/137656 A1

- (51) 国際特許分類:
H03M 1/12 (2006.01) *H04B 1/00* (2006.01)
- (21) 国際出願番号: PCT/JP2019/049179
- (22) 国際出願日: 2019年12月16日(16.12.2019)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2018-241033 2018年12月25日(25.12.2018) JP
- (71) 出願人: 京セラ株式会社 (KYOCERA CORPORATION) [JP/JP]; 〒6128501 京都府京都市伏見区竹田鳥羽殿町6番地 Kyoto (JP).
- (72) 発明者: 手塚 修啓 (TETSUKA, Nobuyuki); 〒6128501 京都府京都市伏見区竹田鳥羽殿町6番地 京セラ株式会社内 Kyoto (JP).
- (74) 代理人: キュリーズ特許業務法人 (CURIUSE PATENT PROFESSIONAL CORPORATION); 〒1056221 東京都港区愛宕二丁目5番1号 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

(54) **Title:** ANALOG/DIGITAL CONVERSION DEVICE, WIRELESS COMMUNICATION DEVICE, AND ANALOG/DIGITAL CONVERSION METHOD

(54) 発明の名称: アナログ／デジタル変換装置、無線通信装置、及びアナログ／デジタル変換方法



(57) **Abstract:** This analog/digital conversion device 1 is provided with: an S/H circuit 10 which samples and holds an analog signal IN synchronously with a sampling clock signal CLK; a delay circuit 20 which delays the sampling clock signal CLK; an analog-to-digital conversion circuit 30 which samples an output signal S/H_out from the S/H circuit 10 synchronously with the delayed sampling clock signal CLK_delay, and outputs a digital signal OUT according to the amplitude of the sampled signal; and a delay adjustment circuit 40 which adjusts a delay time of the sampling clock signal

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ,
NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT,
QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL,
SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

- 一 国際調査報告（条約第21条(3)）

CLK in the delay circuit 20 according to a change in the frequency of the sampling clock signal CLK.

(57) 要約：アナログ／デジタル変換装置1は、サンプリングクロック信号CLKと同期してアナログ入力信号INをサンプリング及び保持するS／H回路10と、サンプリングクロック信号CLKを遅延させる遅延回路20と、遅延されたサンプリングクロック信号CLK_{delay}と同期してS／H回路10の出力信号S／H_{out}をサンプリングするとともに、該サンプリングした信号の振幅に応じたデジタル信号OUTを出力するADC回路30と、サンプリングクロック信号CLKの周波数の変更に応じて、遅延回路20におけるサンプリングクロック信号CLKの遅延時間を調整する遅延調整回路40とを備える。

明 細 書

発明の名称：

アナログ／デジタル変換装置、無線通信装置、及びアナログ／デジタル変換方法

技術分野

[0001] 本開示は、アナログ／デジタル変換装置、無線通信装置、及びアナログ／デジタル変換方法に関する。

背景技術

[0002] 従来、アナログ入力信号をサンプリング周波数に応じた離散時間でサンプリング及び保持するサンプルホールド回路と、サンプリングされた信号の振幅を量子化することでデジタル信号に変換するアナログ／デジタル変換回路とを有するアナログ／デジタル変換装置が知られている。

[0003] 通常、アナログ入力信号の最高周波数をサンプリング周波数の2分の1以下に制限することにより、サンプリング結果から基のアナログ入力信号を誤らずに復元できるとされている（ナイキストのサンプリング定理）。

[0004] 近年では、無線通信装置において無線波数（RF）帯のアナログ入力信号に対してアナログ／デジタル変換を行うとともにダウンコンバート（すなわち、RF帯よりも低い周波数帯への変換）を行うために、アナログ入力信号の最高周波数の2倍に満たないサンプリング周波数でサンプリングを行うアンダーサンプリングと呼ばれる技術が注目されている（例えば、特許文献1参照）。

[0005] アンダーサンプリングを行うアナログ／デジタル変換装置では、アナログ入力信号の帯域幅（BW）に対して2倍以上のサンプリング周波数（Fs）を設定し、且つN次のナイキストゾーンにアナログ入力信号が収まっている必要があり、その条件でサンプリングされた第1ナイキストゾーン上のイメージに対してアナログ／デジタル変換を行う。

先行技術文献

特許文献

[0006] 特許文献1：特開2008-72406号公報

発明の概要

[0007] 第1の態様に係るアナログ／デジタル変換装置は、サンプリングクロック信号と同期してアナログ入力信号をサンプリング及び保持するサンプルホールド回路と、前記サンプリングクロック信号を遅延させる遅延回路と、前記遅延されたサンプリングクロック信号と同期して前記サンプルホールド回路の出力信号をサンプリングするとともに、該サンプリングした信号の振幅に応じたデジタル信号を出力するアナログ／デジタル変換回路と、前記サンプリングクロック信号の周波数の変更に応じて、前記遅延回路における遅延時間を調整する遅延調整回路とを備える。

[0008] 第2の態様に係る無線通信装置は、第1の態様に係るアナログ／デジタル変換装置を備える。

[0009] 第3の態様に係るアナログ／デジタル変換方法は、サンプリングクロック信号と同期してアナログ入力信号をサンプリング及び保持することと、前記サンプリングクロック信号を遅延させることと、前記遅延されたサンプリングクロック信号と同期して前記保持された信号をサンプリングするとともに、該サンプリングした信号の振幅に応じたデジタル信号を出力することと、前記サンプリングクロック信号の周波数の変更に応じて、前記サンプリングクロック信号を遅延させる場合における前記サンプリングクロック信号の遅延時間を調整する遅延調整ことと、を含む。

図面の簡単な説明

[0010] [図1]一実施形態に係るアナログ／デジタル変換装置の構成を示すブロック図である。

[図2]一実施形態に係るアナログ／デジタル変換装置の動作波形を示すタイムチャートである。

[図3]一実施形態に係る遅延調整回路の動作例を示す図である。

[図4]一実施形態に係るアナログ／デジタル変換装置を備える無線通信装置の

受信機の構成を示すブロック図である。

発明を実施するための形態

[0011] サンプルホールド回路が出力する信号をアナログ／デジタル変換回路で適切にサンプリングするためには、サンプルホールド回路に入力されるサンプリングクロック信号に対して、アナログ／デジタル変換回路に入力されるサンプリングクロック信号を遅延させる遅延回路を設ける必要がありうる。

[0012] また、現在の無線通信では様々なバンド（キャリア周波数）且つ広い帯域幅（例えば、100MHz以上）に対応する必要がある。そのため、アンダーサンプリングを行うためにアナログ入力信号の周波数及び帯域幅に応じてサンプリングクロック信号の周波数（すなわち、サンプリング周波数）が変更されることがある。

[0013] しかしながら、サンプリング周波数にかかわらず遅延回路における遅延時間が一定であると、アナログ／デジタル変換を適切に行うことができない懸念がある。

[0014] そこで、本開示は、サンプリング周波数に変更される場合であってもアナログ／デジタル変換を適切に行うことを可能とする。

[0015] 図面を参照して実施形態について説明する。図面の記載において、同一又は類似の部分には同一又は類似の符号を付している。

[0016] （アナログ／デジタル変換装置の構成）

図1は、一実施形態に係るアナログ／デジタル変換装置1の構成を示すブロック図である。図2は、一実施形態に係るアナログ／デジタル変換装置1の動作波形を示すタイムチャートである。なお、図2において、横軸は時間を示し、縦軸は振幅を示している。

[0017] アナログ／デジタル変換装置1は、RF帯のアナログ入力信号INに対してアナログ／デジタル変換を行うとともにダウンコンバート（すなわち、RF帯よりも低い周波数帯への変換）を行うために、アンダーサンプリングを行う。アンダーサンプリングでは、アナログ入力信号INの最高周波数の2倍であるナイキスト周波数に満たないサンプリング周波数（ F_s ）でサンプ

リングを行う。

[0018] アナログ／デジタル変換装置 1 は、図 1 に示すように、サンプルホールド（S／H）回路 10 と、遅延回路 20 と、アナログ／デジタル変換（ADC）回路 30 と、遅延調整回路 40 とを有する。

[0019] S／H回路 10 には、アナログ入力信号 I_N 及びサンプリングクロック信号 CLK が入力される。S／H回路 10 は、図 2 に示すように、サンプリングクロック信号 CLK と同期してアナログ入力信号 I_N をサンプリング及び保持し、サンプリング及び保持された信号 S／H_{out} を ADC 回路 30 に出力する。

[0020] S／H回路 10 は、図 1 に示すように、例えば、アナログ入力信号 I_N 及びサンプリングクロック信号 CLK が入力されるスイッチ SW と、スイッチ SW の出力側に設けられたキャパシタ C とを有する。

[0021] スイッチ SW は、図 2 に示すように、サンプリングクロック信号 CLK がハイレベル（H レベル）のときに導通状態（ON 状態）になり、アナログ入力信号 I_N を出力する。一方、スイッチ SW は、サンプリングクロック信号 CLK がローレベル（L レベル）のときに非導通状態（OFF 状態）になる。キャパシタ C は、スイッチ SW が ON 状態から OFF 状態に切り替わったときの電圧を保持する。

[0022] その結果、S／H回路 10 は、図 2 に示すように、サンプリングクロック信号 CLK が H レベルのときにアナログ入力信号 I_N のサンプリングを行い、サンプリングクロック信号 CLK が L レベルのときに、サンプリングされた信号を保持する。すなわち、サンプリングクロック信号 CLK が L レベルの期間が保持期間に相当する。

[0023] 遅延回路 20 には、サンプリングクロック信号 CLK が入力される。遅延回路 20 は、サンプリングクロック信号 CLK を遅延させ、遅延させたサンプリングクロック信号 CLK_{delay} を ADC 回路 30 に出力する。遅延回路 20 における遅延時間 T_d は可変であり、遅延調整回路 40 により遅延時間 T_d が調整されるように構成されている。

[0024] ADC回路30には、S/H回路10の出力信号S/H__outと、遅延回路20が遅延させたサンプリングクロック信号CLK__delayとが入力される。ADC回路30は、図2に示すように、遅延されたサンプリングクロック信号CLK__delayと同期して出力信号S/H__outをサンプリングするとともに、該サンプリングした信号の振幅に応じたデジタル信号OUTを出力する。ADC回路30は、N ($N \geq 1$) ビットのデジタル信号OUTを出力する。

[0025] ADC回路30でのサンプリングタイミングは、S/H回路10でサンプリングされた信号が保持されている保持期間内に設定される必要がある。よって、この両者のサンプリングタイミングのずれである遅延時間Tdを適切に設定しないと、S/H回路10の出力信号S/H__outがADC回路30に適切に取り込まれない。

[0026] (遅延調整回路の動作)

アンダーサンプリングを行うアナログ／デジタル変換装置1では、アナログ入力信号INの帯域幅(BW)に対して2倍以上のサンプリング周波数(F_s)を設定し、且つN次のナイキストゾーンにアナログ入力信号INが収まっている必要がある。アナログ／デジタル変換装置1では、その条件でサンプリングされた第1ナイキストゾーン上のイメージに対してアナログ／デジタル変換を行う。

[0027] また、現在の無線通信では様々なバンド(キャリア周波数)且つ広い帯域幅(例えば、100MHz以上)に対応する必要がある。そのため、アンダーサンプリングを行うためにアナログ入力信号INの周波数及び帯域幅に応じてサンプリングクロック信号CLKの周波数(サンプリング周波数)が変更されることがある。

[0028] サンプリング周期が変更されると、S/H回路10の保持期間も変更されることになる。このため、遅延調整回路40は、サンプリングクロック信号CLKの周波数(サンプリング周波数)の変更に応じて、遅延回路20における遅延時間Tdを調整する。

- [0029] 遅延調整回路40は、サンプリングクロック信号CLKに基づいてサンプリング周波数(F_s)の変更を検知してもよいし、外部回路から入力される制御信号に基づいてサンプリング周波数(F_s)の変更を検知してもよい。
- [0030] また、遅延調整回路40は、サンプリング周波数(F_s)と遅延時間 T_d とを対応付けるテーブルを参照して遅延時間 T_d を決定してもよい。或いは、所定の計算式にサンプリング周波数(F_s)の値を適用することで遅延時間 T_d を決定してもよい。
- [0031] 例えば、遅延調整回路40は、サンプリングクロック信号CLKの周波数の上昇に応じて、遅延時間 T_d を短縮する。遅延調整回路40は、サンプリングクロック信号CLKの周波数の低下に応じて、遅延時間 T_d を延長する。
- [0032] 具体的には、遅延調整回路40は、S/H回路10の出力信号S/H $_{out}$ が安定する安定領域において該出力信号S/H $_{out}$ をADC回路30がサンプリングするように、遅延時間 T_d を調整する。安定領域とは、S/H回路10における保持期間に相当する領域をいう。
- [0033] 但し、保持期間の先頭タイミング又は末尾のタイミングでは、出力信号S/H $_{out}$ が安定していないことがある。よって、安定領域は、保持期間の中心付近の領域であることが好ましい。例えば、1つの保持期間を時間方向に3等分した場合、中心の時間区間を安定領域としてもよい。
- [0034] 図3は、一実施形態に係る遅延調整回路40の動作例を示す図である。図3(a)に示すサンプリングクロック信号CLKは、図3(b)に示すサンプリングクロック信号CLKよりも周波数が高い。このため、遅延調整回路40は、図3(a)に示す遅延時間 T_{d1} に比べて、図3(b)に示す遅延時間 T_{d2} を延長している。
- [0035] 例えば、図3(a)に示すサンプリングクロック信号CLKから図3(b)に示すサンプリングクロック信号CLKに変更する場合、遅延調整回路40は、遅延時間 T_d を遅延時間 T_{d1} から遅延時間 T_{d2} へ延長する。
- [0036] 一方、図3(b)に示すサンプリングクロック信号CLKから図3(a)

に示すサンプリングクロック信号CLKに変更する場合、遅延調整回路40は、遅延時間Tdを遅延時間Td2から遅延時間Td1へ短縮する。

[0037] (その他の実施形態)

図4は、上述した実施形態に係るアナログ／デジタル変換装置1を備える無線通信装置の受信機の構成を示すブロック図である。

[0038] 図4に示すように、無線通信装置は、上述した実施形態に係るアナログ／デジタル変換装置1に加えて、アンテナ2と、アナログ回路3と、デジタル回路4とを備える。

[0039] アンテナ2は、無線信号を受信し、受信した無線信号をアナログ回路3に出力する。

[0040] アナログ回路3は、ローノイズアンプ(LNA)及びアナログフィルタ回路等を含む。アナログ回路3は、RF帯のアナログ信号をアナログ／デジタル変換装置1に出力する。

[0041] アナログ／デジタル変換装置1は、アナログ回路3から入力されたRF帯のアナログ信号に対してアナログ／デジタル変換を行うとともに、ダウンコンバート(すなわち、RF帯よりも低い周波数帯への変換)を行い、デジタル信号をデジタル回路4に出力する。アナログ／デジタル変換装置1は、中間周波数(IF)帯へのダウンコンバートを行ってもよいし、ベースバンド(BB)帯へのダウンコンバートを行ってもよい。

[0042] デジタル回路4は、デジタルフィルタ処理等のデジタル信号処理を行うデジタル信号プロセッサ(DSP)を含む。デジタル回路4は、アナログ／デジタル変換装置1から入力されたデジタル信号に対してデジタル信号処理を行って出力する。

[0043] なお、上述した実施形態に係るアナログ／デジタル変換装置1を半導体基板上に集積化し、半導体集積回路として構成してもよい。

[0044] 以上、図面を参照して実施形態について詳しく説明したが、具体的な構成は上述のものに限られることはなく、要旨を逸脱しない範囲内において様々な設計変更等を行うことが可能である。

[0045] 本願は、日本国特許出願第2018-241033号（2018年12月25日出願）の優先権を主張し、その内容の全てが本願明細書に組み込まれている。

請求の範囲

- [請求項1] サンプリングクロック信号と同期してアナログ入力信号をサンプリング及び保持するサンプルホールド回路と、
- 前記サンプリングクロック信号を遅延させる遅延回路と、
- 前記遅延されたサンプリングクロック信号と同期して前記サンプルホールド回路の出力信号をサンプリングするとともに、該サンプリングした信号の振幅に応じたデジタル信号を出力するアナログ／デジタル変換回路と、
- 前記サンプリングクロック信号の周波数の変更に応じて、前記遅延回路における前記サンプリングクロック信号の遅延時間を調整する遅延調整回路と、を備える
- アナログ／デジタル変換装置。
- [請求項2] 前記遅延調整回路は、前記サンプルホールド回路の前記出力信号が安定する安定領域において該出力信号を前記アナログ／デジタル変換回路がサンプリングするように、前記遅延時間を調整する
- 請求項1に記載のアナログ／デジタル変換装置。
- [請求項3] 前記遅延調整回路は、
- 前記サンプリングクロック信号の周波数の上昇に応じて、前記遅延時間を短縮し、
- 前記サンプリングクロック信号の周波数の低下に応じて、前記遅延時間を延長する
- 請求項1又は2に記載のアナログ／デジタル変換装置。
- [請求項4] 前記サンプリングクロック信号の周波数は、前記アナログ入力信号の最高周波数の2倍であるナイキスト周波数未満であり、
- 前記アナログ／デジタル変換装置は、無線周波数帯の前記アナログ入力信号に対してアナログ／デジタル変換を行うとともに、前記無線周波数帯よりも低い周波数帯への変換を行う
- 請求項1乃至3のいずれか1項に記載のアナログ／デジタル変換装

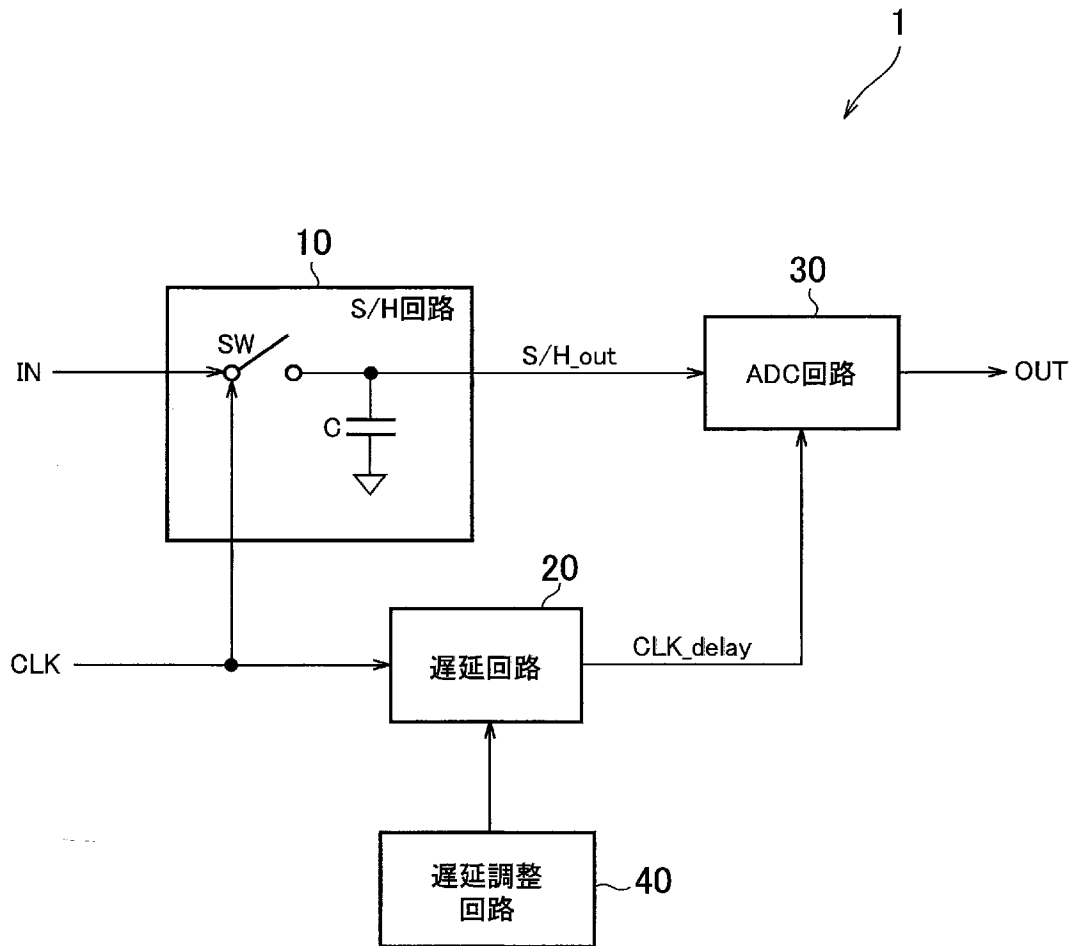
置。

[請求項5] 前記安定領域は、前記サンプルホールド回路が前記アナログ入力信号をサンプリングした信号を保持する保持期間において、先頭のタイミング及び末尾のタイミングを除く、中心付近の領域である
請求項2に記載のアナログ／デジタル変換装置。

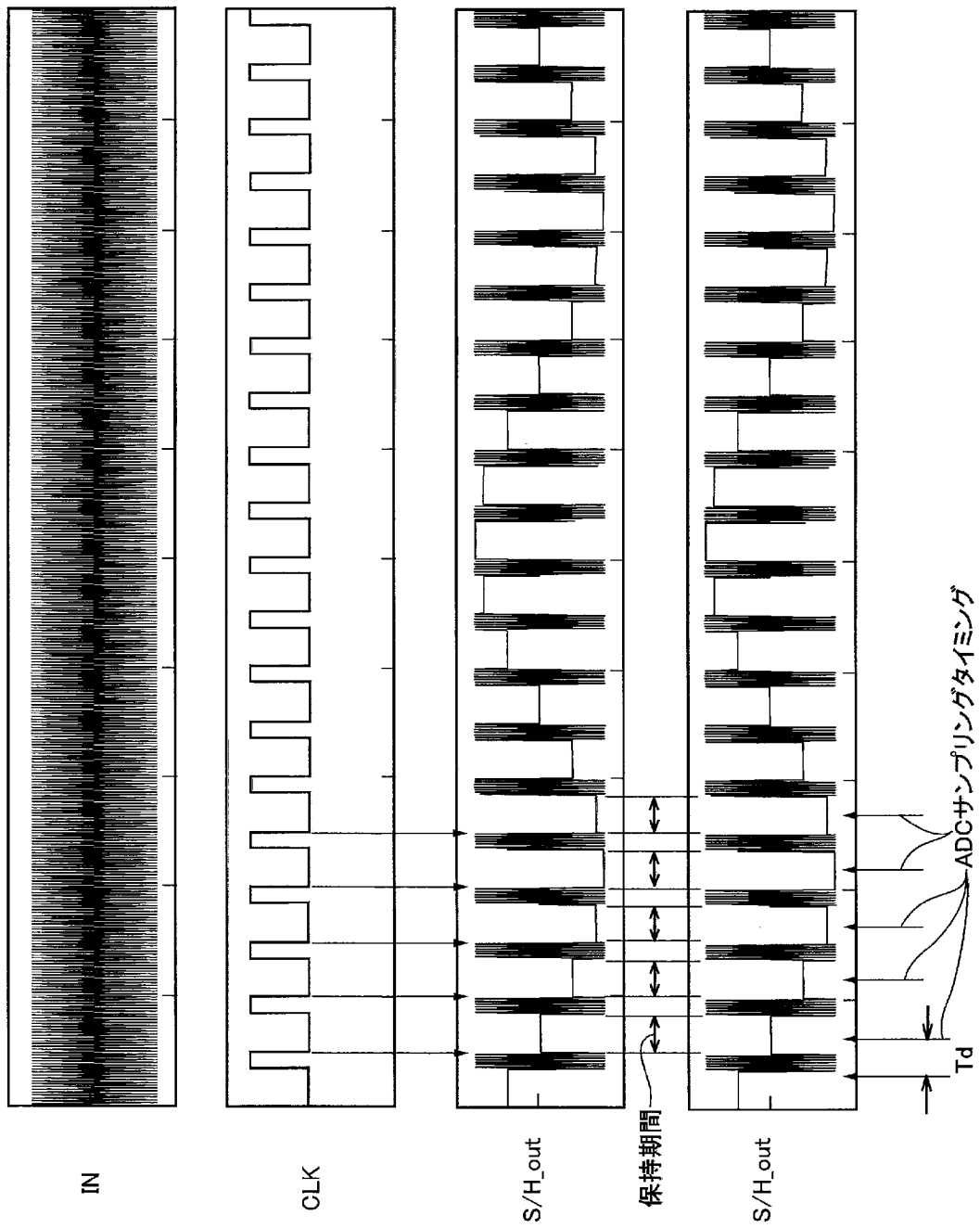
[請求項6] 請求項1乃至5のいずれか1項に記載のアナログ／デジタル変換装置を備える
無線通信装置。

[請求項7] サンプリングクロック信号と同期してアナログ入力信号をサンプリング及び保持することと、
前記サンプリングクロック信号を遅延させることと、
前記遅延されたサンプリングクロック信号と同期して前記保持された信号をサンプリングするとともに、該サンプリングした信号の振幅に応じたデジタル信号を出力することと、
前記サンプリングクロック信号の周波数の変更に応じて、前記サンプリングクロック信号を遅延させる場合における前記サンプリングクロック信号の遅延時間を調整することと、を含む
アナログ／デジタル変換方法。

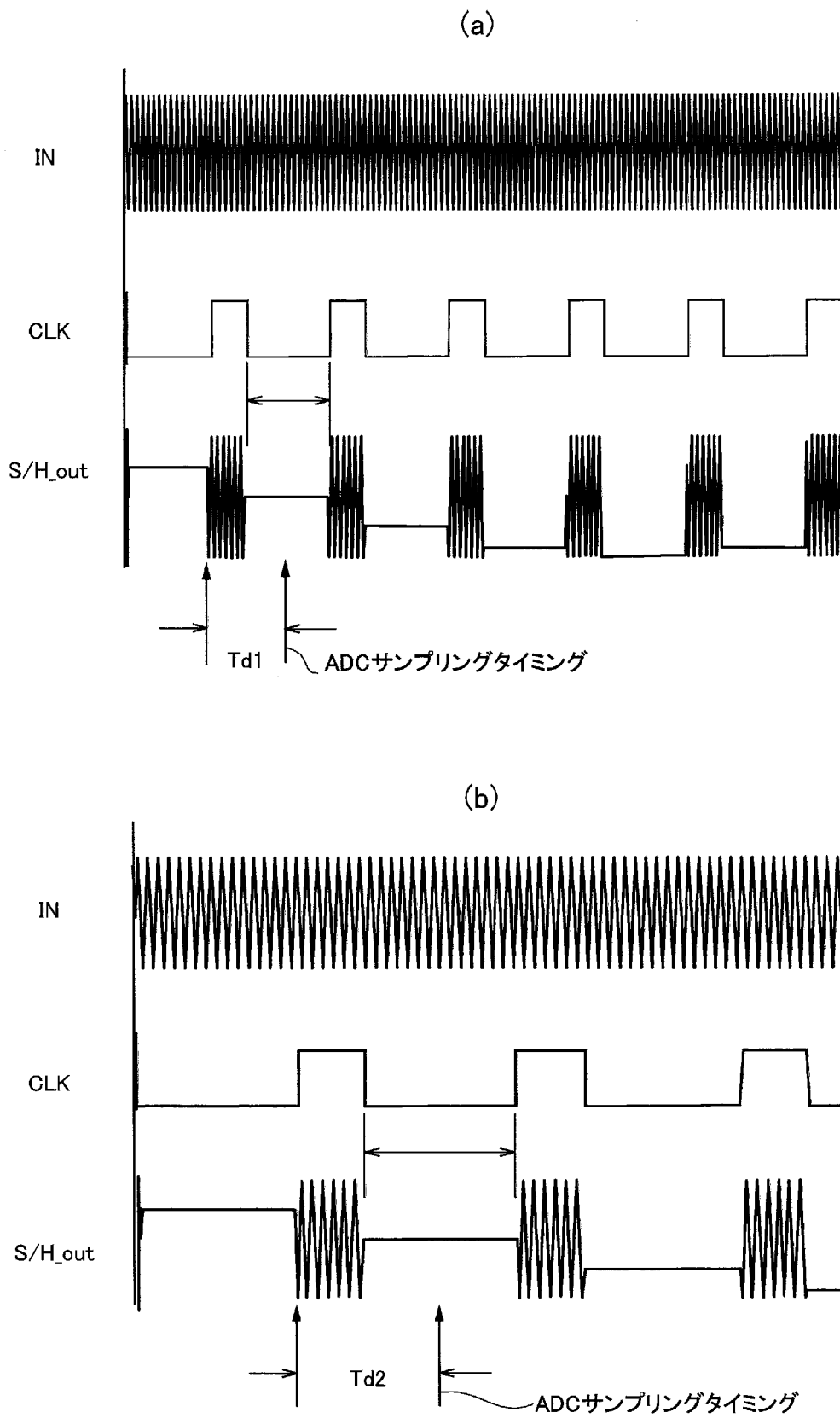
[図1]



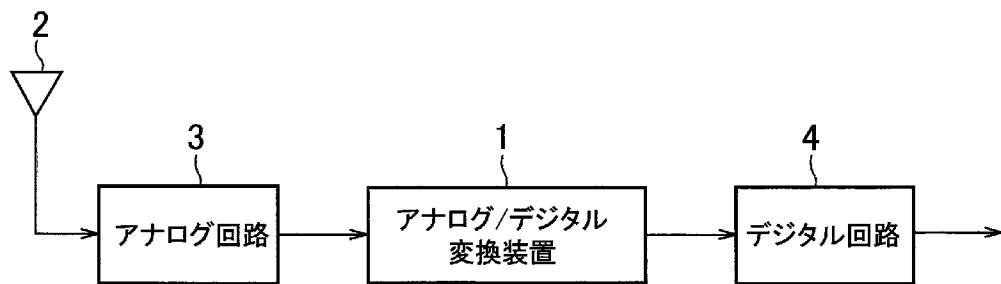
[図2]



[図3]



[図4]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/049179

A. CLASSIFICATION OF SUBJECT MATTER

H03M 1/12 (2006.01) i; H04B 1/00 (2006.01) i

FI: H03M1/12 A; H04B1/00 107

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03M1/12; H04B1/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2020
Registered utility model specifications of Japan	1996-2020
Published registered utility model applications of Japan	1994-2020

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2009-177625 A (ANRITSU CORP.) 06.08.2009 (2009-08-06) paragraphs [0001], [0026]-[0041], fig. 3, 6	1-7
Y	JP 61-236219 A (HITACHI, LTD.) 21.10.1986 (1986-10-21) page 1, lower right column, line 1 to page 2, upper left column, line 10, fig. 2, 4	1-7
Y	JP 11-163725 A (YOKOGAWA ELECTRIC CORP.) 18.06.1999 (1999-06-18) paragraphs [0001]-[0006], fig. 6	1-7
Y	JP 2003-318759 A (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) 07.11.2003 (2003-11-07) paragraphs [0001]-[0018], fig. 10-11	4, 6
Y	JP 2009-159432 A (TOSHIBA CORP.) 16.07.2009 (2009-07-16) paragraphs [0001], [0018]-[0024], fig. 1	6

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
06 February 2020 (06.02.2020)

Date of mailing of the international search report
18 February 2020 (18.02.2020)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application no.

PCT/JP2019/049179

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
JP 2009-177625 A	06 Aug. 2009	(Family: none)	
JP 61-236219 A	21 Oct. 1986	(Family: none)	
JP 11-163725 A	18 Jun. 1999	(Family: none)	
JP 2003-318759 A	07 Nov. 2003	(Family: none)	
JP 2009-159432 A	16 Jul. 2009	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H03M 1/12(2006.01)i; H04B 1/00(2006.01)i FI: H03M1/12 A; H04B1/00 107		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） H03M1/12; H04B1/00		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2020年 日本国実用新案登録公報 1996-2020年 日本国登録実用新案公報 1994-2020年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2009-177625 A（アンリツ株式会社）06.08.2009（2009-08-06） 段落[0001], [0026]-[0041], 図3, 6	1-7
Y	JP 61-236219 A（株式会社日立製作所）21.10.1986（1986-10-21） 第1頁右下欄第1行-第2頁左上欄第10行, 第2図, 第4図	1-7
Y	JP 11-163725 A（横河電機株式会社）18.06.1999（1999-06-18） 段落[0001]-[0006], 図6	1-7
Y	JP 2003-318759 A（松下電器産業株式会社）07.11.2003（2003-11-07） 段落[0001]-[0018], 図10-11	4, 6
Y	JP 2009-159432 A（株式会社東芝）16.07.2009（2009-07-16） 段落[0001], [0018]-[0024], 図1	6
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 06.02.2020		国際調査報告の発送日 18.02.2020
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 及川 尚人 5W 5888 電話番号 03-3581-1101 内線 3576

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2019/049179

引用文献			公表日	パテントファミリー文献	公表日
JP	2009-177625	A	06.08.2009	(ファミリーなし)	
JP	61-236219	A	21.10.1986	(ファミリーなし)	
JP	11-163725	A	18.06.1999	(ファミリーなし)	
JP	2003-318759	A	07.11.2003	(ファミリーなし)	
JP	2009-159432	A	16.07.2009	(ファミリーなし)	