

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6126775号
(P6126775)

(45) 発行日 平成29年5月10日(2017.5.10)

(24) 登録日 平成29年4月14日(2017.4.14)

(51) Int.Cl.

G02F 1/167 (2006.01)

F 1

G02F 1/167

請求項の数 1 (全 18 頁)

(21) 出願番号 特願2011-136107 (P2011-136107)
 (22) 出願日 平成23年6月20日 (2011.6.20)
 (65) 公開番号 特開2012-27456 (P2012-27456A)
 (43) 公開日 平成24年2月9日 (2012.2.9)
 審査請求日 平成26年6月17日 (2014.6.17)
 審判番号 不服2015-19527 (P2015-19527/J1)
 審判請求日 平成27年10月30日 (2015.10.30)
 (31) 優先権主張番号 特願2010-144911 (P2010-144911)
 (32) 優先日 平成22年6月25日 (2010.6.25)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 木村 肇
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 合議体
 審判長 河原 英雄
 審判官 近藤 幸浩
 審判官 小松 徹三

最終頁に続く

(54) 【発明の名称】表示装置

(57) 【特許請求の範囲】

【請求項 1】

複数の画素電極と、前記画素電極の上方の帯電層とを有し、
 前記複数の画素電極のうち隣接する2つの画素電極の間には、隙間が形成されており、
 前記隙間は、前記画素電極の一辺に渡り間隔が等しくなるように設けられており、
 前記隣接する2つの画素電極のうちの一方は、端面方向に台形状に突出する部分を有し

、
 前記帯電層に電界を印加して表示を行う機能を有することを特徴とする表示装置。

【発明の詳細な説明】

【技術分野】

10

【0001】

技術分野は、表示装置及びその駆動方法に関する。また、表示装置の作製方法に関する。
 。

【背景技術】

【0002】

近年、デジタル化技術の進歩に伴い、新聞、雑誌などの文字情報や画像情報を電子データとして提供できるようになっている。この種の電子データは、一般に、テレビ、パソコン用コンピュータ、または携帯型電子端末などが備える表示装置に表示されることで、その内容が閲覧される。

【0003】

20

そして、紙面と同等の高い視認性を有する表示装置として、電気泳動素子などの電子インクを用いたものが開発されている。電子インクを用いた表示装置としては、例えば、画素電極と対向電極との間にマイクロカプセルを有するものが挙げられる。2つの電極間に電圧を印加し、マイクロカプセル中に存在する着色された粒子を電界方向に移動させることで、表示を行うものである（特許文献1参照）。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2008-276153

【発明の概要】

10

【発明が解決しようとする課題】

【0005】

上記特許文献1では、表示画像を切り替える際に、残像が生じるという問題があった。

【0006】

その原因の一つとして、図13(A)に示すように、画素電極5001の端部5003が直線形状であることが挙げられる。端部5003が直線形状であると、表示を行った際に、図13(B)に示すように、画素電極間の隙間5005において電界が正しく印加されない可能性があるため、残像が生じてしまう。なお、残像を消すために初期化処理を行う場合、表示速度が遅くなってしまう。

【0007】

20

上記問題に鑑み、残像の低減をはじめとする表示装置の諸性能を向上することを課題の一とする。

【課題を解決するための手段】

【0008】

本明細書で開示する表示装置は、帯電物質に電界を印加することで表示を行う装置である。複数の画素電極を有し、隣接する2つの画素電極の端部の一部又は全部を直線形状としないことで、画素電極間の隙間において、帯電物質に正しく電界を印加するものである。

【0009】

30

本発明の一態様は、複数の画素電極と、画素電極上に設けられた帯電層（帯電物質を有する層とも呼ぶ）とを有し、複数の画素電極のうち隣接する2つの画素電極の端部は、端面方向に屈曲している部分（屈曲部ともいう）を有する表示装置である。本明細書において、端面方向とは、画素電極の上面に対して平行な方向を指す。また、屈曲している部分は、頂点を有する形状（折れている形状ともいう）でもよく、頂点を有さない形状（曲がっている形状ともいう）でもよい。そして、2つの画素電極における屈曲している部分が、互いに噛み合っていることが好ましい。

【0010】

本発明の他の一態様は、複数の画素電極と、画素電極上に設けられた帯電層とを有し、複数の画素電極のうち隣接する2つの画素電極の間ににおいて、一方の画素電極の端部は端面方向に凹部（又は凹凸部）を有し、他方の画素電極の端部は端面方向に凸部（又は凹凸部）を有し、一方の画素電極の凹部（又は凹凸部）と、他方の画素電極の凸部（又は凹凸部）とが対になることで、2つの画素電極の間に隙間が形成されている表示装置である。本明細書において、凹部と凸部が対（又は凹凸部が対）になるとは、凹部に対し、凸部が入り込んでいる状態を指す。また、この状態を、凹部と凸部が互いに噛み合っていると表現してもよい。

40

【0011】

本発明の他の一態様は、複数の画素電極と、画素電極上に設けられた帯電層とを有し、複数の画素電極のうち隣接する2つの画素電極の間に隙間が形成されており、隙間は三力所以上の間隔が等しい部分を有し、三力所以上の部分において、各々の間隔の中点を線分で結ぶと、一つ以上の頂点を有する表示装置である。

50

【0012】

本発明の他の一態様は、複数の画素電極と、画素電極上に設けられた帯電層とを有し、複数の画素電極のうち隣接する2つの画素電極の間において、2つの画素電極の端部はともに屈曲し、且つ、隙間を形成しており、隙間は、三力所以上の間隔が等しい部分を有する表示装置である。

【0013】

本発明の他の一態様は、複数の画素電極と、画素電極上に設けられた帯電層とを有し、複数の画素電極のうち一の画素電極の右辺の端部と、一の画素電極の右辺において隣接する画素電極の左辺の端部とが屈曲し、且つ、隙間を形成しており、一の画素電極の上辺の端部と、一の画素電極の上辺において隣接する画素電極の下辺の端部とが屈曲し、且つ、隙間を形成しており、前記一の画素電極の右辺における隙間と、前記一の画素電極の上辺における隙間とは、二力所以上の間隔が等しい部分を有する表示装置である。

10

【発明の効果】

【0014】

残像の低減など表示装置の性能を向上させることができる。

【図面の簡単な説明】

【0015】

【図1】表示装置の一例を示す図。

【図2】表示装置の一例を示す図。

20

【図3】表示装置の一例を示す図。

【図4】表示装置の一例を示す図。

【図5】表示装置の一例を示す図。

【図6】表示装置の一例を示す図。

【図7】表示装置の一例を示す図。

【図8】表示装置の一例を示す図。

【図9】表示装置の一例を示す図。

【図10】表示装置の一例を示す図。

【図11】表示装置の一例を示す図。

【図12】電子機器の一例を示す図。

【図13】従来の表示装置の一例を示す図。

30

【発明を実施するための形態】

【0016】

以下に、実施の形態について、図面を用いて詳細に説明する。但し、以下の実施の形態は多くの異なる態様で実施することが可能であり、趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは、当業者であれば容易に理解される。従って、以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、実施の形態を説明するための全図において、同一部分又は同様な機能を有する部分には同一の符号を付し、その繰り返しの説明は省略する。

【0017】

(実施の形態1)

40

本実施の形態では、表示装置の構造の一例について説明する。

【0018】

図1は、表示装置の画素部の上面図である。なお、図1では画素部の一部を示している。

【0019】

画素部は、複数の画素を有し、該複数の画素は、それぞれ画素電極101を有している。本発明の一態様は、画素電極101の端部の一部又は全部が直線形状ではないことを特徴としている。すなわち、画素電極101の端部が、端面方向に屈曲している部分103を有している。なお、直線形状である部分105を有していてもよい。そして、隣接する2つの画素電極101における屈曲している部分103と部分104とが、互いに噛み合

50

っていることが好ましい。

【0020】

ここで、画素電極101の構造の詳細な条件について、図1の拡大図である図2乃至図5を用いて説明する。

【0021】

まず条件1を説明する。隣接する2つの画素電極の間において、一方の画素電極の端部は端面方向に凹部を有し、他方の画素電極の端部は端面方向に凸部を有している。そして、一方の画素電極の凹部と他方の画素電極の凸部とが対になり、2つの画素電極の間に隙間が形成されている。また、2つの画素電極の端部に凹凸部(凹部及び凸部とも呼ぶ)を有し、一方の画素電極の凹凸部と他方の画素電極の凹凸部が対になっていてよい。

10

【0022】

条件1の具体例を、図2に示す。画素電極201は凹部211及び凸部213を有し、画素電極203は凹部215及び凸部217を有している。そして、画素電極201の凹部211と画素電極203の凸部217とが対になり、画素電極201の凸部213と画素電極203の凹部215とが対になっている。すなわち、画素電極201の凹凸部と画素電極203の凹凸部とが対になり、2つの画素電極201、203の間に隙間219が形成されている。条件1を適用することで、図1における画素電極の突出する部分103が形成される。

【0023】

また、別の条件2を説明する。隣接する2つの画素電極の間に隙間が形成されており、該隙間は三力所以上の間隔が等しい部分を有する。そして、該三力所以上の部分において、各々の間隔の中点を線分で結ぶと、一つ以上の頂点を有する。すなわち、該三力所以上の部分における各々の間隔の中点が、一直線上に並ばないことを意味している。

20

【0024】

条件2の具体例を、図3に示す。隣接する2つの画素電極201、203の間に隙間219が形成されており、隙間219は三力所の間隔が等しい部分301、303、305を有する。そして、三力所における各々の間隔の中点を線分で結ぶと、一つの頂点307を有する。条件2を適用することで、図1における画素電極の突出する部分103が形成される。

【0025】

30

また、別の条件3を説明する。隣接する2つの画素電極の間において、2つの画素電極の端部はともに屈曲しており、且つ、隙間を形成している。そして、該隙間は三力所以上の間隔が等しい部分を有している。特に、2つの画素電極の一辺の半分以上の部分で間隔が等しいことが好ましい。

【0026】

条件3の具体例を、図4に示す。画素電極201、203の端部401と端部403とはともに屈曲しており、隙間219が形成されている。そして、画素電極の一辺に渡り、隙間219の間隔が等しい。条件3を適用することで、図1における画素電極の突出する部分103が形成される。

【0027】

40

また、別の条件4を説明する。一の画素電極の右辺の端部と、該右辺において隣接する画素電極の左辺の端部とが屈曲し、且つ、両端部の間に隙間を形成している。そして、該一の画素電極の上辺の端部と、該上辺において隣接する画素電極の下辺の端部とが屈曲し、且つ、両端部の間に隙間を形成している。更に、該一の画素電極の右辺における隙間と上辺における隙間とは、二力所以上の間隔が等しい部分を有している。

【0028】

条件4の具体例を、図5に示す。画素電極201の右辺の端部501及び画素電極203の左辺の端部502がともに屈曲しており、隙間219が形成されている。そして、画素電極201の上辺の端部503及び画素電極205の下辺の端部504がともに屈曲しており、隙間221が形成されている。そして、隙間219と隙間221とは、二力所の

50

間隔が等しい部分 505、507 を有している。条件 4 を適用することで、図 1 における画素電極の突出する部分 103 が形成される。

【0029】

なお、上記において間隔が等しいとは、誤差を考慮し、間隔が概ね等しい場合も含むものとする。

【0030】

上記のような画素電極の構造を適用することで奏する効果について、以下に説明する。

【0031】

図 6 は、図 1 に示した画素部の断面図であり、3 画素分を示している。また、表示素子として、マイクロカプセル型電気泳動方式を用いる例を示している。

【0032】

一の画素は、画素電極 603、対向電極 605、画素電極 603 と対向電極 605 との間に設けられた帯電層 606（帯電物質を有する層とも呼ぶ）を有する表示素子 601 を有している。また、一の画素に隣接する画素は、画素電極 603 に隣接する画素電極 609、対向電極 605、及び帯電層 606 を有する表示素子 601 を有している。

【0033】

帯電層 606 は、複数のマイクロカプセル 607 を有する。そして、マイクロカプセル 607 は、着色された粒子 623、625 を有している。粒子 623、625 は帯電物質として機能する。

【0034】

そして、画素電極 603 と画素電極 609 との間には、隙間 611 が形成されている。

【0035】

画素電極 603、609 では、図 1 乃至図 5 のような画素電極の構造を用いている。そのため、図 6 の隙間 611 において紙面の奥行き方向を見ると、画素電極 603 が突出した部分 613 を有している。この突出した部分 613 は、図 1 の部分 103 又は図 2 の凸部 213 等に該当する。

【0036】

この状態で画素電極 603、609 と対向電極 605 との間に電圧を印加すると、矢印 615 のように電界が発生する。

【0037】

そして、画素電極 603 における突出した部分 613 にも電界が発生するため、隙間 611 の一部または全部においても、粒子 623、625 に正しく電界を印加することができる。そのため、図 13 のような従来例において、隙間 5005 で生じていた残像を低減することができる。

【0038】

なお、上記の隙間 611 の間隔は、画素電極 603 と対向電極 605 との隙間（セルギヤップとも呼ぶ）より狭いことが好ましい。

【0039】

以下に、帯電層 606 の一例について詳細に説明する。

【0040】

帯電層 606 は、複数のマイクロカプセル 607 と、樹脂 617 とを有する。マイクロカプセル 607 は、樹脂 617 中で分散して固定されている。樹脂 617 は、バインダとしての機能を有する。

【0041】

樹脂 617 は、透光性を有するとよい。樹脂 617 の代わりに、空気又は不活性ガスなどの気体を充填してもよい。その場合、画素電極 603 と対向電極 605 との一方又は両方に、粘着剤又は接着剤等を含む層を形成して、マイクロカプセル 607 を固定するとよい。

【0042】

マイクロカプセル 607 は、膜 619 と、液体 621 と、粒子 623 と、粒子 625 と

10

20

30

40

50

を有する。液体 621、粒子 623 と、粒子 625 とは、膜 619 の中に封入されている。膜 619 は、透光性を有する。なお、マイクロカプセル 607 の断面形状は、円形に限定されず、橢円形や、凹凸を有する形状であってもよい。

【0043】

液体 621 は、分散液としての機能を有する。液体 621 により、粒子 623 及び粒子 625 を膜 619 内に分散させることができる。なお、液体 621 は、透光性を有し、無着色であることが好ましい。

【0044】

粒子 623 と粒子 625 とは、互いに異なる色とする。例えば、一方は黒色であり、他方は白色であるとよい。なお、粒子 623 と粒子 625 とは、互いの電荷密度が異なるように帯電されており、帯電物質として機能する。例えば、一方は正に帯電され、他方は負に帯電されるとよい。これにより、画素電極 603 と対向電極 605 との間に電位差が生じると、粒子 623 と粒子 625 とは、電界方向に応じて移動する。こうして、表示素子 601 の反射率が変化することにより、階調を制御することができる。

【0045】

なお、マイクロカプセル 607 の構造は、上記に限定されない。例えば、液体 621 は、着色されていてもよい。また、粒子の色は、白色及び黒色だけでなく、赤色、緑色、青色、シアン、マゼンタ、イエロー、エメラルドグリーン、朱色などの中から選択することが可能である。また、粒子の色の種類は、1種類であっても、3種類以上であってもよい。

【0046】

また、表示素子 601 は、マイクロカプセル型に限定されず、マイクロカップ型、水平移動型、垂直移動型、ツイストボール型（球状又は円筒状等）、粉体移動型、電子粉流体（登録商標）型、帯電トナー、エレクトロウェッティング方式、エレクトロクロミズム方式、又はエレクトロデポジション方式などを適用することができる。帯電層 606 が有する粒子等の帯電物質の移動により、表示を行うことが可能な素子全般を指す。

【0047】

なお、対向電極 605 側から表示画面を閲覧する場合、対向電極 605 は透光性を有する材料で形成する。透光性を有する材料としては、例えば、インジウム錫酸化物（ITO）、酸化珪素を含むインジウム錫酸化物（ITSO）、有機インジウム、有機スズ、酸化亜鉛（ZnO）、インジウム亜鉛酸化物（IZO）、ガリウムを含む酸化亜鉛、酸化スズ（SnO₂）、酸化タンゲステンを含むインジウム酸化物、酸化タンゲステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物などを用いることができる。

【0048】

この場合、画素電極 603 は、上記の透光性を有する材料、又は、金属材料を用いることができる。特に、可視光に対して反射率が低い金属材料、又は可視光に対して吸収率が高い金属材料を用いて形成することが好ましい。そうすることで、画素電極 603 での反射が生じにくくなるため、表示画面に対する視認度が向上する。反射率が低い金属としては、例えばクロム等を用いることができる。

【0049】

また、画素電極 603 側から表示画面を閲覧してもよく、その場合、画素電極 603 は上記の透光性を有する材料で形成する。

【0050】

この場合、対向電極 605 は、画素電極 603 より反射率が低い金属を用いて形成することが好ましい。上記の反射率の低い金属を用いることができる。

【0051】

また、対向電極 605 側及び画素電極 603 側の両方から表示画面を閲覧してもよく、その場合、対向電極 605 及び画素電極 603 はともに、上記の透光性を有する材料で形成する。そして、反対側への光の透過を防止するため、対向電極 605 側及び画素電極 6

10

20

30

40

50

03側に偏光板をクロスニコルに配置することが好ましい。

【0052】

本実施の形態は、他の実施の形態と適宜組み合わせて実施することができる。

【0053】

(実施の形態2)

本実施の形態では、画素電極の構造として、図1と異なる一例を示す。

【0054】

図7(A)乃至(D)は、表示装置の画素部の上面図である。なお、図7(A)乃至(D)では画素部の一部を示している。

【0055】

図7(A)では、画素部は画素電極701を有している。画素電極701の端部は、端面方向に、長方形状の突出した部分を有している。

【0056】

図7(B)では、画素部は画素電極703を有している。画素電極703の端部は、端面方向に、台形状の突出した部分を有している。

【0057】

図7(C)では、画素部は画素電極705を有している。画素電極705の端部は、端面方向に、三角形状の突出した部分を有している。

【0058】

図7(D)では、画素部は画素電極707を有している。画素電極707の右辺の端部は、端面方向に、三角形状の突出した部分を有している。更に画素電極707の上辺の端部は端面方向に、突出した部分を有している。

【0059】

そして、図7(A)乃至図7(D)の構造とした場合においても、実施の形態1で示した条件1乃至条件4のいずれかを満たすことで、図1乃至図6と同様に、隣接する2つの画素電極間の隙間ににおいて電界を印加することができる。そのため、隙間における残像を低減することができる。

【0060】

また、図1、図7(A)、図7(B)、図7(C)、及び図7(D)の構造のうち複数を組み合わせてもよい。

【0061】

本実施の形態は、他の実施の形態と適宜組み合わせて実施することができる。

【0062】

(実施の形態3)

本実施の形態では、表示装置の構造の一例を説明する。

【0063】

図8は、画素回路及び駆動回路の一例である。図8(A)にパッシブマトリクス型の表示装置、図8(B)にアクティブマトリクス型の表示装置を示す。それぞれマトリクス状に配置された複数の画素801に表示素子601を有する。

【0064】

表示素子の構造及び駆動方法は、上記実施の形態で示した表示素子の構成を適用することができる。

【0065】

図8(A)に示すパッシブマトリクス型では、画素801は、複数の交差する配線803、805と、該交差する配線803、805に電気的に接続される表示素子601とを有する。また、配線803は、駆動回路811に電気的に接続され、配線805は、駆動回路813に電気的に接続されている。そして、表示素子601は、駆動回路811及び駆動回路813から入力される電位に応じて、階調表示を行う。

【0066】

また、図8(B)に示すアクティブマトリクス型では、画素801は、複数の交差する

10

20

30

40

50

配線 803、805 と、トランジスタ 807 と、表示素子 601 と、容量素子 809 を有する。そして、トランジスタ 807 のゲートが配線 805 に電気的に接続され、ソース又はドレインの一方が配線 803 に電気的に接続され、ソース又はドレインの他方が表示素子 601 及び容量素子 809 に電気的に接続されている。また、配線 803 は、駆動回路 811 に電気的に接続され、配線 805 は駆動回路 813 に電気的に接続されている。トランジスタ 807 は、駆動回路 813 から入力される電位に応じて導通又は非導通が制御される。そして、表示素子 601 は、トランジスタ 807 が導通している際に駆動回路 811 から入力される電位に応じて、階調表示を行う。なお、容量素子 809 は、表示素子 601 に印加される電圧を保持する機能を有している。

【0067】

10

次に、画素部の断面構造を示す。

【0068】

図 9 (A) はパッシブマトリクス型の断面構造である。基板 901 と対向基板 903 との間に表示素子 601 を有する。そして、基板 901 側に、画素電極 603、609 を紙面と垂直方向に延伸して設けることで、図 8 (A) に示す複数の配線 803 が形成されている。そのため、画素電極 603、609 となる複数の配線 803 の端部において、上記条件 1 乃至条件 3 のいずれかを満たしていればよい。一方、対向基板 903 側には、対向電極 605 を紙面と平行方向に延伸して設けることで、図 8 (A) に示す複数の配線 805 が形成されている。なお、図 9 (A) では対向電極 605 は 1 つしか示していないが、複数の対向電極 605 が紙面に平行して存在している。すなわち、複数の配線 803 と複数の配線 805 が交差する部分に表示素子 601 が形成されている。

20

【0069】

図 9 (B) はアクティブマトリクス型の断面構造である。基板 901 と対向基板 903 との間に、トランジスタ 807 及び容量素子 809 を含む層と、該層上に表示素子 601 を有する。そして、トランジスタ 807 及び容量素子 809 は、画素電極 603 と電気的に接続されている。なお、図 9 (B) では省略しているが、画素電極 609 にもトランジスタ及び容量素子が電気的に接続されている。

【0070】

30

基板 901 及び対向基板 903 は、ガラス基板、樹脂基板、半導体基板、金属基板、又は、それらに窒化膜又は酸化膜等の絶縁膜を設けたものを適宜用いることができる。

【0071】

トランジスタ 807 は、ボトムゲート構造の薄膜トランジスタであり、電極 911、絶縁膜 913、電極 915、電極 917、及び半導体層 919 を有している。ここで、電極 911 はゲート電極である。また、絶縁膜 913 はゲート絶縁膜である。そして、電極 915 又は電極 917 は、一方がソース電極であり、他方がドレイン電極として機能する。

【0072】

容量素子 809 は、電極 921、電極 917、及び絶縁膜 913 を有している。ここで、電極 921 は、容量素子 809 の下部電極であり、電極 911 (上記ゲート電極) と同層に形成された導電層である。また、絶縁膜 913 は、上記ゲート絶縁膜と容量素子 809 の誘電体とを兼ねている。そして、電極 917 は、絶縁膜 913 上に延伸して形成された導電層であり、上記ソース電極又はドレイン電極の一方と容量素子 809 の上部電極とを兼ねている。

40

【0073】

電極 911、電極 921、電極 915、及び電極 917 は、モリブデン、チタン、タンタル、タングステン、アルミニウム、銅、ネオジム、スカンジウム等の金属材料又はこれらを主成分とする合金材料を用いて、導電層の単層又は積層により形成されている。

【0074】

絶縁膜 913 は、酸化珪素膜又は窒化珪素膜等を用いて、単層又は積層で形成されている。

【0075】

50

半導体層 919 は、非晶質半導体、多結晶半導体、単結晶半導体、又は微結晶半導体を用いて形成することができる。また、半導体の材料としては、シリコン、ゲルマニウム、有機半導体、又は酸化物半導体等を用いることができる。また、p型トランジスタとしてもよく、n型トランジスタとしてもよい。なお、チャネルエッチ型又はチャネルストップ型としてもよく、トップゲート構造としてもよい。また、薄膜トランジスタとせずに、半導体基板を用いたトランジスタ（バルクトランジスタとも呼ぶ）としてもよい。

【0076】

また、トランジスタ 807 は、シングルドレイン構造、LDD（低濃度ドレイン）構造、ゲートオーバーラップドレイン構造など各種構造を適用することができる。

【0077】

そして、トランジスタ 807 及び容量素子 809 と、画素電極 603 との間には絶縁膜 923 が形成されている。

【0078】

絶縁膜 923 は、酸化珪素若しくは窒化珪素等の無機材料、ポリイミド、ポリアミド、ベンゾシクロブテン、アクリル、若しくはエポキシ等の有機材料、又はシロキサン材料等を用いて、単層又は積層で形成されている。

【0079】

また、基板 901 側又は対向基板 903 側に、カラーフィルタ（CF）を設ける構成や、ブラックマトリクス（BM）を設ける構成等を適宜採用してもよい。なお、基板 901 側及び対向基板 903 側の両方に、CF や BM を設けてもよい。

【0080】

本実施の形態は、他の実施の形態と適宜組み合わせて実施することができる。

【0081】

(実施の形態 4)

本実施の形態では、表示装置の作製方法の一例を説明する。なお、材料や構造などは、上記実施の形態で示す構成を適宜用いることができる。

【0082】

まず、図 9 (A) を用いてパッシブマトリクス型の表示装置の作製方法を説明する。

【0083】

基板 901 上に、紙面と垂直方向に延伸するように、画素電極 603、609 となる配線を形成する。ここで、画素電極 603、609 は、該画素電極となる導電膜を成膜した後、エッティング等を施し、上記の条件 1 乃至条件 3 のいずれかを満たすように加工する。

【0084】

次に、画素電極 603、609 上に、帯電層 606（帯電物質を有する層とも呼ぶ）を形成する。例えば、画素電極 603、609 上に、マイクロカプセル 607 が分散されて固定された樹脂 617 を設ける。

【0085】

続いて、樹脂 617 上（帯電層 606 上）に、紙面と平行方向に延伸するように、対向電極 605 となる配線を形成する。なお、予め対向電極 605 が形成された樹脂 617 を、画素電極 603、609 上に設けてもよい。

【0086】

次に、対向電極 605 上に、対向基板 903 を設ける。対向基板 903 は、シール材を用いて基板 901 と貼り合わせる。

【0087】

なお、対向電極 605 が形成された対向基板 903 を、シール材を用いて基板 901 と貼り合わせてもよい。

【0088】

また、マイクロカプセル型の代わりに電子粉流体型とする場合、正に帯電したある色の高分子ポリマー微粒子と、負に帯電した異なる色の高分子ポリマー微粒子を画素電極 603 と対向電極 605 の間に設ける構成とすればよい。このように、上述した他の方式を用

10

20

30

40

50

いて表示素子を構成することもできる。

【0089】

以上のようにして、パッシブマトリクス型の表示装置を作製することができる。

【0090】

次に、図9(B)を用いて、アクティブマトリクス型の作製方法の一例を説明する。パッシブマトリクス型と同様の工程については省略する。

【0091】

基板901上に、トランジスタ807及び容量素子809を形成する。

【0092】

トランジスタ807及び容量素子809上に絶縁膜923を形成する。

10

【0093】

絶縁膜923上に画素電極603、609を形成する。ここで、画素電極603、609は、該画素電極となる導電膜を成膜した後、エッティング等を施し、上記の条件1乃至条件4のいずれかを満たすように加工する。

【0094】

次に、画素電極603、609上に、帯電層606(帯電物質を有する層とも呼ぶ)を形成する。例えば、画素電極603、609上に、マイクロカプセル607が分散されて固定された樹脂617を設ける。

【0095】

続いて、樹脂617上(帯電層606上)に、対向電極605を形成する。なお、予め対向電極605が形成された樹脂617を、画素電極603、609上に設けてもよい。

20

【0096】

次に、対向電極605上に、対向基板903を設ける。対向基板903は、シール材を用いて基板901と貼り合わせる。

【0097】

なお、対向電極605が形成された対向基板903を、シール材を用いて基板901と貼り合わせてもよい。

【0098】

以上のようにして、アクティブマトリクス型の表示装置を作製することができる。

【0099】

30

本実施の形態は、他の実施の形態と適宜組み合わせて実施することができる。

【0100】

(実施の形態5)

本実施の形態では、表示装置の作製方法について、実施の形態4と異なる一例を示す。なお、材料や構造などは、上記実施の形態で示す構成を適宜用いることができる。

【0101】

まず、基板901上に剥離層931を形成する(図10(A)参照)。

【0102】

剥離層931は、タングステン、モリブデン、チタン、タンタル、ニオブ、ニッケル、コバルト、ジルコニウム、亜鉛、ルテニウム、ロジウム、パラジウム、オスミウム、イリジウム、珪素等の材料を用いて、単層又は積層させて形成することができる。又は、これらの元素を主成分とする合金材料を用いて形成してもよいし、これらの元素を主成分とする化合物材料を用いて形成してもよい。これらの材料を用いて、スパッタリング法、プラズマCVD法、塗布法、印刷法等により、厚さ30nm~200nmで剥離層931を形成することができる。

40

【0103】

また、剥離層931上にバッファ層として機能する絶縁膜(窒化珪素膜又は酸化珪素膜等)を形成してもよい。該絶縁膜を設けることで、後の剥離工程で剥離層931の表面での剥離が容易になる。

【0104】

50

次に、剥離層 931 上に画素電極 603、609 を形成する。ここで、画素電極 603、609 は、該画素電極となる導電膜を成膜した後、エッティング等を施し、上記の条件 1 乃至条件 4 のいずれかを満たすように加工する。

【0105】

画素電極 603、609 上に絶縁膜 933 を形成する。絶縁膜 933 としては、酸化珪素又は窒化珪素等の無機材料、ポリイミド、ポリアミド、ベンゾシクロブテン、アクリル、又はエポキシ等の有機材料、シロキサン材料等を用いて、単層又は積層で形成する。これらの材料を用いて、CVD 法、スパッタ法、SOG 法、液滴吐出法、スクリーン印刷法等により絶縁膜 933 を形成することができる。

【0106】

そして、絶縁膜 933 上にトランジスタ 807 及び容量素子 809 を形成する。また、トランジスタ 807 及び容量素子 809 と、画素電極 603 とを電気的に接続する。なお、図 10 (A) では、画素電極 609 に電気的に接続されるトランジスタ及び容量素子は省略している。

【0107】

次に、基板 901 の端部に設けられた絶縁膜 933 の一部をエッティング等により除去した後、トランジスタ 807 及び容量素子 809 を覆って絶縁膜 935 を形成する。絶縁膜 935 は、バリア層として機能し、窒素含有層（窒化珪素、窒化酸化珪素、酸化窒化珪素等を含む層）を用いて形成することができる。

【0108】

次に、絶縁膜 935 にレーザー光を照射して溝 937 を形成する（図 10 (B) 参照）。そして、少なくとも溝 937 を覆うように、セパレートフィルム 939 を設ける（図 10 (C) 参照）。

【0109】

次に、絶縁膜 935 上に、第 1 の有機樹脂 941 を形成する。セパレートフィルム 939 を設けることで、第 1 の有機樹脂 941 が溝 937 に侵入して剥離層 931 と接着することを防止できる。なお、第 1 の有機樹脂 941 は、基板（支持基板とも呼ぶ）として機能する。

【0110】

続いて、溝 937 をきっかけとして、剥離層 931 の表面において、素子層 943 を基板 901 から剥離する（図 10 (D) 参照）。そして、剥離後にセパレートフィルム 939 を取り除く。

【0111】

次に、画素電極 603、609 上に、他の実施の形態で示したように、帯電層 606（帯電物質を有する層とも呼ぶ）を形成する（図 10 (E) 参照）。なお、剥離した素子層 943 の上下を反転させて用いている。

【0112】

そして、帯電層 606 上に、対向電極 605 が形成された第 2 の有機樹脂 945 を設ける。そして、加熱処理を行い、第 1 の有機樹脂 941 と第 2 の有機樹脂 945 とを接着させる。第 2 の有機樹脂 945 は、対向基板として機能する。

【0113】

なお、帯電層 606、対向電極 605、及び対向基板の形成順序は、上記実施の形態と同様に行ってもよい。

【0114】

上記第 1 の有機樹脂 941 及び第 2 の有機樹脂 945 は、エポキシ樹脂、不飽和ポリエスチル樹脂、ポリイミド樹脂、ビスマレイミドトリアジン樹脂又はシアネット樹脂等の熱硬化性樹脂を用いることができる。他にも、ポリフェニレンオキシド樹脂、ポリエーテルイミド樹脂又はフッ素樹脂等の熱可塑性樹脂を用いてもよい。有機樹脂を用いることで、可撓性を有する表示装置を作製することができる。

【0115】

10

20

30

40

50

なお、以上の作製方法を応用して、パッシブマトリクス型の表示装置を作製することもできる。

【0116】

本実施の形態は、他の実施の形態と適宜組み合わせて実施することができる。

【0117】

(実施の形態6)

本実施の形態では、画素電極と他の配線との位置関係について説明する。

【0118】

図11は、図1乃至図6で示した画素電極と、図8(B)で示した配線803、805との位置関係の一例である。

10

【0119】

図11では、画素電極201と配線803、805とが重なっている。すなわち、配線803は隙間950と重ならず、配線805は隙間960と重ならない位置関係にある。

【0120】

このような位置関係にすることで、隙間950において、配線803の電位に起因する電界が帯電物質に加わることを防止できる。そのため、隙間950において残像を低減できる。

【0121】

同様に、隙間960において、配線805の電位に起因する電界が帯電物質に加わることを防止できる。そのため、隙間960において残像を低減できる。

20

【0122】

本実施の形態は、他の実施の形態と適宜組み合わせて実施することができる。

【0123】

(実施の形態7)

本実施の形態では、電子機器の一例を説明する。

【0124】

図12(A)及び図12(B)は、電子ペーパー(電子書籍、電子ブック等ともいう)である。それぞれ本体4001の表示部4101及び本体4002の表示部4102に、本明細書で開示した表示装置を適用することができる。

30

【0125】

また、電子ペーパーに限らず、図12(C)のテレビ、図12(D)の携帯電話、図12(E)のパーソナルコンピュータ、又は図12(F)のゲーム機器等の電子機器において、本体4003～4006の表示部4103～4106に、本明細書で開示した表示装置を適用することができる。

【0126】

本実施の形態は、他の実施の形態と適宜組み合わせて実施することができる。

【符号の説明】

【0127】

101 画素電極

103 部分

40

104 部分

105 部分

211 凹部

215 凹部

213 凸部

217 凸部

201 画素電極

203 画素電極

205 画素電極

219 隙間

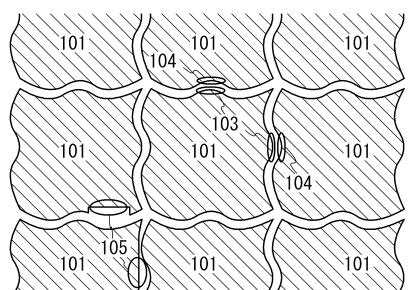
50

2 2 1	隙間	
3 0 1	部分	
3 0 3	部分	
3 0 5	部分	
3 0 7	頂点	
4 0 1	端部	
4 0 3	端部	
5 0 1	端部	
5 0 2	端部	
5 0 3	端部	10
5 0 4	端部	
5 0 5	部分	
5 0 7	部分	
6 0 1	表示素子	
6 0 3	画素電極	
6 0 5	対向電極	
6 0 6	帯電層	
6 0 7	マイクロカプセル	
6 0 9	画素電極	
6 1 1	隙間	20
6 1 3	部分	
6 1 5	矢印	
6 1 7	樹脂	
6 1 9	膜	
6 2 1	液体	
6 2 3	粒子	
6 2 5	粒子	
7 0 1	画素電極	
7 0 3	画素電極	
7 0 5	画素電極	30
7 0 7	画素電極	
8 0 1	画素	
8 0 3	配線	
8 0 5	配線	
8 0 7	トランジスタ	
8 0 9	容量素子	
8 1 1	駆動回路	
8 1 3	駆動回路	
9 0 1	基板	
9 0 3	対向基板	40
9 1 1	電極	
9 1 5	電極	
9 1 7	電極	
9 2 1	電極	
9 1 3	絶縁膜	
9 2 3	絶縁膜	
9 1 9	半導体層	
9 3 1	剥離層	
9 3 3	絶縁膜	
9 3 5	絶縁膜	50

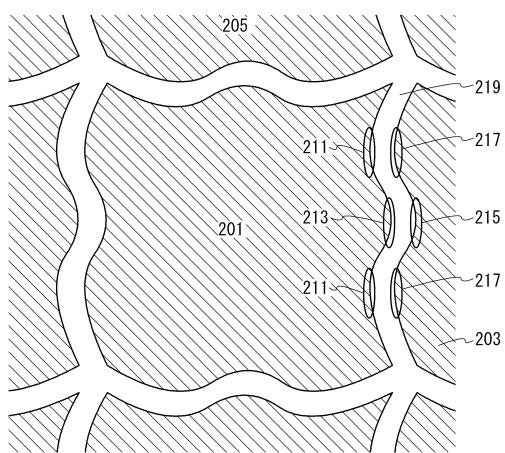
9 3 7 溝
 9 3 9 セパレートフィルム
 9 4 1 第1の有機樹脂
 9 4 3 素子層
 9 4 5 第2の有機樹脂
 9 5 0 隙間
 9 6 0 隙間
 4 0 0 1 ~ 4 0 0 6 本体
 4 1 0 1 ~ 4 1 0 6 表示部
 5 0 0 1 画素電極
 5 0 0 3 端部
 5 0 0 5 隙間

10

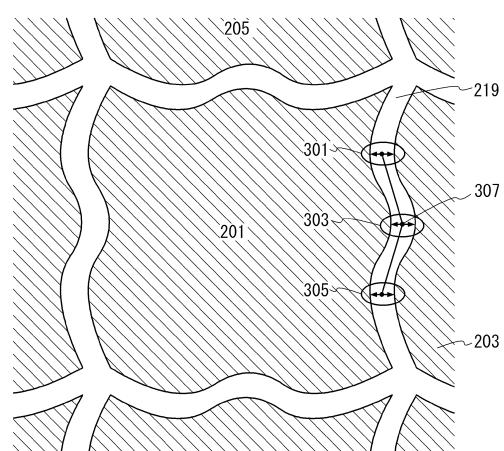
【図1】



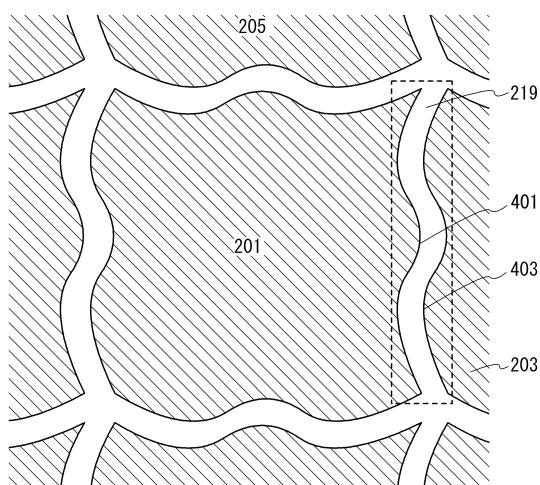
【図2】



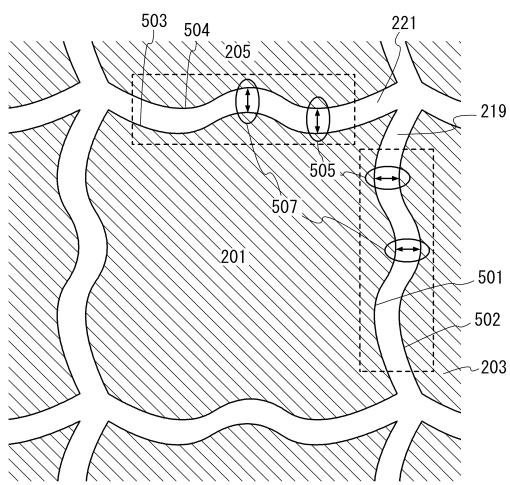
【図3】



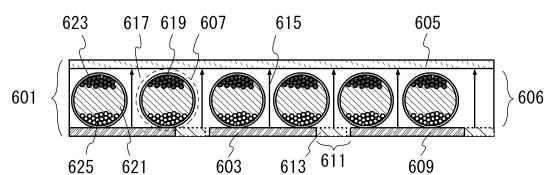
【図4】



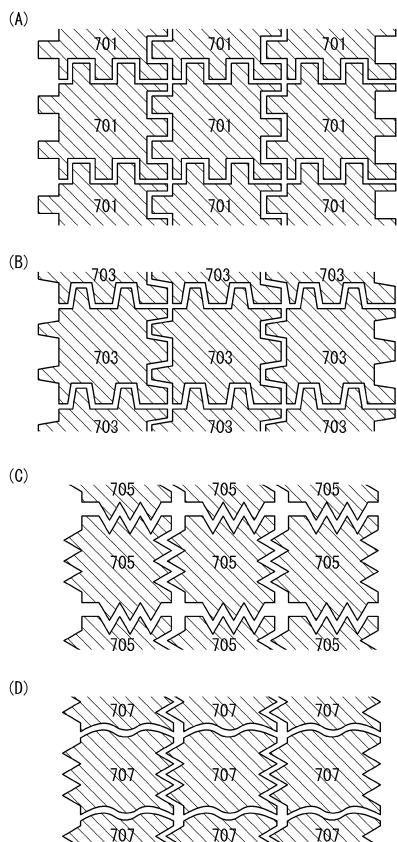
【図5】



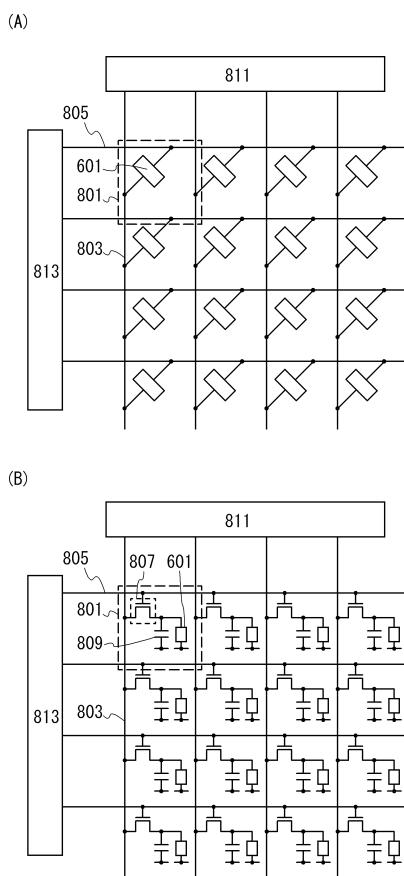
【図6】



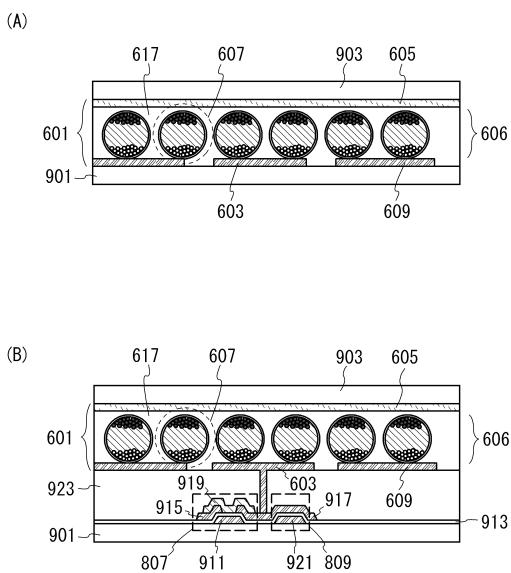
【図7】



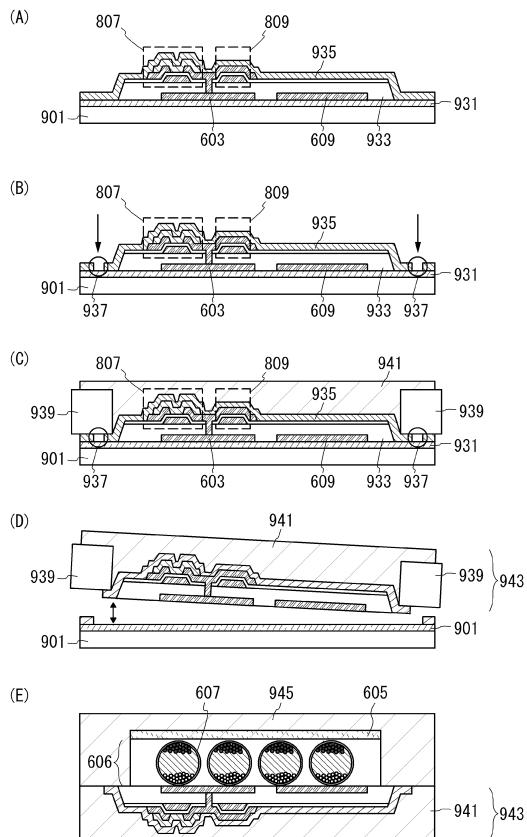
【図8】



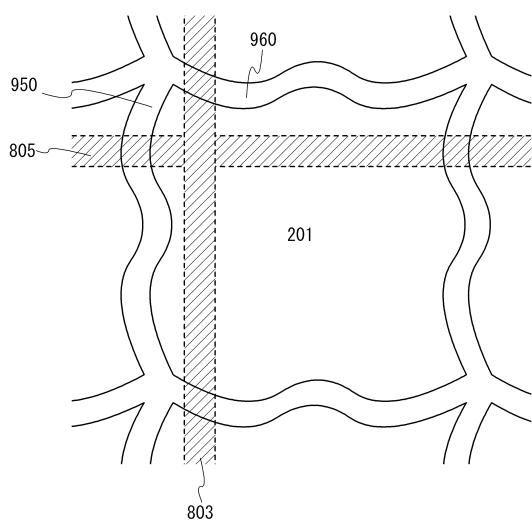
【図9】



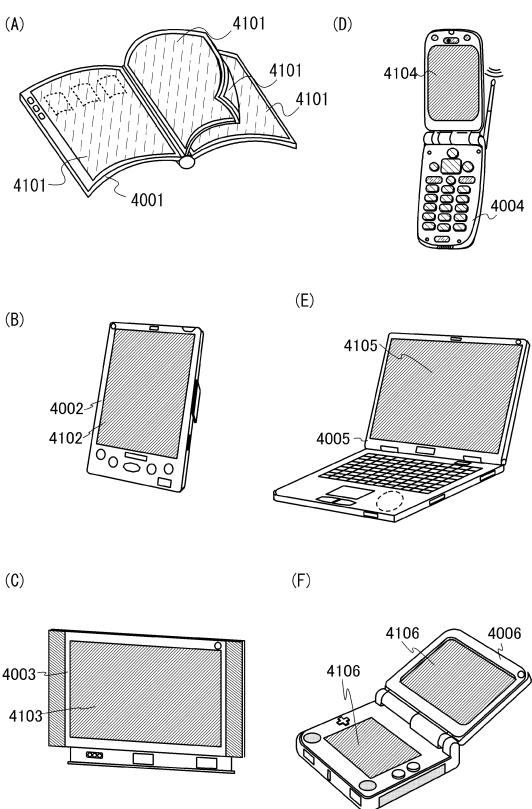
【図10】



【 図 1 1 】

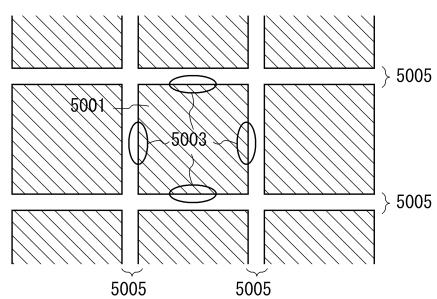


【図12】

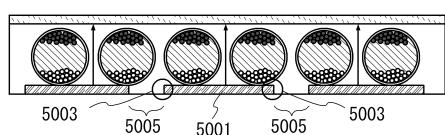


【図13】

(A)



(B)



フロントページの続き

(56)参考文献 特開2008-96616(JP, A)
特開2009-222902(JP, A)
特開2007-133013(JP, A)
特開平11-174453(JP, A)
特開2008-58690(JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F1/167

G02F1/1343