

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2013-538544

(P2013-538544A)

(43) 公表日 平成25年10月10日(2013. 10. 10)

(51) Int.Cl. F 1 テーマコード (参考)
H02M 7/12 (2006.01) H02M 7/12 F 5H006

審査請求 未請求 予備審査請求 未請求 (全 14 頁)

(21) 出願番号	特願2013-520819 (P2013-520819)	(71) 出願人	513015603
(86) (22) 出願日	平成23年7月19日 (2011. 7. 19)		アール・ダブリュ・マクソン・ジュニア
(85) 翻訳文提出日	平成25年3月8日 (2013. 3. 8)		アメリカ合衆国・カリフォルニア・950
(86) 国際出願番号	PCT/US2011/044572		50・サンタ・クララ・ブルーネリッジ・
(87) 国際公開番号	W02012/012456		アヴェニュー・2383・スイート・3
(87) 国際公開日	平成24年1月26日 (2012. 1. 26)	(74) 代理人	100108453
(31) 優先権主張番号	12/841, 608		弁理士 村山 靖彦
(32) 優先日	平成22年7月22日 (2010. 7. 22)	(74) 代理人	100064908
(33) 優先権主張国	米国 (US)		弁理士 志賀 正武
		(74) 代理人	100089037
			弁理士 渡邊 隆
		(74) 代理人	100110364
			弁理士 実広 信哉

最終頁に続く

(54) 【発明の名称】 AC/DC電力変換方法および装置

(57) 【要約】

AC入力電圧 V_{in} をDC出力電圧に変換するAC/DC変換器は、インダクタ、インダクタに選択的に接続されるキャパシタ、複数のスイッチ、およびコントローラを含む。コントローラは、複数のスイッチ、インダクタ、およびキャパシタを含み、 $V_{in} > V_{out}$ の時の間にバック変換器として動作し、 $V_{in} < V_{out}$ の時の間に反転バック変換器として動作する。コントローラは、複数のスイッチのデューティサイクルを調節して、所望の一定の出力レベルにDC出力電圧 V_{out} を調整する。

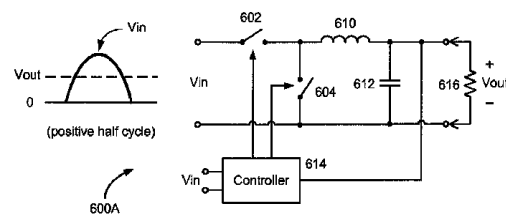


FIG. 9

【特許請求の範囲】**【請求項 1】**

AC入力電圧 V_{in} をDC出力電圧 V_{out} に変換するためのAC/DC変換器であって：
インダクタと；

$V_{in} > V_{out}$ の時にAC入力電圧の正の半サイクルの間、エネルギーの格納と電流の供給との間で前記インダクタを交互に設定する第1および第2のスイッチと；

$V_{in} < -V_{out}$ の時にAC入力電圧の負の半サイクルの間、エネルギーの格納と電流の供給との間で前記インダクタを交互に設定する第3および第4のスイッチと；

前記第1、第2、第3および第4のスイッチを制御するように構成されたコントローラと；
を具備することを特徴とするAC/DC変換器。

10

【請求項 2】

前記コントローラは、AC入力電圧 V_{in} とDC出力電圧 V_{out} とを比較するように構成された比較回路を含むことを特徴とする請求項1に記載のAC/DC変換器。

【請求項 3】

前記コントローラはまた、AC入力電圧 V_{in} とDC出力電圧 V_{out} との比較に依存して、前記第1、第2、第3および第4のスイッチのスイッチングを制御するスイッチ制御回路を含むことを特徴とする請求項2に記載のAC/DC変換器。

【請求項 4】

前記コントローラは、DC出力電圧 V_{out} と比較したAC入力電圧 V_{in} に依存して、前記第1、第2、第3および第4のスイッチのスイッチングを制御するスイッチ制御回路を含むことを特徴とする請求項1に記載のAC/DC変換器。

20

【請求項 5】

$V_{in} > V_{out}$ の時にAC入力電圧の正の半サイクルの間、前記コントローラは、周波数 f およびデューティサイクル D で前記第1のスイッチをオンおよびオフに切り替えるように構成され、周波数 f およびデューティサイクル $(1-D)$ で前記第2のスイッチをオンおよびオフに切り替えるように構成されることを特徴とする請求項1に記載のAC/DC変換器。

【請求項 6】

$V_{in} < -V_{out}$ の時にAC入力電圧の負の半サイクルの間、前記コントローラは、周波数 f およびデューティサイクル D で前記第3のスイッチをオンおよびオフに切り替えるように構成され、周波数 f およびデューティサイクル $(1-D)$ で前記第4のスイッチをオンおよびオフに切り替えるように構成されることを特徴とする請求項5に記載のAC/DC変換器。

30

【請求項 7】

前記コントローラは、 D を調節し、DC出力電圧 V_{out} を調整するように構成されたパルス幅変調器を含むことを特徴とする請求項6に記載のAC/DC変換器。

【請求項 8】

AC入力電圧 V_{in} をDC出力電圧 V_{out} に変換するためのAC/DC変換器であって：
インダクタと；

前記インダクタに選択的に接続されるキャパシタと；

複数のスイッチと；

$V_{in} > V_{out}$ の時の間にバック変換器として動作するように、複数のスイッチ、インダクタおよびキャパシタを設定し、 $V_{in} < -V_{out}$ の時の間に反転バック変換器として動作するように、複数のスイッチ、インダクタおよびキャパシタを設定するコントローラと；

を具備することを特徴とするAC/DC変換器。

40

【請求項 9】

前記複数のスイッチは、 $V_{in} > V_{out}$ の時の間にバック変換器のトランジスタを切り替える機能をする第1および第2のスイッチを含むことを特徴とする請求項8に記載のAC/DC変換器。

【請求項 10】

前記複数のスイッチはまた、 $V_{in} < -V_{out}$ の時の間に反転バック変換器のトランジスタを切り替える機能をする第3および第4のスイッチを含むことを特徴とする請求項9に記載のA

50

C/DC変換器。

【請求項 1 1】

前記コントローラは：

$V_{in} > V_{out}$ の時の間に、共通の周波数 f と、各々デューティサイクル D およびデューティサイクル $(1-D)$ とで前記第1および第2のスイッチをオンおよびオフに切り替え；

$V_{in} < V_{out}$ の時の間に、共通の周波数 f と、各々デューティサイクル D およびデューティサイクル $(1-D)$ とで前記第3および第4のスイッチをオンおよびオフに切り替える；

ように構成されることを特徴とする請求項10に記載のAC/DC変換器。

【請求項 1 2】

前記コントローラは、第1および第3のスイッチのデューティサイクル D を調節することによって、および第2および第4のスイッチのデューティサイクル $(1-D)$ を調節することによってDC出力電圧を調整するように構成されたパルス幅変調器を含むことを特徴とする請求項11に記載のAC/DC変換器。

10

【請求項 1 3】

AC入力電圧 V_{in} をDC出力電圧 V_{out} に変換する方法であって：

バック変換器を使用してDC出力電圧 V_{out} へ正の半サイクルの間にAC入力電圧を変換する過程と；

反転バック変換器を使用してDC出力電圧 V_{out} へ負の半サイクルの間にAC入力電圧を変換する過程と；

を具備することを特徴とする方法。

20

【請求項 1 4】

正および負の半サイクルの間にAC入力電圧をDC出力電圧に変換する過程は、前記バック変換器および前記反転バック変換器のスイッチのデューティサイクルを調節することによって実行されることを特徴とする請求項13に記載の方法。

【請求項 1 5】

バック変換器を使用してDC出力電圧 V_{out} へAC入力電圧を正の半サイクルで変換する過程は：

$V_{in} > V_{out}$ の時に判断する過程と；

$V_{in} > V_{out}$ であると判断される間、AC入力電圧をDC出力電圧 V_{out} に変換する過程と；

を具備することを特徴とする請求項13に記載の方法。

30

【請求項 1 6】

反転バック変換器を使用してDC出力電圧 V_{out} へAC入力電圧を負の半サイクルで変換する過程は：

$V_{in} < V_{out}$ の時に判断する過程と；

$V_{in} < V_{out}$ であると判断される間、AC入力電圧をDC出力電圧 V_{out} に変換する過程と；

を具備することを特徴とする請求項13に記載の方法。

【請求項 1 7】

バック変換器および反転バック変換器は、共通のインダクタを共有する結合されたバックおよび反転バック変換回路を具備することを特徴とする請求項13に記載のAC/DC変換器。

40

【請求項 1 8】

AC入力電圧 V_{in} をDC出力電圧 V_{out} に変換するためのAC/DC変換器であって：

$V_{in} > V_{out}$ の時および $V_{in} < V_{out}$ の時に判断するための手段と；

$V_{in} > V_{out}$ の時の間、DC出力電圧 V_{out} へ正の半サイクルの間にAC入力電圧を変換するための第1の変換手段と；

$V_{in} < V_{out}$ の時の間、DC出力電圧 V_{out} へ負の半サイクルの間にAC入力電圧を変換するための第2の変換手段と；

を具備することを特徴とするAC/DC変換器。

【請求項 1 9】

前記第1の変換手段および前記第2の変換手段を制御するための手段をさらに具備するこ

50

とを特徴とする請求項18に記載のAC/DC変換器。

【請求項20】

前記第1の変換手段は、第1のスイッチング手段を含み；

前記第2の変換手段は、第2のスイッチング手段を含み；

前記コントローラは、一定のレベルでDC出力電圧 V_{out} を維持するために、前記第1および第2のスイッチング手段を制御するように構成されることを特徴とする請求項19に記載のAC/DC変換器。

【請求項21】

AC入力電圧 V_{in} をDC出力電圧 V_{out} に変換するためのAC/DC変換器であって：

インダクタと；

キャパシタと；

AC入力電圧 V_{in} をDC出力電圧 V_{out} に変換するために、前記インダクタに対して前記キャパシタを選択的に接続および分離するように構成された複数のスイッチと；

を具備することを特徴とするAC/DC変換器。

【請求項22】

前記AC/DC変換器は、ブリッジ整流器を使用することなく、AC入力電圧 V_{in} をDC出力電圧 V_{out} に変換するように構成されることを特徴とする請求項21に記載のAC/DC変換器。

【請求項23】

前記AC/DC変換器は、ステップダウン変圧器を使用することなく、AC入力電圧をDC出力電圧 V_{out} にステップダウンするように構成されることを特徴とする請求項21に記載のAC/DC変換器。

【請求項24】

前記インダクタ、キャパシタ、および前記複数のスイッチのスイッチは、 $V_{in} > V_{out}$ の時にバック変換器として構成されることを特徴とする請求項21に記載のAC/DC変換器。

【請求項25】

前記インダクタ、キャパシタ、および前記複数のスイッチのスイッチは、 $V_{in} < V_{out}$ の時に反転バック変換器として構成されることを特徴とする請求項21に記載のAC/DC変換器。

【請求項26】

前記複数のスイッチの1つまたは複数のスイッチは、軽負荷状態の間に前記インダクタから前記キャパシタを絶縁するように構成され、前記キャパシタが前記軽負荷状態の間に負荷への電源として機能できるようにすることを特徴とする請求項21に記載のAC/DC変換器。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は一般に、電力変換に関し、具体的には、交流電流（AC）を直流電流（DC）に変換するための方法および装置に関する。

【背景技術】

【0002】

多くの家庭や産業用の機械およびデバイスは、交流電流（AC）主電源が提供するAC電力から整流された直流（DC）電源によって電力供給される。AC-DC整流は通常、図1に示すように構成された4つのダイオード102-1、102-2、102-3および102-4からなるブリッジ整流器104（即ち“ダイオードブリッジ”）を使用して達成される。ブリッジ整流器104は、AC入力電圧 V_{in} の正および負の半サイクルを、一定の極性の全波整流された波形に変換する（図2Aおよび2Bを参照）。負荷108にわたって所望の一定のDC出力電圧 V_{out} を生成するために、整流された波形は、平滑回路によってフィルタ処理され、最も単純な形式の平滑回路は、ブリッジ整流器104の出力に接続された平滑キャパシタ106を含む。平滑キャパシタ106は、図2Cに示す通り、AC入力電圧 V_{in} の低い部分の間、ピーク電圧 V_{peak} の近傍にDC出力電圧 V_{out} を維持するように機能する。平滑キャパシタ106によるフィルタ処理の後さ

10

20

30

40

50

らに、ACリップルの一部分がDC出力 V_{out} 上に重ね合わされる。リップルは、用途に依存して許容され、または許容されない。リップルが許容されない用途では、リップルを許容レベルに低減するために追加のフィルタ処理が採用されうる。

【0003】

図1のAC/DC変換器100は、AC入力電圧 V_{in} のピーク電圧 V_{peak} の近傍にDC出力電圧 V_{out} を生成する(図2Cを参照)。しかし、多くの用途では、さらにより低い電圧を要求する。例えば、多くの機械およびデバイスは、12ボルトDCまたはそれより低いDC電圧を要求するが、中心タップが120ボルトRMS(平方根)である住居の主電源が約170Vである。要求されたレベルにDC電圧を低減するために、ステップダウン変圧器、即ちDC-DC変換器302(即ち、“バック変換器”)が使用される。図3は、DC-DC変換器302の使用を示す。DC-DC変換器302は、スイッチ(通常、金属酸化膜半導体電界効果トランジスタ(MOSFET))304、ダイオード(または代わりに、第2のMOSFET)306、インダクタ308、フィルタキャパシタ310、およびパルス幅変調器(PWM)制御312を含む。PWM制御312は、60Hzの回線周波数よりさらに高い固定周波数 f (通常、1kHzより高い周波数)で、スイッチ304の開閉を制御する。スイッチ304がターンオンされる時、電流は、スイッチ304を介して流れ、インダクタ308、次いでフィルタキャパシタ310および負荷108に流れる。増加電流により、インダクタ308の磁場が増大し、エネルギーがインダクタの磁場に格納される。スイッチ304がターンオフされる時、インダクタ308にわたる電圧降下は迅速に、極性を反転し、インダクタ308に格納されたエネルギーは、負荷108への電流源として使用される。スイッチ304が周期 T 毎にオンになる時(t_{ON})の割合によって、DC出力電圧 V_{out} は、判断される(ここで、 $T=1/f$)。具体的には、 $V_{out}=D V_{in}(dc)$ であり、ここで、 $D=t_{ON}/T$ は、“デューティサイクル”として知られ、 $V_{in}(dc)$ は、ブリッジ整流器104の出力で提供されるソースDC入力電圧である。PWM制御312は、フィードバック経路で構成され、デューティサイクル D を調節することによって、DC出力電圧 V_{out} を調整することができる。

【0004】

図3のAC/DC変換器は、図1のAC/DC変換器がDC電圧をより低いDC電圧にステップダウンできないことに対して取り組む一方で、従来のAC/DC変換器のもう1つの周知の課題 低い力率(low power factor)に取り組むものではない。AC/DC変換器の力率は、0と1との間の無次元数であって、AC電源からの有効電力がどれくらい効率的に負荷に伝送されるかを示す。低い力率のAC/DC変換器は、伝送された同じ有効電力量に対して高い力率を有する変換器よりも、主電源からより多くの電流を引き出す。低い力率は、入力電流 I_{in} に対する入力電圧 V_{in} の位相の不一致に起因して、または入力電流 I_{in} の形状を歪ませる非線形負荷の作用により、起こる。後者の状況は、ダイオードブリッジ104を使用する上記説明した図1および3に記載のような、力率補正されていない(non power factor corrected)AC/DC変換器で生じる。図1のAC/DC変換器100のフィルタキャパシタ106(および同様に、図3のAC/DC変換器300のフィルタキャパシタ310)は、ほとんどの時間、ピーク電圧 V_{peak} の近傍に充電されたままである。これは、瞬間AC線間電圧 V_{in} がほとんどの時間、フィルタキャパシタ106の電圧を下回ることを意味する。従って、ブリッジ整流器104のダイオード102-1、102-2、102-3、102-4は、各AC半サイクルの小さな部分の間だけ導電し、それにより、主電源から引き出された入力電流 I_{in} が、図4に示す通り、一連の狭いパルスになる。入力電流 I_{in} がAC入力電圧 V_{in} に対して同位相である一方、 I_{in} が歪められ、故にライン周波数(line frequency)の高調波を多く含むことが分かる。高調波は、力率を減少させ、変換効率を低減し、AC主電源ジェネレータおよび配電システムに望ましくない発熱をもたらす。高調波はまた、他の電気機器の性能に干渉しうるノイズを生成する。

【0005】

高調波を低減して、力率を増やすために、従来のAC/DC変換器はしばしば、力率補正(PFC)前置レギュレータを備えている。PFC前置レギュレータは、さまざまな方法で形成されうる。1つの手法では、図5の力率補正されたAC/DC変換器500に示す通り、ブリッジ整流器104とDC-DC変換器302との間に接続されたPFCブースト変換器502を採用する。PFCブースト変換器502は、インダクタ504、スイッチ506、ダイオード508、出力キャパシタ510お

10

20

30

40

50

よびPFC制御512を含む。PFC制御512は、スイッチ506のオンおよびオフ状態を制御する。スイッチ506がオンに切り替えられる時、主電源からの電流は、インダクタ504を通過し、インダクタの磁場内でエネルギーが上昇して格納される。この時間の間、DC-DC変換器302および負荷108への電流は、キャパシタ510の電荷によって供給される。スイッチ506がターンオフされる時、インダクタ504にわたる電圧は、電流における任意の降下を妨げるように瞬時に極性を反転して、電流は、インダクタ504、ダイオード508およびDC-DC変換器302へ流れ、キャパシタ510を同様に再充電する。極性が反転すると、インダクタ504にわたる電圧は、ソース入力DC電圧を増加させ、それにより入力DC電圧を上げる。PFCブースト変換器502の出力電圧は、PFC制御回路512によって提供されるオン-オフスイッチ制御信号のデューティサイクルDに依存する。具体的には、PFCブースト変換器502の出力電圧は、 $1/(1-D)$ に比例し、ここでDは、デューティサイクルであり、 $(1-D)$ は、スイッチ506がオフであるスイッチングサイクルT（即ち、整流期間(commutation period)）の割合である。デューティサイクルDの設定に追加して、PFC制御512により、DC-DC変換器302および負荷108は、AC入力電圧 V_{in} の正弦曲線の形状に概ね追従する電流を強制的に引き出し、それにより高調波を低減して、AC/DC変換器500の力率を増やす。

10

20

30

40

50

【0006】

力率補正されたAC/DC変換器500は、多くの用途に適している。しかし、それは多くの欠点を有する。先ず、AC/DC変換器は、特にAC-DC電力変換が、のフロントエンドにPFCブースト変換器502と最終段階にDC-DC変換器302との2つの段階を必要とするので、所望の効率よりも低い。第2に、変換器500は、2つの制御回路を実装するのに必要な部品を含む多数の部品を有し（PFC制御512およびPWM制御312）、設計上の複雑性及びコストを高めて、変換器500がより故障に弱くなる。第3に、PFCブースト変換器502は、とても高い電圧を生成し、変換器の部品にストレスを加え、安全上の懸念が増す。

【0007】

従って、ブリッジ整流器を使用することに起因する力率の低下を回避して、力率の低下を防ぐ電圧ブースタを必要とせず、多数の部品を有しない、ACからDCに変換するのに効率的なAC/DC変換方法および装置が望まれる。

【発明の概要】

【課題を解決するための手段】

【0008】

交流電流（AC）を直流電流（DC）に変換するための方法および装置が望まれる。AC主電源によって提供されようようなAC入力電圧 V_{in} をDC出力電圧に変換する例示的なAC/DC変換器は、インダクタ、キャパシタ、複数のスイッチ、およびコントローラを含む。コントローラは、複数のスイッチ、インダクタ、およびキャパシタを、 $V_{in} > V_{out}$ の時の間にバック変換器として動作するように設定し、 $V_{in} < V_{out}$ の時の間に反転バック変換器として動作するように設定する。コントローラは、複数のスイッチのデューティサイクルを調節して、DC出力電圧 V_{out} を所望の一定の出力レベルに調整する。

【0009】

本発明のAC/DC変換器は、AC入力電圧 V_{in} をDC出力電圧 V_{out} に直接変換し、即ちAC-DC変換を実行するためにブリッジ整流器または変圧器の必要がない。直接的なAC-DC変換は、ブリッジ整流器の使用に起因して力率が低下する問題を回避し、専用の力率補正の前置レギュレータ回路の必要性をなくし、結果として少ない部品数およびエネルギー効率のある設計をもたらす。

【0010】

本発明の上記要約された例示的な実施形態および他の例示的な実施形態の構造および動作の説明を含む、本発明のさらなる特徴および利点は、添付の図面を参照して詳細にここで説明され、同一の参照番号は、同一または機能的に類似の要素を示すのに使用される。

【図面の簡単な説明】

【0011】

【図1】図1は、従来の交流電流/直流電流（AC/DC）変換器の回路図である。

【図 2 A】図2Aは、図1のAC/DC変換器のAC入力に印加されたAC入力電圧 V_{in} の信号図である。

【図 2 B】図 2 Bは、図1のAC/DC変換器のブリッジ整流器の出力で生成される、フィルタ処理されていない全波整流された電圧波形の信号図である。

【図 2 C】図 2 Cは、平滑キャパシタによってフィルタ処理された後、図 1 のAC/DC変換器のDC出力電圧の信号図である。

【図 3】図3は、おそらくブリッジ整流器および平滑キャパシタを単に使用するものよりも低いレベルに、DC電圧出力をステップダウンするためのステップダウンバック変換器を備えるAC/DC変換器の回路図である。

【図 4】図4は、図1および図3のAC/DC変換器によって使用されるブリッジ整流器が、高調波の多い狭いパルスのAC/DC電源から、どのように電流を引き出すかを示す信号図である。

【図 5】図5は、ステップダウンバック変換器と、AC/DC変換器のブリッジ整流器によって引き起こされる力率の低下を補正する力率補正ブースト変換器とを有するAC/DC変換器の回路図である。

【図 6】図6は、本発明の実施形態によるAC/DC変換器の回路図である。

【図 7】図7は、図6のAC/DC変換器に供給されるAC入力電圧 V_{in} と、AC/DC変換器によって生成されるDC出力電圧 V_{out} およびその反転の $-V_{out}$ に対する V_{in} の関係の信号図とを示す。

【図 8】図8は、図6のAC/DC変換器のスイッチが、図6のAC/DC変換器によって生成されるDC出力電圧 V_{out} およびその反転の $-V_{out}$ と比較したAC入力電圧 V_{in} の瞬間電圧に依存して、どのように切り替えおよび駆動されるかを示すテーブルである。

【図 9】図9は、図6のAC/DC変換器が、 $V_{in} > V_{out}$ の時、AC入力電圧の正の半サイクルの時間の間、どのようにバック変換器に帰着して動作するかを示す回路図である。

【図 10】図10は、図6のAC/DC変換器が、 $V_{in} < -V_{out}$ の時、AC入力電圧の負の半サイクルの時間の間、どのように反転バック変換器に帰着して動作するかを示す回路図である。

【図 11】図11は、図6のAC/DC変換器のコントローラの一部を形成して、AC入力電圧 V_{in} とDC出力電圧 V_{out} とを比較して、 $V_{in} > V_{out}$ および $V_{in} < -V_{out}$ の何れかである時を判断する比較回路の回路図である。

【図 12】図12は、図6のAC/DC変換器のコントローラの一部を形成して、図6のAC/DC変換器のスイッチの切り替えを制御するように動作するスイッチ制御回路の回路図である。

【発明を実施するための形態】

【0012】

図6を参照すると、本発明の実施形態による交流電流 / 直流電流 (AC/DC) 変換器600が示される。AC/DC変換器600は、第1、第2、第3および第4のスイッチ602、604、606および608、インダクタ610、平滑キャパシタ612およびコントローラ614を含む。第1のスイッチ602は、AC入力の1つの端子とインダクタ610の第1の端子との間に接続され、第2のスイッチ604は、インダクタ610の第1の端子とAC入力の逆極性端子との間に接続され、第3のスイッチ606は、AC入力とインダクタ610の第2の端子との間に接続され、第4のスイッチ608は、インダクタ610の第2の端子と正のDC出力端子との間に接続される。コントローラ614は、DC出力電圧と比較した瞬間AC入力電圧 V_{in} に依存して、第1、第2、第3および第4のスイッチ602、604、606および608のスイッチングを制御するためのスイッチ駆動信号を生成し、第1、第2、第3および第4のスイッチ602、604、606および608のデューティサイクルを選択的に調節し、それによりDC出力電圧 V_{out} は、以下詳細に説明する通り、所望のレベルに維持される。

【0013】

AC/DC変換器600の構成要素は、個別素子、1つまたは複数の集積回路 (IC) チップ、または個別素子およびICチップの組み合わせを含む。1つの実施形態では、コントローラ614と第1、第2、第3および第4のスイッチ602、604、606および608とは、標準相補型金属酸化膜半導体 (CMOS) 組立工程に従って製造された単一のICチップに統合され、第1、第2、第3および第4のスイッチ602、604、606および608は、金属酸化膜半導体電界効果トランジス

10

20

30

40

50

タ (MOSFET) を含む。もう1つの実施形態では、第1、第2、第3および第4のスイッチ602、604、606および608は、第1のICチップに形成され、コントローラは、第2のICチップに形成される。第1、第2、第3および第4のスイッチ602、604、606および608が上記説明した例示的な実施形態におけるシリコンベースのMOSFETを含む一方で、他のタイプのスイッチングデバイスは、従来のスイッチ、ダイオード、リレー、または他の半導体ベース若しくは非半導体ベースのスイッチングデバイスを含んで使用されうる。例えば、高速なスイッチング速度を必要とする用途において、高電子移動度トランジスタ (HEMT) またはヘテロ接合バイポーラトランジスタ (HBT) 等の、化合物半導体ベースのトランジスタデバイスは、シリコンベースのMOSFETの代わりに、第1、第2、第3および第4のスイッチ602、604、606および608を実装するために使用されうる。この開示の目的のために、用語“スイッチ”は、全てのこれらタイプのスイッチおよび任意の他の適切なスイッチングデバイスを含むように、その最も広い意味で使用される。インダクタ610およびキャパシタ612はまた、1つまたは複数のICチップに統合されてもよく、またはこれらデバイスの1つまたは両方は、1つまたは複数のICチップの外部ピンに接続された個別素子でもよい。

10

20

30

40

50

【0014】

AC/DC変換器600は、ダイオードブリッジまたはステップダウン変圧器を必要とすることなく、AC電源によって提供されうるようなAC入力電圧 V_{in} をDC出力電圧 V_{out} に直接変換するように構成される。直接変換は、コントローラ614を使用して第1、第2、第3および第4のスイッチ602、604、606および608のon/off状態を制御および調節することによって達成される。より具体的には、DC出力電圧 V_{out} と比較した瞬間AC入力電圧 V_{in} に依存して、スイッチは、ターンオンされ (閉じられ)、ターンオフされ (開かれ)、デューティサイクル D のスイッチ駆動信号によって駆動され、またはデューティサイクル $(1-D)$ の相補スイッチ駆動信号によって駆動される。スイッチ駆動信号 (図6の符号“ D ”) および相補スイッチ駆動信号 (図6の符号“ $1-D$ ”) は、周期的 (または半周期的) であり、共通の、固定されたスイッチング周波数 $f=1/T$ を有し、ここで T は、スイッチング周期である。図7の信号図および図8のスイッチングテーブルに示す通り、 $V_{in}>V_{out}$ の時、第1のスイッチ602は、デューティサイクル $t_{ON}/T=D$ でスイッチ駆動信号によって駆動され、第2のスイッチ604は、デューティサイクル $(T-t_{ON})/T=(1-D)$ で相補スイッチ駆動信号によって駆動され、第3のスイッチ606は、ターンオフされ、第4のスイッチ608は、ターンオンされる。 $V_{in}<-V_{out}$ の時、第1のスイッチ602は、ターンオフされ、第2のスイッチ604は、ターンオンされ、第3のスイッチ606は、デューティサイクル D でスイッチ駆動信号によって駆動され、第4のスイッチは、デューティサイクル $(1-D)$ で相補スイッチ駆動信号によって駆動される。最後に、 V_{in} が $-V_{out}$ より大きい V_{out} より小さい、即ち $|V_{in}|<V_{out}$ の時、第1、第2、第3および第4のスイッチ602、604、606および608は、ターンオフされる。

【0015】

AC/DC変換器600のDC出力電圧は、 $D|V_{in}|$ に等しく、ここで $|V_{in}|$ は、瞬間AC入力電圧の絶対値である。1つの実施形態によると、コントローラ614は、デューティサイクル D を調節し、DC出力電圧 V_{out} を調整し、それにより V_{out} が一定のレベルに維持される。デューティサイクル D はまた、AC/DC変換器600の力率を改善するように管理されうる。 D が本明細書で説明した例示的な実施形態において、一定のレベルでDC出力電圧 V_{out} を維持するように調節され、一般に V_{out} 、 D 、および V_{in} は、全て変数である。従って、 V_{out} は、必ずしも一定のレベルで維持される必要がない。

【0016】

AC/DC変換器600は、統合された (即ち、結合された) バック変換器 (buck converter) と反転バック変換器とを含むことを理解することによって、 $V_{out}=D|V_{in}|$ であることが直ちに分かる。 $V_{in}>V_{out}$ の時、AC入力波形の正の半サイクルの間、第3のスイッチ606がオフであり、第4のスイッチ608がオンであり、AC/DC変換器600は、図9に示す通り、バック変換器600Aに帰着し、バック変換器600Aとして動作する。第1および第2のスイッチ602および604は、バック変換器のハイサイドおよびローサイドスイッチとして機能し、デューティサイクル D でスイッチ駆動信号とデューティサイクル $(1-D)$ で相補スイッチ駆動信号と

によって各々駆動される。第1および第2のスイッチ602および604は故に、 $V_{in} > V_{out}$ の時、AC入力電圧の正の半サイクルの間にエネルギーを格納すること、および電流を供給することの間に交互にインダクタ610を設定し、DC出力電圧 $V_{out} = D V_{in}$ を提供する。

【0017】

$V_{in} < -V_{out}$ の時、AC入力波形の負の半サイクルの間、第1のスイッチ602がオフであり、第2のスイッチ604がオンであり、AC/DC変換器600は、図10に示す通り、“反転”バック変換器600Bとして言及することができるものに帰着し、バック変換器600Bとして動作する。第3および第4のスイッチ606および608は、各々スイッチ駆動信号Dおよび相補スイッチ駆動信号(1-D)によって駆動される。反転バック変換器600Bは、負の入力電圧 V_{in} を反転し、 $D|V_{in}|$ に等しい出力電圧 V_{out} を生成するために、 $V_{in} < -V_{out}$ の時、AC入力電圧の負の半サイクルの間、エネルギーを格納すること、および電流を供給することの間にインダクタ610を、第3および第4のスイッチ606および608のスイッチ動作によって交互に設定する。故に、正および負の半サイクルの両方を考慮すると、AC/DC変換器600は、DC出力電圧 $V_{out} = D|V_{in}|$ を生成する。

【0018】

AC/DC変換器600のコントローラ614は、 $V_{in} > V_{out}$ または $V_{in} < -V_{out}$ であるかを判断するために、AC入力電圧 V_{in} とDC出力電圧 V_{out} とを連続的に比較する比較回路を含む。図11は、このタスクを実行する例示的な比較回路1100の図である。比較回路1100は、第1および第2の比較器1102および1104と、反転増幅器1106と、抵抗1108および1110を含む第1の分圧器と、抵抗1112および1114を含む第2の分圧器とを備える。第1の分圧器は、AC入力電圧を、縮小されたAC入力電圧 V_{in} に縮小し、それにより電圧は、第1の変換器1102の許容可能な入力電圧範囲限度内になる。第2の分圧器は、DC出力電圧を、縮小されたDC出力電圧 V_{out} を生成するために、同じ量だけ縮小する。第1の比較器1102は、縮小されたAC入力電圧 V_{in} と縮小されたDC出力電圧 V_{out} とを比較し、 $V_{in} > V_{out}$ の時に高出力電圧と、 $V_{in} < V_{out}$ の時に低出力電圧とを生成する。反転増幅器1106は、縮小され反転されたDC出力電圧 $-V_{out}$ を生成するために、縮小されたDC出力電圧 V_{out} を反転する。第2の比較器1104は、縮小され反転されたDC出力電圧 $-V_{out}$ と縮小されたAC入力電圧 V_{in} とを比較し、 $V_{in} < -V_{out}$ の時に高出力電圧と、 $V_{in} > -V_{out}$ の時に低出力電圧とを生成する。

【0019】

AC/DC変換器600のコントローラ614はまた、図12に示す通り、スイッチ制御回路1200を含み、第1、第2、第3および第4のスイッチ602、604、606および608のスイッチングを制御する。スイッチ制御回路1200は、誤差増幅器1202と、パルス幅変調器(PWM)1204と、第1、第2、第3および第4のスイッチ602、604、606および608のスイッチングを制御するオン/オフ状態を有するスイッチ1206-1216とを含む。誤差増幅器1202は、DC出力電圧 V_{out} と、所望のDC出力電圧 V_{out} に等しく、その電圧 V_{out} を定義する精密参照電圧 V_{ref} とを比較し、 V_{ref} および V_{out} 間の差に基づき誤差信号 を生成する。PWM1204は、上記スイッチ駆動信号(図12の符号“D”)および相補スイッチ駆動信号(図12の符号“1-D”)を生成し、誤差信号 に基づきDを調節し、それによりDC出力電圧 V_{out} を調整する機能をスイッチ制御回路1200に提供する。スイッチ1206-1216は、図11の比較回路1100の第1および第2の比較器1102および1104の出力によって制御され、図8のスイッチングテーブルに従って、第1、第2、第3及び第4のスイッチ602、604、606および608のスイッチング状態を制御する。

【0020】

上記例示的な実施形態では、スイッチ制御回路1200は、図8のスイッチングテーブルに従い、スイッチ606、604、606および608の開閉を制御するものとして説明される。もう1つの実施形態では、コントローラ614は代替的に、またはさらには、軽負荷状態(light load condition)の間にスイッチ608を開いたまま維持するように構成される(ここで、軽負荷状態は、用途に依存し、設計において確立および設定されるものである)。残りのスイッチ602、604および606は、図8のスイッチングテーブルに従って動作するように構成され、または負荷616に対する影響がないまま、全く切り替えられないように構成される。故に、軽負荷状態の間、キャパシタ612は、負荷616への電源として機能する。

【 0 0 2 1 】

本発明の各種実施形態が説明された一方、それらは、例示的であって限定的に示されたものではない。当業者であれば、形式および詳細における各種変更が本発明の精神および範囲から逸脱することなく、例示的な実施形態に対して行われうることが分かる。従って、本発明の範囲は、例示的な実施形態の詳細によって限定されるべきでない。むしろ、本発明の範囲は、添付の特許請求の範囲、およびその範囲に記載されたものと均等な全範囲によって定められるべきである。

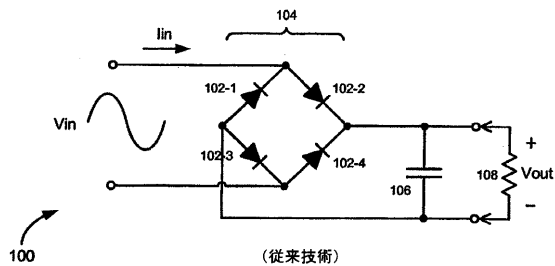
【 符号の説明 】

【 0 0 2 2 】

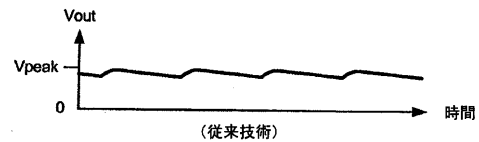
6 1 4 コントローラ

10

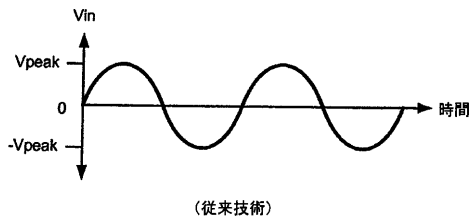
【 図 1 】



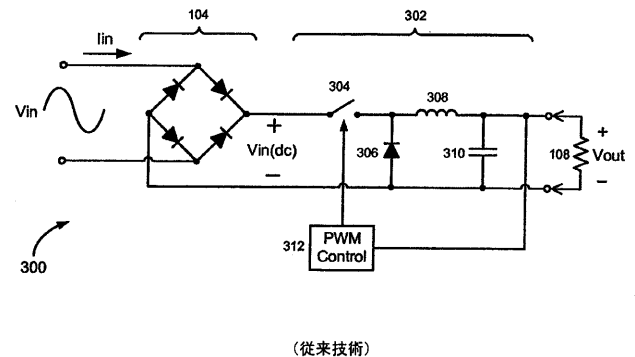
【 図 2 C 】



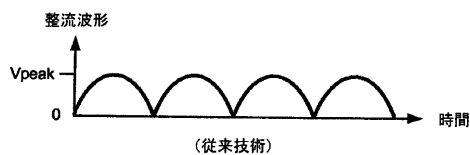
【 図 2 A 】



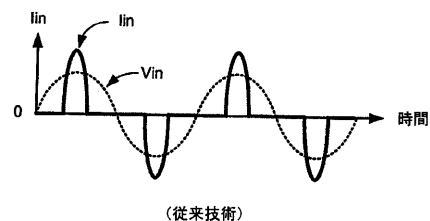
【 図 3 】



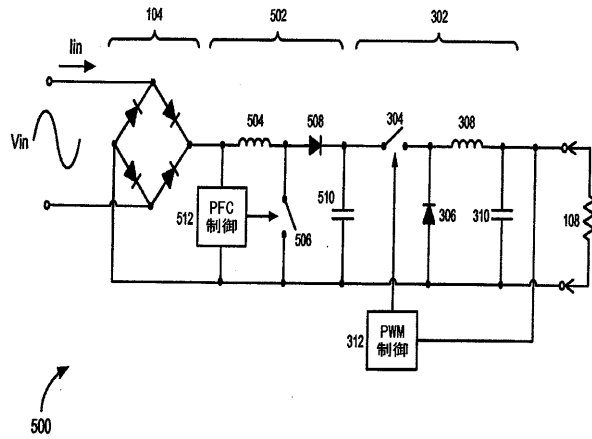
【 図 2 B 】



【 図 4 】

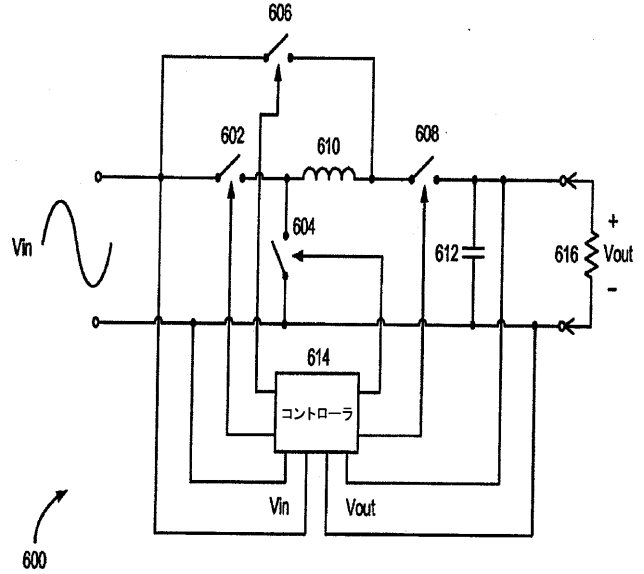


【図 5】

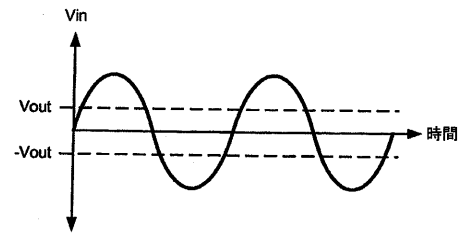


(従来技術)

【図 6】



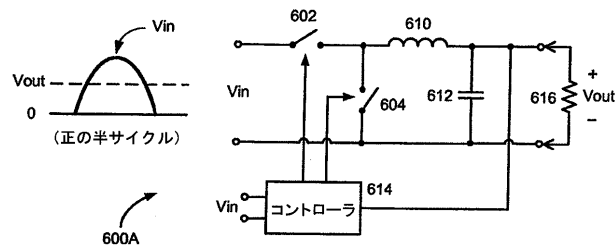
【図 7】



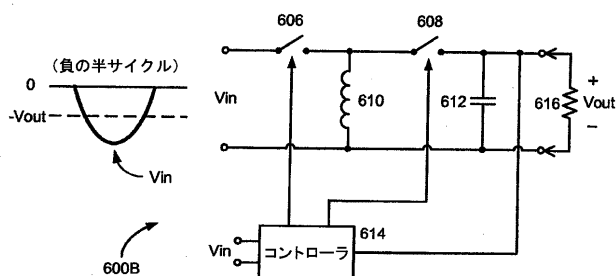
【図 8】

スイッチ	$V_{in} > V_{out}$	$V_{in} < -V_{out}$	$ V_{in} < V_{out}$
602	D	OFF	OFF
604	1-D	ON	OFF
606	OFF	D	OFF
608	ON	1-D	OFF

【図 9】



【図 10】



【図 11】

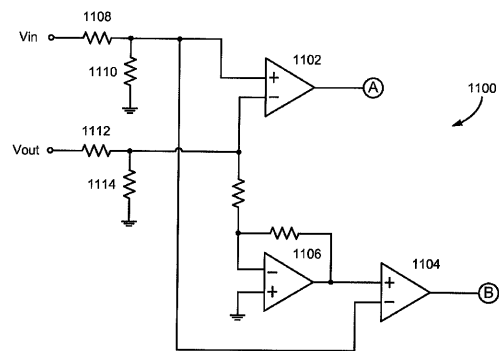


FIG. 11

【 図 1 2 】

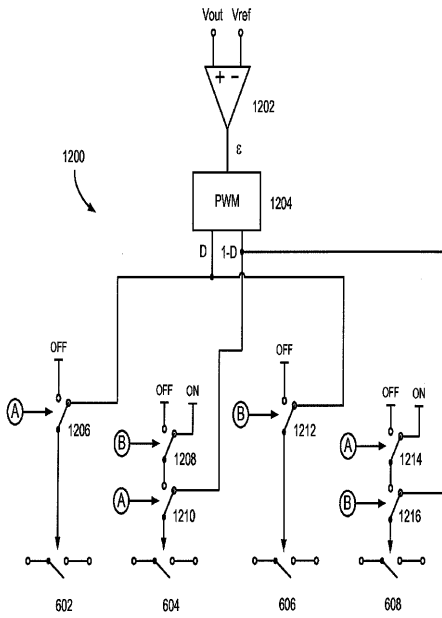


FIG. 12

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/US2011/044572

A. CLASSIFICATION OF SUBJECT MATTER

IPC(8) - H02M 3/156 (2011.01)

USPC - 323/351

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC(8) - H02M 3/156, 7/04; G05F 1/00 (2011.01)

USPC - 323/271, 351; 363/143

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

MicroPatent, Google Patents, Google.com

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 6,870,355 B2 (IWAHORI) 22 March 2005 (22.03.2005) (entire document)	1-26
Y	US 2010/0014329 A1 (ZHANG et al) 21 January 2010 (21.01.2010) (entire document)	1-12, 14-16, 18-20, 24, 25
Y	US 6,577,517 B2 (JAIN et al) 10 June 2003 (10.06.2003) entire document	7, 12
Y	US 6,483,730 B2 (JOHNSON JR) 19 November 2002 (19.11.2002) entire document	8-12, 21-26
Y	US 2009/0303762 A1 (JANG et al) 10 December 2009 (10.12.2009) entire document	8-17, 24, 25

☐ Further documents are listed in the continuation of Box C.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"I" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

02 November 2011

Date of mailing of the international search report

07 NOV 2011

Name and mailing address of the ISA/US

Mail Stop PCT, Attn: ISA/US, Commissioner for Patents
P.O. Box 1450, Alexandria, Virginia 22313-1450
Facsimile No. 571-273-3201

Authorized officer:

Blaine R. Copenhaver

PCT Helpdesk: 571-272-4300
PCT OSP: 571-272-7774

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(72)発明者 アール・ダブリュ・マククン・ジュニア

アメリカ合衆国・カリフォルニア・95050・サンタ・クララ・ブルーネリッジ・アヴェニュー
・2383・スイート・3

Fターム(参考) 5H006 AA02 CA02 CB08 DA04 DB01 DC05