



(12) 发明专利

(10) 授权公告号 CN 101500094 B

(45) 授权公告日 2011.06.29

(21) 申请号 200810005215.7

审查员 王从雷

(22) 申请日 2008.01.29

(73) 专利权人 华晶科技股份有限公司
地址 中国台湾新竹市

(72) 发明人 张庆彦 王文彬

(74) 专利代理机构 北京信慧永光知识产权代理
有限责任公司 11290
代理人 王月玲 武玉琴

(51) Int. Cl.

H03K 5/14 (2006.01)

(56) 对比文件

- CN 1235419 A, 1999.11.17, 全文.
- CN 2544466 Y, 2003.04.09, 全文.
- CN 1866739 A, 2006.11.22, 全文.
- EP 0949760 A1, 1999.10.13, 全文.
- CN 1881799 A, 2006.12.20, 全文.

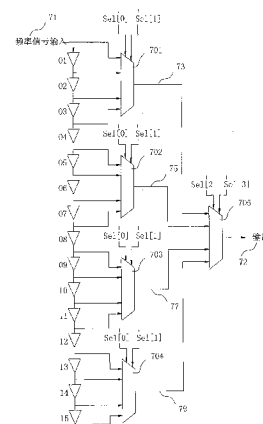
权利要求书 1 页 说明书 5 页 附图 4 页

(54) 发明名称

标准移动影像架构规范下用于调整相位的延迟装置

(57) 摘要

一种标准移动影像架构规范下用于调整相位的延迟装置,主要是应用于标准移动影像架构规范(SMIA)下用于调整承载数据的频率信号的相位的延迟装置,其实例至少有多个延迟元,延迟元是通过自动布线布局的设计后设置于一电路板上,另有一或多个延迟多任务器,其电性连接至各延迟元,通过选择脚位控制此延迟多任务器中的线路选择,产生多种延迟时间,以调整数据和频率之间的相位关系,取代一般使用锁相回路的方式。



1. 一种标准移动影像架构规范下用于调整相位的延迟装置,其特征在于,包括有:
多个延迟元,设置于一电路板上,各延迟元具有一延迟量;
至少一延迟多任务器,电性连接至该等延迟元,每一延迟多任务器具有多个选择脚位,通过该等选择脚位的控制产生多种延迟时间;

其中,该延迟装置设置于一标准移动影像架构下的一亚低电压差动信号传输接收器,以产生一于该标准移动影像架构下所接收的频率信号的相位位移量,所述相位位移量用于调整该频率信号的上升缘的前后建立-保持时间内稳定的相位关系。

2. 如权利要求 1 所述的标准移动影像架构规范下用于调整相位的延迟装置,其特征在于所述的延迟元通过自动布线布局的设计后设置于该电路板上。

3. 如权利要求 1 所述的标准移动影像架构规范下用于调整相位的延迟装置,其特征在于所述的延迟多任务器电性连接到另一延迟多任务器,以产生更多种的延迟时间。

4. 一种标准移动影像架构规范下用于调整相位的延迟装置,其特征在于,包括有:
多个延迟元,其设置于一电路板上,每一该延迟元相互电性连接,且每一该延迟元具有一延迟量;

多个延迟多任务器,其中每一该延迟多任务器电性连接至少一该延迟元,每一该延迟多任务器具有多个选择脚位,通过该选择脚位的控制各自产生一延迟时间;

一整合延迟多任务器,电性连接该等延迟多任务器,通过该等选择脚位控制该整合延迟多任务器内的选择线路,由该等延迟多任务器所输入各自的该延迟时间以产生一整合延迟时间;

其中,该延迟装置设置于一标准移动影像架构下的一亚低电压差动信号传输接收器,通过该整合延迟时间产生一于该标准移动影像架构下所接收的频率信号的相位位移量,所述相位位移量用于调整该频率信号的上升缘的前后建立-保持时间内稳定的相位关系。

5. 如权利要求 4 所述的标准移动影像架构规范下用于调整相位的延迟装置,其特征在于所述的延迟元通过自动布线布局的设计后设置于该电路板上。

标准移动影像架构规范下用于调整相位的延迟装置

技术领域

[0001] 本发明涉及一种标准移动影像架构规范下用于调整相位的延迟装置,特别是指多个设计在影像处理芯片中的延迟元,利用多任务器进行选择,以准确锁定相位。

背景技术

[0002] 在具有照相机功能的移动电话或是其它可携式装置的快速成长下,利用标准移动影像架构 (SMIA, Standard Mobile Imaging Architecture) 可规范在移动设备上影像传输的标准,此标准移动影像架构为一种特别用于移动装置的影像处理架构,在 SMIA 兼容的传感器 (SMIA-compliant sensor) 与连接的 SMIA 兼容的主机 (SMIA-compliant host) 间得到较好的处理效果,其规范了装置外盖 (housing)、机械连接 (mechanical interconnection)、功能 (functionality)、缓存器 (register set) 与接口 (interface) 等。

[0003] 上述 SMIA 规范里定义两种传输模式:CLASS0 (如图 1 所示的 SMIA 规范下的 CLASS0 传输模式数据与频率示意图) 和 CLASS1 (如图 2 所示),其中 CLASS0 使用在 208Mbit/s 以下的数据传输速率,CLASS1 使用在 208Mbit/s 到 650Mbit/s 之间的数据传输速率。

[0004] 特别在 CLASS1 信号传输模式下,数据 (Data) 信号承载了串行数据 (serial data),当数据转态时,数据闪频 (Strobe) 信号不转态,反之当 Data 不转态时,Strobe 数据闪频信号转态,因此传输时 Data 和 Strobe 只有其中之一转态。如图 2 所示,原始频率显示为 TxClk,当 Data 的频率变化时,Strobe 的频率则不变,故有相互交错的变化,而 Data XOR Strobe 的运算结果为工作频率,显示于最后一行。

[0005] 当 Data 状态不改变时,Strobe 信号线的状态就会切换,接收器将 Data 和 Strobe 做互斥 (exclusive OR) 运算后将频率还原,之后利用此信号的正 (上升) 负 (下降) 缘 (Rising edge, Falling edge) 将数据取样 (Data sample) 下来,此种取样的方法为双倍数据速率 (DDR, doubled data rate),故使用 CLASS1 的传输模式可以不需要传送连续的频率信号 (clock),而且总线上的频率也只是一半,这使得输出元 (IO cell) 较易实现,而且也比 CLASS0 传输模式减少了电磁干扰 (EMI)。

[0006] 当 CLASS1 传输模式操作在 650Mbit/s 时,每笔数据只有 1.67ns 左右,而且又是使用双倍数据速率的取样方式,为了满足建立 - 保持时间 (setup/hold time),数据和做互斥运算后的内部频率必须有稳定的相位关系,直观的作法是使用锁相回路 (PLL) 来控制精准的相位差来满足建立 - 保持时间,而且比较不受制程漂移、温度和电压的影响。

[0007] 请参考图 3 所示公知技术建立 - 保持时间的频率示意图,数据承载于频率的上升缘 (rising edge),因为频率非常快,在公知技术中利用锁相回路利用建立 - 保持的机制将数据锁住在大约 1.67ns 的时间内,因为当此 PLL 反馈回路从外部可存取时,其输出边缘相位误差是可调整的,能将图中所示数据保持在上升缘前后不能改变的数据部份,如建立部分的数据 301 与保持部份的数据 302,锁相回路将数据锁在 (lock) 频率上升缘或是其它适当的位置上。

[0008] 再参考图 4 所示在公知 SMIA 规范下的框架构图,在传输移动装置间的影像时,根据上述 SMIA 规范,其定义了十一种影像数据格式 (data format),其中同步码 (synchronization code) 包括图框 (frame) 开始的位码,如 SOF(frame start synchronization code),与该图框的结束位码,如 EOF(frame end synchronization code),影像像素数组中的行 (line) 的开始位,如 SOL(line start synchronization code),每行的结束位使用 EOL(line end synchronization code),各同步码请参考表一,其中规范了行开始码 (SOL)、行结束码 (EOL)、框开始码 (SOF)、框结束码 (EOF) 与逻辑信道 (logical channel) 等:

[0009]

| 同步码 | 值 |
|------------|----------------------------|
| 行开始码 (SOL) | FFH00H00HX0H(X 为通道数) |
| 行结束码 (EOL) | FFH00H00HX1H |
| 框开始码 (SOF) | FFH00H00HX2H |
| 框结束码 (EOF) | FFH00H00HX3H |
| 逻辑信道 | FFH00H00HXH 至 FFH00H00H7XH |

[0010] 以图 4 所示的 VGA 的图档为例,图中所示的数据区 (data) (VGA 格式为行 1 至行 480 间的 480 行) 为框结束码 (EOF) 和框开始码 (SOF) 之间所定义的图文件数据,且于框外定义了框空白区间 (frame blanking period),亦于行结束码 (EOL) 和行开始码 (SOL) 之间定义了行空白区间 (line blanking)。当传输上述图文件数据时,公知技术利用 PLL 将数据锁定于适当的相位位置,当数据成为框空白区间或是行空白区间,会闸控 (gated) 频率信号,或是停止传送频率信号,但是一旦再传送框数据时,则需要一定时间启动 PLL,当锁相回路启动后,仍需要从失锁 (unlock) 到锁定 (lock) 状态的锁定时间 (lock time) 内锁定数据,如果频率被闸控 (gated),锁相回路将需要再花时间回复到锁定状态,而且也增加芯片成本。

发明内容

[0011] 本发明要解决的技术问题在于,公知技术在 SMIA 规范下利用锁相回路在极快的传输速率下利用建立 - 保持的机制将数据锁住在极短的时间内,利用频率的上升缘承载数据,然而,使用锁相回路不仅成本高,而且需要利用频率信号在一锁定时间内启动此锁相回路。而本发明提出一种标准移动影像架构规范下用于调整相位的延迟装置,不使用锁相回路实现 SMIA 规范下的亚低电压差动信号传输 (subLVDS, SubLow-Voltage Differential Signaling) 接收器,在制程中利用延迟多任务器 (delay mux) 来调整数据和频率之间的相位关系,不仅可以降低成本,也不需要锁定时间或是其它频率信号启动锁相回路。

[0012] 本发明所揭露的标准移动影像架构规范下用于调整相位的延迟装置的较佳实施例包括有多个延迟元,延迟元是通过布线布局的设计后设置于一电路板上,并且各延迟元具有一延迟量,延迟装置更包括一或多个延迟多任务器,其电性连接至各延迟元,通过选择脚位控制此延迟多任务器中的线路选择,产生多种延迟时间。

[0013] 特别的是,此延迟装置设置于标准移动影像架构 (SMIA) 下的亚低电压差动信号传输 (subLVDS) 接收器中,是为了产生频率信号的相位位移量,以调整数据和频率之间的相位关系。

[0014] 具体地说,本发明提供了一种标准移动影像架构规范下用于调整相位的延迟装置,包括有:

- [0015] 多个延迟元,设置于一电路板上,各延迟元具有一延迟量;
- [0016] 至少一延迟多任务器,电性连接至该等延迟元,每一延迟多任务器具有多个选择脚位,通过该等选择脚位的控制产生多种延迟时间;
- [0017] 其中,该延迟装置设置于一标准移动影像架构下的一亚低电压差动信号传输接收器,以产生一于该标准移动影像架构下所接收的频率信号的相位位移量,所述相位位移量用于调整该频率信号的上升缘的前后建立 - 保持时间内稳定的相位关系。
- [0018] 另外,本发明还提供了一种标准移动影像架构规范下用于调整相位的延迟装置,包括有:
- [0019] 多个延迟元,其设置于一电路板上,每一该延迟元相互电性连接,且每一该延迟元具有一延迟量;
- [0020] 多个延迟多任务器,其中每一该延迟多任务器电性连接至少一该延迟元,每一该延迟多任务器具有多个选择脚位,通过该选择脚位的控制各自产生一延迟时间;
- [0021] 一整合延迟多任务器,电性连接该等延迟多任务器,通过该等选择脚位控制该整合延迟多任务器内的选择线路,由该等延迟多任务器所输入各自的该延迟时间以产生一整合延迟时间;
- [0022] 其中,该延迟装置设置于一标准移动影像架构下的一亚低电压差动信号传输接收器,通过该整合延迟时间产生一于该标准移动影像架构下所接收的频率信号的相位位移量,所述相位位移量用于调整该频率信号的上升缘的前后建立 - 保持时间内稳定的相位关系。
- [0023] 综上所述,本发明所揭露的标准移动影像架构规范下用于调整相位的延迟装置是提出不使用锁相回路 (PLL) 实现标准移动影像架构的亚低电压差动信号传输 (subLVDS) 接收器,主要是利用延迟多任务器来调整数据和频率之间的相位关系,除了可以降低成本以外,也不需要锁定时间 (lock time) 来让锁相回路运作于失锁到锁定的状态。
- [0024] 附图说明
- [0025] 图 1 为公知技术在 SMIA 规范下的 CLASS0 传输模式数据与频率示意图;
- [0026] 图 2 为公知技术在 SMIA 规范下的 CLASS1 传输模式数据与频率示意图;
- [0027] 图 3 所示为公知技术建立 - 保持时间的频率示意图;
- [0028] 图 4 所示为公知 SMIA 规范下的框架构图;
- [0029] 图 5 为利用本发明延迟装置产生频率位移的示意图;
- [0030] 图 6 为本发明标准移动影像架构规范下用于调整相位的延迟装置实施例示意图;
- [0031] 图 7 为本发明标准移动影像架构规范下用于调整相位的延迟装置实施例示意图。
- [0032] **【主要元件附图标记说明】**
- [0033] 建立部分的数据 301
- [0034] 保持部份的数据 302
- [0035] 延迟元 601,602,603
- [0036] 延迟多任务器 605
- [0037] 频率信号 61,63
- [0038] 频率信号输入 71
- [0039] 延迟元 1,2,3,4,5,6,7,8,9,10,11,12,13,14,15

- [0040] 第一延迟多任务器 701
- [0041] 第二延迟多任务器 702
- [0042] 第三延迟多任务器 703
- [0043] 第四延迟多任务器 704
- [0044] 第五延迟多任务器 705
- [0045] 频率信号输出 72, 73, 75, 77, 79
- [0046] 选择脚位 Sel[0], Sel[1], Sel[2], Sel[3]

具体实施方式

[0047] 本发明提出不使用锁相回路 (PLL) 实现标准移动影像架构 (SMIA, Standard Mobile Imaging Architecture) 的亚低电压差动信号传输 (subLVDS, Sub Low-Voltage Differential Signaling) 接收器, 是利用电路布局 (layout) 来平衡 (balance) 并利用延迟多任务器 (delay mux) 来调整数据和频率之间的相位关系, 取代锁相回路的使用方式。

[0048] 为了在 SMIA 架构下以高速稳定地传输数据, 如公知技术所述由图框 (frame) 开始位置的框开始码 (SOF) 与图框结束位置的框结束码 (EOF) 所规范出的影像或是其它形式的的数据, 需要在极短的时间内调整将数据锁定在特定的频率之下, 如图 3 所示的建立 - 保持 (setup/hold) 时间的频率示意图, 在此实施例, 数据需要锁定在频率信号的上升缘 (rising edge), 故在此上升缘的前后建立 - 保持时间内需要保持稳定的相位关系。

[0049] 上述本发明所使用的延迟多任务器的较佳实施例为设置分布于电路板中的多个延迟元 (delay cell) 所组成, 尤其是在芯片 (IC) 设计中, 如超大规模集成电路 (VLSI) 的设计, 可通过自动布线布局 (automated placement and routing, APR) 的软件辅助设计, 在电路板上完成布线模拟, 将所要设置的延迟元、逻辑单元 (如 AND 闸、OR 闸等)、晶体管等设计于一有限的空间中, 之后, 通过软件仿真或是硬件实作的测量得到各分布在电路各部份的延迟元间实际的延迟量。如图 5 所示的数据与频率之间关系的示意图, 其中显示利用不同数量或是延迟量的多个延迟元的组合可以调整频率信号的相位位移量, 尤其是在频率信号的上升缘的位置调整, 以产生稳定承载数据的频率信号。

[0050] 依照实际相位延迟的需求, 上述通过布线布局辅助设计的方式产生的延迟元可通过多任务器的选择得出所需的延迟量, 如第六图所示用于调整相位的延迟装置实施例示意图, 此例显示有三个相互电性连接的延迟元 601, 602, 603, 实际上可能分散设置于电路板上, 在设计之初依据需要延迟的频率信号相位, 利用选择脚位 Sel (包括 Sel[0] 与 Sel[1]) 的控制延迟多任务器 605 的线路选择, 得出需要延迟相位的延迟量。如图中频率信号 61 输入此延迟装置, 经过选择后, 由延迟多任务器 605 决定通过的延迟元数目, 得当适当的延迟量, 输出所需的频率信号 63。

[0051] 为了满足建立 - 保持时间 (setup/hold time) 的要求, 更可通过多个图 6 所示的延迟装置的组合来调整数据和频率的相位关系, 借以在本发明所应用的 SMIA 规范下允许闸控频率 (gated clock) 模式, 当频率 频繁地停止或是启动, 使用此延迟装置则不需要任何锁定时间, 能利用相位延迟随时快速反应在延迟多任务器 605 的输出端。

[0052] 如图 7 所示为利用多个延迟装置组合的用于调整相位的延迟装置实施例示意图, 频率信号输入 71 至此由多个延迟元 1, 2, 3, 4, 5, 6, 7, 8, 9, 10, 11, 12, 13, 14, 15 与延迟多任

务器 701, 702, 703, 704, 705 组成的延迟装置, 延迟元间相互电性连接, 此例为串联, 每个延迟元皆具有一个特定的延迟量, 延迟量的大小则根据设置于电路板上的位置与各延迟元间的距离。而各延迟多任务器亦电性连接一或多个延迟元, 依实际设计而定, 通过各延迟多任务器的选择脚位 Sel[0], Sel[1], Sel[2] 与 Sel[3] 所产生的选择信号产生适当的延迟输出, 进而输出经过延迟的频率信号 72。

[0053] 本发明的实施例主要应用于标准移动影像架构规范下执行数据传输时的频率信号相位调整, 利用多个设计在影像处理芯片中的延迟元, 并通过延迟多任务器进行选择, 以准确锁定相位。

[0054] 以图 7 所示的实施例, 若各延迟单元可以延迟 100 微微秒 (pico-second), 其中第一延迟多任务器 701 电性连接至延迟元 1, 2, 3, 输入的频率信号通过选择脚位 Sel[0] 与 Sel[1] 的控制可使第一延迟多任务器 701 产生 0 至 300ps 的延迟时间, 输出延迟量 73 则再输入至第五延迟多任务器 705; 同理, 第二延迟多任务器 702 电性连接至延迟元 4, 5, 6, 7, 输入的频率信号通过此多任务器的选择脚位 Sel[0] 与 Sel[1] 的控制可使第二延迟多任务器 702 产生 0 至 400ps 的延迟时间, 输出延迟量 75 则再输入至第五延迟多任务器 705, 而配合第一延迟多任务器 701 的输出, 则可产生 0 至 700ps 的延迟量。

[0055] 接着, 第三延迟多任务器 703 电性连接至延迟元 8, 9, 10, 11, 输入的频率信号通过此多任务器的选择脚位 Sel[0] 与 Sel[1] 的控制可使此第三延迟多任务器 703 产生 0 至 400ps 的延迟时间, 输出延迟量 77 同样输入至第五延迟多任务器 705, 若配合上述第一延迟多任务器 701 与第二延迟多任务器 702 的输出值, 则可产生 0 至 1100ps 的延迟量; 第四延迟多任务器 704 则电性连接至延迟元 12, 13, 14, 15, 通过选择脚位 Sel[0] 与 Sel[1] 的控制可使此第四延迟多任务器 704 产生 0 至 400ps 的延迟时间, 输出延迟量 79 则继续输入至第五延迟多任务器 705, 若配合上述第一延迟多任务器 701、第二延迟多任务器 702 与第三延迟多任务器 703 的输出值, 则可产生 0 至 1500ps 的延迟时间。

[0056] 最后, 各延迟多任务器的输出值皆输入至一整合延迟多任务器上, 用以整合各延迟多任务器的多任务器, 如电性连接延迟多任务器 701, 702, 703, 704 的第五延迟多任务器 705, 由第五延迟多任务器 705 的选择脚位 Sel[2] 与 Sel[3] 的控制, 调整其中的选择线路, 能输出多种的延迟时间 72, 主要是由上述各多个延迟多任务器所输入各自的延迟时间以产生一整合的延迟时间, 通过此整合的延迟时间产生一于标准移动影像架构下所接收的频率信号的相位位移量, 借以调整数据和频率之间的相位关系。上述的组合即为产生 0 至 1500ps 的延迟时间。

[0057] 依此实施例继续耦接其它的延迟装置, 延迟元或是延迟多任务器, 更能依据更多需求, 产生更大弹性的延迟量。

[0058] 但是以上所述仅为本发明的较佳可行实施例, 非因此即局限本发明的权利要求, 故凡运用本发明说明书及附图内容所为之等效结构变化, 均同理包含于本发明的保护范围内, 特此说明。

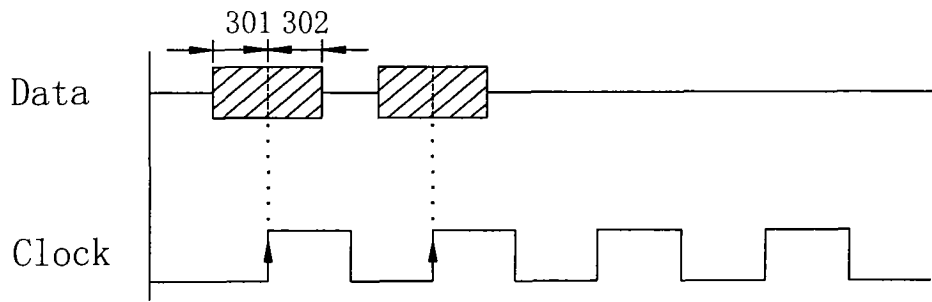


图 3

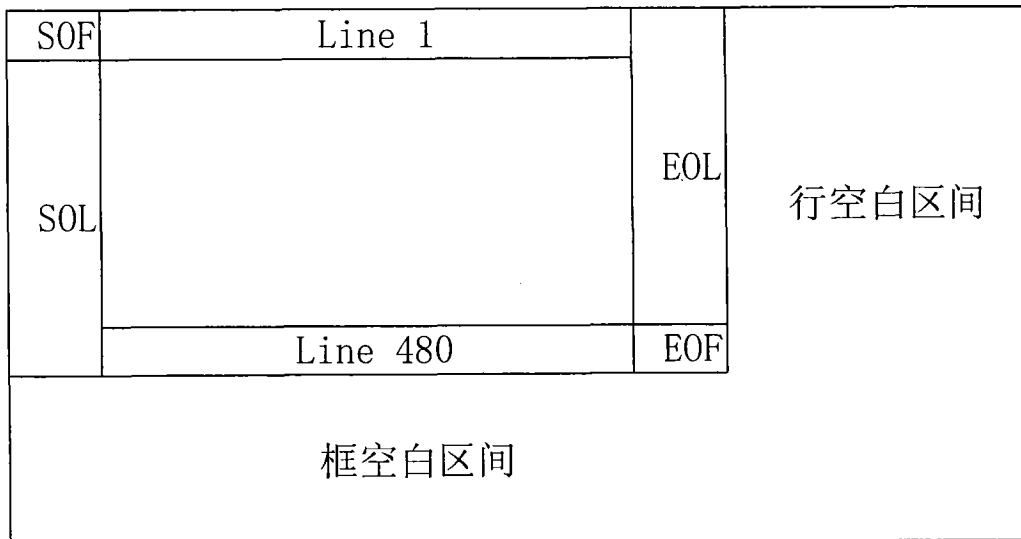


图 4

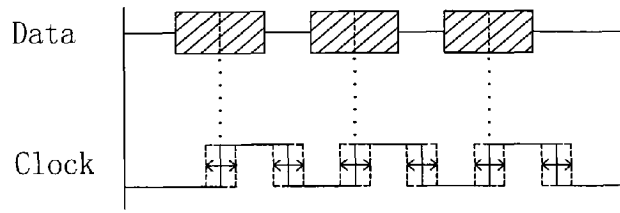


图 5

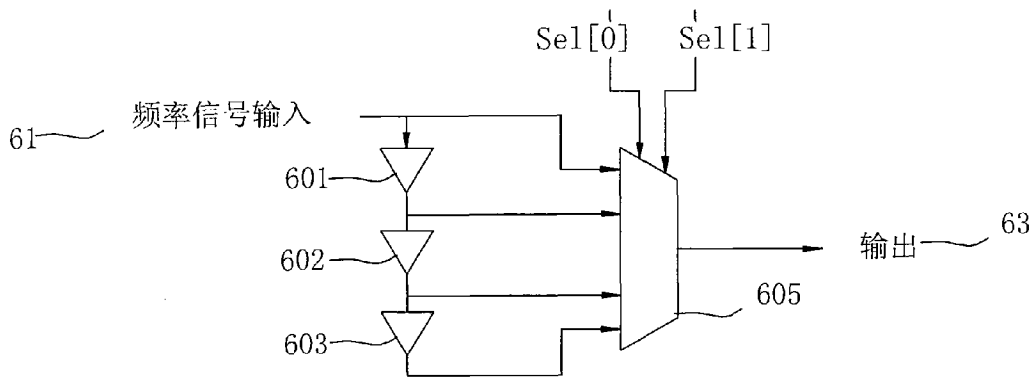


图 6

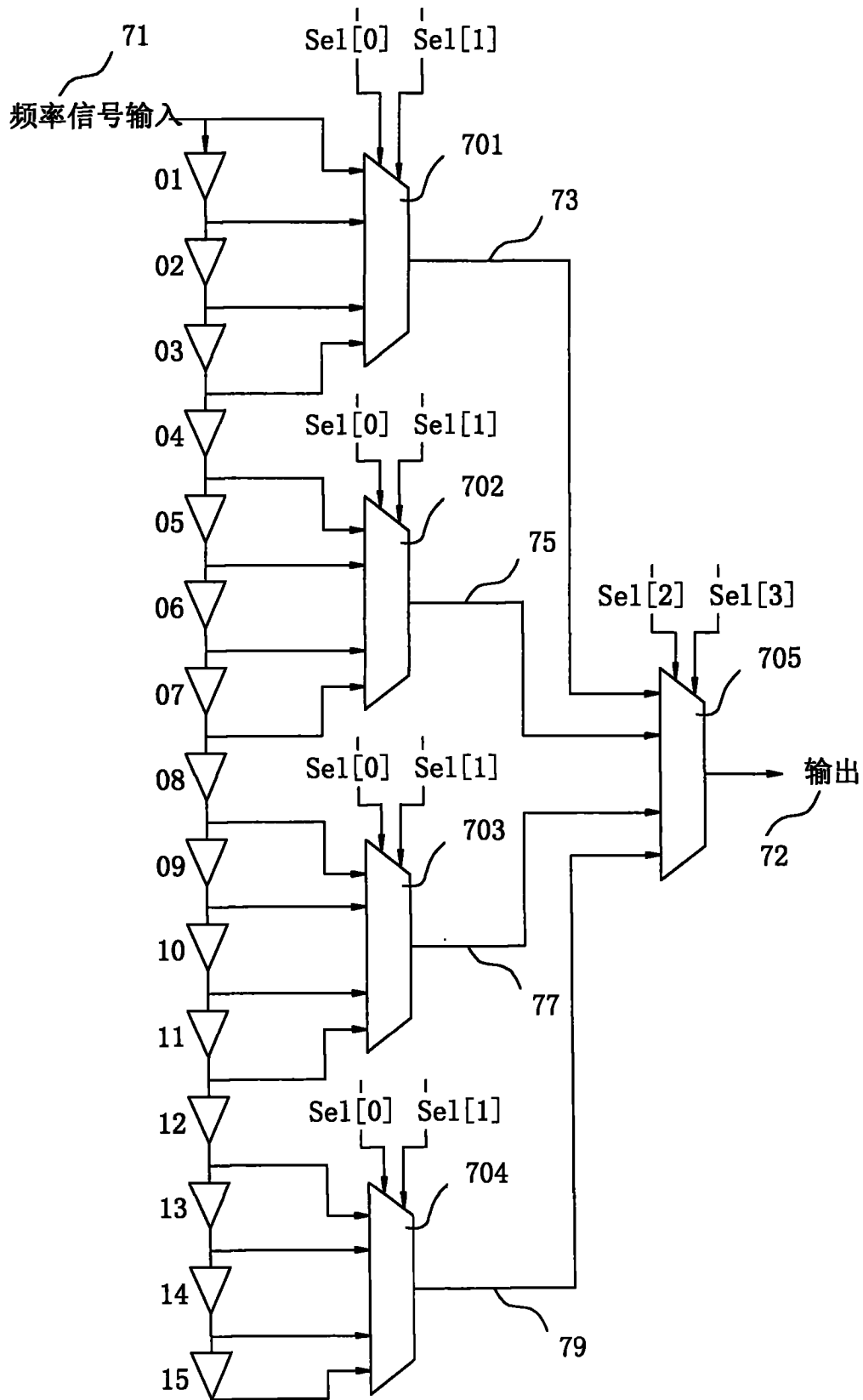


图 7