

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

122 175

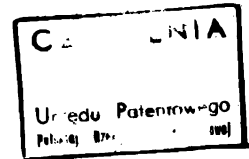
Patent dodatkowy
do patentu _____

Zgłoszono: 08.10.79 (P. 218794)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 10.04.81

Opis patentowy opublikowano: 28.02.1985



Int. Cl³
G01R 31/28

Twórca wynalazku: Stanisław Bartnik

Uprawniony z patentu: Instytut Komputerowych Systemów Automatyki
i Pomiarów, Wrocław (Polska)

UKŁAD POŁĄCZEŃ SUPORTU GŁOWICY TESTERA UKŁADÓW SCALONYCH

Przedmiotem wynalazku jest układ połączeń suportu głowicy testera układów scalonych, przeznaczonego do stosowania jako przystawka do automatycznego urządzenia dla badania cyfrowych mikroukładów scalonych.

Stan techniki. Znane i stosowane automatyczne urządzenie do badania cyfrowych mikroukładów scalonych, jak na przykład tester 9211 typu 1421 firmy Schlumberger ma głowicę pomiarową połączoną poprzez wielostykowe złącze z wymiennym suportem na którym jest usytuowana podstawa badanego mikroukładu scalonego, zaś kontakty podstawki są odpowiednio połączone przewodami z odpowiednimi zestykami złącza głowica-suport.

Sterownik, którym zazwyczaj jest minikomputer, poprzez jednostkę obsługi i programowania i dystrybutor logiki jest połączony z programowanymi generatorami przebiegów sterujących, które poprzez dynamiczną matrycę komutacyjną są połączone z głowicą pomiarową. Jednocześnie jednostka pomiarowa czasów i napięć połączona z wymienioną matrycą jest połączona z drugim zespołem wejść jednostki obsługi i programowania.

Głowica pomiarowa jest jednocześnie połączona ze statyczną matrycą komutacyjną, połączoną z programowanym zasilaczem pomiarowym napięciowo-prądowym, programowanymi zasilaczami forsującymi napięcia i programowaną jednostką funkcjonalną.

Znany, wyżej wymieniony tester, pozwala na kontrolę parametrów statycznych funkcjonalnych i dynamicznych tych typów cyfrowych mikroukładów scalonych, których parametry elektrycznie nie wykraczają poza możliwości sterownicze i pomiarowe testera. W szczególności pozwala na kontrolę parametrów scalonych układów TTL, RTL, DTL, MSI, MOS.

Znane testery cyfrowych mikroukładów scalonych nie pozwalają na pomiar parametrów analogowych układów scalonych, z uwagi na brak możliwości forsowania napięć na poziomie miliwoltów, brak możliwości programowego porównywania wartości aktualnie mierzonej z wartością zmierzoną w poprzednim takcie pomiarowym, celem określenia gradientu mierzonego parametru elektrycznego.

Ponadto, ziarno pomiarowe jednostki pomiarowej napięcia zasilacza pomiarowego testera jest tak duże, iż nie jest ono w stanie wykazać kilkumiliwoltowej zmiany kilkuwoltowego parametru mierzonego, ponieważ wartość zmiany jest czasami mniejszą od wielkości tego ziarna.

Okazuje się jednak, że istnieje możliwość łatwego, prostego i skutecznego przystosowania znanych testerów cyfrowych mikroukładów scalonych do pomiarów i kontroli analogowych układów scalonych.

Istota wynalazku. Układ połączeń suportu głowicy testera układów scalonych, w którym suport, zaopatrzony w podstawkę do mocowania mierzonych układów scalonych i połączony poprzez wielostykowe złącze z głowicą pomiarową testera, ma wyprowadzenia podstawki suportu połączone poprzez komutacyjne układy z układami kompensacji częstotliwościowych i blokad przeciwbudzeniowych, z układem pomiaru gradientów i układem wzmacniacza małych napięć.

Wyjścia układu pomiaru gradientów i układu wzmacniacza małych napięć jak i wejścia zasilające układu pomiaru gradientów i układu wzmacniacza małych napięć są połączone z wielostykowym złączem.

Z drugiej strony wymienione komutacyjne układy są połączone z wejściami zespołu układów obciążeń rezystancyjno-pojemnościowych oraz z wyjściami układów wymuszeń prądowych i z wyjściami układów dzielników rezystancyjnych, przy czym wejście układów wymuszeń prądowych i wejścia układów dzielników rezystancyjnych są połączone z odpowiednimi stykami wielostykowego złącza, które jest również połączone przez zespół wejść–wyjść bezpośrednio z wymienionymi komutacyjnymi układami suportu.

Rozwiązanie według wynalazku w sposób łatwy i prosty umożliwia przystosowanie automatycznego urządzenia dla badania cyfrowych układów scalonych do wykorzystania go również dla badania i pomiarów analogowych mikroukładów scalonych.

Objaśnienie rysunku. Wynalazek jest bliżej objaśniony na przykładzie wykonania przedstawionym na rysunku, który pokazuje schemat blokowy układu połączeń.

Przykład realizacji wynalazku. W układzie według wynalazku podstawka 1, w której mocuje się mierzony mikroukład scalony, usytuowana na suporcie 2, ma swoje wyprowadzenia połączone z komutacyjnymi układami 3. Wyprowadzenia podstawki 1 są połączone poprzez komutacyjne układy 3 z układami 4 kompensacji częstotliwościowych i blokad przeciwbudzeniowych oraz z wejściem układu 5 pomiaru gradientów i wejściem układu 6 wzmacniacza małych napięć. Wyjście układu 5 pomiaru gradientów i wyjście układu 6 wzmacniacza małych napięć jak i wejścia zasilające tych dwóch układów są połączone z wielostykowym złączem 7, które to złącze łączy suport 2 z pomiarową głowicą 8 testera. Do pomiarowej głowicy 8 są doprowadzone wyjścia 9 z dynamicznej matrycy komutacyjnej testera, wyjście 10 ze statycznej matrycy komutacyjnej i wyjścia 11 z dystrybutora logiki. Komutacyjne układy 3 suportu 2 są z drugiej strony połączone z wejściami zespołu 12 układów obciążeń rezystancyjno-pojemnościowych oraz z wyjściami układów 13 wymuszeń prądowych i układów 14 dzielników rezystancyjnych. Wejście układów 13 wymuszeń prądowych i wejścia układów 14 dzielników rezystancyjnych są połączone z odpowiednimi stykami wielostykowego złącza 7. Wielostykowe złącze 7 jest również połączone bezpośrednio zespołem 15 wejść – wyjść z komutacyjnymi układami 3.

Działanie układu. Realizację sprawdzania analogowego mikroukładu scalonego rozpoczyna się podobnie, jak dla cyfrowego mikroukładu scalonego do wprowadzenia programu roboczego do pamięci sterownika (mini-komputera), będącego częścią składową testera. Z chwilą wywołania w testerze procesu automatycznej kontroli następuje realizacja programu roboczego, podzielona na kolejne testy statyczne, test funkcjonalny i na kolejne testy dynamiczne.

Każdy test programu realizuje się w czasie kilku kolejnych chwil czasowych, przy czym w czasie pierwszej chwili czasowej następuje przyłączenie wyznaczonych kontaktów wielostykowego złącza 7 do odpowiednich linii matrycy komutacyjnej, w następnych chwilach czasowych następuje podanie napięć zasilających na mikroukład badany i na układy pomocnicze suportu, a w ostatniej chwili czasowej następuje pomiar lub porównywanie parametru mierzonego z wartością zadaną i zakończenie testu.

Wyżej opisanym zasadom automatycznego funkcjonowania testera, w zakresie realizacji dowolnego testu programu roboczego, podporządkowane jest automatyczne sprawdzanie na testerze analogowych mikroukładów scalonych.

Układ połączeń według wynalazku, usytuowany na suporcie 2, realizuje kolejne testy kontrolne, tworząc stosownie do aktualnego pomiaru i do typu badanego mikroukładu scalonego – odpowiedni układ pomiarowy.

Umieszczony w podstawce 1 analogowy mikroukład scalony komunikuje się poprzez przekąźnikowe, komutacyjne układy 3 z układami 4 kompensacji, układami 12 obciążeń, układami 14 dzielników, układami 13 wymuszeń, układem 5 pomiaru gradientów, układem 6 wzmacniacza i bezpośrednio – poprzez zespół 15 wejść – wyjść wielostykowego złącza 7 z liniami matrycy komutacyjnej.

Zgodnie z zasadami realizacji przez tester dowolnego testu programu w pierwszej chwili czasowej realizowanego testu następuje – zgodnie z programem – przyporządkowanie wyznaczonych programem kontaktów złącza 7 do linii matrycy komutacyjnej, co równocześnie wysterowuje przekąźnikowe komutacyjne układy 3 tak, że tworzy się dla badanego układu scalonego układ pomiarowy stosowny do danego testu programu.

Odpowiednie wystierowanie komutacyjnych układów 3 umożliwia więc galwaniczne przyłączenie do podstawki 1 suportu wszystkich pozostałych układów funkcjonalnych usytuowanych na suportcie 2.

W następnej chwili czasowej realizowanego testu programu następuje podanie na badany układ scalony i na układy funkcjonalne suportu napięć zasilających z programowanych zasilaczy napięciowych testera oraz ewentualne ustawienie w stan aktywny zasilacza pomiarowego, jeśli w poprzedniej chwili czasowej został on przyłączony do któregoś z obmierzanych wejść lub wyjść badanego układu scalonego, lub do wyjścia układu 5 pomiaru gradientów lub układu 6 wzmacniacza.

W przypadku pomiarów funkcjonalnych i dynamicznych zasilacz pomiarowy jest w stanie nieaktywnym.

W ostatniej chwili czasowej realizacji testu programu roboczego następuje, już bez udziału układów funkcjonalnych suportu, pomiar lub porównanie parametru mierzonego z wartością zadaną i obróbka wyniku testu.

Zastrzeżenie patentowe

Układ połączeń suportu głowicy testera układów scalonych, w którym suport, zaopatrzony w podstawkę do mocowania mierzonych układów scalonych, jest połączony poprzez wielostykowe złącze z głowicą pomiarową testera, która z kolei jest połączona z wyjściami matrycy komutacyjnej statycznej i matrycy komutacyjnej dynamicznej oraz układów dystrybutora logiki, z n a m i e n n y t y m, że wyprowadzenia podstawki (1) suportu (2) są połączone poprzez komutacyjne układy (3) z układami (4) kompensacji częstotliwościowych i blokad przeciwbudzeniowych, z układem (5) pomiaru gradientów i układem (6) wzmacniacza małych napięć, zaś wyjścia układu (5) pomiaru gradientów i układu (6) wzmacniacza małych napięć jak i wejścia zasilające tych dwóch układów są połączone z wielostykowym złączem (7), przy czym z drugiej strony wymienione komutacyjne układy (3) suportu (2) są połączone z wejściami zespołu (12) układów obciążen rezystancyjno-pojemnościowych oraz z wyjściami układów (13) wymuszeń prądowych i z wyjściami układów (14) dzielników rezystancyjnych, podczas gdy wejście układów (13) wymuszeń prądowych i wejścia układów (14) dzielników rezystancyjnych są połączone z odpowiednimi stykami wielostykowego złącza (7), które jest również połączone poprzez zespół (15) wejść – wyjść bezpośrednio z wymienionymi komutacyjnymi układami (3).

