

(43) 国際公開日
2007 年 3 月 22 日 (22.03.2007)

PCT

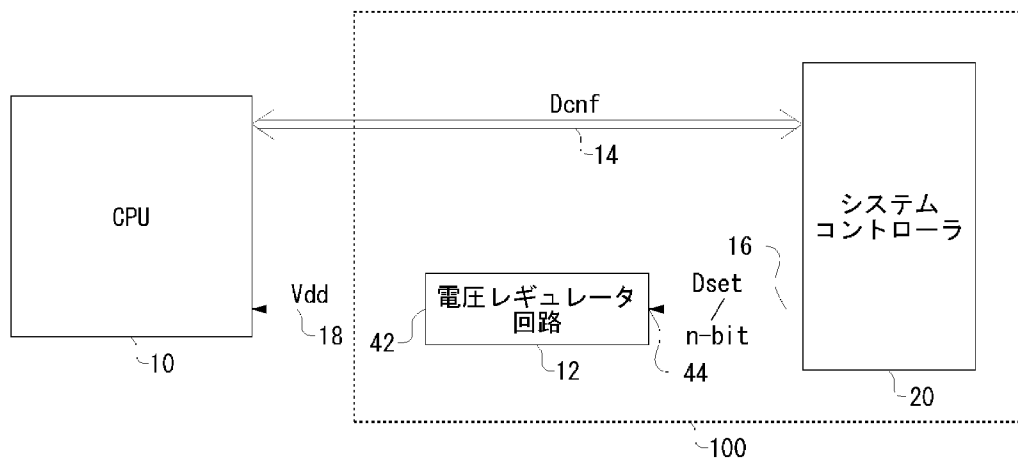
(10) 国際公開番号
WO 2007/032119 A1

- (51) 国際特許分類:
G06F 1/26 (2006.01) H02M 3/00 (2006.01)
G06F 1/28 (2006.01)
- (21) 国際出願番号: PCT/JP2006/308583
- (22) 国際出願日: 2006 年 4 月 24 日 (24.04.2006)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2005-265892 2005 年 9 月 13 日 (13.09.2005) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社ソニー・コンピュータエンタテインメント (SONY
- COMPUTER ENTERTAINMENT INC.) [JP/JP]; 〒1070062 東京都港区南青山二丁目 6 番 2 1 号 Tokyo (JP).
- (72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 瀧口 巖 (TAKIGUCHI, Iwao) [JP/JP]; 〒1070062 東京都港区南青山二丁目 6 番 2 1 号 株式会社ソニー・コンピュータエンタテインメント内 Tokyo (JP). 三井 一明 (MITSUI, Kazuaki) [JP/JP]; 〒1070062 東京都港区南青山二丁目 6 番 2 1 号 株式会社ソニー・コンピュータエンタテインメント内 Tokyo (JP). 田村 哲司 (TAMURA, Tetsuji) [JP/JP]; 〒1070062 東京都港区南青山二丁目 6 番 2 1 号 株式会社ソニー・コンピュータエンタテインメント内 Tokyo (JP). 今井 敦彦 (IMAI, Atsuhiko) [JP/JP]; 〒1070062 東京都港区南青山二丁目 6 番 2 1 号 株式会社ソニー・コンピュータエンタテインメント内 Tokyo (JP).

[続葉有]

(54) Title: POWER SOURCE DEVICE, AND ELECTRONIC DEVICE USING THE SAME

(54) 発明の名称: 電源装置およびそれを用いた電子機器



1000

12... VOLTAGE REGULATOR CIRCUIT

20... SYSTEM CONTROLLER

(57) Abstract: A supply voltage to be fed to a microprocessor is flexibly set. In a power source device (100) for feeding the supply voltage (Vdd) to the microprocessor (10), a system controller (20) sets, on the basis of a voltage instruction signal (Dcnf) outputted from the microprocessor (10), the supply voltage (Vdd) to be fed to the microprocessor (10), and outputs a voltage setting signal (Dset) corresponding to the set supply voltage. On the basis of the voltage setting signal (Dset) outputted from the system controller (20), a regulator circuit (12) generates the supply voltage (Vdd) set in the system controller (20), and feeds the generated supply voltage to the microprocessor (10). The system controller (20) acquires the states including the using time, the temperature and the operation quantity of the microprocessor (10), and reflects the acquired states on the setting of the supply voltage (Vdd).

(57) 要約: マイクロプロセッサに供給すべき電源電圧を柔軟に設定する。 マイクロプロセッサ 10 に対して電源電圧 Vdd を供給する電源装置 100 において、システムコントローラ 20 は、マイクロプロセッサ 10 から出力される電圧指示信

[続葉有]



WO 2007/032119 A1



(74) 代理人: 森下 賢樹 (MORISHITA, Sakaki); 〒1500021
東京都渋谷区恵比寿西2-11-12 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 補正書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

号Dcnfにもとづき、マイクロプロセッサ10に供給すべき電源電圧Vddを設定し、設定した電源電圧に対応した電圧設定信号Dsetを出力する。レギュレータ回路12は、システムコントローラ20から出力される電圧設定信号Dsetにもとづき、システムコントローラ20において設定された電源電圧Vddを生成し、マイクロプロセッサ10に供給する。システムコントローラ20は、マイクロプロセッサ10の使用時間、温度、演算量などの状態を取得し、取得した状態を電源電圧Vddの設定に反映させる。

明 細 書

電源装置およびそれを用いた電子機器

技術分野

[0001] この発明は、CPUなどのマイクロプロセッサに対して電源電圧を供給する電源装置に関する。

背景技術

[0002] パーソナルコンピュータやワークステーション、あるいはゲーム機器などに使用されるCPUなどのマイクロプロセッサには、電圧レギュレータ回路(以下、単にレギュレータ回路ともいう)によって安定化された所定の電源電圧が供給される。マイクロプロセッサに供給すべき電源電圧は、マイクロプロセッサの半導体製造プロセスなどに応じて設定され、近年の低電圧プロセスを用いたマイクロプロセッサの電源電圧は1.2V程度となっている。

[0003] 現在、複数のベンダーによって様々なマイクロプロセッサが供給されている。各ベンダーから供給されるマイクロプロセッサは、レギュレータ回路に対し、独自の方式によって自身に供給すべき電源電圧を指示している。言い換えれば、レギュレータ回路は、マイクロプロセッサからの電源電圧の指定を受け付けられるように設計される。図6は、従来のマイクロプロセッサとレギュレータ回路の構成例を示すブロック図である。

[0004] 図6に示すように、マイクロプロセッサ60と、レギュレータ回路62間は、たとえば5ビットの信号線64で平行接続されている。マイクロプロセッサ60は、この信号線64を介してVID(Voltage ID)信号を送信し、レギュレータ回路62に対して自身に供給すべき電源電圧Vddを指示する。レギュレータ回路62は、マイクロプロセッサ60によって指示された電源電圧Vddを生成し、電源ライン66を介してマイクロプロセッサ60に供給する。このような構成をとることにより、たとえばマイクロプロセッサ60およびレギュレータ回路62が搭載される機器(以下単にセットともいう)の出荷後において、ユーザが別のマイクロプロセッサ60に交換した場合にも、交換後のマイクロプロセッサ60に最適な電源電圧Vddを供給することができる。

発明の開示

発明が解決しようとする課題

[0005] しかしながら、従来の技術では、セットメーカは、使用するマイクロプロセッサ10のベンダーを選定するときに、そのベンダーから供給されるマイクロプロセッサ10に対応したレギュレータ回路12を選択する必要がある、設計の自由度に制約を受けていた。また、信号線64によりレギュレータ回路62に送信されるVID信号は、そのビット数によって電源電圧Vddの分解能が制限されるため、細かな電圧設定が行えないという問題がある。

[0006] 本発明の総括的な目的は、マイクロプロセッサに供給すべき電源電圧を柔軟に設定可能な電源装置の提供にある。

課題を解決するための手段

[0007] 本発明のある実施の形態では、マイクロプロセッサに対して電源電圧を供給する電源装置が提供される。この電源装置は、マイクロプロセッサから出力される電圧指示信号にもとづき、マイクロプロセッサに供給すべき電源電圧を設定し、設定した電源電圧に対応した電圧設定信号を出力するシステムコントローラと、システムコントローラから出力される電圧設定信号にもとづき、システムコントローラにおいて設定された電源電圧を生成し、マイクロプロセッサに供給するレギュレータ回路と、を備える。

[0008] この実施の形態に係る電源装置によれば、電源装置にシステムコントローラを設け、レギュレータ回路ではなく、システムコントローラにおいて、電源電圧の設定を行うことにより、さまざまな状況に応じて適切な電源電圧をマイクロプロセッサに供給することができる。

[0009] なお、以上の構成要素の任意の組合せ、本発明の表現を、方法、装置、システム、などの間で変換したものもまた、本発明の態様として有効である。

発明の効果

[0010] 本発明によれば、マイクロプロセッサに供給すべき電源電圧を柔軟に設定することができる。

図面の簡単な説明

[0011] [図1]第1の実施の形態に係るマイクロプロセッサおよびマイクロプロセッサに対して

電源電圧を供給する電源装置の構成を示すブロック図である。

[図2]システムコントローラの内部構成を示すブロック図である。

[図3]デジタルの電圧指示信号Dcnf、経過時間 τ 、および最適な電源電圧Vddの関係図であり、電圧設定テーブルの内容を示す図である。

[図4]第2の実施の形態に係る電源装置の構成を示すブロック図である。

[図5]第3の実施の形態に係る電源装置の構成を示すブロック図である。

[図6]従来のマイクロプロセッサとレギュレータ回路の構成例を示すブロック図である。

符号の説明

- [0012] 10 マイクロプロセッサ、12 レギュレータ回路、14 第1信号線、16 第2信号線、18 電源ライン、20 システムコントローラ、100 電源装置、110 電源装置、22 インターフェース部、24 電源電圧設定部、26 電圧設定テーブル、28 電力算出部、30 D/Aコンバータ、40 レギュレータ回路、50 ローパスフィルタ、52 A/Dコンバータ、54 パフォーマンスモニタ。

発明を実施するための最良の形態

- [0013] はじめに、本発明の実施の形態に係る電源装置の概要について説明する。この電源装置は、パーソナルコンピュータやゲーム機器などの電子機器に搭載され、マイクロプロセッサに対して電源電圧を供給する電源装置である。
- [0014] ある態様の電源装置は、マイクロプロセッサから出力される電圧指示信号にもとづき、マイクロプロセッサに供給すべき電源電圧を設定し、設定した電源電圧に対応した電圧設定信号を出力するシステムコントローラと、システムコントローラから出力される電圧設定信号にもとづき、システムコントローラにおいて設定された電源電圧を生成し、マイクロプロセッサに供給するレギュレータ回路と、を備える。
- [0015] この態様によると、システムコントローラにおいて、電源電圧の設定を行うことにより、さまざまな状況に応じて適切な電源電圧をマイクロプロセッサに供給することをできる。
- [0016] システムコントローラは、電圧指示信号と、マイクロプロセッサに供給すべき電源電圧との関係を保持する電圧設定テーブルを備えてもよい。また、電圧設定テーブルは、その保持するデータが、更新可能に構成されてもよい。

[0017] システムコントローラは、マイクロプロセッサの状態を取得し、取得した状態を電源電圧の設定に反映させてもよい。

マイクロプロセッサの状態は、マイクロプロセッサの使用時間、温度、演算量(演算負荷)などである。これらをパラメータとすることにより、マイクロプロセッサのそのときどきの状態に応じて最適な電源電圧を設定することができる。

[0018] システムコントローラと、マイクロプロセッサとは、バスを介して接続されてもよい。バスとしては、SPI(Serial Peripheral Interface)バスやI2Cバスを好適に用いることができ、多くの情報を送受信することが可能となる。

[0019] マイクロプロセッサは、バスを介して通信を行い、電源電圧を動的に設定してもよい。「動的に設定」とは、一度システムコントローラにおいて設定された電源電圧をマイクロプロセッサに対して固定的に供給し続けるのではなく、マイクロプロセッサや本電源装置が搭載される機器の状態に応じて、電源電圧を設定することをいう。

[0020] レギュレータ回路は、デジタル信号として入力される電圧設定信号にもとづいて、電源電圧を生成するものであり、システムコントローラとレギュレータ回路は、デジタル信号線を介して接続されてもよい。

この場合、従来のマイクロプロセッサへの電源供給へ用いられるレギュレータ回路を用いることができる。

[0021] レギュレータ回路は、アナログ信号として入力される電圧設定信号にもとづいて、電源電圧を生成するものであり、システムコントローラから出力されるデジタルの電圧設定信号をアナログの電圧設定信号に変換して、レギュレータ回路に出力するデジタルアナログ変換器をさらに備えてもよい。

この場合、アナログ入力される電圧にもとづいて出力電圧を設定する汎用的なレギュレータ回路を用いることができる。

[0022] マイクロプロセッサに供給される電源電圧をアナログデジタル変換するアナログデジタル変換器をさらに備えてもよい。システムコントローラは、アナログデジタル変換器の出力信号と、レギュレータ回路に出力する電圧設定信号から、マイクロプロセッサでの消費電力を算出する電力算出部を含んでもよい。

[0023] システムコントローラにおいて設定したマイクロプロセッサに供給すべき電源電圧と

、実際にマイクロプロセッサに供給される電圧を比較することにより、電源ラインのインピーダンスが既知である場合、マイクロプロセッサに流れる電流を計算することができる。

[0024] 以下、本発明の実施の形態に係る電源装置の詳細を、図面を参照しつつ説明する。

(第1の実施の形態)

図1は、第1の実施の形態に係る電子機器1000の構成を示すブロック図である。電子機器1000は、CPUやグラフィックプロセッサなどのマイクロプロセッサ10と、マイクロプロセッサ10に対して電源電圧Vddを供給する電源装置100を含む。以降の図において、同一または同等の構成要素には同一の符号を付し、適宜説明を省略するものとする。電源装置100により駆動されるマイクロプロセッサ10は、典型的には1.2V程度の電源電圧で動作するものである。しかしながら、実際には、実行する演算処理の内容、マイクロプロセッサ10の温度、あるいは、実装されてからの使用年月などのさまざまな要因によって、最適な電源電圧Vddは変化する。以下、いくつかの実施の形態にもとづいて、マイクロプロセッサ10に最適な電源電圧Vddを供給する電源装置100について説明する。

[0025] 以下、第1の実施の形態に係る電源装置100の構成について説明する。電源装置100は、レギュレータ回路12およびシステムコントローラ20を含む。システムコントローラ20とマイクロプロセッサ10とは、第1信号線14を介して接続される。このシステムコントローラ20には、第1信号線14を介してマイクロプロセッサ10から出力される電圧指示信号Dcnfが入力される。システムコントローラ20は、この電圧指示信号Dcnfにもとづき、マイクロプロセッサ10が要求する最適な電源電圧Vddを設定する。後述するように、システムコントローラ20は、マイクロプロセッサ10の状態を取得し、取得した状態を電源電圧Vddの設定に反映させる。

[0026] システムコントローラ20とレギュレータ回路12は、nビットの第2信号線16により接続される。システムコントローラ20は、電圧指示信号Dcnfにもとづいて設定した最適な電源電圧を、nビットのデジタル電圧設定信号Dsetとしてレギュレータ回路12に出力する。

- [0027] レギュレータ回路12は、nビットの入力端子44を備え、入力端子44に入力される信号に応じたアナログの電源電圧Vddを生成し、出力端子42から出力する。本実施の形態において使用するレギュレータ回路12は、図6に示す従来のレギュレータ回路62と同等の機能を有するものである。
- [0028] レギュレータ回路12の入力端子44には、第2信号線16を介して電圧設定信号Ds_{et}が入力されている。すなわち、レギュレータ回路12は、システムコントローラ20からの指示を受け、システムコントローラ20において設定された最適な電源電圧Vddを生成する。レギュレータ回路12の出力端子42から出力される電源電圧Vddは、電源ライン18を介してマイクロプロセッサ10に供給される。
- [0029] 図2は、システムコントローラ20の内部構成を示すブロック図である。システムコントローラ20は、インターフェース部22、電源電圧設定部24、電圧設定テーブル26を含む。インターフェース部22は、システムコントローラ20の外部に接続されるマイクロプロセッサ10およびレギュレータ回路12などのブロックと、電源電圧設定部24間の信号の送受信を制御する。たとえば、マイクロプロセッサ10とシステムコントローラ20を接続する第1信号線14は、SPIバスであってもよい。この場合、マイクロプロセッサ10とシステムコントローラ20は、データイン、データアウト、クロック、チップセレクトに対応した4本の信号線で接続される。マイクロプロセッサ10およびシステムコントローラ20間をSPIバスで接続した場合、インターフェース部22は、SPIに対応した信号処理を行い、電圧指示信号D_{cnf}を電源電圧設定部24に転送する。なお、SPIバスに代えて、I2Cバスなどを用いてもよい。
- [0030] 電源電圧設定部24には、マイクロプロセッサ10から出力されるデジタルの電圧指示信号D_{cnf}が入力されている。また、電源電圧設定部24は、電圧設定テーブル26と接続される。電圧設定テーブル26は、デジタルの電圧指示信号D_{cnf}と、マイクロプロセッサ10に供給すべき最適な電源電圧Vddとの関係を、本電源装置100を含む機器の状態をパラメータとして保持している。
- [0031] システムコントローラ20の電源電圧設定部24は、電圧指示信号D_{cnf}をもとに、電圧設定テーブル26を参照し、セットがおかれる状況に応じて最適な電源電圧Vddを設定する。以下に、システムコントローラ20における電圧指示信号D_{cnf}にもとづく電

源電圧Vddの設定方法について説明する。

[0032] (設定方法1)

たとえば、電圧設定テーブル26には、電圧指示信号Dcnfとマイクロプロセッサ10に供給すべき電源電圧Vddの関係が、本電源装置100が搭載されるセットの出荷後の経過時間 τ をパラメータとして記憶されている。

[0033] マイクロプロセッサ10は、ゲートと呼ばれる無数のトランジスタ素子が集積化されて構成される。このトランジスタ素子が安定に動作する電源電圧レベルは、経時劣化によって、徐々に上昇することが知られている。そこで、従来のマイクロプロセッサに対する電源供給技術では、このような経年劣化を踏まえて、初期状態において本来必要な電源電圧よりも高い電圧を供給する必要があった。このことは、マイクロプロセッサ10において余分な電力を消費していることを意味する。

[0034] 一方、本実施の形態に係る電源装置100では、システムコントローラ20において、出荷後の経過時間 τ を管理し、経過時間に応じて、マイクロプロセッサ10に供給すべき電源電圧Vddの設定値を徐々に上昇させる。図3は、デジタルの電圧指示信号Dcnf、経過時間 τ 、および最適な電源電圧Vddの関係図であり、電圧設定テーブル26の内容を示す図である。

[0035] マイクロプロセッサ10からは、品種ごと、ロットごと、あるいは個別のプロセッサごとに予め定められたデジタルの電圧指示信号Dcnfが出力される。システムコントローラ20は、セット出荷後の経過時間 τ と、電圧指示信号Dcnfにもとづき、電圧設定テーブル26を参照して、最適な電源電圧Vddを決定する。たとえば、あるマイクロプロセッサ10から電圧指示信号Dcnf1が出力されており、経過時間が τ_1 であった場合、最適な電源電圧はVdd1となる。電圧設定テーブル26には、最適な電源電圧Vddの値がnビットのデジタル値として記憶されており、電源電圧設定部24は、このデジタル値をデジタル電圧設定信号Dsetとしてレギュレータ回路12に出力する。

[0036] このように、本設定方法によれば、セットの出荷後の経過時間 τ に応じて、電源電圧Vddを調節することにより、必要以上に高い電源電圧を供給する必要がなくなるため、消費電力を低減することが可能となる。

[0037] なお、セット出荷後の経過時間 τ は、システムコントローラ20自身で管理して取得

してもよいし、マイクロプロセッサ10において管理しておき、第1信号線14を介して取得してもよく、あるいは、外部の処理ブロックから取得してもよい。

また、システムコントローラ20は、出荷後の経過時間 τ に代えて、マイクロプロセッサ10の積算使用時間を管理して、電源電圧Vddを設定してもよい。

[0038] (設定方法2)

設定方法2では、マイクロプロセッサ10の演算処理量(演算負荷)をモニタし、演算負荷に応じて電源電圧Vddを最適な値に設定する。マイクロプロセッサ10の演算負荷は、電圧指示信号Dcnfとともに、第1信号線14を介してマイクロプロセッサ10から入力される。上述のように、第1信号線14をSPIバスやI2Cバスとした場合には、このような付加的な情報の送受信が可能となる。

[0039] この設定方法では、マイクロプロセッサ10から電源電圧設定部24に対して、電圧指示信号Dcnfおよび演算負荷を表す演算負荷信号SigLが出力される。電圧設定テーブル26には、演算負荷信号SigLおよび電圧指示信号Dcnfと、電源電圧Vddの関係が記憶される。電源電圧設定部24は、電圧設定テーブル26を参照して、現在の演算負荷信号SigLと、電圧指示信号Dcnfにもとづいて、設定電圧Dsetを決定し、レギュレータ回路12へと指示する。

[0040] この設定方法によれば、マイクロプロセッサ10の演算量や動作クロックに応じて、電源電圧Vddを好適に制御することができる。

[0041] (設定方法3)

本設定方法では、システムコントローラ20は、マイクロプロセッサ10の温度THをモニタし、マイクロプロセッサ10の温度に応じてマイクロプロセッサ10に供給すべき電源電圧Vddを調節する。マイクロプロセッサ10の温度THは、たとえばサーミスタなどを用いた温度検出回路によって、電圧信号(以下、温度検出電圧Vthという)として取得することができる。温度検出電圧Vthは、インターフェース部22、あるいは外部のA/Dコンバータによりデジタル値に変換された後、電源電圧設定部24へと入力される。

[0042] 電圧設定テーブル26には、電圧指示信号Dcnfと電源電圧Vddの関係が、マイクロプロセッサ10の温度THをパラメータとして記憶されており、電源電圧設定部24は

、電圧設定テーブル26を参照することにより、最適な電源電圧Vddをレギュレータ回路12に対して指示することができる。

[0043] (設定方法4)

セットの低消費電力化の観点からみると、マイクロプロセッサ10に供給すべき電源電圧Vddは、マイクロプロセッサ10が動作可能な範囲で、なるべく低く設定することが望ましい。そこで、設定方法4では、電源電圧設定部24とマイクロプロセッサ10が双方向通信を行いながら、最適な電源電圧Vddを動的に設定する。

[0044] 具体的には電源電圧設定部24とマイクロプロセッサ10は、以下の動作を行うことによって最適な電源電圧Vddを設定する。

まず、電源電圧設定部24は、初期電源電圧VddINITを設定する。この初期電源電圧VddINITは、マイクロプロセッサ10が確実に動作する値に設定することが望ましい。

電源電圧設定部24は、設定した初期電源電圧VddINITに対応する電圧設定信号Dsetをレギュレータ回路12に対して出力する。レギュレータ回路12は、入力された電圧設定信号Dsetにもとづいて、初期電源電圧VddINITを生成し、マイクロプロセッサ10へと出力する。

[0045] マイクロプロセッサ10は、初期電源電圧VddINITが印加された状態で安定に動作可能かどうかを表すイネーブル信号ENを、第1信号線14を介して電源電圧設定部24へと出力する。イネーブル信号ENはハイレベル(1)のとき動作可能、ローレベル(0)のとき動作不能を表すものとする。電源電圧設定部24は、イネーブル信号ENがハイレベルのとき、電圧設定信号Dsetを、電源電圧Vddが低下する方向にシフトし、レギュレータ回路12へと出力する。その結果、マイクロプロセッサ10には、初期電源電圧VddINITよりも低い電源電圧が供給される。

[0046] マイクロプロセッサ10は、現在の電源電圧Vddで安定に動作可能かを判定し、イネーブル信号ENを電源電圧設定部24へと送信する。このとき、電源電圧設定部24は、イネーブル信号ENがハイレベルであればさらに電源電圧Vddを低下させ、逆にローレベルであれば、電源電圧Vddを上昇させる。

[0047] 本設定方法では、マイクロプロセッサ10とシステムコントローラ20が上記手順を繰り返す。

返すことによって、マイクロプロセッサ10が動作可能な最小の電源電圧Vddを設定することができる。さらに、この方式を用いる場合、電圧設定テーブル26は設けなくてもよい。

[0048] このように、本実施の形態に係る電源装置100によれば、レギュレータ回路12ではなく、システムコントローラ20において、電源電圧Vddの設定を行うため、セットがおかれる状況に応じて適切な電源電圧をマイクロプロセッサ10に供給することができる。

[0049] また、マイクロプロセッサ10とシステムコントローラ20間をSPIバスやI2Cバスで接続する場合、図6に示す従来の電源装置のように、マイクロプロセッサ10からnビットの信号線を出力する必要がないため、マイクロプロセッサ10のピン数を減らすことができる。

[0050] なお、設定方法1～設定方法4で説明した設定方法は、単独で用いても良いし、任意で組み合わせてもよい。システムコントローラ20において、セット出荷後の経過時間 τ 、マイクロプロセッサ10の温度TH、あるいはマイクロプロセッサ10の演算負荷などの複数の要素を統合的に解析することにより、より最適な電源電圧Vddを設定することができる。

[0051] システムコントローラ20に設けられた電圧設定テーブル26は、アップデート可能に構成されていても良い。たとえば、本電源装置100が搭載されるセットがパーソナルコンピュータやゲーム機器などのネットワーク機能を備える場合、LAN(Local Area Network)などを介して、ネットワークに接続することにより、新たな設定テーブルのデータをダウンロードすることができる。システムコントローラ20は、ダウンロードしたデータをもとに、電圧設定テーブル26の内容を書き換える。電圧設定テーブル26を必要に応じて更新することによって、不具合の修正や、より適切な電源電圧の設定が可能となる。なお、電圧設定テーブル26の更新は、CD-ROMやフレキシブルディスクなどのメディアなどによって行ってもよい。

[0052] (第2の実施の形態)

第1の実施の形態では、出力電圧の設定をデジタル信号によって行うタイプのレギュレータ回路12を用いた電源装置100について説明した。以下で説明する第2の実

施の形態では、アナログ電圧によって出力電圧を設定可能なレギュレータ回路を用いた電源装置110について説明する。

[0053] 図4は、第2の実施の形態に係る電源装置110の構成を示すブロック図である。電源装置110は、レギュレータ回路40、D/Aコンバータ30、システムコントローラ20を備える。システムコントローラ20の構成およびマイクロプロセッサ10との接続態様については、第1の実施の形態と同じであるため、説明を省略する。

[0054] システムコントローラ20から第2信号線16を介して出力されるnビットのデジタルの電圧設定信号Dsetは、D/Aコンバータ30へと入力される。D/Aコンバータ30は、電圧設定信号Dsetをデジタルアナログ変換し、アナログの電圧設定信号Vsetに変換する。D/Aコンバータ30から出力される電圧設定信号Vsetは、レギュレータ回路40の入力端子44に入力される。

[0055] レギュレータ回路40は、入力端子44に入力された電圧設定信号Vsetに応じて、電源電圧Vddを生成し、電源ライン18を介してマイクロプロセッサ10へと出力する。

[0056] 本実施の形態によれば、汎用的なレギュレータ回路を利用することができる。さらに、システムコントローラ20から出力されるデジタルの電圧設定信号Dsetのビット数を増やすことにより、レギュレータ回路の出力電圧、すなわちマイクロプロセッサ10に供給する電源電圧Vddを従来の電源装置に比べて、より細かく調節することができる。

[0057] (第3の実施の形態)

図5は、第3の実施の形態に係る電源装置120の構成を示すブロック図である。本実施の形態に係る電源装置120は、マイクロプロセッサ10の消費電流、消費電力を算出する機能を備える。

[0058] 本実施の形態に係る電源装置120は、システムコントローラ20'、レギュレータ回路12、ローパスフィルタ50、A/Dコンバータ52を備える。

[0059] 一般的なレギュレータ回路12は、制御対象の電圧、すなわち電源電圧Vddが、電圧設定信号Dsetによって指示される目標値に近づくように帰還制御を行っている。本実施の形態では、実際にマイクロプロセッサ10に印加されている電源電圧Vddが、帰還電圧Vfbとしてレギュレータ回路12に帰還されている。レギュレータ回路12は、帰還電圧Vfbが目標値に近づくように電圧生成を行う。

- [0060] 帰還電圧Vfbは、ローパスフィルタ50を介してA/Dコンバータ52へと入力される。帰還電圧Vfbは、高周波成分の除去によって平滑化された後、A/Dコンバータ52によってデジタルの帰還信号Dfbに変換される。帰還信号Dfbは、システムコントローラ20へと入力される。
- [0061] 本実施の形態に係るシステムコントローラ20'は、図2に加えて、電力算出部28を備える。電力算出部28には、電源電圧設定部24から出力される電圧設定信号DsetおよびA/Dコンバータ52から出力される帰還信号Dfbが入力されており、2つの信号にもとづき、マイクロプロセッサ10における消費電流および消費電力を算出する。
- [0062] レギュレータ回路12によって生成した電源電圧Vddは、電源ライン18を介してマイクロプロセッサ10に印加される。ここで電源ライン18は、微小な抵抗成分RLを有しているため、負荷電流ILが流れることによって電圧降下 ΔV が発生する。電圧降下 ΔV と、抵抗成分RL、負荷電流ILの間には、 $IL = \Delta V / RL$ の関係式が成り立つ。
- [0063] 本実施の形態において、電源ライン18での電圧降下 ΔV は、 $\Delta V = Vdd - Vfb$ によって求めることができる。ここで、Vddは、電圧設定信号Dsetにより指示された電圧値であり、Vfbは、実際にマイクロプロセッサ10に印加される電圧である。電力算出部28は、Vddに対応する電圧設定信号Dsetと、Vfbに対応する帰還信号Dfbによって、電圧降下 ΔV を算出する。
- [0064] 電源ライン18の抵抗成分RLは予め測定しておく。電力算出部28は、電圧設定信号Dsetおよび帰還信号Dfbから求めた電圧降下 ΔV と、抵抗成分RLから上記関係式を用いて、マイクロプロセッサ10に流れる電流を算出する。
- [0065] たとえば、電圧設定信号Dsetが1.2Vに対応した値を示しており、帰還信号Dfbが、1.08Vに対応した値を示しているとする、電圧降下 $\Delta V = 0.12V$ となる。また、電源ライン18の抵抗値が $RL = 1.2m\Omega$ であったとすると、マイクロプロセッサ10における消費電流ILは、 $IL = 0.12V / 1.2m\Omega = 100A$ となる。さらに消費電力は、 $P = I \cdot V = 100A \times 1.2V = 120W$ となる。
- [0066] 電力算出部28はこのようにして算出したマイクロプロセッサ10の消費電流および消費電力を、外部に接続されるパフォーマンスモニタ54へと出力する。ユーザは、パフォーマンスモニタ54から、マイクロプロセッサ10の動作状態を知ることができる。

- [0067] このように、本実施の形態に係る電源装置120によれば、システムコントローラ20'に、電力算出部28を設け、マイクロプロセッサ10の駆動経路上の一点の電圧を入力して電圧降下を測定することにより、マイクロプロセッサ10の消費電流あるいは消費電力を算出することができる。
- [0068] さらに、本実施の形態に係る電源装置120において算出したマイクロプロセッサ10の消費電流あるいは消費電力を、第1の実施の形態で説明したように、マイクロプロセッサ10に供給する電源電圧Vddの設定に反映してもよい。
- [0069] 以上、本発明について、実施の形態をもとに説明した。この実施の形態は例示であり、それらの各構成要素や各処理プロセスの組合せにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。
- [0070] 実施の形態において、システムコントローラ20は、レギュレータ回路12を制御する処理を行ったが、このシステムコントローラ20に、その他の処理を実行させてもよい。たとえば、システムコントローラ20において、マイクロプロセッサ10の温度情報を取得する場合には、システムコントローラ20により、マイクロプロセッサ10を冷却するファンを制御してもよい。その他、システムコントローラ20をその他のブロックと接続することにより、統合的な処理を行うことができる。

産業上の利用可能性

- [0071] 本発明は、マイクロプロセッサなどを備える電子装置に利用することができる。

請求の範囲

- [1] マイクロプロセッサに対して電源電圧を供給する電源装置であって、
前記マイクロプロセッサから出力される電圧指示信号にもとづき、前記マイクロプロセッサに供給すべき電源電圧を設定し、設定した電源電圧に対応した電圧設定信号を出力するシステムコントローラと、
前記システムコントローラから出力される前記電圧設定信号にもとづき、前記システムコントローラにおいて設定された電源電圧を生成し、前記マイクロプロセッサに供給するレギュレータ回路と、
を備えることを特徴とする電源装置。
- [2] 前記システムコントローラは、
前記電圧指示信号と、前記マイクロプロセッサに供給すべき電源電圧との関係保持する電圧設定テーブルを備えることを特徴とする請求項1に記載の電源装置。
- [3] 前記システムコントローラは、前記マイクロプロセッサの状態を取得し、取得した状態を前記電源電圧の設定に反映させることを特徴とする請求項1または2に記載の電源装置。
- [4] 前記マイクロプロセッサの状態は、前記マイクロプロセッサの使用時間であることを特徴とする請求項3に記載の電源装置。
- [5] 前記マイクロプロセッサの状態は、前記マイクロプロセッサの温度であることを特徴とする請求項3または4に記載の電源装置。
- [6] 前記マイクロプロセッサの状態は、前記マイクロプロセッサの演算量であることを特徴とする請求項3から5のいずれかに記載の電源装置。
- [7] 前記電圧設定テーブルは、その保持するデータが、更新可能に構成されることを特徴とする請求項2に記載の電源装置。
- [8] 前記システムコントローラと、前記マイクロプロセッサとは、バスを介して接続されることを特徴とする請求項1または2に記載の電源装置。
- [9] 前記マイクロプロセッサは、前記バスを介して通信を行い、前記電源電圧を動的に設定することを特徴とする請求項8に記載の電源装置。
- [10] 前記レギュレータ回路は、デジタル信号として入力される電圧設定信号にもとづい

て、前記電源電圧を生成するものであり、

前記システムコントローラと前記レギュレータ回路は、デジタル信号線を介して接続されることを特徴とする請求項1または2に記載の電源装置。

- [11] 前記レギュレータ回路は、アナログ信号として入力される電圧設定信号にもとづいて、前記電源電圧を生成するものであり、

前記システムコントローラから出力されるデジタルの電圧設定信号をアナログの電圧設定信号に変換して、前記レギュレータ回路に出力するデジタルアナログ変換器をさらに備えることを特徴とする請求項1または2に記載の電源装置。

- [12] 前記マイクロプロセッサに供給される電源電圧をアナログデジタル変換するアナログデジタル変換器をさらに備え、

前記システムコントローラは、前記アナログデジタル変換器の出力信号と、前記レギュレータ回路に出力する電圧設定信号から、前記マイクロプロセッサでの消費電力を算出する電力算出部を含むことを特徴とする請求項1または2に記載の電源装置。

- [13] マイクロプロセッサと、

前記マイクロプロセッサに電源電圧を供給する請求項1から3のいずれかに記載の電源装置と、

を備えることを特徴とする電子機器。

補正書の請求の範囲

[2006年9月19日 (19. 09. 2006) 国際事務局受理]

1. (補正後) マイクロプロセッサに対して電源電圧を供給する電源装置であって、
前記マイクロプロセッサから出力される電圧指示信号にもとづき、前記マイクロプロセッサに供給すべき電源電圧を設定し、設定した電源電圧に対応した電圧設定信号を出力するシステムコントローラと、
前記システムコントローラから出力される前記電圧設定信号にもとづき、前記システムコントローラにおいて設定された電源電圧を生成し、前記マイクロプロセッサに供給するレギュレータ回路と、
を備え、
前記システムコントローラは、前記マイクロプロセッサの状態として、前記マイクロプロセッサの使用時間を取得し、取得した使用時間を前記電源電圧の設定に反映させることを特徴とする電源装置。
2. 前記システムコントローラは、
前記電圧指示信号と、前記マイクロプロセッサに供給すべき電源電圧との関係を保持する電圧設定テーブルを備えることを特徴とする請求項 1 に記載の電源装置。
3. (補正後) 前記マイクロプロセッサの動作クロックは一定であることを特徴とする請求項 1 または 2 に記載の電源装置。
4. (削除)
5. (削除)
6. (補正後) 前記マイクロプロセッサの動作クロックの周波数は固定されており、
前記システムコントローラは、前記マイクロプロセッサの使用時間に加えて、前記マイクロプロセッサの演算量をさらに取得し、取得した演算量を前記電源電圧の設定に反映させることを特徴とする請求項 1 に記載の電源装置。
7. 前記電圧設定テーブルは、その保持するデータが、更新可能に構成されることを特徴とする請求項 2 に記載の電源装置。
8. (補正後) 前記システムコントローラと、前記マイクロプロセッサとは、バスを介して接続されることを特徴とする請求項 1、2 または 6 のいずれかに記載の電源装置。

9. (補正後) 前記システムコントローラは、前記電源電圧の設定値を、順次低下させていき、

前記マイクロプロセッサは、各電源電圧において動作可能かを示すイネーブル信号を、前記バスを介して前記システムコントローラに送信し、

前記システムコントローラは、前記イネーブルにもとづいて、前記電源電圧を動的に設定することを特徴とする請求項 8 に記載の電源装置。

10. (補正後) 前記レギュレータ回路は、デジタル信号として入力される電圧設定信号にもとづいて、前記電源電圧を生成するものであり、

前記システムコントローラと前記レギュレータ回路は、デジタル信号線を介して接続されることを特徴とする請求項 1、2 または 6 のいずれかに記載の電源装置。

- 1 1. (補正後) 前記レギュレータ回路は、アナログ信号として入力される電圧設定信号にもとづいて、前記電源電圧を生成するものであり、

前記システムコントローラから出力されるデジタルの電圧設定信号をアナログの電圧設定信号に変換して、前記レギュレータ回路に出力するデジタルアナログ変換器をさらに備えることを特徴とする請求項 1、2 または 6 のいずれかに記載の電源装置。

- 1 2. (補正後) 前記マイクロプロセッサに供給される電源電圧をアナログデジタル変換するアナログデジタル変換器をさらに備え、

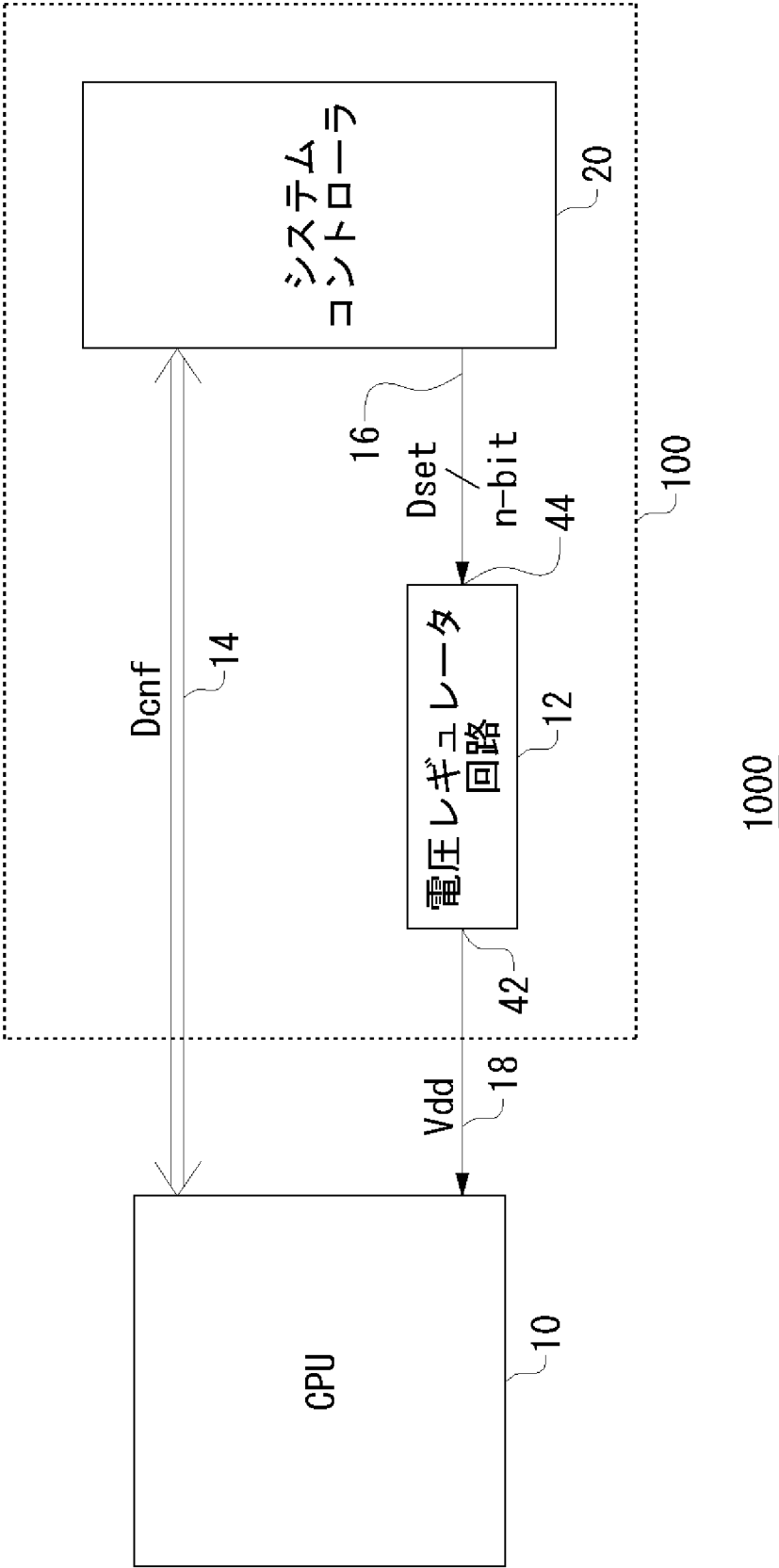
前記システムコントローラは、前記アナログデジタル変換器の出力信号と、前記レギュレータ回路に出力する電圧設定信号から、前記マイクロプロセッサでの消費電力を算出する電力算出部を含むことを特徴とする請求項 1、2 または 6 のいずれかに記載の電源装置。

- 1 3. (補正後) マイクロプロセッサと、

前記マイクロプロセッサに電源電圧を供給する請求項 1、2 または 6 のいずれかに記載の電源装置と、

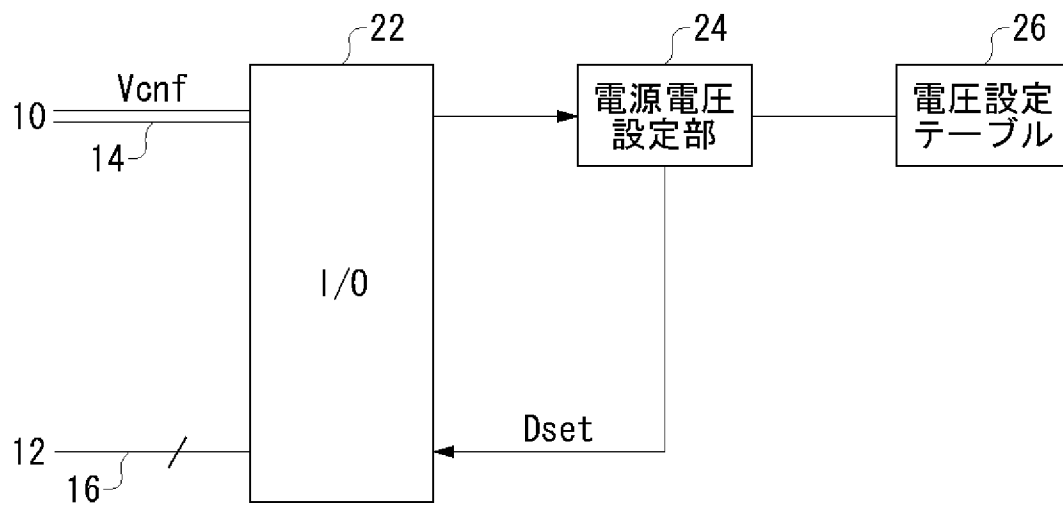
を備えることを特徴とする電子機器。

[図1]

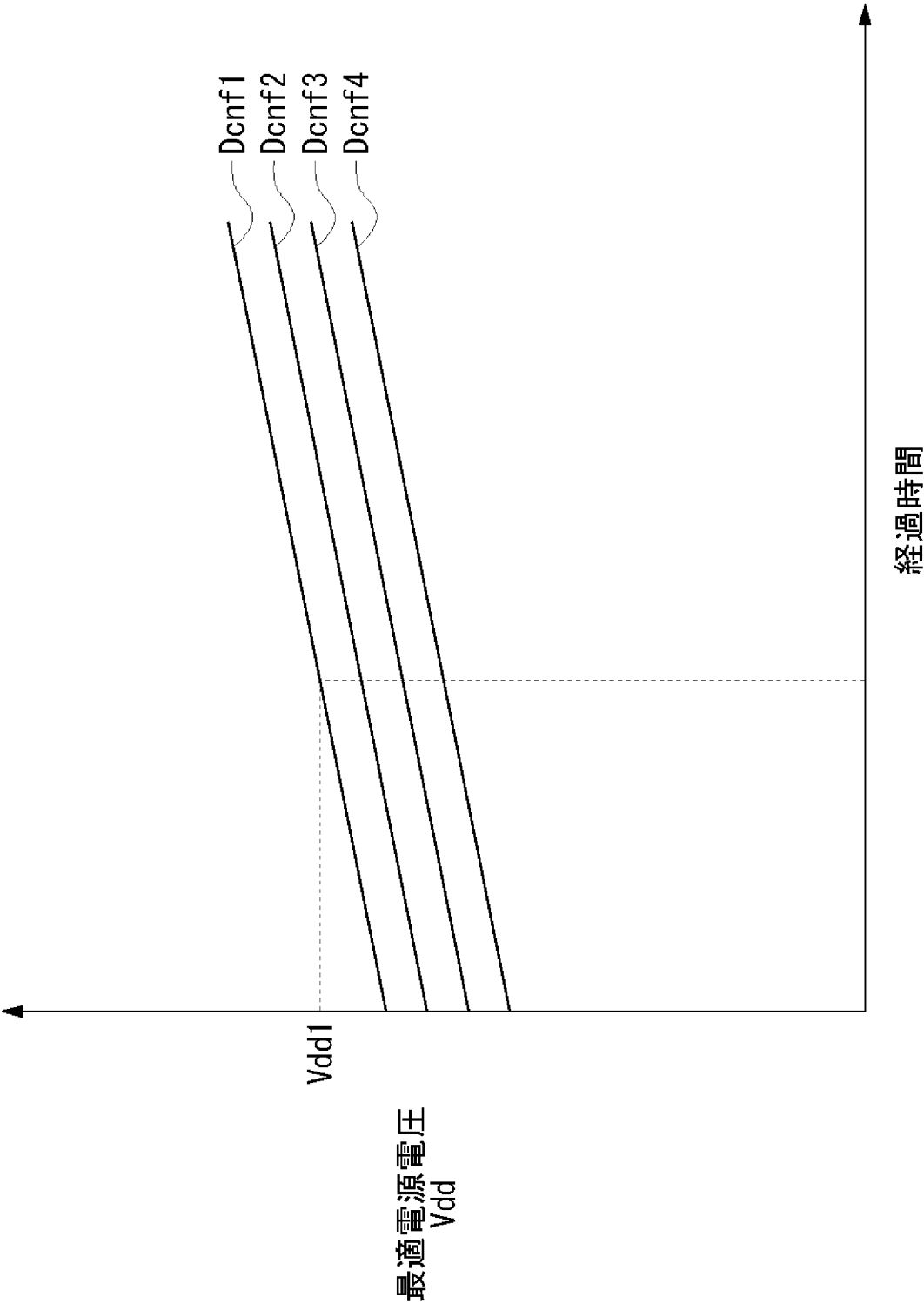


1000

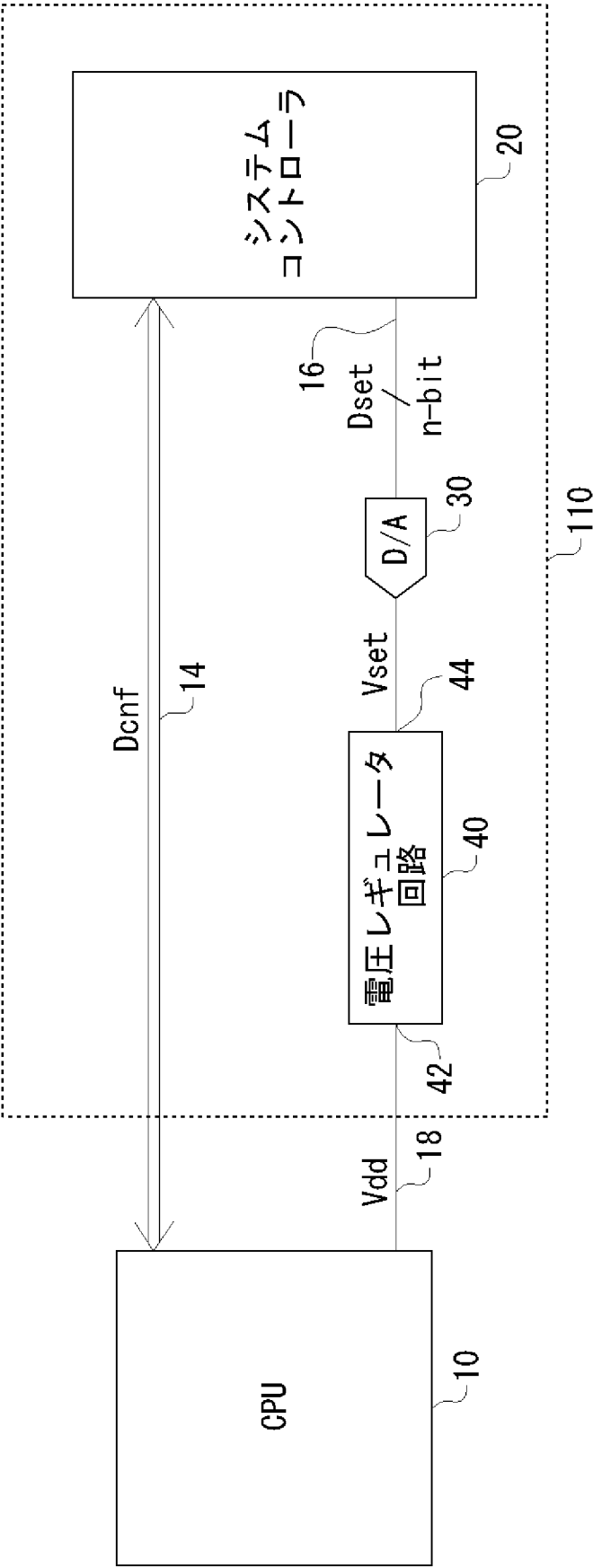
[図2]

20

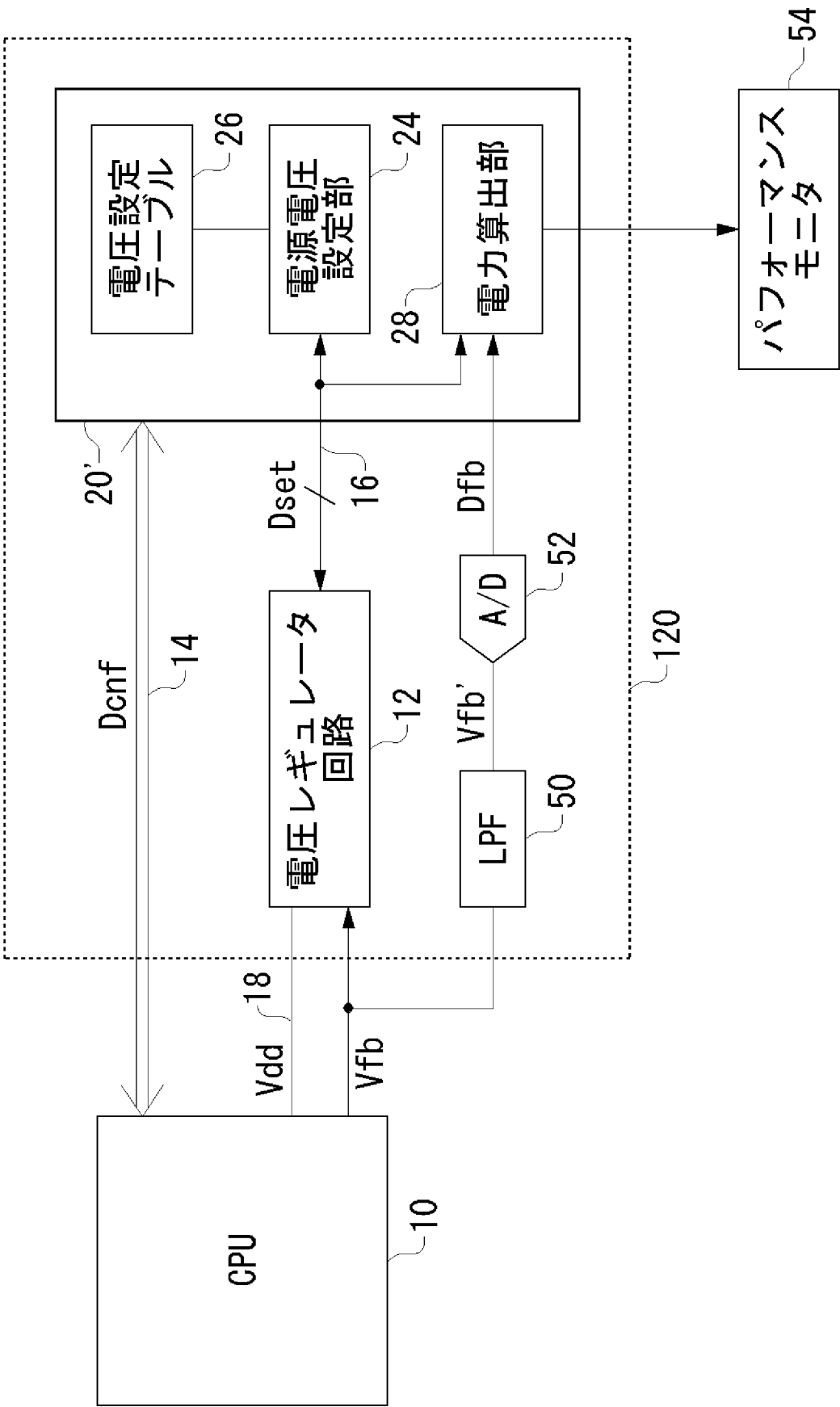
[図3]



[図4]

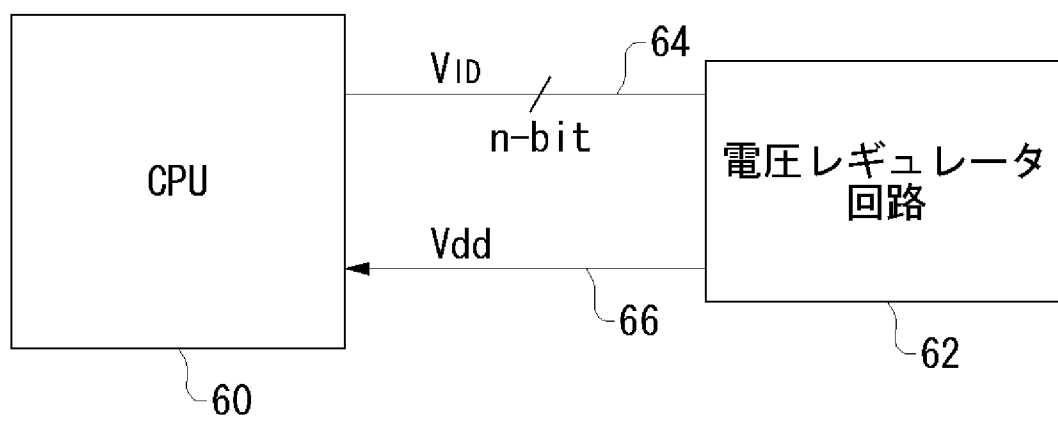


[図5]



[図6]

Prior Art



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/308583

A. CLASSIFICATION OF SUBJECT MATTER

G06F1/26(2006.01) , **G06F1/28**(2006.01) , **H02M3/00**(2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F1/26(2006.01) , **G06F1/28**(2006.01) , **H02M3/00**(2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2006
Kokai Jitsuyo Shinan Koho	1971-2006	Toroku Jitsuyo Shinan Koho	1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2003-256069 A (Ricoh Co., Ltd.), 10 September, 2003 (10.09.03), Full text; all drawings (Family: none)	1-3, 6-9, 12, 13
Y		5, 10, 11
A		4
Y	JP 2000-259288 A (Toshiba Corp.), 22 September, 2000 (22.09.00), Full text; all drawings (Family: none)	5, 10, 11
A		4
A	JP 2002-543513 A (Intel Corp.), 17 December, 2002 (17.12.02), Full text; all drawings & WO 2000/067102 A1 & US 6425086 B1	1-13

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
10 May, 2006 (10.05.06)

Date of mailing of the international search report
23 May, 2006 (23.05.06)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2006/308583

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2005-503744 A (Intersil Americas Inc.), 03 February, 2005 (03.02.05), Full text; all drawings & US 2002/0194516 A1 & WO 2002/101529 A2	1-13

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. G06F1/26(2006.01), G06F1/28(2006.01), H02M3/00(2006.01)

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. G06F1/26(2006.01), G06F1/28(2006.01), H02M3/00(2006.01)

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2006年
日本国実用新案登録公報	1996-2006年
日本国登録実用新案公報	1994-2006年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P 2 0 0 3 - 2 5 6 0 6 9 A (株式会社リコー) 2 0 0 3 . 0 9 . 1 0 , 全文, 全図 (ファミリーなし)	1-3, 6-9, 12, 13
Y		5, 10, 11
A		4
Y	J P 2 0 0 0 - 2 5 9 2 8 8 A (株式会社東芝) 2 0 0 0 . 0 9 . 2 2 , 全文, 全図 (ファミリーなし)	5, 10, 11
A		4

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

10.05.2006

国際調査報告の発送日

23.05.2006

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

安島 智也

5E

9741

電話番号 03-3581-1101 内線 3521

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2002-543513 A (インテル・コーポレーション) 2002. 12. 17, 全文, 全図 & WO 2000/067 102 A1 & US 6425086 B1	1-13
A	JP 2005-503744 A (インターシル アメリカズ インク) 2005. 02. 03, 全文, 全図 & US 2002 /0194516 A1 & WO 2002/101529 A 2	1-13