(19)中华人民共和国国家知识产权局

(12)发明专利申请

(10)申请公布号 CN 104065664 A
(43)申请公布日 2014.09.24

(21)申请号 201410309296.5

(22)申请日 2014.07.01

(71)申请人 曙光信息产业(北京)有限公司
地址 100193 北京市海淀区东北旺西路 8 号中关村软件园 36 号楼

(72)发明人 秦梦宇 杨晓君 李功波

(74)专利代理机构 北京新知远方知识产权代理事务所(普通合伙) 11397
代理人 艾凤英

(51)Int.Cl.
H04L 29/06(2006.01)

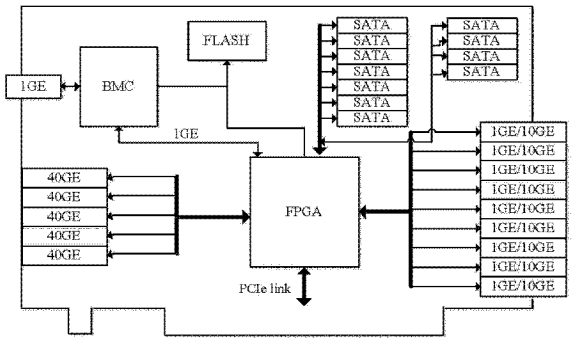
权利要求书1页 说明书4页 附图1页

(54)发明名称

一种云服务器验证系统

(57)摘要

本发明提供了一种云服务器验证系统,包括:基板管理控制器,存储器和现场可编程门阵列;存储器,用于存储信息;基板管理控制器,用于根据存储器上存储的信息通过配置现场可编程门阵列内的寄存器对存储、节点间的网络和板卡间的互连进行数据交互;现场可编程门阵列,用于根据基板管理控制器的配置对云服务器存储功能共享和/或操作系统共享进行验证;所述现场可编程门阵列包括:总线和接口标准链路接口,至少一个板卡间链路接口,至少一个串行高级技术附件主接口和从接口,以及至少一个以太网接口。本发明实施例中提供的系统全面集中的对云服务器的不同功能进行高效率验证,并且不会存在消耗资源过大和生产周期比较长等问题。



CN 104065664 A

1. 一种云服务器验证系统，其特征在于，包括：基板管理控制器 BMC，存储器 FLASH 和现场可编程门阵列 FPGA；

FLASH，用于存储信息；

BMC，用于根据 FLASH 上存储的信息通过配置 FPGA 内的寄存器对存储、节点间的网络和板卡间的互连进行数据交互；

FPGA，用于根据 BMC 的配置对云服务器存储功能共享和 / 或操作系统共享进行验证；所述 FPGA 包括：总线和接口标准 PCIe 链路接口，至少一个板卡间链路接口，至少一个串行高级技术附件 SATA 主接口和从接口，以及至少一个以太网接口；其中：

PCIe 链路接口，用于连接 PCIe 设备，通过该接口的数据交互对云服务器外部设备进行连接和测试；

板卡间链路接口，用于连接其他板卡，通过该接口的数据交互验证网络拓扑和 / 或自定义协议；

SATA 主接口，用于连接中央处理器 CPU，通过该接口的数据交互验证云服务器共享存储功能；

SATA 从接口，用于连接硬盘，通过该接口的数据交互验证云服务器共享存储功能；

以太网接口，用于连接 CPU 和 / 或连接以太网上行链路，通过该接口的数据交互验证云服务器上以太网的数据交换和 / 或路由功能。

2. 如权利要求 1 所述的系统，其特征在于，所述网络拓扑为 2D torus 网络拓扑。

3. 如权利要求 2 所述的系统，其特征在于，所述板卡间链路接口为 5 个，其中 4 个板卡间链路接口用于验证 2D torus 网络拓扑和 / 或自定义协议，1 个板卡间链路接口用于连接上行链路。

4. 如权利要求 1 所述的系统，其特征在于，SATA 主接口与 SATA 从接口以 FPGA 作为桥连接，通过该接口的数据交互验证云服务器共享存储功能。

5. 如权利要求 1 所述的系统，其特征在于，以太网接口进一步用于通过该接口的数据交互验证云服务器上以太网交换机和 / 或路由器功能。

6. 如权利要求 1 所述的系统，其特征在于，FPGA 与 PCIe 链路接口，板卡间链路接口，SATA 主接口，SATA 从接，以及口以太网接口，通过 IO 连接。

7. 如权利要求 1 所述的系统，其特征在于，BMC 进一步用于通过以太网传输网络包配置 FPGA 内的寄存器。

8. 如权利要求 1 所述的系统，其特征在于，BMC 通过 IIC 总线，配置 FPGA 内的寄存器。

9. 如权利要求 1 所述的系统，其特征在于，BMC 通过 SPI 总线，读取 FLASH 中的存储信息。

10. 如权利要求 1-9 所述的系统，其特征在于，进一步包括：

Rj45 网口，位于 BMC，用于通过该接口的数据交互对 BMC 进行调试。

一种云服务器验证系统

技术领域

[0001] 本发明涉及计算机技术领域，尤其涉及一种云服务器验证系统。

背景技术

[0002] 在云服务器验证阶段，一般采用定制集成电路芯片或者生产测试用服务器刀片对云服务器系统功能进行测试与验证。

[0003] 现有技术的不足在于：

[0004] 1、现有集成电路芯片验证功能单一分散，运行效率低下等问题。

[0005] 2、生产测试用服务器刀片会产生消耗资源过大和生产周期比较长等问题。

发明内容

[0006] 本发明实施例中提供了一种云服务器验证系统，用以对云服务器进行全面高效的验证。

[0007] 本发明实施例中提供了的一种云服务器验证系统，包括：BMC(Baseboard Management Controller，基板管理控制器)，FLASH(存储器)和FPGA(Field-Programmable Gate Array，现场可编程门阵列)；

[0008] FLASH，用于存储信息；

[0009] BMC，用于根据FLASH上存储的信息通过配置FPGA内的寄存器对存储、节点间的网络和板卡间的互连进行数据交互；

[0010] FPGA，用于根据BMC的配置对云服务器存储功能共享和/或操作系统共享进行验证；所述FPGA包括：PCIe(PCI-Express，总线和接口标准)链路接口，至少一个板卡间链路接口，至少一个SATA(Serial Advanced Technology Attachment，串行高级技术附件，一种基于行业标准的串行硬件驱动器接口)主接口和从接口，以及至少一个以太网接口；其中：

[0011] PCIe链路接口，用于连接PCIe设备，通过该接口的数据交互对云服务器外部设备进行连接和测试；

[0012] 板卡间链路接口，用于连接其他板卡，通过该接口的数据交互验证网络拓扑和/或自定义协议；

[0013] SATA主接口，用于连接CPU(Central Processing Unit，中央处理器)，通过该接口的数据交互验证云服务器共享存储功能；

[0014] SATA从接口，用于连接硬盘，通过该接口的数据交互验证云服务器共享存储功能；

[0015] 以太网接口，用于连接CPU和/或连接以太网上行链路，通过该接口的数据交互验证云服务器上以太网的数据交换和/或路由功能。

[0016] 本发明有益效果如下：

[0017] 现有验证系统通过设置各种不同模块对服务器的不同功能进行验证，因此，存在验证功能单一分散，运行效率低下等问题。并且生产测试用服务器刀片会产生消耗资源过

大和生产周期比较长等问题。

[0018] 由于在本发明实施例中提供的技术方案中，FLASH 存储信息，BMC 根据 FLASH 上存储的信息通过配置 FPGA 内的寄存器对存储、节点间的网络和板卡间的互连进行数据交互，FPGA 根据 BMC 的配置对云服务器存储功能共享和 / 或操作系统共享进行验证。其中 FPGA 包括 ：PCIe 链路接口，连接 PCIe 设备，通过该接口的数据交互对云服务器外部设备进行连接和测试 ；至少一个板卡间链路接口，连接其他板卡，通过该接口的数据交互验证网络拓扑和 / 或自定义协议 ；至少一个 SATA 主接口连接 CPU，通过该接口的数据交互验证云服务器共享存储功能 ；至少一个 SATA 从接口连接硬盘，通过该接口的数据交互验证云服务器共享存储功能 ；至少一个以太网接口连接 CPU 和 / 或连接以太网上行链路，通过该接口的数据交互验证云服务器上以太网的数据交换和 / 或路由功能。从而全面集中的对云服务器的不同功能进行高效率验证，并且采用本发明实施例中提供的技术方案，不会存在消耗资源过大和生产周期比较长等问题。

附图说明

[0019] 下面将参照附图描述本发明的具体实施例，其中 ：

[0020] 图 1 本发明实施例中云服务器验证系统结构示意图。

具体实施方式

[0021] 为了使本发明的技术方案及优点更加清楚明白，以下结合附图对本发明的示例性实施例进行进一步详细的说明，显然，所描述的实施例仅是本发明的一部分实施例，而不是所有实施例的穷举。

[0022] 发明人在发明过程中注意到 ：

[0023] 云服务器是云计算服务的重要组成部分，是面向各类互联网用户提供综合业务能力的服务平台。平台整合了传统意义上的互联网应用三大核心要素 ：计算、存储、网络，面向用户提供公用化的互联网基础设施服务。相比普通服务器，云服务器具有部署时间短、安全可靠性强、性能好且有保障、可拓展性强等优势。

[0024] 现有云服务器验证阶段，一般采用定制集成电路芯片或者生产测试用服务器刀片对云服务器系统功能进行测试与验证。

[0025] 但是现有集成电路芯片大多可通过板上设置的供电模块、互联模块、数据处理模块等分别对服务器的硬盘可靠性、处理器运行效率、网络互连稳定性和集群技术等功能进行验证。因此现有的验证系统存在验证功能单一分散，运行效率低下等问题。而生产测试用服务器刀片会产生消耗资源过大和生产周期比较长等问题。

[0026] 因此，针对上述不足，本发明实施例中提供了一种云服务器验证系统，为便于理解本发明的实施，下面对实施例进行简单说明。

[0027] 图 1 为云服务器验证系统结构示意图。如图所示，可以包括 ：BMC，FLASH 和 FPGA ；

[0028] FLASH，用于存储信息 ；

[0029] BMC，用于根据 FLASH 上存储的信息通过配置 FPGA 内的寄存器对存储、节点间的网络和板卡间的互连进行数据交互 ；

[0030] FPGA，用于根据 BMC 的配置对云服务器存储功能共享和 / 或操作系统共享进行验

证；所述 FPGA 可以包括：PCIe 链路接口，至少一个板卡间链路接口，至少一个 SATA 主接口和从接口，以及至少一个以太网接口；其中：

[0031] PCIe 链路接口，用于连接 PCIe 设备，通过该接口的数据交互对云服务器外部设备进行连接和测试；

[0032] 板卡间链路接口，用于连接其他板卡，通过该接口的数据交互验证网络拓扑和 / 或自定义协议；

[0033] SATA 主接口，用于连接 CPU，通过该接口的数据交互验证云服务器共享存储功能；

[0034] SATA 从接口，用于连接硬盘，通过该接口的数据交互验证云服务器共享存储功能；

[0035] 以太网接口，用于连接 CPU 和 / 或连接以太网上行链路，通过该接口的数据交互验证云服务器上以太网的数据交换和 / 或路由功能。

[0036] 具体实施中，网络拓扑可以为 2D torus 网络的拓扑。

[0037] 具体实施中，板卡间链路接口为 5 个，其中 4 个板卡间链路接口用于验证 2D torus 网络拓扑和 / 或自定义协议，1 个板卡间链路接口用于连接上行链路。通过卡板间的互连来验证 2D torus 网络拓扑、自定义协议。并且数量可根据具体实施中的实际要求进行选择增减。并且验证链路可根据实际情况下对带宽需求进行选择，例如可选择 10GE、40GE 或者 100GE。

[0038] 具体实施中，SATA 主接口与 SATA 从接口以 FPGA 作为桥连接，通过该接口的数据交互验证云服务器共享存储功能。具体地，SATA 主接口可选为 8 个，用于连接 CPU；SATA 从接口选为 3 个，其中一个 SATA 从接口连接硬盘，另为两个 SATA 从接口为正常 SATA 接口，用于验证共享存储功能。需要说明的是，SATA 主从接口数量可以根据需要随意选择增减。

[0039] 具体实施中，以太网接口进一步用于通过该接口的数据交互验证云服务器上以太网交换机和 / 或路由器功能。具体地，可选择 9 个以太网接口，8 个用于连接 CUP，1 个用于连接以太网上行链路，用于验证云服务器上以太网交换机、路由器等功，以太网接口数量可以根据需要随意选择增减。

[0040] 具体实施中，FPGA 与 PCIe 链路接口，板卡间链路接口，SATA 主接口，SATA 从接，以及口以太网接口，可以通过 IO 连接。PCIe 链路接口是即可实现普通 PCIe 设备连接到 host，也可以在 Pcie 链路上实现自定义协议，通过交换板对多个板卡进行互联，用于对云服务器外部设备进行连接和测试。

[0041] 具体实施中，BMC 进一步用于通过以太网传输网络包配置 FPGA 内的寄存器。

[0042] 具体实施中，BMC 通过 IIC 总线，配置 FPGA 内的寄存器。

[0043] 具体实施中，BMC 通过 SPI 总线，读取 FLASH 中的存储信息。

[0044] 具体实施中，本发明实施例中提供的系统还包括 Rj45 网口，位于 BMC，用于通过该接口的数据交互对 BMC 进行调试。Rj45 网口，可以连接交换机形成 BMC 的管理网络，用于管理 BMC 或者通过 BMC 管理整个服务器，用于调试管理 BMC。

[0045] 本领域内的技术人员应明白，本发明的实施例可提供为方法、系统、或计算机程序产品。因此，本发明可采用完全硬件实施例、完全软件实施例、或结合软件和硬件方面的实施例的形式。而且，本发明可采用在一个或多个其中包含有计算机可用程序代码的计算机可用存储介质（包括但不限于磁盘存储器、CD-ROM、光学存储器等）上实施的计算机程序产

品的形式。

[0046] 本发明是参照根据本发明实施例的方法、设备（系统）、和计算机程序产品的流程图和/或方框图来描述的。应理解可由计算机程序指令实现流程图和/或方框图中的每一流程和/或方框、以及流程图和/或方框图中的流程和/或方框的结合。可提供这些计算机程序指令到通用计算机、专用计算机、嵌入式处理机或其他可编程数据处理设备的处理器以产生一个机器，使得通过计算机或其他可编程数据处理设备的处理器执行的指令产生用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的装置。

[0047] 这些计算机程序指令也可存储在能引导计算机或其他可编程数据处理设备以特定方式工作的计算机可读存储器中，使得存储在该计算机可读存储器中的指令产生包括指令装置的制造品，该指令装置实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能。

[0048] 这些计算机程序指令也可装载到计算机或其他可编程数据处理设备上，使得在计算机或其他可编程设备上执行一系列操作步骤以产生计算机实现的处理，从而在计算机或其他可编程设备上执行的指令提供用于实现在流程图一个流程或多个流程和/或方框图一个方框或多个方框中指定的功能的步骤。

[0049] 尽管已描述了本发明的优选实施例，但本领域内的技术人员一旦得知了基本创造性概念，则可对这些实施例作出另外的变更和修改。所以，所附权利要求意欲解释为包括优选实施例以及落入本发明范围的所有变更和修改。

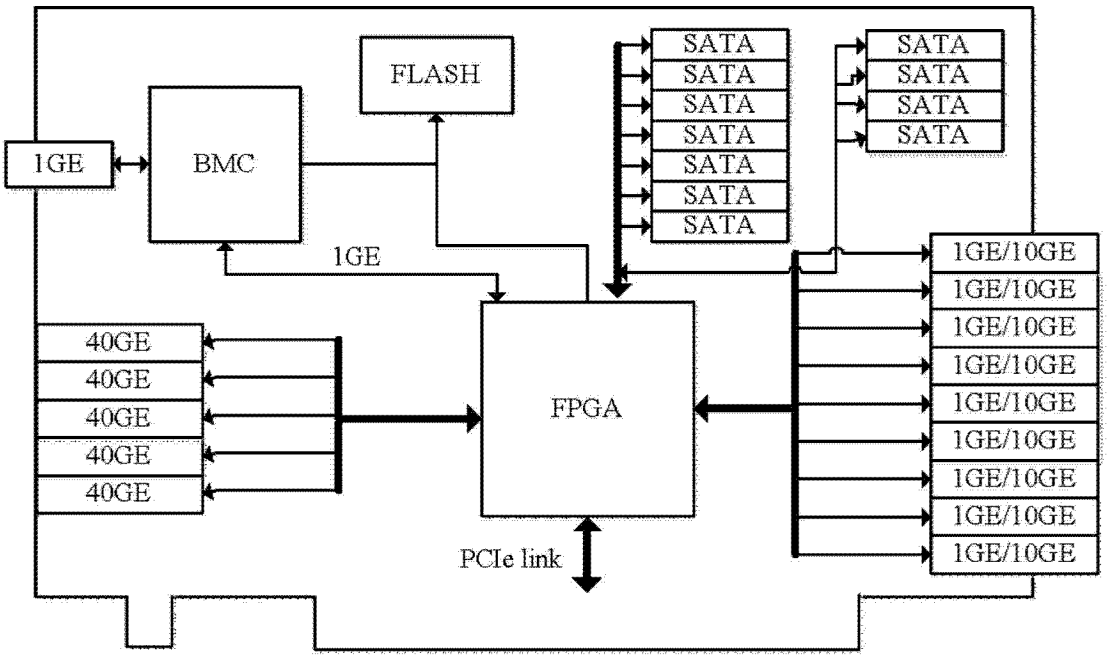

FLASH
SATA
SATA
SATA
SATA
SATA
SATA
SATA
SATA
SATA
SATA
SATA
1GE
BMC
1GE
1GE/10GE
1GE/10GE
1GE/10GE
1GE/10GE
1GE/10GE
1GE/10GE
1GE/10GE
1GE/10GE
40GE
40GE
40GE
40GE
40GE
FPGA
PCIe link

图 1