

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4052976号  
(P4052976)

(45) 発行日 平成20年2月27日(2008.2.27)

(24) 登録日 平成19年12月14日(2007.12.14)

(51) Int. Cl.		F I			
<b>HO4B</b>	<b>1/707</b>	<b>(2006.01)</b>	HO4J	13/00	D
<b>HO4B</b>	<b>7/02</b>	<b>(2006.01)</b>	HO4B	7/02	Z

請求項の数 6 (全 13 頁)

(21) 出願番号	特願2003-151487 (P2003-151487)	(73) 特許権者	000006013
(22) 出願日	平成15年5月28日(2003.5.28)		三菱電機株式会社
(65) 公開番号	特開2004-356901 (P2004-356901A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成16年12月16日(2004.12.16)	(74) 代理人	100089118
審査請求日	平成18年1月26日(2006.1.26)		弁理士 酒井 宏明
		(72) 発明者	中島 隆雄
			東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内
		審査官	佐々木 洋

最終頁に続く

(54) 【発明の名称】 パスサーチ装置および制御方法

(57) 【特許請求の範囲】

【請求項1】

スペクトラム拡散(SS: Spread Spectrum)を用いた無線通信システムの受信機内に設けられたパスサーチ装置において、

システムで要求されるパスサーチ範囲内における所望のパスを含む第1のパスサーチ範囲で、遅延プロファイルを生成し、レイク受信で使用するための有効なピークを選択する第1のサーチャと、

システムで要求されるパスサーチ範囲内における前記第1のパスサーチ範囲外の第2のパスサーチ範囲で、遅延プロファイルを生成し、所定の条件を満たすパスを検出する第2のサーチャと、

前記第2のパスサーチ範囲で所定の条件を満たすパスが検出された場合に、前記第1のパスサーチ範囲を前記第2のサーチャで検出されたパスに追従させるための制御を行う制御部と、

を備え、

前記制御部は、

「第1のパスサーチ範囲 > 第2のパスサーチ範囲」とし、

システムで要求されるパスサーチ範囲を網羅するように、前記第2のパスサーチ範囲を一定周期で変更させることとし、

前記第2のサーチャによりパスが検出されなかった場合に、前記第2のパスサーチ範囲を変更させ、一方、前記第2のサーチャによりパスが検出された場合に、前記第1のパス

サーチ範囲を、前記第 2 のパスサーチ範囲または当該検出されたパスが含まれるように変更させ、さらに、システムで要求されるパスサーチ範囲内における変更後の第 1 のパスサーチ範囲外に前記第 2 のパスサーチ範囲を変更させることを特徴とするパスサーチ装置。

【請求項 2】

前記制御部は、前記第 1 のサーチャで選択されたパスの最大相関電力値に基づいて、前記第 2 のサーチャにてパス検出の有無を判定するためのしきい値を規定することを特徴とする請求項 1 に記載のパスサーチ装置。

【請求項 3】

前記しきい値を、所定の定数を用いてオフセットすることを特徴とする請求項 2 に記載のパスサーチ装置。

【請求項 4】

前記しきい値を、前記第 1 のサーチャで選択されたパスの最大相関電力値と雑音電力との比に応じてオフセットすることを特徴とする請求項 2 に記載のパスサーチ装置。

【請求項 5】

前記第 2 のサーチャを複数個備えることを特徴とする請求項 1 ~ 4 のいずれか一つに記載のパスサーチ装置。

【請求項 6】

スペクトラム拡散 (SS : Spread Spectrum) を用いた無線通信システムの受信機に設けられた、システムで要求されるパスサーチ範囲内における第 1 のパスサーチ範囲でパスサーチを行う第 1 のサーチャと、システムで要求されるパスサーチ範囲内における前記第 1 のパスサーチ範囲外の第 2 のパスサーチ範囲でパスサーチを行い、所定の条件を満たすパスを検出する第 2 のサーチャ、の制御方法において、

前記第 2 のパスサーチ範囲で所定のパスが検出された場合に、前記第 1 のパスサーチ範囲を前記第 2 のサーチャで検出されたパスに追従させる追従制御ステップ、

を含み、

前記追従制御ステップでは、

「第 1 のパスサーチ範囲 > 第 2 のパスサーチ範囲」とし、

システムで要求されるパスサーチ範囲を網羅するように、前記第 2 のパスサーチ範囲を一定周期で変更することとし、

さらに、

前記第 2 のサーチャによりパスが検出されなかった場合に、前記第 2 のパスサーチ範囲を変更し、

前記第 2 のサーチャによりパスが検出された場合に、前記第 1 のパスサーチ範囲を、前記第 2 のパスサーチ範囲または当該検出されたパスが含まれるように変更し、その後、システムで要求されるパスサーチ範囲内における変更後の第 1 のパスサーチ範囲外に前記第 2 のパスサーチ範囲を変更することを特徴とする制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、スペクトラム拡散 (SS : Spread Spectrum) を用いた無線通信システムの受信機内に設けられるパスサーチ装置およびその制御方法に関するものであり、特に、システムで要求されるパスサーチ範囲内で所望のパスを検出可能なパスサーチ装置およびその制御方法に関するものである。

【0002】

【従来の技術】

以下、従来の無線通信システムの受信機について説明する。下記特許文献 1 によれば、まず、フィンガー部およびパスサーチ部には、A/D コンバータによりサンプリングされた受信信号が入力される。そして、フィンガー部では上記受信信号を逆拡散する。なお、フィンガー部は、通常、複数個のフィンガーが装備される。つぎに、レイク部では、フィンガー部から出力される各逆拡散信号をアラインメントされたタイミングでレイク合成する

10

20

30

40

50

。

【0003】

一方、パスサーチ部では、受信信号から遅延プロファイルを計算し、求められた遅延プロファイルから受信タイミングとして有効なピークを検出する。そして、上記フィンガー部およびレイク部に対して、それぞれタイミング情報および有効フィンガー情報を供給する。なお、このように、受信信号から遅延プロファイルを計算し、受信タイミングとして有効なピークを検出する操作を、パスサーチと呼ぶ。

【0004】

また、上記パスサーチにおいては、遅延プロファイルを計算するために2つのパスサーチウィンドウを設定し、それぞれに対応した遅延プロファイル計算手段（以降、第1および第2の遅延プロファイル計算手段と呼ぶ）が遅延プロファイルを計算する。具体的いうと、一方のパスサーチウィンドウは、トラッキングウィンドウと呼ばれ、たとえば、第1の遅延プロファイル計算手段により遅延プロファイルが計算される。このトラッキングウィンドウでは、常にパスサーチ範囲内の中心近傍の遅延プロファイルを計算する。また、他方のパスサーチウィンドウは、サーチウィンドウと呼ばれ、第2の遅延プロファイル計算手段により遅延プロファイルが計算される。このサーチウィンドウでは、トラッキングウィンドウ以外の遅延プロファイル計算範囲を時分割でパスサーチする。

【0005】

このようにして、トラッキングウィンドウとサーチウィンドウの2つのパスサーチウィンドウを用いて計算された遅延プロファイルから、有効と判断されるピークが検出され、上記フィンガー部およびレイク部に上記情報が供給され、所定の受信信号の復調処理が実行される。

【0006】

このように、従来の受信機では、サーチウィンドウのサーチを時分割で行うため、遅延プロファイル計算中に蓄積すべき情報量は少ない。また、パスサーチでは、受信系全体の基準となる受信タイミングのトラッキングを行う必要があり、安定した受信を行うには、この基準タイミングのトラッキング精度が重要であるが、従来の受信機では、トラッキングウィンドウについては、毎回、遅延プロファイルを計算するので、より精度の高いピークを得ることができる。

【0007】

【特許文献1】

特開2001-223613号公報（図1）

【0008】

【発明が解決しようとする課題】

しかしながら、上記、従来の受信機においては、トラッキングウィンドウとサーチウィンドウの範囲外の遅延波に対応するパスを検出する技術は何ら開示されておらず、トラッキングウィンドウとサーチウィンドウの範囲外の遅延波に対応するパスを検出することができない、という問題があった。

【0009】

また、トラッキングウィンドウとサーチウィンドウの範囲を、システムで要求されるパスサーチ範囲とした場合においても、トラッキングウィンドウはこのパスサーチ範囲内のある固定の範囲であり、トラッキングウィンドウを所望のパス位置に制御する技術は何ら開示されておらず、所望のパスがトラッキングウィンドウの範囲外に位置する場合、時分割で処理されるサーチウィンドウによってのみパスサーチされることになるため、復調特性が大きく劣化してしまう、という問題があった。

【0010】

本発明は、上記に鑑みてなされたものであって、システムで要求されるパスサーチ範囲よりも小さなサーチ範囲で所望のパスを検出することができ、かつ、このサーチ範囲を常に所望のパス位置を含むように制御可能なパスサーチ装置およびその制御方法を得ることを目的とする。

10

20

30

40

50

## 【 0 0 1 1 】

## 【課題を解決するための手段】

上述した課題を解決し、目的を達成するために、本発明にかかるパスサーチ装置にあっては、スペクトラム拡散（SS：Spread Spectrum）を用いた無線通信システムの受信機内に設けられたパスサーチ装置であって、システムで要求されるパスサーチ範囲内における所望のパスを含む第1のパスサーチ範囲で、遅延プロファイルを生成し、レイク受信で使用するための有効なピークを選択する第1のサーチャ（後述する実施の形態のサーチャ1aに相当）と、システムで要求されるパスサーチ範囲内における前記第1のパスサーチ範囲外の第2のパスサーチ範囲で、遅延プロファイルを生成し、所定の条件を満たすパスを検出する第2のサーチャ（サーチャ1bに相当）と、前記第2のパスサーチ範囲で所定のパスが検出された場合に、前記第1のパスサーチ範囲を前記第2のサーチャで検出されたパスに追従させるための制御を行う制御部（制御部3に相当）と、を備えることを特徴とする。

10

## 【 0 0 1 2 】

この発明によれば、システムで要求されるパスサーチ範囲内でパスサーチを行う第2のサーチャがパスを検出した場合、すなわち、第1のサーチャで検出されたパスよりも、たとえば、相関電力値が大きいパスが検出された場合、第1のサーチャを第2のサーチャで検出されたパスに追従させる。

## 【 0 0 1 3 】

## 【発明の実施の形態】

以下に、本発明にかかるパスサーチ装置の実施の形態を図面に基づいて詳細に説明する。なお、この実施の形態によりこの発明が限定されるものではない。

20

## 【 0 0 1 4 】

## 実施の形態1

図1は、本発明にかかるパスサーチ装置の実施の形態1の構成を示す図である。このパスサーチ装置は、後述するサーチャ1a用拡散符号レプリカおよびサーチャ1b用拡散符号レプリカを発生する拡散符号レプリカ発生部2と、図示しないA/Dコンバータから出力される受信信号と上記サーチャ1a用拡散符号レプリカとを用いて遅延プロファイルを生成し、レイク受信で使用するパスを検出するサーチャ1aと、上記受信信号と上記サーチャ1b用拡散符号レプリカとを用いて遅延プロファイルを生成し、パス検出を判定するサーチャ1bと、を備えている。

30

## 【 0 0 1 5 】

なお、サーチャ1aでは、生成された遅延プロファイルに基づいてレイク受信で使用するパスを選択しているが、サーチャ1bでは、生成された遅延プロファイルの中で、所定のしきい値を超えるパスがあるかどうかを判定しており、サーチャ1aに比べて簡易な構成となっている。

## 【 0 0 1 6 】

また、上記パスサーチ装置のサーチャ1aは、上記受信信号と上記拡散符号レプリカ発生部2から出力されるサーチャ1a用拡散符号レプリカとの相関値を計算するマッチドフィルタ11aと、マッチドフィルタ11aから出力される信号を同相加算する同相加算部12aと、同相加算部12aから出力される信号を2乗する2乗部13aと、2乗部13aから出力される信号を加算する電力加算部14aと、電力加算部14aから出力される信号からパスを選択するパス選択部15と、を備えている。

40

## 【 0 0 1 7 】

一方、上記パスサーチ装置のサーチャ1bは、上記受信信号と上記拡散符号レプリカ発生部2から出力されるサーチャ1b用拡散符号レプリカとの相関値を計算するマッチドフィルタ11bと、マッチドフィルタ11bから出力される信号を同相加算する同相加算部12bと、同相加算部12bから出力される信号を2乗する2乗部13bと、2乗部13bから出力される信号を加算する電力加算部14bと、制御部3によって設定されるしきい値を出力するしきい値設定部16と、電力加算部14bから出力される信号としきい値設

50

定部 16 から出力されるしきい値とを比較するしきい値判定部 17 と、を備えている。

【0018】

また、上記パスサーチ装置の制御部 3 は、拡散符号レプリカ発生部 2 が発生するサーチ 1 a 用拡散符号レプリカの位相およびサーチ 1 b 用拡散符号レプリカの位相を制御する。また、同相加算部 12 a および同相加算部 12 b 内のそれぞれのメモリを初期化するための信号を発生する。また、電力加算部 14 a および電力加算部 14 b 内のそれぞれのメモリを初期化するための信号を発生する。また、しきい値設定部 16 が設定するしきい値を制御する。

【0019】

ここで、上記本実施の形態のパスサーチ装置の動作を、図面を用いて詳細に説明する。まず、サーチ 1 a の動作について説明する。

10

【0020】

前記受信信号は、サンプル毎にマッチドフィルタ 11 a 内のシフトレジスタ 21 a に入力される。乗算部 22 a では、シフトレジスタ 21 a に入力された信号と、レプリカレジスタ 23 a に格納されている拡散符号レプリカと、をそれぞれ乗算する。加算部 25 a では、当該乗算結果を加算し、その加算結果を相関値として出力する。

【0021】

また、レプリカレジスタ 23 a の拡散符号レプリカは、レプリカロードレジスタ 24 a の内容に周期的に書き換えられる。この周期は、シフトレジスタ 21 a の段数に相当する時間に設定される。たとえば、シフトレジスタ 21 a の段数を  $N$  とした場合、レプリカレジスタ 23 a は、 $N$  サンプル時間毎に書き換えられることになる。拡散符号レプリカ発生部 2 では、制御部 3 から供給されるサーチ 1 a 用の拡散符号レプリカスタートパルスによって、サーチ 1 a 用拡散符号レプリカを発生する。

20

【0022】

そして、マッチドフィルタ 11 a の出力は、同相加算部 12 a にて加算されて  $S/N$  比が改善された後に、2乗部 13 a にて2乗され、電力加算部 14 a にてさらに  $S/N$  比が改善された後に、パス選択部 15 にてパスが選択される。

【0023】

なお、同相加算部 12 a は、図 1 に示すように、マッチドフィルタ 11 a の相関長  $N$  に相当する容量のメモリ 32 a と、加算部 31 a と、を備え、制御部 3 からメモリア信号が入力され、このタイミングでメモリ 32 a の内容をクリアする。

30

【0024】

また、電力加算部 14 a は、図 1 に示すように、マッチドフィルタ 11 a の相関長  $N$  に相当する容量のメモリ 42 a と、加算部 41 a と、乗算部 43 a と、を備え、過去の加算結果に第 1 の忘却係数  $a(1)$  を乗積する。このようにして、電力加算部 14 a 内のメモリ 42 a に遅延プロファイル長  $N$  の遅延プロファイルが保存される。

【0025】

最後に、パス選択部 15 では、作成された遅延プロファイルから複数個のパスを選択して各パスの情報（位置およびレベル等）を制御部 3 へ出力する。

【0026】

つぎに、サーチ 1 b の動作について説明する。まず、上記マッチドフィルタ 11 a、メモリ 32 a、メモリ 42 a に対しては、相関長  $N$  に対応した処理がなされるが、これに対して、マッチドフィルタ 11 b、メモリ 32 b、メモリ 42 b に対しては、相関長  $M$  に対応した処理がなされる。また、乗算部 43 a では、第 1 の忘却係数  $a$  が乗積されるが、乗算部 43 b では、第 2 の忘却係数  $b$  が乗積される。

40

【0027】

上記のような相関長が異なる点および乗積される値が異なる点を除けば、マッチドフィルタ 11 b、同相加算部 12 b、2乗部 13 b、電力加算部 14 b は、それぞれ、マッチドフィルタ 11 a、同相加算部 12 a、2乗部 13 a、電力加算部 14 a と同様の処理を行う。なお、上記マッチドフィルタ 11 b は、シフトレジスタ 21 b と、乗算部 22 b と、

50

レプリカレジスタ 2 3 b と、レプリカロードレジスタ 2 4 b と、加算部 2 5 b と、を備え、同相加算部 1 2 b は、メモリ 3 2 b と、加算部 3 1 b と、を備え、電力加算部 1 4 b は、メモリ 4 2 b と、加算部 4 1 b と、乗算部 4 3 b と、を備える。

【 0 0 2 8 】

しきい値判定部 1 7 では、電力加算部 1 4 b から出力される遅延プロファイルと、しきい値設定部 1 6 から出力されるしきい値と、を比較し、当該しきい値を越えるパスの有無を判定し、その判定結果を制御部 3 へ出力する。

【 0 0 2 9 】

つぎに、制御部 3 の動作について説明する。制御部 3 では、パス選択部 1 5 から出力されるパス情報およびしきい値判定部 1 7 から出力される判定結果に基づいて、サーチャ 1 a のパスサーチ範囲、サーチャ 1 b のパスサーチ範囲、サーチャ 1 b で使用するしきい値を規定する。そして、規定したサーチャ 1 a のパスサーチ範囲およびサーチャ 1 b のパスサーチ範囲に応じた拡散符号レプリカを生成するように拡散符号レプリカ発生部 2 を制御し、さらに、規定したサーチャ 1 b のしきい値を設定するようにしきい値設定部 1 6 を制御する。図 2 は、サーチャ 1 a およびサーチャ 1 b のパスサーチ範囲の一例を示す図である。

10

【 0 0 3 0 】

また、制御部 3 では、拡散符号レプリカ発生部 2 に対して、サーチャ 1 a 用の拡散符号レプリカスタートパルスが遅延量 1 に相当するタイミングで供給し、また、サーチャ 1 b 用の拡散符号レプリカスタートパルスが遅延量 2 に相当するタイミングで供給する。サーチャ 1 a にて生成される遅延プロファイルは N サンプル時間長であり、サーチャ 1 b にて生成される遅延プロファイルは M サンプル時間長であるため、図 2 に示すように、サーチャ 1 a のパスサーチ範囲は  $1 \sim 1 + N$  となり、サーチャ 1 b のパスサーチ範囲は  $2 \sim 2 + M$  となる。

20

【 0 0 3 1 】

図 3 は、サーチャ 1 a のパスサーチ範囲およびサーチャ 1 b のパスサーチ範囲の制御方法の一例を示すフローチャートである。

【 0 0 3 2 】

まず、制御部 3 では、サーチャ 1 b 内のしきい値設定部 1 6 に対して所定のしきい値、たとえば、サーチャ 1 a で検出されたパスの最大相関電力値に相当するしきい値を設定する (ステップ S 1)。つぎに、拡散符号レプリカ発生部 2 に対して、サーチャ 1 a およびサーチャ 1 b で使用する拡散符号レプリカを発生するように指示する (ステップ S 2)。つぎに、サーチャ 1 b におけるパス検出タイミングかどうかを判断し (ステップ S 3)、たとえば、サーチャ 1 b におけるパス検出タイミングであった場合 (ステップ S 3, Yes)、サーチャ 1 b のパス検出結果を判定する (ステップ S 4)。このとき、サーチャ 1 b においてパスが検出されなかった場合 (ステップ S 4, No) は、サーチャ 1 b のパスサーチ範囲を変更する (ステップ S 5)。また、サーチャ 1 b においてパスが検出された場合 (ステップ S 4, Yes) は、サーチャ 1 b のパスサーチ範囲 (または検出されたパス) が中央となるようにサーチャ 1 a のパスサーチ範囲を変更し (ステップ S 6)、サーチャ 1 b のパスサーチ範囲を所定の範囲、たとえば、遅延量 0 ~ M の範囲に設定する (ステップ S 7)。

30

40

【 0 0 3 3 】

また、ステップ S 3 の処理においてサーチャ 1 b におけるパス検出タイミングでない場合 (ステップ S 3, No)、ステップ S 5 の処理によりサーチャ 1 b のパスサーチ範囲を変更後、およびステップ S 7 の処理によりサーチャ 1 b のパスサーチ範囲を設定後、制御部 3 では、再度、サーチャ 1 b におけるパス検出タイミングかどうかを判断し (ステップ S 3)、以降、上記ステップ S 1 ~ S 7 の処理を繰り返し実行する。

【 0 0 3 4 】

なお、サーチャ 1 b のパス検出タイミングの間隔としては、メモリ 4 2 b がクリアされた状態から、電力加算部 1 4 b に一定値を入力したときに電力加算部 1 4 b から出力される

50

信号が収束するまでの時間、またはそれ以上の時間とする。また、第1の忘却係数  $a$  と第2の忘却係数  $b$  の値を同じ値とする。

【0035】

図4は、上記ステップS5～S7の処理の概要を示す図であり、詳細には、図4(1)がステップS5の処理の概要を表し、図4(2)がステップS6、S7の処理の概要を表す。なお、図4の横軸は遅延量である。

【0036】

図4(1)に示すように、サーチャ1bでパスが検出されない限り、サーチャ1bのパスサーチ範囲を一定周期で変更する。なお、図4(1)ではパスサーチ範囲を遅延量が大きくなる方向へ変更しているが、システムで要求されるパスサーチ範囲を網羅するものであれば、この限りではない。

10

【0037】

また、図4(2)に示すように、サーチャ1bでパスが検出された場合は、パス検出時のサーチャ1bのパスサーチ範囲(検出されたパス)が中央となるように、サーチャ1aのパスサーチ範囲を変更する。そして、サーチャ1bのパスサーチ範囲を、たとえば、遅延量0～Mの範囲に設定する。なお、図4(2)ではサーチャ1bのパスサーチ範囲の設定位置を0～Mの範囲に設定しているが、システムで要求されるパスサーチ範囲内であれば、この限りではない。

【0038】

このように、本実施の形態においては、サーチャ1aにおけるパスサーチ結果はレイク受信で使用される。また、システムで要求されるパスサーチ範囲内でパスサーチ処理を行うサーチャ1bにおいてパスが検出された場合、すなわち、サーチャ1aで検出されるパスよりも関連電力値が大きいパスが検出された場合は、サーチャ1aをサーチャ1bで検出されたパスに追従するように制御する。これにより、サーチャ1aは常に所望のパスを含むようにパスサーチ処理を行うことができ、さらに、システムで要求されるパスサーチ範囲内でサーチャ1bがパスサーチ処理を行うため、復調特性が劣化することなく、システムで要求されるパスサーチ範囲のパスサーチを行うことができる。

20

【0039】

実施の形態2

上記実施の形態1では、第1の忘却係数  $a$  と第2の忘却係数  $b$  の値を同じ値とし、サーチャ1bのパス検出タイミングの間隔を、メモリ42bがクリアされた状態から、電力加算部14bに一定値を入力したときに電力加算部14bから出力される信号が収束するまでの時間、またはそれ以上の時間とし、サーチャ1bで使用するしきい値として、サーチャ1aで検出されるパスのうち、最大の関連電力値に相当するしきい値を設定する構成を示した。これに対し、実施の形態2では、第1の忘却係数  $a$  および第2の忘却係数  $b$  を任意の値とし、さらにサーチャ1bのパス検出タイミング間隔を任意の値とし、サーチャ1bで使用するしきい値として、上記で定めた第1の忘却係数  $a$  および第2の忘却係数  $b$  と、サーチャ1bのパス検出タイミング間隔と、後述する図5および図6で示される特性と、から得られるしきい値を設定する。なお、パスサーチ装置の構成については、先に説明した実施の形態1の図1と同様であるため、同一の符号を付してその説明を省略する。

30

40

【0040】

図5は、電力加算部14aおよび電力加算部14bに一定値を入力し続けたときの時間対電力加算出力特性の一例を示す図である。なお、図5の横軸は時間を表し、縦軸は電力加算部が出力する関連電力値を表す。また、図6は、図5で示される忘却係数に対する特性をそれぞれ収束値で正規化した場合の特性を示す図である。以下、図5および図6を用いて、第1の忘却係数  $a$  および第2の忘却係数  $b$  と、サーチャ1bのパス検出タイミング間隔と、を任意の値とした場合の、サーチャ1bで使用するしきい値の設定処理について説明する。

【0041】

50

図5で示されるように、電力加算部に一定値を入力し続けた場合の出力の収束値は忘却係数の値によって定められ、収束値は関数  $f(\quad)$  で与えられる。

【0042】

また、図6で示されるように、電力加算部に一定値を入力し続けた場合の出力を前記収束値で正規化した場合の値  $H$  は、時刻  $t$  および忘却係数の値によって定められ、関数  $g(t, \quad)$  で与えられる。

【0043】

ここで、サーチャ1 a が、十分な時間パスサーチ処理を行った場合、すなわち、メモリ4 2 a がクリアされた状態から、電力加算部1 4 a に一定値を入力したときに電力加算部1 4 a から出力される信号が収束するまでの時間、以上のパスサーチ処理を行った場合で、かつサーチャ1 b のパス検出タイミング間隔を  $T$  とした場合、たとえば、サーチャ1 a で検出されるパスの最大相関電力値に相当する、サーチャ1 b におけるしきい値  $TH(a, b, T)$  は、次式(1)で与えられる。

$$TH(a, b, T) = \sigma \times f(b) / f(a) \times g(T, b) \dots (1)$$

【0044】

たとえば、第1の忘却係数  $a = 0.975$ 、第2の忘却係数  $b = 0.9$ 、サーチャ1 b のパス検出タイミング間隔  $T = 10 \text{ msec}$ 、サーチャ1 a で検出されるパスの最大相関電力値を  $\sigma$  とした場合、サーチャ1 b で使用するしきい値としては、次式(2)で示すように、「 $\sigma \times 0.32$ 」を設定する。

$$TH(0.975, 0.9, 10) = \sigma \times 2.29 / 4.50 \times 0.630 \approx \sigma \times 0.32 \dots (2)$$

【0045】

このように、本実施の形態においては、第1の忘却係数  $a$ 、第2の忘却係数  $b$ 、サーチャ1 b のパス検出タイミング間隔  $T$  を任意の値に設定した場合であっても、サーチャ1 b で使用するしきい値として、サーチャ1 a で検出されるパスの最大相関電力値に対応したしきい値を設定する。これにより、サーチャ1 b がシステムで要求されるパスサーチ範囲をパスサーチする時間を、任意に定めることができる。

【0046】

なお、上記では、サーチャ1 b におけるしきい値  $TH(a, b, T)$  を上記式(1)で定めたが、これに限らず、次式(3)で定めることとしてもよい。なお、式中の  $\Delta$  はしきい値オフセットであり、正の実数で定める。

$$TH(\lambda a, \lambda b, T) = \sigma \times f(\lambda b) / f(\lambda a) \times g(T, \lambda b) + \Delta \dots (3)$$

この場合は、上記受信信号の  $S/N$  比が小さいときであっても、サーチャ1 b においてパスの誤検出確率を抑えることができるので、サーチャ1 a のパスサーチ範囲を誤って変更してしまう確率を抑えることができる。

【0047】

実施の形態3

上記実施の形態2における式(3)では、しきい値オフセット  $\Delta$  を定数としたが、実施の形態3では、しきい値オフセット  $\Delta$  を、サーチャ1 a で検出されるパスの最大相関電力値と雑音電力との比に応じて可変とする。なお、以降では、サーチャ1 a で検出されるパスの最大相関電力値と雑音電力との比を、最大パス電力対雑音電力比  $R$  と呼ぶ。また、先に説明した実施の形態1の図1と同様の構成については、同一の符号を付してその説明を省略する。ここでは、先に説明した実施の形態1または2と異なる部分のみ説明する。図7は、本発明にかかるパスサーチ装置の実施の形態3の構成を示す図である。

【0048】

ここで、上記本実施の形態のパスサーチ装置の動作を、図面を用いて詳細に説明する。本実施の形態では、電力加算部1 4 a から出力された信号を、パス選択部1 5 とともに制御

10

20

30

40

50

部3Aに入力する。制御部3Aでは、電力加算部14aから出力された信号から、最大パス電力対雑音電力比Rを計算し、その計算結果に基づいてサーチャ1bで使用するしきい値を規定し、当該しきい値をしきい値設定部16に設定する。

【0049】

以下、最大パス電力対雑音電力比Rの計算方法について説明する。たとえば、電力加算部14aから出力される信号のうち、選択されたパス以外の信号が雑音電力と考えられる。そのため、制御部3Aでは、パス選択部15から出力される検出パス情報に基づいて、電力加算部14a出力の信号におけるパス以外の平均値を計算することによって、雑音電力を得る。そして、パス選択部15から出力されるパスの最大相関電力値と上記雑音電力との比を計算することによって、最大パス電力対雑音電力比Rを得る。

10

【0050】

その後、制御部3Aでは、最大パス電力対雑音電力比Rに基づいて、サーチャ1bにおけるパス誤検出確率を小さくするためのしきい値を与える関数 $h(R)$ を定め、この関数 $h(R)$ にしたがってサーチャ1bで使用するしきい値を定める。

【0051】

このように、本実施の形態では、受信信号のS/N比に応じて、サーチャ1bにおけるパス誤検出確率を小さくすることにより、サーチャ1aのパスサーチ範囲を誤って変更してしまう確率を抑えることができる。

【0052】

なお、上記実施の形態1~3では、サーチャ1bでパスが検出された場合、パス検出時のサーチャ1bのパスサーチ範囲が中央となるように、サーチャ1aのパスサーチ範囲を変更するが、これに限らず、一般に、遅延プロファイルは、遅延量が小さいものほど相関電力値が大きいという性質をもつので、たとえば、サーチャ1bで検出されたパスの最大相関値のパス位置がサーチャ1aのパスサーチ範囲の先頭部に位置するように、サーチャ1aのパスサーチ範囲を変更することとしてもよい。この場合、サーチャ1aのパスサーチ範囲を小さくすることができるため、回路規模を小さくすることができる。また、上記各実施の形態においては、上記中央および先頭部に限らず、サーチャ1bで検出されたパスの最大相関値のパス位置が含まれるように、サーチャ1aのパスサーチ範囲を変更することとしてもよい。

20

【0053】

また、上記実施の形態1~3では、説明の便宜上、サーチャ1aのパスサーチ範囲を制御するためのサーチャがサーチャ1bのみであったが、2つ以上のサーチャによってサーチャ1aのパスサーチ範囲を制御することとしてもよい。この場合、サーチャ1aのパスサーチ範囲外でのパスサーチ範囲が広がるため、システムで要求された全パスサーチ範囲をパスサーチするための時間を、大幅に短縮することができる。

30

【0054】

【発明の効果】

以上、説明したとおり、本発明によれば、システムで要求されるパスサーチ範囲内でパスサーチを行う第2のサーチャがパスを検出した場合、すなわち、第1のサーチャで検出されたパスよりも、たとえば、相関電力値が大きいパスが検出された場合、第1のサーチャを第2のサーチャで検出されたパスに追従させることとした。これにより、第1のサーチャは常に所望のパスを含むようにパスサーチ処理を行うことができ、さらに、システムで要求されるパスサーチ範囲内で第2のサーチャがパスサーチ処理を行うため、復調特性が劣化することなく、システムで要求されるパスサーチ範囲のパスサーチを行うことができる、という効果を奏する。

40

【図面の簡単な説明】

【図1】 本発明にかかるパスサーチ装置の実施の形態1の構成を示す図である。

【図2】 サーチャ1aおよびサーチャ1bのパスサーチ範囲の一例を示す図である。

【図3】 サーチャ1aのパスサーチ範囲およびサーチャ1bのパスサーチ範囲の制御方法の一例を示すフローチャートである。

50

【図4】 サーチャ1 a のパスサーチ範囲およびサーチャ1 b のパスサーチ範囲の制御方法の概要を示す図である。

【図5】 電力加算部に一定値を入力し続けたときの時間対電力加算出力特性の一例を示す図である。

【図6】 図5で示される忘却係数 に対する特性をそれぞれ収束値で正規化した場合の特性を示す図である。

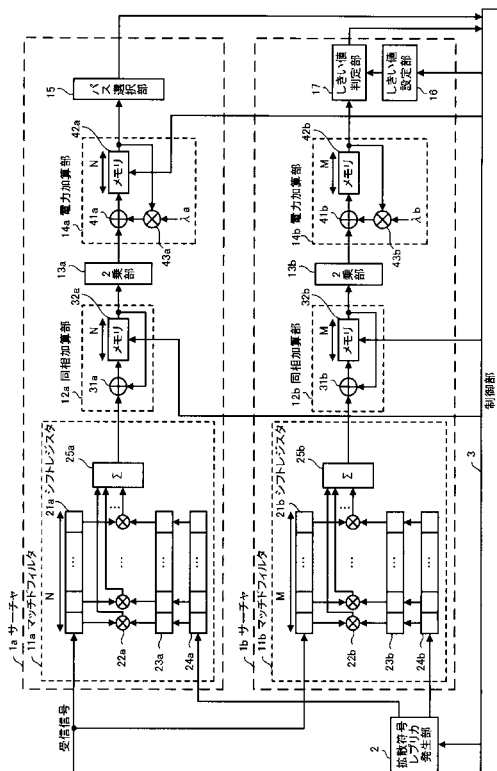
【図7】 本発明にかかるパスサーチ装置の実施の形態3の構成を示す図である。

【符号の説明】

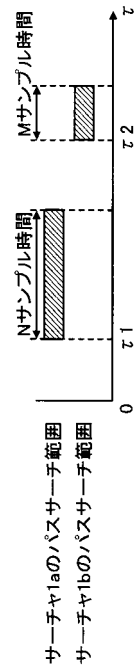
1 a , 1 b サーチャ、2 拡散符号レプリカ発生部、3 , 3 A 制御部、11 a , 11 b マッチフィルタ、12 a , 12 b 同相加算部、13 a , 13 b 乗部、14 a , 14 b 電力加算部、15 パス選択部、16 しきい値設定部、17 しきい値判定部、21 a , 21 b シフトレジスタ、22 a , 22 b 乗算部、23 a , 23 b レプリカレジスタ、24 a , 24 b レプリカロードレジスタ、25 a , 25 b 加算部、31 a , 31 b 加算部、32 a , 32 b メモリ、41 a , 41 b 加算部、42 a , 42 b メモリ、43 a , 43 b 乗算部。

10

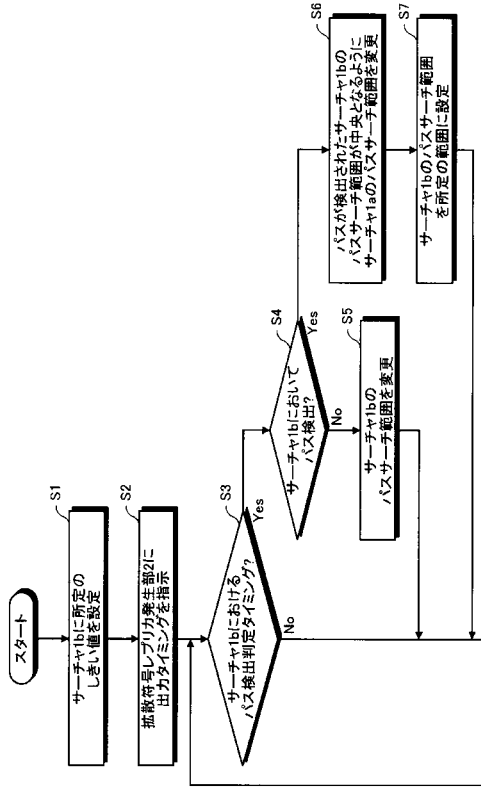
【図1】



【図2】



【 図 3 】

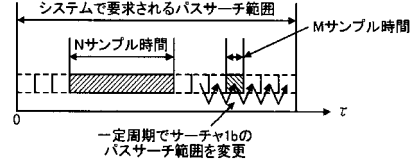


【 図 4 】

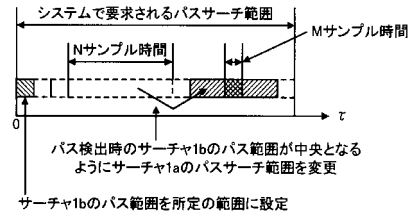
サーチャ1aのバスサーチ範囲

サーチャ1bのバスサーチ範囲

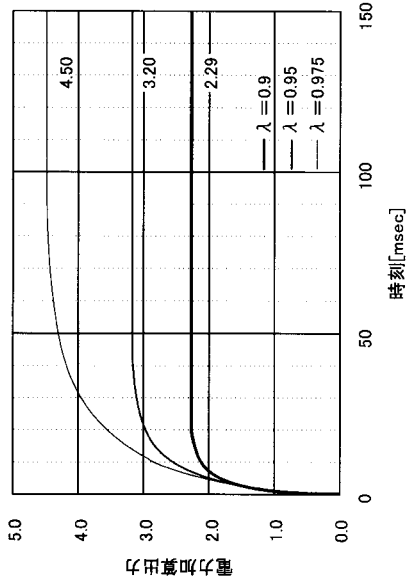
(1)サーチャ1bでバスが検出されない場合



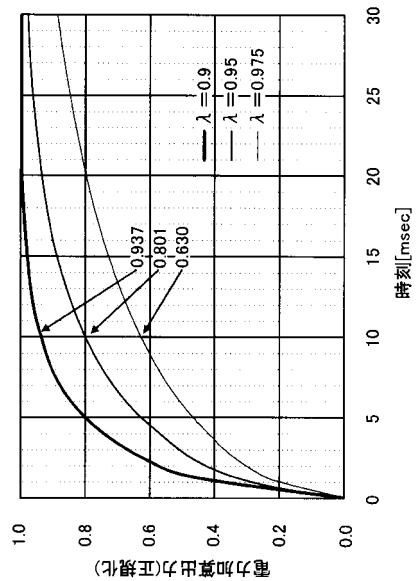
(2)サーチャ1bでバスが検出された場合



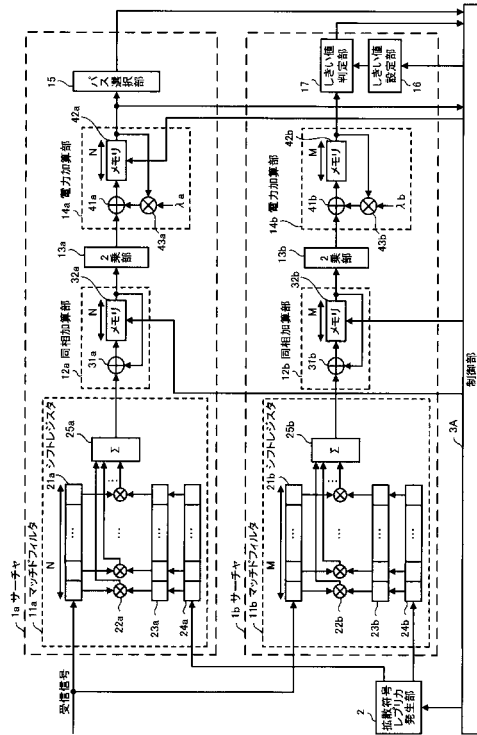
【 図 5 】



【 図 6 】



【図7】



---

フロントページの続き

- (56)参考文献 特開2003-023412(JP,A)  
特開2001-094473(JP,A)  
特開平11-187450(JP,A)  
特開平02-022941(JP,A)  
特開2004-080298(JP,A)  
特開2003-110459(JP,A)

(58)調査した分野(Int.Cl., DB名)

H04J 13/00-13/06

H04B 1/69- 1/713