



Patent dodatkowy
do patentu nr _____

Zgłoszono: 30.12.76 (P. 194832)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 03.07.78

Opis patentowy opublikowano: 15.01.1981

Int. Cl.²

G01P 3/44

CZYTELNIJA

Urząd Patentowy
Polskiej Rzeczypospolitej Ludowej

Twórca wynalazku: Andrzej Roszkowski

Uprawniony z patentu: Instytut Elektrotechniki, Warszawa (Polska)

Układ do pomiaru prędkości obrotowej

1

Przedmiotem wynalazku jest układ do pomiaru prędkości obrotowej elementu wirującego urządzeń, zwłaszcza do pomiaru prędkości obrotowej maszyn elektrycznych.

Znany jest układ zawierający czujnik pomiarowy, sprzężony z elementem wirującym, który generuje przy obrocie tego elementu o kąt α jeden impuls, co przy prędkości obrotowej „ ω ” elementu wyznacza odstęp między impulsami, w ciągu którego specjalny licznik zlicza liczbę „ n ” impulsów wzorcowych generowanych przez generator impulsów wzorcowych. Liczba „ n ” zliczonych impulsów wprowadzona zostaje do pamięci buforowej a licznik po wyzerowaniu powtarza operację zliczania. W układzie pomiarowym znajduje się ponadto drugi licznik, przeznaczony do cyklicznego zliczania impulsów wzorcowych o częstotliwości mniejszej niż częstotliwość impulsów zliczanych na początku pomiaru, pobieranych z dodatkowego źródła, zaprogramowany na zliczanie tej samej liczby „ n ” impulsów. Częstotliwość zliczania w drugim liczniku jest wprost proporcjonalna do mierzonej prędkości obrotowej wirującego elementu (patent francuski nr 7.337.020).

Istota układu do pomiaru prędkości obrotowej według wynalazku polega na połączeniu w jeden funkcjonalny zespół: czujnika pomiarowego, logicznego układu sterującego, zespołu bramek kierunkowych, generatora impulsów wzorcowych, licznika impulsów wzorcowych, sumatora akumu-

2

lującego, dyskryminatora sumatora akumulującego, dodatkowego licznika impulsów, pamięci buforowej i wyświetlacza cyfrowego. W układzie wyjście czujnika pomiarowego połączone jest z logicznym układem sterującym, którego dwa wyjścia połączone są z pierwszymi wejściami każdego z dwóch funkcyjów logicznych zespołu bramek kierunkowych. Drugie wejście obydwóch bramek są zwarte i dołączone do wyjścia generatora impulsów wzorcowych, natomiast ich wyjścia połączone są odpowiednio z wejściem operacyjnym licznika impulsów wzorcowych i z połączonymi równolegle wejściami operacyjnymi sumatora akumulującego i dodatkowego licznika impulsów. Sumator akumulujący swym wyjściem pomocniczym połączony jest z dyskryminatorem sumatora akumulującego, którego wyjście łączy się z logicznym układem sterującym.

Dodatkowy licznik impulsów przyłączony jest swymi wejściami do logicznego układu sterującego, a jego wyjście połączone jest poprzez pamięć buforową z wyświetlaczem cyfrowym. Dodatkowo wyjście zerujące logicznego układu sterującego połączone jest z wejściami zerującymi: licznika impulsów wzorcowych, sumatora akumulującego i dodatkowego licznika impulsów.

Zaletą układu do pomiaru prędkości obrotowej według wynalazku jest to, że pomiar może być przeprowadzany co jeden obrót kontrolowanego elementu, niezależnie od wartości bezwzględnej

mierzonej prędkości. Dodatkowo układ umożliwia pomiar prędkości obrotowej zmiennej skokowo w czasie, o ile tylko odstęp pomiędzy skokami nie jest krótszy od czasu pomiaru.

Przedmiot wynalazku został przedstawiony w przykładowym wykonaniu na rysunku, który przedstawia schemat blokowy układu pomiaru prędkości obrotowej elementu wirującego.

Układ pomiarowy złożony jest z czujnika pomiarowego **CZP**, logicznego układu sterującego **LUS**, zespołu bramek kierunkowych **ZBK**, generatora impulsów wzorcowych **GIW**, licznika impulsów wzorcowych **LIW**, sumatora akumulującego **SA**, dyskryminatora sumatora akumulującego **DSA**, dodatkowego licznika impulsów **DLI**, pamięci buforowej **PB** i wyświetlacza cyfrowego **WC**. W układzie tym wyjście czujnika pomiarowego **CZP** połączone jest z logicznym układem sterującym **LUS**, połączonym z kolei z wyjściami 1 i 2 z wejściami 3, 4 dwóch funkatorów logicznych w zespole bramek kierunkowych **ZBK**. Drugie wejścia 5 i 6 obydwu bramek są zwarte i przyłączone do wyjścia generatora impulsów wzorcowych **GIW**. Wyjścia obydwóch bramek są połączone odpowiednio — wyjście 7 z wejściem operacyjnym 9 licznika impulsów wzorcowych **LIW**, natomiast wyjście 8 połączone jest z wejściami operacyjnymi 10, 11 sumatora akumulującego **SA** i dodatkowego licznika impulsów **DLI**, przy czym sumator akumulujący **SA** jest połączony z licznikiem impulsów wzorcowych **LIW** oraz poprzez dyskryminator sumatora akumulującego **DSA** jest połączony zwrótnie z logicznym układem sterującym **LUS**, do którego przyłączony jest dodatkowo licznik impulsów **DLI**, który połączony jest poprzez pamięć buforową **PB** z wyświetlaczem cyfrowym **WC**. Prócz tego logiczny układ sterujący **LUS** połączony jest swoim wyjściem zerującym 12 odpowiednio z wejściami zerującymi 13, 14, 15 licznika impulsów wzorcowych **LIW**, sumatora akumulującego **SA** i dodatkowego licznika impulsów **DLI**.

Działanie układu polega na tym, że proces pomiarowy rozpoczyna się w momencie, kiedy z czujnika pomiarowego **CZP** wygenerowany zostanie impuls, oznaczający początek kolejnego obrotu kontrolowanego elementu wirującego. Impuls ten, podany z wyjścia czujnika do logicznego układu sterującego **LUS**, tak oddziałuje na ten układ, że — o ile proces poprzedniego pomiaru został definitywnie zakończony — tak zmienia poziom logiczny jego wyjścia 1 i połączonego z nim wejścia 3 funkatora logicznego w zespole bramek kierunkowych **ZBK**, że poziom logiczny wyjścia 7 tej bramki, dotychczas stały, zmieniać się będzie w takt zmian poziomu logicznego drugiego wejścia 5 tej bramki, połączonego z wyjściem generatora impulsów wzorcowych **GIW**, a tym samym zaczyna proces zliczania impulsów z generatora w operacyjnym liczniku impulsów wzorcowych **LIW**. Licznik ten tak długo zlicza przychodzące do niego impulsy, dopóki z czujnika pomiarowego **CZP** nie zostanie wygenerowany kolejny impuls oznaczający koniec jednego obrotu. Pod wpływem tego impulsu logiczny układ sterujący **LUS** ponownie

zmienia poziom logiczny swojego wyjścia 1 i połączonego z nim wejścia 3 bramki w zespole bramek kierunkowych **ZBK**, tym razem jednak tak, że na wyjściu 7 tej bramki pojawi się ponownie stały poziom logiczny, a tym samym przerwany zostaje proces zliczania w liczniku impulsów wzorcowych **LIW**.

Jednocześnie ze zmianą poziomu logicznego wyjścia 1 logicznego układu sterującego **LUS**, tak zmienia się poziom logiczny jego wyjścia 2 i połączonego z tym wyjściem wejścia 4 drugiej bramki, że stały dotychczas poziom logiczny jej wyjścia 8 zaczyna z kolei nadążać za zmianami poziomu logicznego drugiego wejścia 6, połączonego z generatorem impulsów wzorcowych **GIW**. Tym samym impulsy z generatora przechodzą do sumatora akumulującego **SA** i dodatkowego licznika impulsów **DLI**. Impulsy te są obecnie impulsami taktującymi przy wykonywaniu matematycznej operacji dzielenia w sumatorze akumulacyjnym **SA**.

Dzielną jest częstotliwość impulsów wzorcowych, wyrażona liczbą impulsów generowanych w ciągu 1 sek, zwielokrotniona np. 60 razy w celu uzyskania wyniku w obr/min, dzielnikiem jest liczba impulsów zliczonych w liczniku impulsów wzorcowych **LIW**.

Proces dzielenia, przykładowo polegający na sumowaniu, przebiega tak długo, dopóki zawartość sumatora akumulującego **SA** nie przekroczy zadanej wartości dzielnej, wpisanej na stałe z możliwością zmiany do dyskryminatora sumatora akumulującego **DSA**. Po przekroczeniu, dyskryminator sumatora akumulującego **DSA** oddziałuje na logiczny układ sterujący **LUS** w taki sposób, że poziom logiczny wyjścia 2, połączonego z wejściem 4 bramki zespołu bramek kierunkowych **ZBK** tak się zmienia, że poziom logiczny wyjścia 8 tej bramki przestaje nadążać za zmianami poziomu logicznego wejścia 6, co jest jednoznaczne z przerwaniem dopływu impulsów z generatora impulsów wzorcowych **GIW** do wejścia operacyjnego 10 sumatora akumulującego **SA** i wejścia operacyjnego 11 dodatkowego licznika impulsów **DLI**. Jest to jednocześnie sygnał zakończenia dzielenia.

Logiczny układ sterujący **LUS** pobudzony sygnałem z dyskryminatora sumatora akumulującego **DSA** zmienia nie tylko poziom logiczny swojego wyjścia 2, ale oddziałuje ponadto na dodatkowy licznik impulsów **DLI**. Pod wpływem tego oddziaływania zawartość licznika **DLI** zostaje przepisana do pamięci buforowej **PB** i wyświetlona na wyświetlaczu cyfrowym **WC**, przy czym wyświetlona liczba stanowi wynik pomiaru.

Po dokonaniu operacji przepisania, logiczny układ sterujący **LUS** wytwarza na swoim wyjściu 12 impuls zerujący, który podany na wejścia zerujące 13, 14, 15 licznika impulsów wzorcowych **LIW**, sumatora akumulującego **SA** i dodatkowego licznika impulsów **DLI**. Po zaniku impulsu zerującego układ jest przygotowany do rozpoczęcia kolejnego pomiaru, przy czym wynik ostatniego pomiaru pozostaje w pamięci buforowej **PB**.

6

5

10

15

5

