【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第７部門第２区分
【発行日】令和7年1月31日(2025.1.31)

【公開番号】特開2023-111096(P2023-111096A)
【公開日】令和5年8月10日(2023.8.10)
【年通号数】公開公報(特許)2023-150
【出願番号】特願2022-12749(P2022-12749)
【国際特許分類】
Ｈ０１Ｓ　5/22(2006.01)
【ＦＩ】
Ｈ０１Ｓ　5/22

【手続補正書】
【提出日】令和7年1月23日(2025.1.23)
【手続補正１】
【補正対象書類名】特許請求の範囲
【補正対象項目名】全文
【補正方法】変更
【補正の内容】
【特許請求の範囲】
【請求項１】
共振器端面と前記共振器端面に交差する一対の側面とを有する半導体レーザ素子であって、
基板と、
前記基板の一方の面に形成され、窒化物系半導体材料によって構成された複数の半導体層が積層された半導体積層構造体と、を備え、
前記半導体積層構造体は、前記半導体レーザ素子の共振器長方向に沿って延在する光導波路を有し、
前記基板の他方の面には、前記一対の側面を切り欠くように前記共振器長方向に沿って延在する一対の第１溝が形成されており、
前記一対の第１溝の各々における前記共振器長方向における両端部は、前記半導体積層構造体の端面から後退した位置に存在し、
前記半導体積層構造体には、前記半導体積層構造体の端面から前記共振器長方向に沿って第２溝が形成されており、
上面視において、前記第２溝は、前記光導波路の両側に形成され、且つ、前記第１溝と前記光導波路との間に形成されている、
半導体レーザ素子。
【請求項２】
前記半導体積層構造体には、前記半導体積層構造体の側面を切り欠くように前記共振器長方向に沿って延在する第３溝が形成されている、
請求項１に記載の半導体レーザ素子。
【請求項３】
前記第２溝の深さは、前記半導体積層構造体の表面のうち最も前記基板側に位置する部分よりも深いか、それに等しい
請求項２に記載の半導体レーザ素子。
【請求項４】
前記第２溝の深さは、前記第３溝の深さよりも深いか、それに等しい
請求項２に記載の半導体レーザ素子。
【請求項５】

前記第２溝の前記共振器長方向の長さは、前記半導体積層構造体の端面から１０μｍ以上、かつ、前記第３溝と前記第２溝との間の距離の２５倍以下である、
請求項２～４のいずれか１項に記載の半導体レーザ素子。
【請求項６】
前記半導体積層構造体は、ＰＮ接合部を有し、
前記第３溝の深さは、前記ＰＮ接合部の位置よりも深い、
請求項２～５のいずれか１項に記載の半導体レーザ素子。
【請求項７】
前記第３溝の側面は、傾斜している、
請求項２～６のいずれか１項に記載の半導体レーザ素子。
【請求項８】
上面視において、前記第２溝と前記光導波路との距離は、４μｍ以上である、
請求項１～７のいずれか１項に記載の半導体レーザ素子。
【請求項９】
前記第２溝は、前記半導体積層構造体のレーザ光が出射される面と反対側の端面から形成されている、
請求項１～８のいずれか１項に記載の半導体レーザ素子。
【請求項１０】
前記第２溝の側面は、傾斜している、
請求項１～９のいずれか１項に記載の半導体レーザ素子。
【請求項１１】
前記第２溝の前記共振器長方向の長さは、前記第１溝と前記半導体積層構造体の端面との距離の１／２以上である、
請求項１～１０のいずれか１項に記載の半導体レーザ素子。
【請求項１２】
半導体レーザ素子であって、
基板と、
前記基板の一方の面に形成され、複数の半導体層が積層された半導体積層構造体と、を備え、
前記半導体積層構造体は、前記半導体レーザ素子の共振器長方向に延在するリッジ部を有し、
前記半導体積層構造体の前記共振器長方向に直交する方向の端縁の表面に、突起が形成されている、
半導体レーザ素子。
【請求項１３】
前記半導体積層構造体は、さらに、前記リッジ部の両側に前記リッジ部と同じ高さで形成されるウイング部とを有し、
前記半導体積層構造体の端面の近傍には、前記ウイング部が形成されていないウイングレス部が形成されており、
前記突起は、前記ウイングレス部における前記半導体積層構造体の前記共振器長方向に直交する方向の端縁の表面に形成されている、
請求項１２に記載の半導体レーザ素子。
【請求項１４】
前記半導体積層構造体には、前記半導体積層構造体の端面から前記共振器長方向に沿って溝が形成されており、
前記端縁は、前記半導体積層構造体の表面と前記溝の側面との境界である、
請求項１２又は１３に記載の半導体レーザ素子。
【請求項１５】
前記半導体積層構造体には、前記半導体積層構造体の側面を切り欠くように前記共振器長方向に沿って延在する溝が形成されており、

前記端縁は、前記半導体積層構造体の表面と前記溝の側面との境界である、
請求項１２又は１３に記載の半導体レーザ素子。
【請求項１６】
基板の一方の面に窒化物系半導体材料によって構成された複数の半導体層を積層することで半導体積層構造体を有する半導体積層基板を作製する工程と、
前記半導体積層構造体をエッチングする第１エッチング工程と、
前記第１エッチング工程の後に、前記半導体積層構造体をエッチングする第２エッチング工程と、
前記半導体積層基板を分割することで、各々が複数の光導波路を有する複数のバー状基板を作製する分割工程と、
前記半導体積層基板又は前記バー状基板の裏面に第１溝を形成する工程と、
前記第１溝に沿って前記バー状基板を分割することで、各々が１つの光導波路を有する複数の半導体レーザ素子を作製する分割工程と、を含み、
前記第１エッチング工程では、前記半導体積層構造体に凹部を形成し、
前記第２エッチング工程では、前記凹部をさらにエッチングして第２溝を形成するとともに、前記光導波路として前記半導体積層構造体にリッジ部を形成し、
上面視において、前記第２溝は、前記光導波路の両側において、前記半導体積層構造体の端面から前記半導体レーザ素子の共振器長方向に沿って延在するように形成されており、且つ、前記第１溝と前記光導波路との間に形成されている、
半導体レーザ素子の製造方法。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】００２１
【補正方法】変更
【補正の内容】
【００２１】
得られた複数の半導体レーザ素子１Ｘを調べてみると、図９の（ａ）に示すように、クラック９０Ｘは、三角形の面状に広がって発生することが分かった。具体的には、図９の（ｂ）及び（ｄ）に示すように、発生する多くのクラック９０Ｘは、半導体レーザ素子１Ｘの共振器長方向に直交する断面では、半導体積層構造体２０Ｘの側面から、まず溝５１Ｘ近傍では斜め上方にクラックが進行した後、溝５１Ｘから離れたところでは基板１０Ｘの主面に対して約１．５°の角度でやや斜め上方に向かって伸びるとともに、半導体レーザ素子１Ｘの側面と平行な断面では、半導体積層構造体２０Ｘの端面から基板１０Ｘの主面に対して約１６°の角度で斜め上方に向かって伸びることが分かった。さらに、多くのクラック９０Ｘは、半導体積層構造体２０Ｘの表面のうち最も基板１０Ｘ側に位置する部分（図９（ｄ）では、分離溝５３Ｘの上面）から２μｍ程度下方の部分を起点にして発生することも分かった。しかも、クラック９０Ｘは、特に半導体レーザ素子１の後端面側に多く発生することも分かった。
【手続補正３】
【補正対象書類名】明細書
【補正対象項目名】００２２
【補正方法】変更
【補正の内容】
【００２２】
なお、刃状治具１０３（図８参照）により分割された左右２つの半導体レーザ素子１Ｘは、いずれにおいても、左側の側面を起点にクラック９０Ｘが発生することが多かったが、右側の側面を起点にクラック９０Ｘが発生することもあった。また、クラック９０Ｘは、上面視において、溝５１Ｘに重なる位置まで伸びていないが、溝５１Ｘに重なる位置まで伸びる場合もあった。
【手続補正４】

【補正対象書類名】明細書
【補正対象項目名】００３２
【補正方法】変更
【補正の内容】
【００３２】
（実施の形態）
まず、実施の形態に係る半導体レーザ素子１の構成について、図１～図３を用いて説明する。図１は、実施の形態に係る半導体レーザ素子１の上面図である。図２Ａ～図２Ｃは、実施の形態に係る半導体レーザ素子１の断面図である。図２Ａは、図１のＩＩＡ－ＩＩＡ線における断面図であり、図２Ｂは、図１のＩＩＢ－ＩＩＢ線における断面図であり、図２Ｃは、図１のＩＩＣ－ＩＩＣ線における断面図である。図３は、実施の形態に係る半導体レーザ素子１の側面図である。なお、図１において、絶縁膜８１は省略している。
【手続補正５】
【補正対象書類名】明細書
【補正対象項目名】００４３
【補正方法】変更
【補正の内容】
【００４３】
第１半導体層２１は、少なくともｎ型クラッド層を含む。本実施の形態において、第１半導体層２１は、ｎ型クラッド層を含むｎ側クラッド層と、ｎ側クラッド層の上に形成されたｎ側光ガイド層とを有する。ｎ側クラッド層及びｎ側光ガイド層は、単層及び複数層のいずれであってもよい。
【手続補正６】
【補正対象書類名】明細書
【補正対象項目名】００８０
【補正方法】変更
【補正の内容】
【００８０】
次に、実施の形態に係る半導体レーザ素子１の製造方法について、図４Ａ～図４Ｊを用いて説明する。図４Ａ～図４Ｊは、実施の形態に係る半導体レーザ素子１の製造方法における各工程を説明するための図である。図４Ａ～図４Ｊにおいて、（ａ）は、半導体レーザ素子１の上面図であり、（ｂ）は、（ａ）のｂ－ｂ線における断面図であり、（ｃ）は、（ａ）のｃ－ｃ線における断面図であり、（ｄ）は、（ａ）のｄ－ｄ線における断面図である。なお、図４Ａ～図４Ｊの（ａ）においては、上面に見える部材の対応関係を分かりやすくために、便宜上ハッチングを施している。ただし、絶縁膜８１は省略している。また、図４Ａ～図４Ｊでは、ウエハである基板１０上に形成された半導体積層構造体２０Ａのうちの１つの半導体レーザ素子１に対応する部分のみが示されている。
【手続補正７】
【補正対象書類名】明細書
【補正対象項目名】００９４
【補正方法】変更
【補正の内容】
【００９４】
次に、図４Ｇに示すように、リッジ部２０ａ上の絶縁膜６１を覆うように絶縁膜６２（第２絶縁膜）を形成する。具体的には、半導体積層構造体２０Ａの上面の全面を覆うようにして絶縁膜６２を形成する。本実施の形態では、絶縁膜６２としてＳｉＯ$_2$膜を形成した。一例として、絶縁膜６２の膜厚は、２００ｎｍである。
【手続補正８】
【補正対象書類名】明細書
【補正対象項目名】００９８

【補正方法】変更
【補正の内容】
【００９８】
次に、図４Ｉに示すように、リッジ部２０ａの上にｐ側電極４１を形成する。具体的には、リッジ部２０ａの上面に開口部を有する絶縁膜８１を形成し、リッジ部２０ａの上面を覆うようにｐ側電極４１を形成する。ｐ側電極４１は、例えば、蒸着法及びリフトオフ法を用いて所定形状に形成することができる。その後、さらに、ｐ側電極４１と絶縁膜８１にまたがるようにしてパッド電極８２を形成する。
【手続補正９】
【補正対象書類名】明細書
【補正対象項目名】０１０３
【補正方法】変更
【補正の内容】
【０１０３】
なお、図６において、（ａ）は上面図であり、（ｂ）は（ａ）のｂ－ｂ線における断面図であり、（ｃ）は（ａ）のｃ－ｃ線における断面図であり、（ｄ）は（ａ）のｄ－ｄ線における断面図であり、（ｅ）は第２コート膜３２を省略して半導体レーザ素子１をリア側から見たときの側面図である。なお、図６における太線は、半導体レーザ素子１に発生したクラック９０を示している。クラック９０の面に傾きがあるために、半導体積層構造体２０の側面のクラック９０の深さ位置は、ｄ－ｄ線の断面のクラック９０の深さ位置よりも深いところにある。また、図６の（ａ）におけるドットのハッチング領域は、クラック９０が発生した領域を示している。
【手続補正１０】
【補正対象書類名】明細書
【補正対象項目名】０１０５
【補正方法】変更
【補正の内容】
【０１０５】
この構成により、図６に示すように、バー状基板を複数に分割する個片分割工程（二次分割工程）において、基板１０と半導体積層構造体２０との界面近傍からリッジ部２０ａの下方に向かって斜め上方に向かって伸びるクラック９０が発生したとしても、第２溝５２によってクラック９０の進行が阻止される。これにより、クラック９０がリッジ部２０ａの下方にまで延在しないので、クラック９０によって半導体レーザ素子１の信頼性が低下することを抑制することができる。