



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 310 934**

51 Int. Cl.:
G06F 13/14 (2006.01)
G06F 13/40 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **99123482 .4**
96 Fecha de presentación : **25.11.1999**
97 Número de publicación de la solicitud: **1006450**
97 Fecha de publicación de la solicitud: **07.06.2000**

54 Título: **Dispositivo para la transmisión bidireccional de señales.**

30 Prioridad: **01.12.1998 DE 198 55 372**

73 Titular/es: **ROBERT BOSCH GmbH**
Postfach 30 02 20
70442 Stuttgart, DE

45 Fecha de publicación de la mención BOPI:
16.01.2009

72 Inventor/es: **Nikolai, Horst-Dieter y**
Brehm, Horst

45 Fecha de la publicación del folleto de la patente:
16.01.2009

74 Agente: **Elzaburu Márquez, Alberto**

ES 2 310 934 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Dispositivo para la transmisión bidireccional de señales.

5 Estado de la técnica

La invención parte de un dispositivo para la transmisión bidireccional de señales del tipo de la reivindicación independiente. Para la transmisión segura de señales entre aparatos que se comunican y que están dispuestos a mucha distancia entre sí se ofrecen adicionalmente emisores y receptores, que están conectados entre sí a través de un cable de hasta 300 m de largo. La influencia de la longitud del cable se puede compensar individualmente en el emisor. Para la realización de emisores y receptores son necesarios, sin embargo, microprocesadores, de manera que tales sistemas son relativamente complejos y, por lo tanto, caros.

Ventajas de la invención

El dispositivo de acuerdo con la invención para la transmisión bidireccional de señales entre un ordenador y una periferia presenta una lógica de arbitraje para la supervisión e influencia de la autorización de acceso al menos a una línea de transmisión de señales. Un transceptor previsto de la misma manera transforma al menos una señal absoluta en señales diferenciales. La lógica de arbitraje recibe o transmite al menos una señal absoluta a través de la línea de transmisión de señales absolutas. La lógica de arbitraje emite al menos una señal de salida de arbitraje al transceptor. El transceptor alimenta a la lógica de arbitraje al menos una señal de entrada de arbitraje. Gracias a la lógica de arbitraje se evitan colisiones de datos, que podrían producirse en virtud de una comunicación bidireccional estándar entre el ordenador y la periferia, puesto que la lógica de arbitraje no permite, cuando existe una transmisión de datos en una dirección, una transmisión de datos en la otra dirección. En el caso de una señal diferencial, se conduce al mismo tiempo el potencial de referencia sobre una segunda línea de transmisión de señales. En el caso de ambas señales diferenciales, se pueden producir interferencias de la misma manera y se pueden eliminar de acuerdo con el trayecto de transmisión con la ayuda de una superposición de substracción de las dos señales diferenciales. La conversión de la señal absoluta en una señal diferencial y a la inversa a través del transceptor posibilita la transmisión de la señal diferencial propensa a interferencias también sobre vías de transmisión largas. En el transceptor se puede recurrir a un módulo estándar, que encuentra aplicación, por ejemplo, también en la conexión en red de aparatos de control de automóviles a través de un sistema de bus. La lógica de arbitraje se puede realizar como puras soluciones de hardware, sin que sea necesarios procesadores especiales. El dispositivo de acuerdo con la invención para la transmisión bidireccional de señales contribuye a la elevación de la seguridad de la transmisión con costes de producción reducidos.

En un desarrollo conveniente, la lógica de arbitraje y el transceptor están integrados en un módulo. Los módulos electrónicos se pueden disponer de una manera preferida sobre una pletina. De este modo se puede insertar este módulo fácilmente como tarjeta de enchufe en el ordenador o la periferia.

De una manera preferida, la señal absoluta es alimentada a un disparador Schmitt, cuya señal de salida es transmitida a la lógica de arbitraje. De esta manera se evitan estados inestables en la lógica de arbitraje. De esta manera, se puede reducir la tendencia a interferencias del dispositivo de acuerdo con la invención.

Otros desarrollos convenientes se deducen a partir de las otras reivindicaciones dependientes y a partir de la descripción.

Dibujo

Un ejemplo de realización de la invención se representa en el dibujo y se describe en detalle a continuación. La figura 1 muestra un diagrama de bloques, las figuras 2 y 3 muestran realizaciones técnicas posibles del circuito así como las figuras 4a - 4 muestran curvas posibles de las señales del ejemplo de realización.

Descripción del ejemplo de realización

Un ordenador 10 intercambia a través de una línea de transmisión de señales absolutas 16 una señal absoluta 46 con un dispositivo de procesamiento de señales 12. El procesamiento de señales 12 está conectado a través de una línea de transmisión de señales diferenciales 18 de dos hilos con otro dispositivo de procesamiento de señales 12 de estructura idéntica. A través de la línea de transmisión de señales diferenciales 18 se transmiten una primera señal diferencial 48 y una segunda señal diferencial 50 de forma bidireccional. De la misma manera, el otro dispositivo de procesamiento de señales 12 está conectado a través de otra línea de transmisión de señales absolutas 16 para el intercambio de una señal absoluta bidireccional 46 con una periferia 14.

En el ejemplo de realización según la figura 2, el dispositivo de procesamiento de señales 12 se representa en su modo de funcionamiento de principio. La señal absoluta 46, que asegura el intercambio bidireccional de datos con el ordenador 10 a través de la línea de transmisión de señales absolutas se coloca en la primera entrada de una puerta-O 41. La salida de la primera puerta-O 41 se alimenta como señal de salida de arbitraje 52 a un transceptor 35 y a un segundo inversor 44. Una segunda puerta-O 43 recibe como variable de entrada, por una parte, la señal de salida del segundo inversor así como una señal de entrada de arbitraje 54 acondicionada por el transceptor 35. La señal de salida

de la segunda puerta-O 43 se coloca a través de un primer inversor 42 en la segunda entrada de la primera puerta-O 41. Además, la señal de salida de la segunda puerta-O es alimentada a la línea de transmisión de arbitraje 16 como señal absoluta 46 a emitir al ordenador 10. El transceptor 35 emite/recibe la primera y la segunda señal diferencial 48, 50, que son conducidas en una línea de transmisión de señales diferenciales 18 de dos hilos.

El ejemplo de realización de acuerdo con la figura 3 no se diferencia en el modo de funcionamiento del mostrado en la figura 2. La realización es más detallada y está optimizada con respecto a los módulos lógicos. En el ordenador 10 se representa típicamente un transistor de emisión 21, que emite la señal generada por el ordenador como señal absoluta 46 sobre la línea de transmisión de señales absolutas. Una señal absoluta 16 a recibir es alimentada a través de un amplificador de recepción 23 a otra unidad de evaluación. La señal absoluta 46 se coloca en la entrada de un disparador Schmitt 25. Su salida de inversión es una variable de entrada de una puerta-Y. La salida invertida de la puerta-Y 27 sirve como variable de entrada de un D-Flip-Flop 29. La señal de salida del primer D-Flip-Flop 29 sirve como variable de entrada para el transceptor 35. La salida de inversión del primer D-Flip-Flop 29 sirve como primera variable de entrada para una puerta-O 33. El transceptor 35 pone la segunda variable de entrada a la disposición de la puerta-O 33. La salida de la puerta-O 33 es alimentada a un segundo D-Flip-Flop 31 como variable de entrada. Su salida se coloca sobre la entrada de la puerta-Y 27. A partir de la salida de inversión del segundo D-Flip-Flop 31 se activa otro transistor. A través de este transistor se puede generar la señal absoluta 16.

La disposición de principio propuesta en la figura 1 sirve para la transmisión bidireccional libre de interferencias de la señal absoluta 46 entre el ordenador 10 y la periferia 14. En el ordenador 10 se puede tratar de un ordenador personal, que debe activarse de una manera conocida a través de teclado y ratón como periferia 14. Entre el ordenador 10 y la periferia 14 se puede cubrir un trayecto de transmisión largo, lo que con una señal absoluta convencional 46 solamente sería posible con grandes interferencias a costa de la seguridad de los datos. Como periferia 14 se podría utilizar, por ejemplo, también una pantalla.

La lógica de arbitraje 20 dispuesta en el dispositivo de procesamiento de señales 12 asegura que durante un proceso de emisión del ordenador 10 no se puedan emitir desde la periferia datos sobre la línea de transmisión de señales absolutas 16. La transmisión de datos en dirección al ordenador 10 solamente se libera cuando la lógica de arbitraje 20 ha reconocido el final del proceso de emisión del ordenador 10. En la señal absoluta 46 se trata de una señal de colector abierto, que está prevista por norma para el intercambio de datos entre el ordenador personal y el teclado, por ejemplo. El nivel alto podría alcanzarse con un nivel de la tensión de 5 voltios. Esta señal absoluta 46 es convertida por el transceptor 35 en dos señales diferenciales 48, 50. En este caso, se transmite adicionalmente el potencial de referencia de la primera señal diferencial 48 como segunda señal diferencial 50. Las interferencias que se producen, dado el caso, en la línea de transmisión de señales diferenciales 18 ejercen una influencia de la misma manera sobre las dos señales diferenciales 48, 50. La reconversión de las señales diferenciales 48, 50 en la señal absoluta 46 se realiza a través de la formación de la diferencia. De esta manera se eliminan las influencias de interferencia, de modo que la señal absoluta 46 que se obtiene de esta manera no presenta interferencias, que se podrían producir en otro caso, por ejemplo, en el transcurso del trayecto de transmisión largo. Como transceptor 35 encuentra aplicación, por ejemplo, un llamado transceptor de bus CAN, que convierte la señal absoluta 46 y las señales diferenciales 48, 50 para la utilización del bus CAN habitual en la industria del automóvil. La disposición mostrada en la figura 1 se puede ampliar de una manera correspondiente, de acuerdo con el número de las señales a transmitir, como por ejemplo señal del teclado, señal del ratón, señal de pulso de reloj. No obstante, no se modifica nada en el modo de funcionamiento básico.

El modo de trabajo de principio de la lógica de arbitraje 20 según la figura 2 se explica a continuación en combinación con las curvas de las señales de las figuras 4a - 4e. A partir del instante T0, el ordenador 10 no emite ni recibe datos a través de la línea de transmisión de señales absolutas 16. De una manera correspondiente a ello, la señal absoluta 46 adopta el valor lógico 1. En el instante T1, el ordenador 10 emite datos a la periferia 14. A tal fin, por ejemplo, se activa el transistor de emisión 21 representado en la figura 3, de manera que la señal absoluta 46 adopta el valor lógico 0. Al mismo tiempo se parte de que la periferia 14 no emite en este instante datos al ordenador 10. Por lo tanto, de acuerdo con la señal del colector abierto, el transceptor emite una señal de arbitraje 54 con el estado lógico 1 a la segunda puerta-O 43. Su señal de salida adopta en cada caso el estado lógico 1. La señal invertida a través del primer inversor 42 se encuentra en una de las entradas de la primera puerta-O 41. Si cambia ahora la señal absoluta 46, en virtud del proceso de emisión del ordenador 10, del estado lógico 1 al estado lógico 0 (instante T1), como se representa en la figura 4a, cambia también la señal de salida de la primera puerta-O 41 del estado lógico 1 al estado lógico 0, lo que corresponde a la señal de salida de arbitraje 52. El transceptor 35 convierte esta señal de salida de arbitraje 52 en una señal diferencial 48, 50. Mientras la señal de salida de arbitraje 52 adopta el estado lógico 0 -se concede al ordenador 10 la autorización como emisor-, un proceso de emisión de la periferia 14 eventualmente realizado no puede ejercer ninguna influencia sobre la línea de transmisión de la señal absoluta 16. Esto se consigue a través de la impulsión de la segunda puerta-O 43 con el valor lógico 1 durante el proceso de emisión del ordenador 10. Esto corresponde al estado a partir del instante T2. En el instante T3, termina el proceso de emisión del ordenador 10. De esta manera, se cambia el estado lógico de la señal de arbitraje 52. La segunda puerta-O 43 no bloquea ya ahora la señal de entrada de arbitraje 54. Así, por ejemplo, la línea de transmisión de señales absolutas 16 puede adoptar el valor de la señal de entrada de arbitraje 54, que señala en el ejemplo representado entre los instantes T2 y T4 el proceso de emisión de la periferia 14. El ordenador 10 reconoce la señal absoluta 46 entrante como emitida desde la periferia 14 y la transmite. En el instante T4 se alcanza el final del proceso de emisión de la periferia 14, de manera que la señal de entrada de arbitraje 54 cambia al estado lógico 1. Esto implica el cambio de la señal absoluta 46 de la manera mostrada. Con ello se alcanza de nuevo el estado del instante T0. De una manera correspondiente, la lógica

ES 2 310 934 T3

de arbitraje 20 provoca, durante el proceso de emisión de la periferia 14 reconocidos en primer lugar, que se suprime un deseo de emisión manifestado entre tanto por el ordenador 10, hasta que se ha alcanzado el final del proceso de emisión de la periferia 14.

5 El modo de funcionamiento de la disposición de acuerdo con la figura 3 no se diferencia del mostrado en la figura 2. Adicionalmente, aquí está previsto todavía un disparador Schmitt 25, que convierte un flanco de la señal absoluta, que se incrementa de la forma más plana posible, en una señal rectangular. Los D-Flip-Flops 29, 31 son impulsados con un pulso de reloj no representado y asumen en cada pulso de reloj la señal de entrada que existe en el intermedio. La supervisión de las señales de entrada de la lógica de arbitraje 20, a saber, la señal absoluta 46 y la señal de entrada de arbitraje 54, sigue siempre alternando con el pulso de reloj. En el primer tiempo del pulso de reloj se supervisa la
10 la señal absoluta 46, en el segundo tiempo del pulso de reloj se supervisa la señal de entrada de arbitraje 54, en el tercer tiempo del pulso de reloj se supervisa de nuevo la señal absoluta 46, etc. Cuando la periferia 14 emite y la lógica de arbitraje 20 de la periferia 14 ha concedido también la autorización de emisión para la línea de transmisión de señales absolutas 16, se invierte la señal lógica 0 que aparece en la salida de la puerta-O 33, para activar de esta manera el
15 transistor de emisión. Esto provoca el cambio de la señal absoluta 46 al estado lógico 0.

El dispositivo de acuerdo con la invención encuentra aplicación preferida para sistemas de ordenador en la aplicación industrial, en la que los ordenadores están dispuestos en lugares muy alejados de la periferia 14. El dispositivo descrito impide colisiones de datos y posibilita una transmisión de datos a prueba de interferencias desde y hacia la
20 periferia de ordenador descrita.

25

30

35

40

45

50

55

60

65

REIVINDICACIONES

1. Dispositivo para la transmisión bidireccional de señales entre un ordenador (10) y una periferia (14), con una lógica de arbitraje (20) para la supervisión e influencia sobre la autorización de acceso al menos a una línea de transmisión de señales (16, 18), con un transceptor (35), que convierte una señal absoluta (16) en al menos una señal diferencial (48, 50), en el que la lógica de arbitraje (20) recibe o emite al menos una señal absoluta (46) a través de la línea de transmisión de señales absolutas (16), la lógica de arbitraje (20) emite al menos una señal de salida de arbitraje (52) al transceptor (35), y el transceptor (35) alimenta a la lógica de arbitraje (20) al menos una señal de entrada de arbitraje (54).

2. Dispositivo de acuerdo con la reivindicación 1, **caracterizado** porque la lógica de arbitraje (20) presenta medios que, cuando entra una señal absoluta (46) que corresponde con una transmisión de datos, no transmiten la señal de entrada de arbitraje (54) sobre la línea de transmisión de señales absolutas (16).

3. Dispositivo de acuerdo con una de las reivindicaciones anteriores, **caracterizado** porque la lógica de arbitraje (20) presenta medios que, en el caso de una señal de entrada de arbitraje (54) que corresponde con una transmisión, emiten una señal de salida de arbitraje (52) que corresponde con la transmisión de datos al transceptor (35).

4. Dispositivo de acuerdo con una de las reivindicaciones anteriores, **caracterizado** porque la lógica de arbitraje (20) y el transceptor (35) están integrados en un módulo.

5. Dispositivo de acuerdo con una de las reivindicaciones anteriores, **caracterizado** porque la señal absoluta (46) es alimentada a un disparador Schmitt (25).

6. Dispositivo de acuerdo con una de las reivindicaciones anteriores, **caracterizado** porque el transceptor (35) realiza una conversión de la señal absoluta (46) y de las señales diferenciales (48, 50) y a la inversa en combinación con un protocolo de bus.

7. Dispositivo de acuerdo con una de las reivindicaciones anteriores, **caracterizado** porque un ordenador (10) está conectado a través de una línea de señales absolutas (16) con la lógica de arbitraje (20), que intercambia señales con el transceptor (35), estando prevista al menos una línea de transmisión de señales diferenciales (18) hacia otro transceptor, que intercambia señales con otra lógica de arbitraje, que intercambia datos con la periferia (14) a través de otra línea de transmisión de señales absolutas.

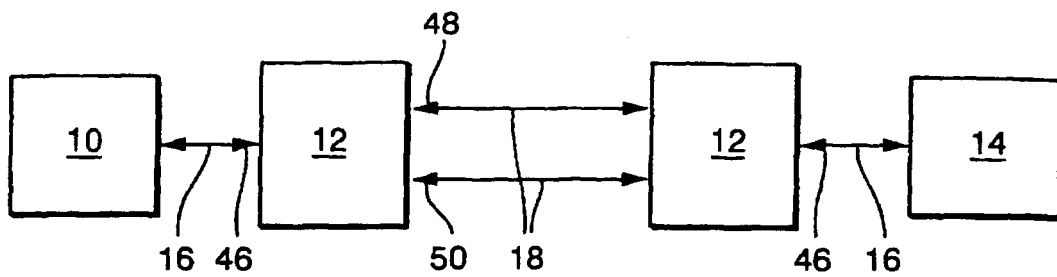


Fig. 1

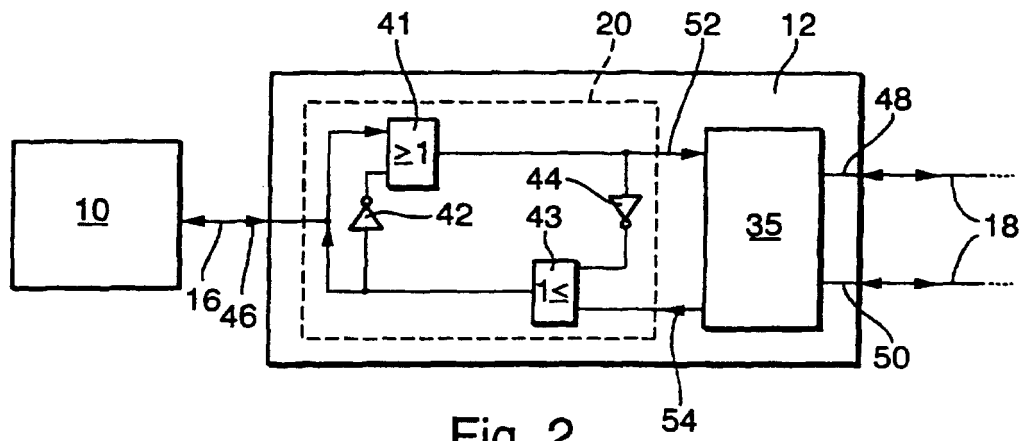


Fig. 2

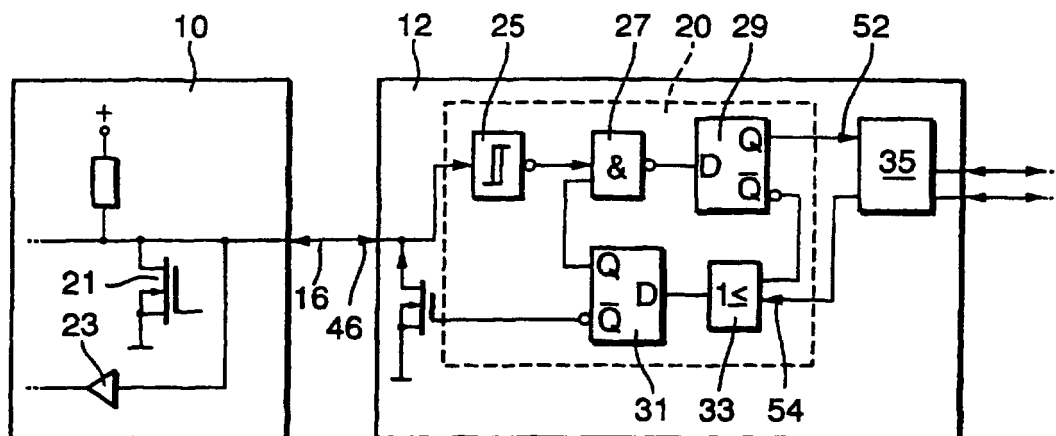


Fig. 3

