



[12] 发明专利说明书

[21] ZL 专利号 94117935.4

[45]授权公告日 1998年6月24日

[11] 授权公告号 CN 1038885C

[22]申请日 94.9.30 [24]颁证日 98.3.26

[21]申请号 94117935.4

[30]优先权

[32]93.10.1 [33]JP[31]269778 / 93

[73]专利权人 株式会社半导体能源研究所

地址 日本神奈川县

[72]发明人 张宏勇 大沼英人

山口直明 竹村保彦

[74]专利代理机构 中国专利代理(香港)有限公司

代理人 萧掬昌 张志醒

[56]参考文献

US4,772,927 1988. 9.20 H01L29 / 78

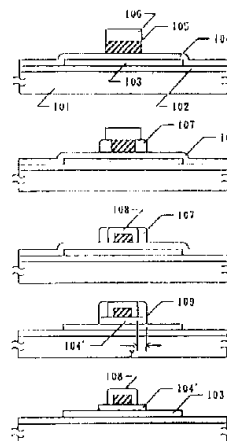
审查员 赵百令

权利要求书 3 页 说明书 17 页 附图页数 7 页

[54]发明名称 半导体器件及其制造方法

[57]摘要

在薄膜晶体管的栅电极上形成掩模，以较低电压在栅电极两侧形成多孔阳极氧化膜。以较高电压在栅电极和多孔阳极氧化层之间和栅电极上面形成阻挡阳极氧化层，并用它作为掩模腐蚀栅绝缘膜。腐蚀阻挡阳极氧化层后，选择地腐蚀多孔阳极氧化层，以获得其上有栅绝缘膜的有源层区和其上无栅绝缘膜的其它有源层区。至少把氧、氮、碳中的一种元素掺入到浓度比其它有源层区的高的有源层区域 P 型杂质掺入到有源层中。



权 利 要 求 书

1.一种薄膜晶体管, 包括:
在绝缘表面上形成半导体膜;
在所述半导体膜里形成沟道区;
在所述半导体膜里形成源和漏区, 并使其包含一种导电类型的杂质;

在所述半导体膜上形成栅绝缘膜; 以及
在所述栅绝缘膜上形成栅电极;

其特征在于, 在所述沟道区及源和漏区之间的所述半导体膜里形成含有与所述源和漏区所含相同杂质的高电阻区, 所述高电阻区具有比所述源和漏区的电阻值高;

其中所述绝缘层的所边缘与所述高电阻区及所述源和漏区之间的边缘对齐。

2.根据权利要求1的薄膜晶体管, 其特征在于, 所述高电阻区的薄层电阻为 10 至 $500\text{k}\ \Omega/\square$ 。

3.根据权利要求2的薄膜晶体管, 其特征在于, 所述源和漏区的薄层电阻为 10 至 $50\text{k}\ \Omega/\square$ 。

4.根据权利要求1的薄膜晶体管, 其特征在于, 它还包括至少在所述栅电极的侧表面上形成的氧化膜。

5.根据权利要求1的薄膜晶体管, 其特征在于所述栅绝缘膜的所述边缘与所述高电阻区及所述源和漏区之间的边界对齐, 且所述沟道区伸出所述栅电极的侧边缘以形成一对偏移区。

6.根据权利要求1的薄膜晶体管, 其特征在于, 所述源和漏区包括金属硅化物。



7.根据权利要求1的薄膜晶体管,其特征在于,所述高电阻区包含至少氮、碳和氧之一,其浓度高于所述源和漏区及所述沟道区。

8.根据权利要求1的薄膜晶体管,其特征在于,所述半导体膜包括结晶硅。

9.一种电光显示器件,包括:有多个第一种薄膜晶体管的有源矩阵电路和有多个第二种薄膜晶体管的驱动电路,这两种电路都在衬底上形成,所述薄膜晶体管各包括:

在绝缘表面上形成的半导体膜;

在所述半导体膜里形成的沟道区;

在所述半导体膜里形成的源和漏区,其中包含一种给定导电类型的杂质;

在所述沟道区和所述源和漏区之间的所述半导体膜里形成高电阻区,所述高电阻区具有高于所述源和漏区的电阻;

在所述半导硅膜上形成栅绝缘膜,该处的所述栅绝缘膜伸出所述栅电极的侧边缘以覆盖所述高电阻区;以及

在所述栅绝缘膜上形成栅电极,

其中多个第一种薄膜晶体管的所述高电阻区的电阻大于多个第二种薄膜晶体管的所述高电阻区的电阻。

10.根据权利要求9的器件,其特征在于,所述栅绝缘膜的侧边缘和所述高电阻区及源和漏区之间的边界对齐。

11.根据权利要求9的器件,其特征在于,所述高电阻区至少包含氮、碳和氧中之一,其浓度高于所述源和漏区及所述沟道区中的任何一个区的浓度。

12.根据权利要求9的器件,其特征在于,所述半导体膜包括结晶硅。

13.根据权利要求6的薄膜晶体管,其特征在于,所述金属硅化物



由钛、镍、钼、钨、铂和钯的硅化物组成的组合中选出。

半导体器件及其制造方法

本发明涉及在绝缘材料(例如,玻璃)上或者在其上面有绝缘膜(例如,氧化硅)的硅片那样的材料上形成的绝缘栅薄膜晶体管,并且涉及该晶体管的制造方法。本发明对于在其玻璃转变温度(形变温度或者形变点)为750 °C或更低的玻璃衬底上制造的薄膜晶体管特别有效。按照本发明的薄膜晶体管是用于驱动电路,例如有源矩阵液晶显示器的驱动电路和图象传感器的驱动电路,以及用于三维的集成电路。

薄膜晶体管(在下文简称为:"TFT"),例如,广泛地用于驱动有源矩阵型的液晶显示器和图象传感器。也开发有高电场迁移率的晶体硅TFT作为非晶硅TFT的代替品,以便能进行高速工作。然而,通过形成具有高阻(高阻漏;HRD)的杂质区可获得具有进一步改善器件特性和耐用性的TFT。

图4A表示具有HRD的常规TFT的剖面图。有源层包括低阻区1和5,沟道形成区3及形成在其间的高阻区2和4。提供栅绝缘膜6以覆盖有源层,在沟道形成区3上方的栅绝缘膜6上形成栅电极7。形成层间介质8以覆盖栅电极7,把源/漏电极9和10连接到低阻区1和5上。把至少由氧、氮、碳中选择出来的一种元素掺入高阻区2和4。

然而,掺入上述的至少一种元素,需要利用光刻技术。于是,难以用自对准方法在栅电极的边缘部分形成高阻区。因此,制造的

TFT成品率低。而且,这样获得的TFT在性能上不均匀。

本发明通过采用自对准方法形成高阻区而不采用光刻方法,以高成品率提供具有均匀器件特性的TFT。

按照本发明的TFT被简略地表示在图4B中。高阻(杂质)区12和14的位置和尺寸决定于栅绝缘膜16和栅电极部分(包括栅电极膜17,有时还包括阳极氧化膜17')。即,利用栅电极部分和栅绝缘膜16作掩模,把氮、氧、碳等中的至少一种元素掺入有源层中。通过控制离子的加速电压来控制离子注入的深度,以便在预定深度获得最大的离子浓度。假使以80KV的加速电压掺入氮离子,则在1000Å的深度可能达到氮离子的最大浓度。甚至在有源层,氮离子的浓度在上述情况随深度不同。

假设分别提供厚度为1000Å和3000Å或更厚的栅绝缘膜和栅电极部分,由于栅电极部分充分地厚,足以防止氮离子掺入在栅电极下面形成的有源层。如图4C所示的那样,大多数的氮离子在露出有源层的部分(用线B-B'表示)穿过有源层21。因此,在有源层21下面的部分,如衬底,获得了高浓度的氮离子。与此相对应,在不存在栅电极而存在栅绝缘膜16的有源层部分(线A-A')达到了高氮离子浓度。

因此,用自对准方法选择地把氮离子掺入存在栅绝缘膜而不存在栅电极的部分下面的有源层,可形成高阻区。参考图4D,通入掺入N型或P型杂质形成低阻(杂质)区11和15和高阻区12和14。在掺入氮离子之前,可掺入N或P型杂质。

在栅电极17的表面上形成阳极氧化层17'的情况,高阻区12和14偏移栅电极17。根据偏移的位移x取决于阳极氧化层17'的厚度,

水平地设置低阻11和15,离开栅电极17一定的距离,相当于区域12和位移x的和。

按照本发明,用阳极氧化栅电极等方法形成氧化层作为栅绝缘膜16,以用自对准方法形成高阻区。可以精确地控制阳极氧化层的厚度。尤其是,均匀地形成阳极氧化膜,厚度为 1000\AA 或者更薄到厚度为 5000\AA 或者更厚(例如,到 1μ)。于是,如此进行优选,因为可以较大自由地形成高阻区,然而,在利用自对准方法的情况,可形成不影响其宽度的高阻区。

与仅仅由氢氟酸腐蚀剂腐蚀的所谓阻挡层型阳极氧化层相反,多孔型阳极氧化层能由磷酸腐蚀剂等进行选择地腐蚀。因此,能在不损伤构成TFT的其它材料,例如硅和氧化硅的情况下进行腐蚀处理。在干腐蚀的情况,阻挡或多孔阳极氧化层是非常好的抗腐蚀层,在相对于氧化硅层的腐蚀情况、显示出非常高的选择性。

按照本发明,由下述工艺可制造TFT。因此,能比较可靠地形成高阻区,而且能改善批量生产。

参看图1A到图1E,叙述按本发明制造TFT的基本工艺。在衬底101上形成底层绝缘膜102。由晶体半导体形成有源层103(即使由少量晶体,例如,单晶半导体、多晶半导体、半非晶半导体等组成的半导体在本发明被称为晶体半导体。)形成由氧化硅构成的绝缘膜104,以便覆盖有源层103,由可阳极氧化的材料形成涂层。最好,利用象铝,钽,钛和硅那样的可阳极氧化的材料作为涂覆材料。而且,可以利用使用上述材料之一的单层栅电极,以及由二层或多层上述材料组成的多层栅电极。例如,可以利用在铝上面形成硅化钛的双层结构或者在氮化钛上面形成铝的双层结构。提供的每一层,

其厚度由器件特性决定。

形成在阳极氧化过程中作为掩模的掩模膜,以便覆盖涂层,然后同时对涂层和掩模进行构图和腐蚀,由此形成栅电极105和掩模膜106。利用普通光刻工艺中所用的光刻胶,光敏的聚酰亚胺或者一般可腐蚀的聚酰亚胺可形成掩模膜。(图1A)

通过把电流施加到电解液中的栅电极105上在栅电极105的两边形成多孔阳极氧化层107。利用包括3%到20%柠檬酸、硝酸、磷酸、铬酸、硫酸等含水酸性溶液进行阳极氧化。通过施加大约10至30V的电压,形成阳极氧化层,厚度为0.3到25 μm ,更精确地说,为0.5 μm 厚。在阳极氧化后,通过腐蚀除掉掩模膜106。(图1B)

在栅电极的两边和表面,通过在包含3%到10%的酒石酸、硼酸或硝酸的乙二醇溶液中,把电流加到该处,形成阻挡阳极氧化层108。这样形成的阳极氧化层的厚度决定于加在栅电极105和该处电极表面之间的电压。

在形成多孔阳极氧化层后,形成阻挡层阳极氧化层。形成的阻挡阳极氧化层108不在多孔阳极氧化层107的外层,而在多孔阳极氧化层107和栅电极105之间。用于多孔阳极氧化层的磷酸腐蚀剂的腐蚀率是阻挡阳极氧化层的腐蚀率的10倍或更多。因此,保护栅电极105不被磷酸腐蚀剂腐蚀,因为阻挡阳极氧化层108保持基本上不被磷酸腐蚀剂腐蚀(图1C)。

用干腐蚀,湿腐蚀等方法腐蚀绝缘膜104。进行腐蚀,直到露出有源层,或者在中间状态停止腐蚀。

考虑到膜的批量生产,成品率和均匀性,最好全部地腐蚀绝缘膜,直到露出有源层。由阳极氧化层107和栅电极105覆盖的栅绝缘

膜厚度,在腐蚀时保持不变。假设利用氟基气体(例如, NF_3 或 SF_6)进行干腐蚀主要由铝,钽和钛组成的栅电极105 以及主要由氧化硅组成的绝缘膜104,则可以迅速地腐蚀由氧化硅组成的绝缘膜104。因为对于氧化铝、氧化钽、氧化钛,腐蚀率是足够低,所以可以选择地腐蚀绝缘膜104。利用氢氟酸为主要组分的腐蚀剂,例如稀释成1/100的氢氟酸,通过湿法腐蚀可迅速和选择地腐蚀绝缘膜 104 (图1D)。

然后,除掉阳极氧化层107。选用以磷酸为主要组分的水溶液,例如,磷酸,醋酸,硝酸的混合酸作为腐蚀剂。

于是,可以保留绝缘膜104的一部分(下文称为"栅绝缘膜")。在栅电极105和阻挡层108的下面以及在多孔阳极氧化层107相当于由阻挡阳极氧化层108边缘部延伸一段距离Y的部分的下面,存在着栅绝缘膜104'。用自对准方法决定距离Y。因此,其上形成栅绝缘膜104'的有源层103的区域和其上不形成栅绝缘膜104'的区域,这是由自对准方式形成的。相对栅极自对准,把象氮、氧、碳那样的离子掺入有源层形成包含高浓度离子的高阻区。

在栅极边缘部分和源或漏区边缘部分之间的距离x(见图4D)相当于偏移宽度,由距离Y以自对准方式控制高阻区的宽度。参看图1D和图2C,栅绝缘膜104'的边缘部分109近似地和高阻区部112的边缘部分121相一致。以非自对准方法形成常规技术中的高阻区。因此,难以在相同衬底对于所有的TFT 的相同部分形成高阻区和栅电极。然而,本发明,通过施加电流(电荷)形成阳极氧化层的方法,可精确地控制阳极氧化层107的宽度。

通过控制阳极氧化层108的厚度,可任意的设置栅电极和高阻

区。通常,在偏移状态,当反向漏电流减少时,开/关比率增加。于是,按照本发明的TFT 适于用来控制有源矩阵液晶显示器象素需要低漏电流的象素TFT。然而,由于阳极氧化层捕捉在高阻区边缘部分产生的热载流子,使TFT的特性变坏。

在TFT有小偏移的情况,由于捕捉热载流子减少和导通电流增加,TFT特性变坏,但是,漏电流反而增加。因此,有小偏移的TFT 是适于需要大电流驱动能力的TFT,例如,单片有源矩阵外围电路中利用的驱动级TFT。实际上,以TFT 的用途决定TFT 的偏移。

图1A到图1E是表示按本发明制造器件的基本工艺图。

图2A到2C是表示按本发明实施例1的制造TFT工艺图。

图3A到3C是表示按本发明实施例2的制造TFT 工艺图。

图4A到4C是表示按本发明的TFT的结构图。

图5A到图5F按本发明实施例3的制造TFT 工艺图。

图6A到6F是表示按本发明实施例4的制造TFT 工艺图。

图7A到7F是表示按照本发明实施例5的制造TFT 工艺图。

图8A和图8B是表示各含按本发明实施例1和3制造TFT 的集成电路。

实施例1

通过在氧气氛中进行溅射,在Corning 7059衬底101(300 × 400mm或者100 × 100mm)上形成氧化硅膜,厚度为1000到3000Å,作为底氧化膜102。为了大批量生产,通过分解TEOS(四乙氧基硅烷)利用等离子CVD方法淀积该膜。单层氮化铝膜或氧化硅和氮化铝的多层膜可被用作底氧化膜。通过在氮气氛中由反应溅射方法形成氮化铝膜。

然后,用等离子CVD或者LPCVD方法,淀积非晶硅膜,厚度为300到5000Å,优选为500到1000Å,接着使它保持在还原气氛中,在温度为550到600°C时间为24小时。把它进行结晶化。也可以通过激光照射进行结晶化。把晶化硅膜构图形成岛状区103。通过溅射在岛状的区域103形成氧化硅膜104,厚度为700到1500Å。

然后,用电子束淀积或者溅射的方法,形成厚度为1000Å到3μm的铝膜,按重量比含1%的硅,或者按重量比含钪(Sc)0.1到0.3%。然后,用旋转涂胶的方法,形成光刻胶(例如,OFPR 800/30cp, Tokyo Ohka Co.Ltd)。在形成光刻胶之前,通过在铝膜表面进行阳极氧化,形成厚度为100到1000Å的氧化铝膜,可以形成改善粘结强度的光刻胶。这样形成的氧化铝膜是有效地防止由光刻胶而产生的漏电流,在阳极氧化工艺中仅在两边形成多孔阳极氧化层。然后,构图和腐蚀光刻胶和铝膜,以便形成栅电极105和掩模膜106(图1A)。

在电压10到30V,更具体地说是在10V,在例如3%~20%的柠檬酸、硝酸、磷酸和硫酸的酸性水溶液中进行阳极氧化20到40分,形成多孔阳极氧化层107,厚度为3000Å到2μm(例如,5000Å)。在本发明利用含水的乙二酸溶液,温度为30°C。在阳极氧化过程中可以控制阳极氧化层的厚度(图1B)。

然后除掉掩模膜106,在电解溶液(即,含3%到10%的酒石酸、硼酸、或硝酸的乙二醇溶液)中,把电压加到栅电极105,以便在栅电极的上面和两边形成阻挡阳极氧化层108。在大约10°C的溶液中可以形成较高质量的氧化膜,因为该温度比室温低。这样形成的阳极氧化层108的厚度随施加电压的大小按比例增加。如果加150V的电压,形成厚度为2000Å的阳极氧化层。由所需厚度和重叠程度决定

阳极氧化层108的厚度。通过加250V或者更高的电压,可获得厚度为3000Å或更厚的阳极氧化层。然而,一般使用的阳极氧化层,厚度为3000Å或更少,因为那样高的电压会损坏TFT的特性。施加80到150V的电压进行阳极氧化,是根据阳极氧化膜108所需的厚度而决定的(图1C)。

然后,通过干腐蚀法腐蚀氧化硅膜104。腐蚀包括等离子型各向同性腐蚀和反应离子型各向异性腐蚀。关键是把硅对氧化硅的选择性比率设定到足够高的数值,而不是深入腐蚀有源层。例如,利用CF₄作为腐蚀气体可只腐蚀氧化硅层104而保留阳极氧化层不被腐蚀。在此工艺中,在多孔的阳极氧化层107下面形成的氧化硅膜104'不被腐蚀(图1D)。

利用磷酸,醋酸,和硝酸的混合酸腐蚀阳极氧化层107。在这种腐蚀中,以大约600Å/分的速率只腐蚀阳极氧化层107。栅极绝缘膜104'保持不被腐蚀(图1E)。

利用栅电极部分(栅电极和其周围的阳极氧化膜)和栅绝缘膜作为掩模,使用剂量为 1×10^{14} 到 $3 \times 10^{16} \text{cm}^{-2}$,例如, $2 \times 10^{15} \text{cm}^{-2}$,加速电压为50到100KV,例如,80KV,以自对准方式把氮离子掺入(引入)有源层103。几乎没有氮离子掺入其上未形成栅绝缘膜104的区域110和113。按照SIMS(二次离子质谱仪),区域110和113中氮浓度是 $1 \times 10^{19} \text{at/cm}^3$ 或更少。另一方面,把氮原子掺入其上形成了栅绝缘膜的区域111和112,浓度为 5×10^{19} 到 $2 \times 10^{21} \text{at/cm}^3$,这取决于深度(图2A)。

因此,以剂量为 5×10^{14} 到 $5 \times 10^{15} \text{cm}^{-2}$ 、加速能量为10到30KeV,把N型杂质掺入有源层。通过设定低的加速能量,可阻止N型

杂质进入区111和112,因为栅绝缘膜作为阻挡层。但是,能以充分高的数值把它掺入区域110和113。用不同浓度的N型杂质和氮离子以该方法形成低阻区(源/漏区)114和117及高阻区115和116。使用磷烷(PH_3)作为掺杂气体。利用乙硼烷(B_2H_6)形成P型杂质区(图2B)。

然后,通过照射KrF激发物激光器(波长为248nm,脉冲宽度为20ns)的激光,激活掺入有源层的杂质离子和氮离子。

由SIMS测定区114和117的杂质浓度是 1×10^{20} 到 2×10^{21} at/ cm^3 ,区域115和116的杂质浓度是 1×10^{17} 到 2×10^{18} at/ cm^3 。前者和后者的剂量是 5×10^{14} 到 5×10^{15} cm^{-2} 和 2×10^{13} 到 5×10^{14} cm^{-2} 。该差别决定于是否有栅绝缘膜104。一般,低阻区的杂质浓度比高阻区的杂质浓度高0.5到3位数。

最后,由CVD方法淀积氧化硅膜,厚度为2,000Å到1 μm ,例如,3,000Å,作为层间介质118。在形成接触孔后,形成铝互连电极119和120。把最终得到的结构在200到400 $^\circ\text{C}$ 下进行氢气退火以获得TFT(图2C)。

参看图1A到图1E和图2A到图2C,叙述如图8A所示的在相同衬底上制造多个TFT的工艺。图8A表示在同一衬底上单片地形成用于象液晶显示器那样的有源矩阵电子光学器件的矩阵区和用于驱动该矩阵区的外围电路的一个例子。

参看图8A,TFT₁和TFT₂是两个驱动TFT,形成的阳极氧化膜501和502,厚度为200到2000Å,例如,1000Å。在该结构,高阻区轻微地与栅电极重叠,这是由于在离子掺杂时,杂质离子扩散造成的。用互连线510使N沟TFT₁的漏和P沟TFT₂的漏相互连接。虽然在图中没表示,但是,TFT₁的源接地,TFT₂的源连接电源以便形成CMOS反相器。

TFT₃是像素TFT。提供阳极氧化层503、厚度为1000Å。然而，在漏区和栅极之间提供高阻区，宽度为0.4到2μm，例如，0.5μm，以便减少漏电流。在TFT₁和TFT₂中高阻区的宽度，例如，是0.2μm。高阻区的宽度根据多孔阳极氧化层的厚度变化。因此，TFT₁和TFT₂的栅互连与TFT₃的互连分开，以便相互独立地控制。而且，因为TFT₃中高阻区的宽度是大的，由于施加电压而在栅极和漏之间产生的寄生电容可被减小。

实施例2

用类似实施例1所述的工艺，在玻璃衬底上形成底膜102，有源层103，栅绝缘膜104'，栅电极105和阳极氧化层108(图1E)。

利用栅极和栅绝缘膜作为掩模以自对准方式把氮离子掺入有源层103。剂量是 1×10^{14} 到 $3 \times 10^{16} \text{cm}^{-2}$ ，例如 $2 \times 10^{15} \text{cm}^{-2}$ 。加速电压是50到100KV，例如，80KV。结果，几乎没有氮原子掺入区域130和133(用SIMS检测氮浓度是 $1 \times 10^{19} \text{at/cm}^3$ 或更少)，但是，根据深度把氮离子掺入区131和132，浓度为 5×10^{19} 到 $2 \times 10^{21} \text{at/cm}^3$ (图3A)。

利用阳极氧化层108作为掩模，腐蚀栅绝缘膜104'以便形成栅绝缘膜104"。以剂量 5×10^{14} 到 $5 \times 10^{15} \text{cm}^{-2}$ ，和加速能量为10到30KeV进行离子注入，把N型杂质掺入有源层。利用磷烷作为掺杂气体，但是在形成P型杂质区的情况，也可能利用乙硼烷(B₂H₆)。把杂质数量相同的N型杂质掺入区域130、131、132和133，形成杂质区134、135、136和137。根据以前掺入氮离子的数量，区域134和137变成低阻区，而区域134和136变成高阻区(图3B)。

通过照射KrF激发物激光器(波长为248nm，脉冲宽度为20ns)的

激光,激活掺入有源层的杂质离子和氮离子。根据SIMS检测的区域134、135、136、137的杂质浓度是 1×10^{20} 到 2×10^{21} at/cm³,剂量是 5×10^{14} 到 5×10^{15} cm⁻²。

最后,用CVD淀积氧化硅膜,厚度为3000Å作为层间介质138。在形成接触孔后,形成铝互连电极139和140。把最终获得的结构在200到400°C氢气中进行退火,以便获得TFT(图3C)。

实施例3

参看图5A到5F,下面叙述制造N-沟TFT的方法。首先参考图1A到1B所示的工艺流程,在有绝缘表面的衬底201上面(例如,Corning 7059玻璃)形成底层氧化膜202,岛状半导体(例如,晶体硅半导体)区203,氧化硅膜204,包含铝膜(厚度为200nm到1μm)的栅电极205,在栅电极205的两侧形成多孔阳极氧化层206(厚度为3000Å到1μm,例如,5000Å)(图5A)。

然后,用与实施例1所述工艺相同的方法形成阻挡阳极氧化层207(厚度为1000到2500Å)(图5B)。

利用阳极氧化层206作掩模腐蚀氧化硅膜204,形成栅绝缘膜204'。然后,利用阳极氧化膜207作为掩模,通过腐蚀除掉阳极氧化膜206。利用栅电极205,膜207和栅绝缘膜204'作为掩模,通过离子掺杂引入杂质(磷),以形成低阻区208和211及高阻区209和210。剂量是 1×10^{14} 到 5×10^{14} cm⁻²,加速电压是30到90KV。在掺入杂质离子后,以剂量 1×10^{14} 到 3×10^{16} cm⁻²,更具体地说是 2×10^{15} cm⁻²,加速电压是50到100KV,例如,80KV,掺入氮离子。结果,几乎没有氮掺入低阻区208和211,但是根据深度,以 5×10^{19} 到 2×10^{21} at/cm³的浓度把氮掺入高阻区209和210中(图5C)。

此外,通过溅射淀积金属涂层(例如,钛,镍,钼,钨,铂或钯的涂层),特别是,例如,钛层212,厚度为50到500Å,以建立与低阻区 208和211的紧密粘结(图5D)。

利用KrF激发物激光(波长为248nm,脉冲宽度为20ns)照射激光,以激活掺入的杂质和通过钛膜和有源层中的硅反应形成金属硅化物。能量密度是200到400mJ/cm²,优选为250到300mJ/cm²。最好,在200到500°C加热衬底照射激光,以防止钛膜脱皮。激光无须限于激发物激光,其它激光也可利用。然而,最好使用脉冲式激光,因为照射连续振荡的激光时间太长,由此,由于加热使物体膨胀和使膜脱皮。

可把红外线激光,例如,Nd:YAG激光(最好是Q-开关脉冲振荡激光),可见光,例如红外激光的二次谐波,或者各类紫外线(UV)激光,例如,KrF、XeCl、ArF等激发物激光用作脉冲式激光。但是,在通过金属膜照射激光的情况,必须选择具有不被金属膜反射的波长的激光。如果金属膜很薄,可利用上述任何类型的激光,没有任何问题。如果穿过衬底照射激光,必须选择透过硅半导体的激光。

而且,可以采用可见光或者近红外光进行灯退火替代前述激光退火。在灯退火情况,控制照射的持续时间使照射光的表面的温度是大约600到1,000°C。照射的持续时间是,例如,在600°C下照射几分,在1000°C下照射几十秒。当利用近红外线(例如,更具体地说,波长为1.2μm的红外线)进行退火时,硅半导体选择地吸收近红外线。因此,未使玻璃衬底明显受热就能进行退火。并且,通过减少每次照射时间可抑制加热玻璃衬底。

接着,利用包含过氧化氢、氨、水的比为5:2:2的混合物的腐

蚀液腐蚀钛膜。金属硅化物区213和214保持不被腐蚀(图5E)。

参看图5F, 淀积氧化硅膜作为层间介质217, 厚度为 2000\AA 到 $1\mu\text{m}$, 例如, 3000\AA 。在形成接触孔后, 形成铝的互连电极218和219, 厚度为 2000\AA 到 $1\mu\text{m}$, 例如, 5000\AA 。和铝互连接触的部分是由硅化钛组成。因为铝和硅化钛之间的界面比铝和硅之间的界面更稳定, 可获得高稳定的接触。通过在金属硅化物区213和214与铝互连电极218和219之间形成氮化钛等作为阻挡金属可进一步改善接触的可行性。硅化钛区的薄层电阻是10到 $50\Omega/\square$ 。与源和漏有相同导电类型的高阻区209和210的薄层电阻是10到 $500\text{K}\Omega/\square$ 。

在本实施例中, 低阻区211可近似地和金属硅化物区重合。栅绝缘膜204'的边缘部分215可粗略地和高阻区210及低阻区211之间的边界部分216重合。边缘部分215可和金属硅化物区214的边缘部分接近重合。

参考图5A和5F, 叙述如图8B所示的在同一衬底上制造多个 TFT 的方法。图8B表示一个例子, 在同一衬底上面, 单片地形成矩阵区和用于驱动该矩阵区的外围驱动电路, 用于有源矩阵电子光学器件, 例如, 液晶显示器。用CMOS反相器结构形成作为驱动级的 TFT_1 和 TFT_2 。形成阳极氧化层505和506, 厚度为200到 2000\AA , 例如, 1000\AA 。 TFT_3 是像素TFT, 并且包括 1000\AA 厚的阳极氧化层507。

考虑到由于离子掺杂时要产生扩散, 按这种方法选择阳极氧化层的厚度, 使得栅电极边缘部分和源漏区的边缘部分相重合。 TFT_3 源漏电极之一和ITO像素电极508相连。形成 TFT_3 的高阻区, 宽度 $y_{a'}$ 为0.4到 $5\mu\text{m}$, 例如 $y_{a'}$ 为 $0.5\mu\text{m}$, 同时提供 TFT_1 和 TFT_2 的高阻区: 例如, 宽度 y_a 为 $0.2\mu\text{m}$ 。因为高阻区的宽度随多孔阳极氧化层的厚

度变化,以分离的串联形式在阳极氧化处设置互连,结果可与TFT₃的互连无关地控制TFT₁和TFT₂的互连。TFT₁和TFT₃者是N沟TFT,而TFT₂是P沟TFT。由于施加电压在栅极和漏之间产生的寄生电容,由于提供TFT₃很宽的高阻区可能减小。

在本发明的实施例中,在离子掺杂后淀积钛膜。然而,在淀积钛膜后,可能进行掺杂。因为在光照射离子时,整个表面用钛膜涂覆,所以可防止在使用绝缘衬底时常常产生的不正常充电。否则,在离子掺杂后,要利用激光等进行退火,那时,由于照射激光等或者进行热退火,在形成钛膜后,可形成硅化钛。

实施例4

参看图6A和6F,叙述本发明。首先参看如图1A到1C所示的工艺过程,在具有绝缘表面(例如Corning 7059)的衬底301上面,形成底层氧化膜302,岛状半导体区303(例如,硅半导体),氧化硅膜304,和包含铝膜(厚度为2000Å到1μ)的栅电极305。在栅电极的两侧形成多孔的阳极氧化层306,厚度为6000Å。而且,在栅电极305和阳极氧化层306之间形成阻挡阳极氧化层307(图6A)。

利用阳极氧化层306作为掩模、腐蚀氧化硅膜304,以形成栅绝缘膜304'。腐蚀阳极氧化层306以露出部分栅绝缘膜304'。利用溅射方法,形成金属膜308,例如,钛膜(厚度为50到500Å)(6B)。

利用栅电极部分和栅绝缘膜作为掩模,以自对准方法,把氧离子掺入有源层303。剂量是 1×10^{14} 到 $3 \times 10^{16} \text{ cm}^{-2}$,例如, $2 \times 10^{15} \text{ cm}^{-2}$,加速电压是50到100KV,例如,80KV。结果,几乎没有氧掺入到区域309和312(氧浓度是 $1 \times 10^{19} \text{ at/cm}^2$ 或者更少,这是由SIMS检测的),但是,根据深度、氧被掺入区域310和311其浓度为 5×10^{19} 到2

$\times 10^{21} \text{at/cm}^3$) (图6C)。

利用离子注入方法, 剂量为 5×10^{14} 到 $5 \times 10^{15} \text{cm}^{-2}$ 、加速电压为10到30KV, 把N型杂质掺入有源层。通过把加速电压设定为低值, 几乎排除N型杂质进入区域310和311, 因为栅绝缘膜作为阻挡层, 但是可用非常高的数值把N型杂质掺入区域309和312。利用不同浓度的N型杂质和氧离子形成低阻区(源/漏区)313和316及高阻区314和315。利用磷烷(PH_3)作为掺杂气体。可利用乙硼烷(B_2H_6)形成P型杂质区(图6D)。

照射KrF激发物激光(波长为248nm, 脉冲宽度为20ns)以激活掺入区域314和315的杂质和由于钛膜和有源层中硅膜的反应形成金属硅化物(硅化钛)区317和318。能量密度是200到 400mJ/cm^2 , 最好为250到 300mJ/cm^2 。最好, 在激光照射时, 把衬底加热到200到 500°C , 以防止钛膜脱皮。另外, 通过照射可见光或者近红外光, 可进行灯退火(图6E)。

接着, 利用包含过氧化氢: 氧: 水=5: 2: 2的混合物的腐蚀液腐蚀钛膜。区域317和318不受腐蚀, 而利用栅区305和307作为掩模腐蚀栅绝缘膜304', 以防止该结构不受注入栅绝缘膜304'的杂质影响。于是, 在留下栅电极下面形成的栅绝缘膜304''。

如图6所示, 通过CVD形成氧化硅膜, 厚度为 6000\AA , 作为层间介质319。在形成接触孔后形成铝互连电极320和321, 以完成具有高阻区的TFT。

实施例5

在图7A中, 在有绝缘表面的衬底401(例如, Corning 7509)上形成底层氧化膜402, 岛状晶体半导体(例如, 硅半导体)区403, 氧化

硅膜404, 包含铝膜(2000Å到1μm)的栅电极。在栅电极的上面和两侧形成多孔阳极氧化膜406, 厚度为6000Å(图7B)。接着和形成阳极氧化层107使用的相同条件进行阳极氧化。而且, 在栅电极405和阳极氧化层406之间形成阻挡阳极氧化层407(图7C)。然后, 利用阳极氧化层406作为掩模腐蚀氧化硅膜404, 以形成栅绝缘膜404'(图7D)。

然后腐蚀阳极氧化层406露出栅绝缘膜404'的边缘部分, 宽度 y (大约6000Å)。以剂量为 5×10^{14} 到 $5 \times 10^{15} \text{cm}^{-2}$ 和加速能量为10到30KeV进行离子掺杂, 把N型杂质掺入有源层。把加速电压设定为低值, 几乎可排除N-型杂质掺入区409和410, 因为栅绝缘膜作为阻挡层, 但是可用充分高的数值把N-型杂质掺入区域408和411。利用磷烷(PH_3)作为掺杂气体。可利用乙硼烷(B_2H_6)形成P型杂质区。

用剂量 1×10^{14} 到 $3 \times 10^{16} \text{cm}^{-2}$, 例如, $2 \times 10^{15} \text{cm}^{-2}$, 加速电压为50到100KV, 例如, 80KV把氮杂质掺入有源层。结果, 几乎没有氮被掺入区域408和411, 但是, 根据深度把氮掺入区域409和410 其浓度为 5×10^{19} 到 $2 \times 10^{21} \text{at/cm}^3$ 。用不同的N-型杂质浓度和氮离子浓度形成低阻区408和411及高阻区409和410。然后, 淀积氮化硅膜412, 这是采用等离子CVD方法, 淀积的厚度为200到2000Å, 例如1000Å(图7E)。

照射XeF激发物激光(波长为355nm, 脉冲宽度为40ns)以激活掺入的杂质。能量密度是200到400mJ/cm², 最好为250到300mJ/cm²。最好, 在照射激光时把衬底加热到200到500°C。另外, 通过照射可见光或者近红外光可进行灯退火。

如图7F所示, 用CVD方法形成氧化硅膜, 厚度为6000Å, 作为层间介质414。在形成接触孔后, 利用铝和氮化钛的多层膜形成互连电

极415和416以便完成制造TFT。

在本发明,在高阻区上面,结合栅绝缘膜404'形成氮化硅膜。因此,可以防止象钠离子那样的迁移离子妨碍有源层。因为氮化硅膜捕捉正电荷,按照本发明的半导体器件防止由于在高阻区410上面栅绝缘膜404'捕捉负电荷而形成的P-型寄生沟道。结果,可获得有非常好的频率特性,即使加高的漏电压也很少受热载流子破坏作用的影响的TFT。

氮化硅膜捕捉正电荷但是不受捕捉负电荷的影响。在N-沟型TFT中利用氮化膜,但是在P沟TFT中不利用它。在P-沟TFT中,最好利用氧化铝或者氧化铝。

在本发明中,用自对准方法可形成高阻区,在该区中掺入氧、氮、碳等元素。用能精确控制其厚度的阳极氧化层,确定高阻区的宽度。通过进一步在高阻区上面直接地或间接地形成氮化硅膜,在氮化硅膜上面可以捕捉正电荷。利用热载流子抵销绝缘膜(氧化硅层)上捕捉的负电荷能抑制热载流子的影响。

按照本发明,在其上有半导体集成电路的衬底上面、通过形成TFT制造三维集成电路的情况,在绝缘表面上面,例如,在玻璃或者有机树脂上面,形成TFT。按照本发明的TFT,对于电子光学器件,例如,在同一衬底上面具有外围电路的单片有源矩阵电路是特别有效的。

可以有效地利用按照本发明的TFT,例如,作为有源矩阵电路的像素TFT,因为有低的漏电流和高的耐电压。对于驱动电路中的TFT,在另一方面,要求高速工作而不是要求低的漏电流。因此,在上述应用中的TFT经过处理,可以防止氧、氮、碳等掺入外围电路区域。

说明书附图

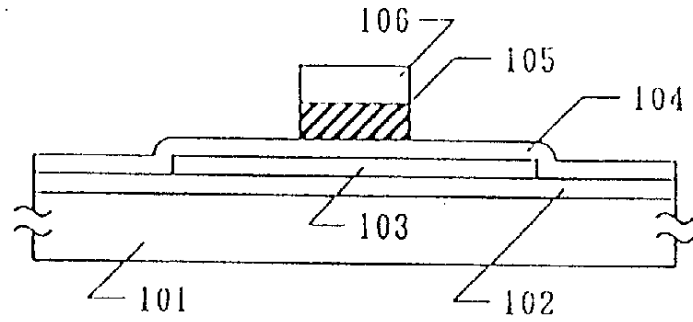


图 1a

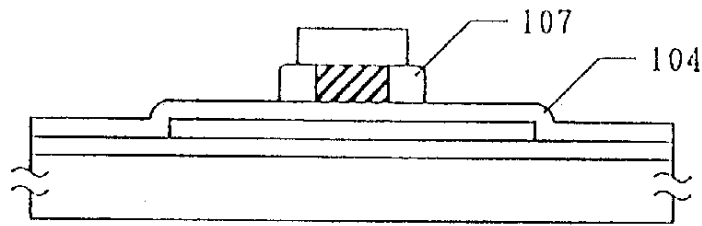


图 1b

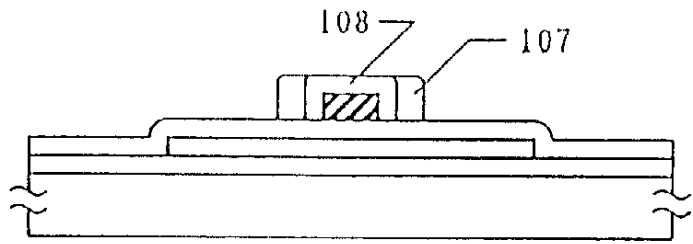


图 1c

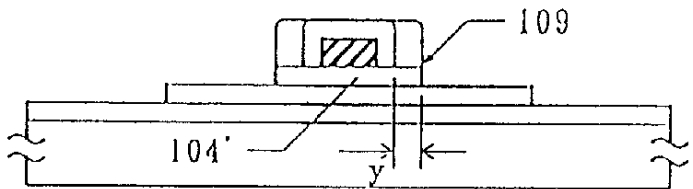


图 1d

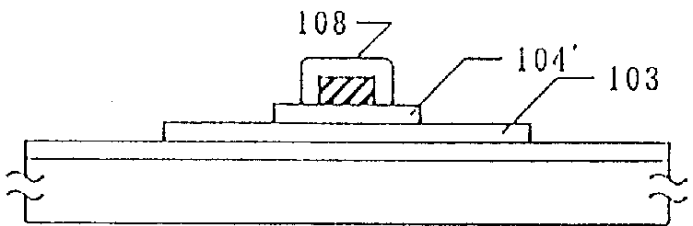


图 1e

N-离子

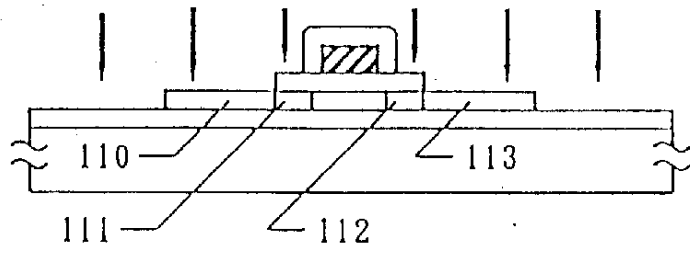


图 2a

P-离子

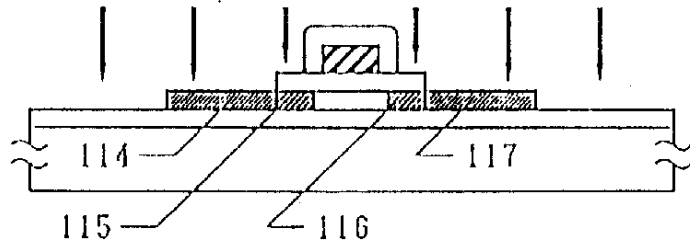


图 2b

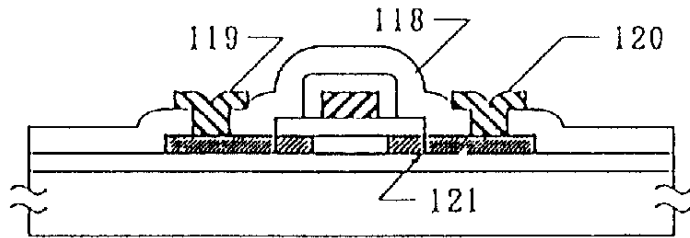


图 2c

N-离子

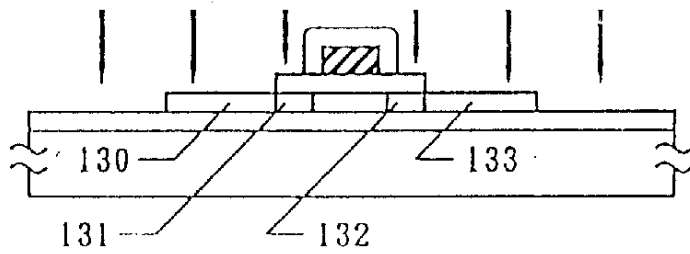


图 3a

P-离子

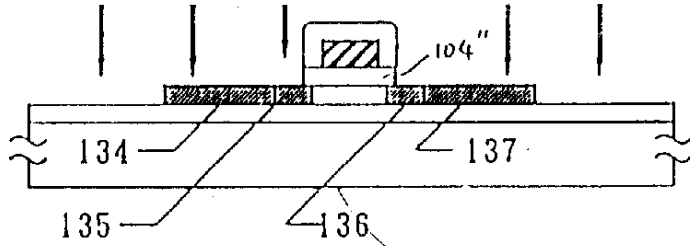


图 3b

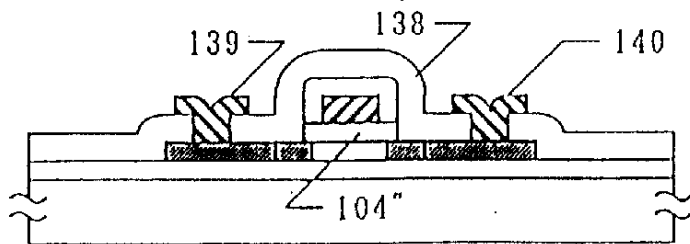


图 3c

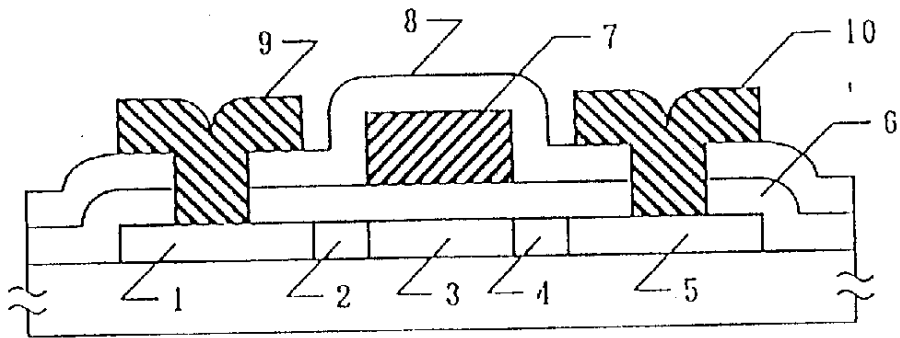


图 4a

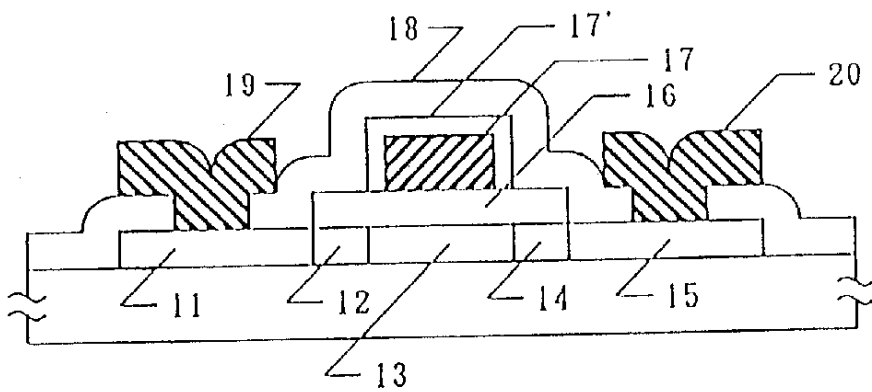


图 4b

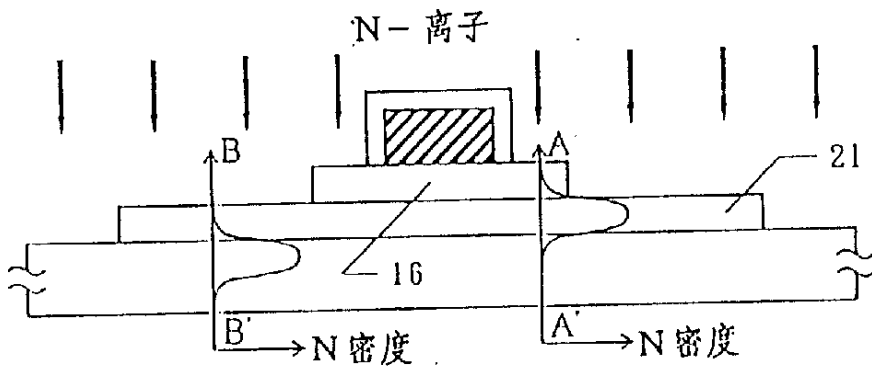


图 4c

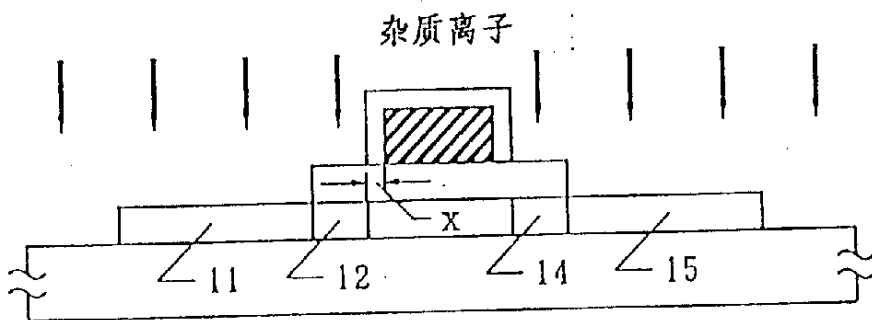


图 4d

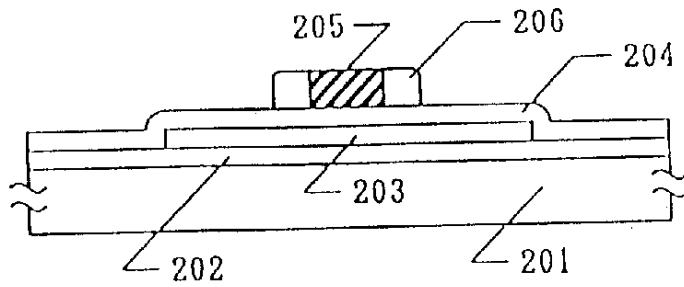


图 5 a

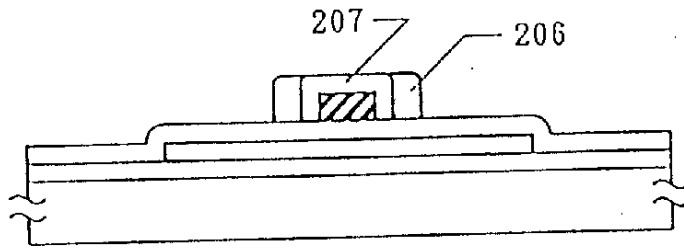


图 5 b

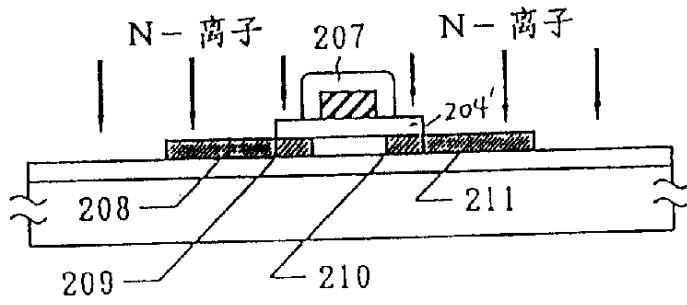


图 5 c

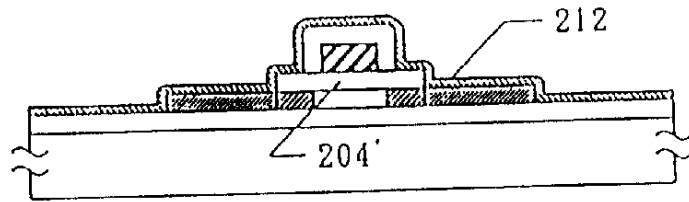


图 5 d

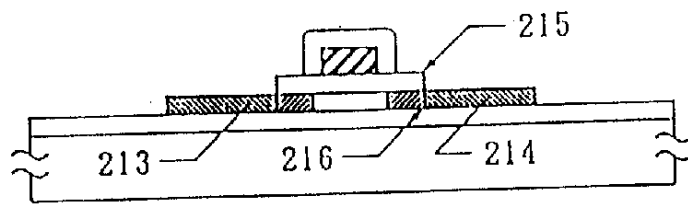


图 5 e

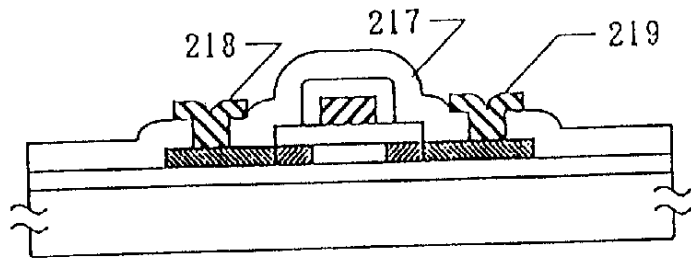


图 5 f

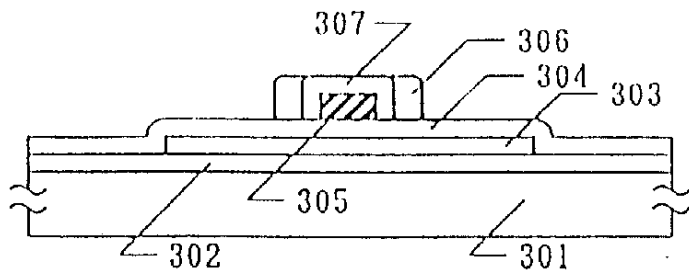


图 6 a

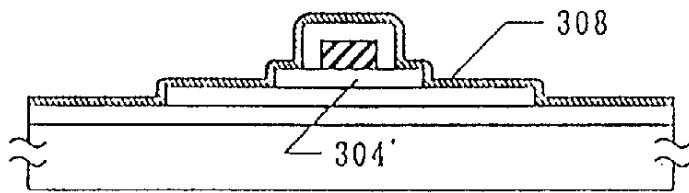


图 6 b

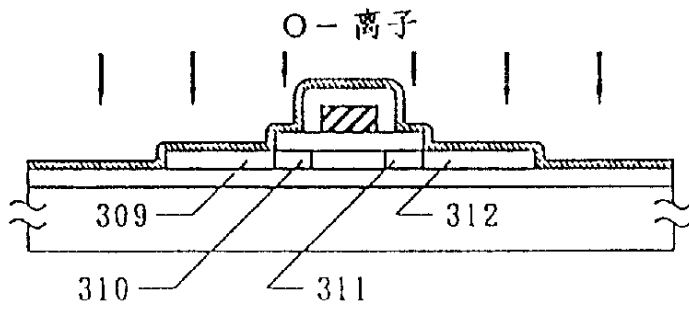


图 6 c

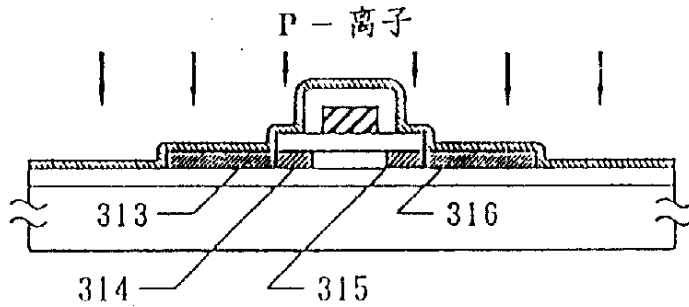


图 6 d

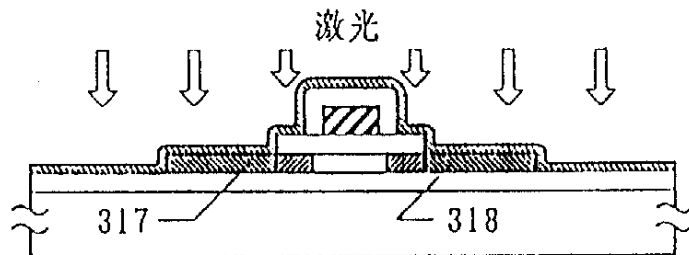


图 6 e

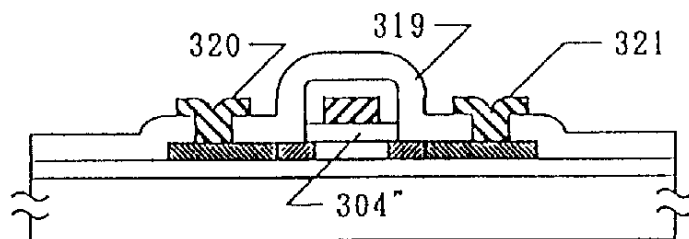


图 6 f

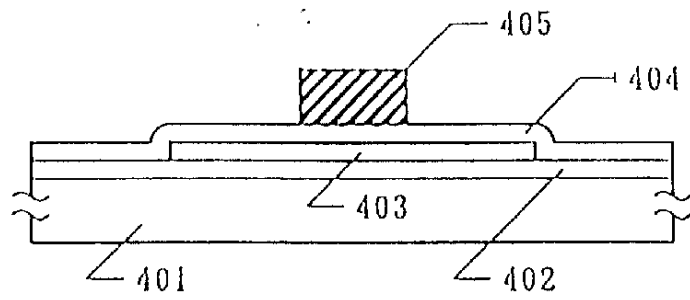


图 7a

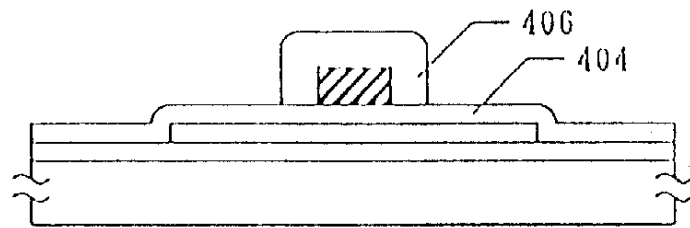


图 7b

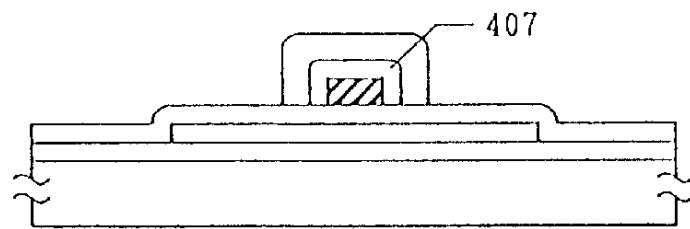


图 7c

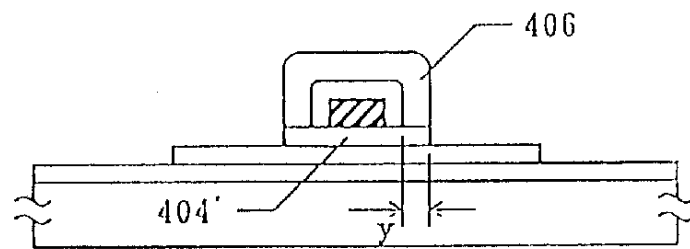


图 7d

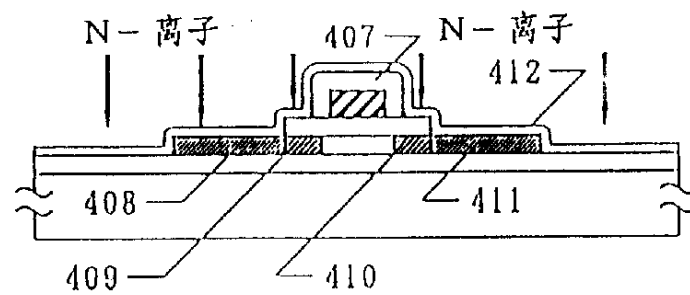


图 7e

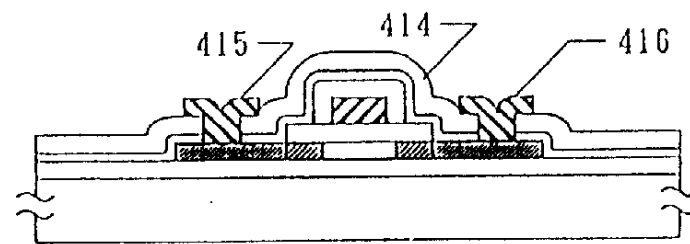


图 7f

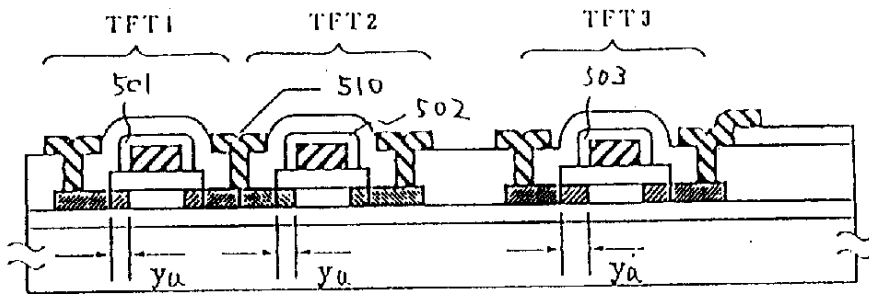


图 8 a

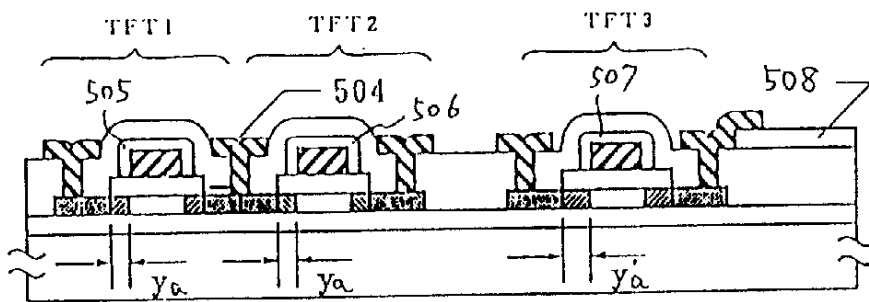


图 8 b