

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4699172号  
(P4699172)

(45) 発行日 平成23年6月8日(2011.6.8)

(24) 登録日 平成23年3月11日(2011.3.11)

(51) Int. Cl.	F I
HO 1 L 23/52 (2006.01)	HO 1 L 21/88 S
HO 1 L 21/3205 (2006.01)	HO 1 L 21/90 A
HO 1 L 21/768 (2006.01)	HO 1 L 21/90 C

請求項の数 7 (全 20 頁)

(21) 出願番号	特願2005-309745 (P2005-309745)	(73) 特許権者	302062931 ルネサスエレクトロニクス株式会社
(22) 出願日	平成17年10月25日(2005.10.25)		神奈川県川崎市中原区下沼部1753番地
(65) 公開番号	特開2007-123328 (P2007-123328A)	(74) 代理人	100088672 弁理士 吉竹 英俊
(43) 公開日	平成19年5月17日(2007.5.17)	(74) 代理人	100088845 弁理士 有田 貴弘
審査請求日	平成20年10月1日(2008.10.1)	(72) 発明者	森本 昇 東京都千代田区丸の内二丁目4番1号 株式会社ルネサステクノロジ内
		(72) 発明者	藤澤 雅彦 東京都千代田区丸の内二丁目4番1号 株式会社ルネサステクノロジ内

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

半導体基板上に設けられた半導体集積回路と、  
前記半導体集積回路が形成された領域の上方に設けられた多層配線層と、  
前記領域および前記多層配線層の周囲を囲むように配設されたシールリングとを備えた半導体装置であって、

前記多層配線層は、  
複数の第1の配線層および複数の第2の配線層を有し、  
前記複数の第1の配線層のそれぞれは、第1の層間絶縁膜内に配設され、  
前記複数の第2の配線層のそれぞれは、前記第1の層間絶縁膜よりも厚い第2の層間絶縁膜内に配設され、

前記複数の第2の配線層は前記複数の第1の配線層の上方に配設され、  
前記シールリングは、

複数の第1のシールリングと複数の第2のシールリングとを有し、  
前記複数の第1のシールリングのそれぞれは、前記第1の層間絶縁膜内に前記第1の層間絶縁膜を貫くように配設され、前記複数の第2のシールリングのそれぞれは、前記第2の層間絶縁膜内に前記第2の層間絶縁膜を貫くように配設されて、前記複数の第2のシールリングの積層体が、前記複数の第1のシールリングの積層体上に配設された形状をなし、

前記第1層間絶縁膜の比誘電率は3.5未満であり、前記第2の層間絶縁膜の比誘電率

は 3 . 5 以上であり、

前記複数の第 1 のシールリングのそれぞれの断面形状は、

第 1 の部分と、前記第 1 の部分の上に前記第 1 の部分と一体で形成された第 2 の部分とを有した形状をなし、前記第 1 の部分は第 1 の幅を有し、前記第 2 の部分は前記第 1 の幅よりも広い第 2 の幅を有し、

前記複数の第 2 のシールリングのそれぞれの断面形状は矩形であり、第 3 の幅を有し、

前記第 3 の幅は、前記第 1 の幅よりも広く、前記第 2 の幅よりも狭く形成される、半導体装置。

【請求項 2】

前記第 1 の部分の前記第 1 の幅は 0 . 3  $\mu$  m 以下であり、

前記第 2 の部分の前記第 2 の幅は前記第 1 の幅の 2 倍以上である、請求項 1 記載の半導体装置。

【請求項 3】

前記複数の第 1 のシールリングは、前記複数の第 1 の配線層と同じ材料で形成され、

前記複数の第 2 のシールリングは、前記複数の第 2 の配線層と同じ材料で形成される、請求項 2 記載の半導体装置。

【請求項 4】

前記複数の第 2 のシールリングのそれぞれは、銅と前記銅の側面および底面に形成されたバリアメタルを有する、請求項 3 記載の半導体装置。

【請求項 5】

前記複数の第 1 の配線層の配線層間を接続する第 1 のコンタクト部を前記第 1 の層間絶縁膜内に有し、

前記複数の第 2 の配線層の配線層間を接続する第 2 のコンタクト部を前記第 2 の層間絶縁膜内に有し、

前記複数の第 1 のシールリングの前記第 1 の幅は、前記第 1 のコンタクト部の幅と同じに形成され、

前記複数の第 2 のシールリングの前記第 3 の幅は、前記第 2 のコンタクト部の幅と同じに形成される、請求項 1 記載の半導体装置。

【請求項 6】

前記多層配線層は、

前記複数の第 1 の配線層と前記半導体基板との間に少なくとも 1 層の層間絶縁膜を有し

、  
前記少なくとも 1 層の層間絶縁膜は、

比誘電率が 3 . 5 以上の第 3 の層間絶縁膜を含み、

前記シールリングは、

前記第 3 の層間絶縁膜内に配設された第 3 のシールリングを有し、

前記複数の第 1 のシールリングのうち最下層の第 1 のシールリングと前記第 3 のシールリングとが接続され、

前記第 3 の層間絶縁膜は、

前記複数の第 1 の配線層のうち最下層の第 1 の配線層と、前記半導体集積回路を構成する半導体素子とを接続する第 3 コンタクト部を有する、請求項 1 記載の半導体装置。

【請求項 7】

前記複数の第 1 の層間絶縁膜のそれぞれの厚さは等しく、

前記複数の第 2 の層間絶縁膜のそれぞれの厚さは等しい、請求項 1 記載の半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体装置に関し、特に、半導体集積回路の周囲を取り囲むように配設されたシールリングを備えた半導体装置に関する。

【背景技術】

10

20

30

40

50

## 【 0 0 0 2 】

半導体装置の製造プロセスでは半導体基板上に複数の半導体素子を形成した後に、半導体基板をダイシングライン部に沿って切断することで個々のLSIチップに分離する。このとき、ダイシングライン部の切断面には、半導体素子の形成過程で積層された多層の層間絶縁膜が露出することになる。

## 【 0 0 0 3 】

この層間絶縁膜および層間絶縁膜界面は水分の侵入経路となり、半導体装置の誤動作の原因となるなど信頼性の点で問題となる可能性がある。

## 【 0 0 0 4 】

また、ダイシング時の応力や、LSIチップをパッケージングする際に使用する封止樹脂との熱膨張係数差に起因する応力等により、層間絶縁膜にクラックが発生し、このクラックが水分の侵入経路となることもある。

## 【 0 0 0 5 】

これらの対策として、シールリングあるいはガードリングと称されるループ状構造体を、半導体集積回路の形成領域の周囲を取り囲むように配設する構成を採っている。

## 【 0 0 0 6 】

シールリングは、半導体集積回路形成領域に形成される配線層やコンタクト部の形成工程を利用して形成され、配線層やコンタクト部と同じ材料が使用される。

## 【 0 0 0 7 】

図17は、この発明の背景技術のシールリングの構成を示す断面図である。

図17に示すようにシールリング90は、半導体基板1上の回路形成領域とダイシング領域との間に配設されている。

## 【 0 0 0 8 】

図17においては、シリコン基板等の半導体基板1上に配設される半導体素子の一例として、素子分離絶縁膜2で規定される活性領域にMOSトランジスタQ1が配設された構成を示している。

## 【 0 0 0 9 】

MOSトランジスタQ1は、半導体基板1上にゲート絶縁膜31を介して配設されたゲート電極32と、ゲート電極32の側面に配設されたサイドウォール絶縁膜33と、ゲート電極32のゲート長方向の両側面外方の半導体基板1の表面内にそれぞれ配設されたソース・ドレイン層34とを有して構成されている。

## 【 0 0 1 0 】

そして、MOSトランジスタQ1を覆うように半導体基板1上に層間絶縁膜4が配設され、その上には、層間絶縁膜5、6、7、8、9、10および11が順に配設されて多層構造をなしている。なお、各層間絶縁膜間にはエッチングストッパ膜ESが配設されている。

## 【 0 0 1 1 】

そして、これらの層間絶縁膜4～11には、回路形成領域においては、MOSトランジスタQ1に電氣的に接続される配線層や、コンタクト部が設けられて多層配線層を構成している。

## 【 0 0 1 2 】

すなわち、層間絶縁膜4を貫通してソース・ドレイン層34に達するように2つのコンタクト部4aが設けられている。

## 【 0 0 1 3 】

また、層間絶縁膜5および層間絶縁膜4上のエッチングストッパ膜ESを貫通するように複数の配線層5aが設けられている。複数の配線層5aのうち2つは、層間絶縁膜4中に設けられた2つのコンタクト部4aに接続されるように形成されている。

## 【 0 0 1 4 】

また、層間絶縁膜6および層間絶縁膜5上のエッチングストッパ膜ESを貫通するように複数のコンタクト部6aが設けられており、複数のコンタクト部6aのうち2つは、M

10

20

30

40

50

ＭＯＳトランジスタＱ１のソース・ドレイン層３４に電氣的に接続される配線層５ａに接続されるように形成されている。

【００１５】

そして、複数のコンタクト部６ａのうち、ＭＯＳトランジスタＱ１の一方のソース・ドレイン層３４に電氣的に接続される１つは、層間絶縁膜６中に配設される配線層７ａに接続されている。配線層７ａはコンタクト部６ａの上部に配設され、配線層７ａおよびコンタクト部６ａはデュアルダマシン法により形成されている。

【００１６】

また、層間絶縁膜７および層間絶縁膜６上のエッチングストップ膜ＥＳを貫通するように２つのコンタクト部８ａが設けられており、一方のコンタクト部８ａは、ＭＯＳトランジスタＱ１のソース・ドレイン層３４に電氣的に接続されるコンタクト部６ａに接続されるように形成されている。

10

【００１７】

そして、２つのコンタクト部８ａは、層間絶縁膜７中に配設される配線層９ａに接続されている。配線層９ａはコンタクト部８ａの上部に配設され、配線層９ａおよびコンタクト部８ａはデュアルダマシン法により形成されている。

【００１８】

また、層間絶縁膜８および層間絶縁膜７上のエッチングストップ膜ＥＳを貫通するようにコンタクト部１０ａが設けられており、当該コンタクト部１０ａは、ＭＯＳトランジスタＱ１のソース・ドレイン層３４に電氣的に接続される配線層９ａに接続されるように形成されている。

20

【００１９】

そして、コンタクト部１０ａは、層間絶縁膜８中に配設される配線層１１ａに接続されている。配線層１１ａはコンタクト部１０ａの上部に配設され、配線層１１ａおよびコンタクト部１０ａはデュアルダマシン法により形成されている。

【００２０】

また、層間絶縁膜９および層間絶縁膜８上のエッチングストップ膜ＥＳを貫通するようにコンタクト部１２ａが設けられており、当該コンタクト部１２ａは、ＭＯＳトランジスタＱ１のソース・ドレイン層３４に電氣的に接続される配線層１１ａに接続されるように形成されている。

30

【００２１】

そして、コンタクト部１２ａは、層間絶縁膜９中に配設される配線層１３ａに接続されている。配線層１３ａはコンタクト部１２ａの上部に配設され、配線層１３ａおよびコンタクト部１２ａはデュアルダマシン法により形成されている。

【００２２】

また、層間絶縁膜１０および層間絶縁膜９上のエッチングストップ膜ＥＳを貫通するようにコンタクト部１４ａが設けられており、当該コンタクト部１４ａは、ＭＯＳトランジスタＱ１のソース・ドレイン層３４に電氣的に接続される配線層１３ａに接続されるように形成されている。

【００２３】

そして、コンタクト部１４ａは、層間絶縁膜１０中に配設される配線層１５ａに接続されている。配線層１５ａはコンタクト部１４ａの上部に配設され、配線層１５ａおよびコンタクト部１４ａはデュアルダマシン法により形成されている。

40

【００２４】

なお、以上説明したコンタクト部および配線層においては、層間絶縁膜との間にバリアメタル層ＢＭ１を有しており、コンタクト部および配線層を構成する材料が直接に層間絶縁膜と接触しない構成となっている。

【００２５】

また、層間絶縁膜１１上にはパッシベーション膜１９が配設され、パッシベーション膜１９上にはポリイミド膜２０が配設されている。

50

## 【 0 0 2 6 】

シールリング 9 0 は、上述した各層間絶縁膜に形成されるコンタクト部および配線層の形成工程を利用して形成される。

## 【 0 0 2 7 】

すなわち、層間絶縁膜 4 中においては、コンタクト部 4 a の形成工程でシール層 4 b を形成し、層間絶縁膜 5 中においては、配線層 5 a の形成工程でシール層 5 b を形成し、層間絶縁膜 6 中においては、コンタクト部 6 a および配線層 7 a のデュアルダマシン工程で、それぞれシール層 6 b および 7 b を形成し、層間絶縁膜 7 中においては、コンタクト部 8 a および配線層 9 a のデュアルダマシン工程で、それぞれシール層 8 b および 9 b を形成し、層間絶縁膜 8 中においては、コンタクト部 1 0 a および配線層 1 1 a のデュアルダマシン工程で、それぞれシール層 1 0 b および 1 1 b を形成し、層間絶縁膜 9 中においては、コンタクト部 1 2 a および配線層 1 3 a のデュアルダマシン工程で、それぞれシール層 1 2 b および 1 3 b を形成し、層間絶縁膜 1 0 中においては、コンタクト部 1 4 a および配線層 1 5 a のデュアルダマシン工程で、それぞれシール層 1 4 b および 1 5 b を形成する。

10

## 【 0 0 2 8 】

ここで、シール層 4 b、6 b、8 b、1 0 b、1 2 b および 1 4 b の幅は、それぞれの上部に形成されるシール層 5 b、7 b、9 b、1 1 b、1 3 b および 1 5 b の幅よりも狭く形成されるので、シール層 4 b と 5 b、シール層 6 b と 7 b、シール層 8 b と 9 b およびシール層 1 0 b と 1 1 b、シール層 1 2 b と 1 3 b、シール層 1 4 b と 1 5 b のそれぞれの組み合わせの断面形状は T 字型をなしている。

20

## 【 0 0 2 9 】

また、層間絶縁膜 1 1 および層間絶縁膜 1 0 上のエッチングストップ膜 E S を貫通してシール層 1 5 b に達するシール層 1 6 b が配設され、層間絶縁膜 1 1 上には、シール層 1 6 b の上部を覆うようにシール層 1 7 b が配設されている。

## 【 0 0 3 0 】

シール層 1 7 b は、回路形成領域における最上層の配線層（図示せず）の形成工程で形成され、例えばアルミニウム（A 1）で構成されている。

## 【 0 0 3 1 】

また、シール層 1 6 b は、回路形成領域における最上層の配線層と、配線層 1 5 a とを電氣的に接続するコンタクト部（図示せず）の形成工程で形成され、シール層 1 6 b と層間絶縁膜との間にはバリアメタル層 B M 2 を有している。

30

## 【 0 0 3 2 】

なお、シール層 4 b ~ 1 7 b は連続して積層されるように配設され、シールリング 9 0 はダイシングによって露出した層間絶縁膜 4 ~ 1 1 の切断面から侵入した水分や、応力によって生じたクラックの伸展に対する障壁として機能する。

## 【 0 0 3 3 】

また、上述したシールリング 9 0 以外の構成として、例えば特許文献 1 には、シールリングを 2 重構造とし、ダイシング部に近い外側のシールリングは、最上層から最下層まで、同じ幅の導体層が積層された構成を採り、内側のシールリングは、配線層およびコンタクト部の形成工程を利用して形成された構成が開示されている。

40

## 【 0 0 3 4 】

また、特許文献 2 においては、ダイシング部の近傍に最上層から最下層まで、同じ幅の導体層が積層されたシールリングが開示されている。

## 【 0 0 3 5 】

【特許文献 1】特開 2000-277465 号公報（図 5）

【特許文献 2】特開 2004-296904 号公報（図 3、図 1 3）

【発明の開示】

【発明が解決しようとする課題】

## 【 0 0 3 6 】

50

近年では、半導体装置の構造の微細化および高集積化、動作の高速化が進み、それに伴って配線の低抵抗化の重要性が高まり、配線材料として比較的抵抗の小さい銅(Cu)が用いられつつある。

【0037】

配線材料としてCuを用いる場合、デュアルダマシン法を用いて配線層およびコンタクト部を形成することが一般的であり、図17を用いて説明したように、シールリング90を構成するシール層4b~15bのうち、シール層6b~15bはデュアルダマシン法を用いて形成されることになる。

【0038】

ここで、デュアルダマシン法では、後にコンタクト部となるホールを層間絶縁膜を貫通するように形成した後、一旦、当該ホールに樹脂材を充填し、その状態で配線層となる溝をエッチングにより形成する。これは、既に形成された下層の配線層がエッチングされることを防ぐためである。

【0039】

しかし、シールリング90を構成するシール層6b~15bの容積は、対応するコンタクト部や配線層の容積に比べて大きい。これは、シール層6b~15bが回路形成領域を囲むように形成されているためである。

【0040】

特に、コンタクト部と同じ工程で形成されるシール層の容積は、コンタクト部に比べて極めて大きいため、当該シール層を形成するための溝を樹脂材で満たすことは技術的に困難である。樹脂材の充填が不十分な状態で配線層となる溝を形成するためのエッチングを行うと、既に形成された下層のシール層が部分的にエッチングで除去される可能性があり、その場合には、上層のシール層と下層のシール層との間にポイドが生じ、両者の接続部分が脆弱となり、シールリングとしての機能が低下する可能性がある。

【0041】

また、層間絶縁膜の比誘電率を低くする傾向にある昨今では、比誘電率の低下に伴って層間絶縁膜どうしの密着性も低下する傾向にある。ここで、シールリング90のような断面形状がT字型のシール層を積層した構成は、層間絶縁膜どうしが剥離することを防止する効果も有しているが、特許文献2に開示されるように、最上層から最下層まで、同じ幅の導体層を積層した構造のシールリングを採用すると、このような効果が低下する可能性がある。

【0042】

本発明は上記のような問題点を解消するためになされたもので、シールリングの構造を最適化して、ダイシング部の切断面からの水分の侵入やクラックの伸展に対する障壁としての機能を確保したシールリングを備えた半導体装置を提供することを目的とする。

【課題を解決するための手段】

【0043】

本発明に係る請求項1記載の半導体装置は、半導体基板上に設けられた半導体集積回路と、前記半導体集積回路が形成された領域の上方に設けられた多層配線層と、前記領域および前記多層配線層の周囲を囲むように配設されたシールリングとを備えた半導体装置であって、前記多層配線層は、複数の第1の配線層および複数の第2の配線層を有し、前記複数の第1の配線層のそれぞれは、第1の層間絶縁膜内に配設され、前記複数の第2の配線層のそれぞれは、前記第1の層間絶縁膜よりも厚い第2の層間絶縁膜内に配設され、前記複数の第2の配線層は前記複数の第1の配線層の上方に配設され、前記シールリングは、複数の第1のシールリングと複数の第2のシールリングとを有し、前記複数の第1のシールリングのそれぞれは、前記第1の層間絶縁膜内に前記第1の層間絶縁膜を貫くように配設され、前記複数の第2のシールリングのそれぞれは、前記第2の層間絶縁膜内に前記第2の層間絶縁膜を貫くように配設されて、前記複数の第2のシールリングの積層体が、前記複数の第1のシールリングの積層体上に配設された形状をなし、前記第1層間絶縁膜の比誘電率は3.5未満であり、前記第2層間絶縁膜の比誘電率は3.5以上であり、前

10

20

30

40

50

記複数の第 1 のシールリングのそれぞれの断面形状は、第 1 の部分と、前記第 1 の部分の上に前記第 1 の部分と一体で形成された第 2 の部分とを有した形状をなし、前記第 1 の部分は第 1 の幅を有し、前記第 2 の部分は前記第 1 の幅よりも広い第 2 の幅を有し、前記複数の第 2 のシールリングのそれぞれの断面形状は矩形であり、第 3 の幅を有し、前記第 3 の幅は、前記第 1 の幅よりも広く、前記第 2 の幅よりも狭く形成されている。

【発明の効果】

【0045】

本発明に係る請求項 1 記載の半導体装置によれば、シールリングの構造が最適化され、機械的な強度が向上して、ダイシング部の切断面からの水分の侵入やクラックの伸展に対する障壁としての機能を確保することができる。

10

【発明を実施するための最良の形態】

【0047】

<実施の形態>

<装置構成>

図 1 に、本発明に係る実施の形態の半導体装置の断面図を示す。

図 1 においては、シリコン基板等の半導体基板 1 上に配設される半導体集積回路を構成する半導体素子の一例として、素子分離絶縁膜 2 で規定される活性領域に MOS トランジスタ Q 1 が配設された構成を示している。そして、半導体基板 1 上の回路形成領域とダイシング領域との間にシールリング 100 が配設されている。

20

【0048】

MOS トランジスタ Q 1 は、半導体基板 1 上にゲート絶縁膜 3 1 を介して配設されたゲート電極 3 2 と、ゲート電極 3 2 の側面に配設されたサイドウォール絶縁膜 3 3 と、ゲート電極 3 2 のゲート長方向の両側面外方の半導体基板 1 の表面内にそれぞれ配設されたソース・ドレイン層 3 4 とを有して構成されている。

【0049】

そして、MOS トランジスタ Q 1 を覆うように半導体基板 1 上に層間絶縁膜 4 が配設され、その上には、層間絶縁膜 5、6、7、8、9、10 および 11 が順に配設されて多層構造をなしている。

【0050】

ここで、層間絶縁膜 4 は TEOS (tetra ethyl orthosilicate) を用いて形成されたシリコン酸化膜 (TEOS 酸化膜) で形成され、層間絶縁膜 9 ~ 11 は、例えば CVD 法で形成された比誘電率 3.5 程度の FSG (Fluorinated Silica Glass) 膜で構成され、層間絶縁膜 5 および 6 ~ 8 は例えばプラズマ CVD 法で形成された比誘電率 3.0 以下の SiOC (カーボン含有 SiO<sub>2</sub>) 膜で構成されている。なお、各層間絶縁膜間には比誘電率 9.0 程度のシリコン窒化膜で構成されたエッチングストップ膜 ES が配設されている。

30

【0051】

そして、これらの層間絶縁膜 4 ~ 11 には、回路形成領域においては、MOS トランジスタ Q 1 に電氣的に接続される配線層やコンタクト部が設けられている。

【0052】

まず、層間絶縁膜 4 においては、層間絶縁膜 4 を貫通してソース・ドレイン層 3 4 に達するように 2 つのコンタクト部 4 a が設けられている。

40

【0053】

そして、層間絶縁膜 5 および層間絶縁膜 4 上のエッチングストップ膜 ES を貫通するように複数の配線層 5 a (第 1 層配線) が設けられ、複数の配線層 5 a のうち 2 つは、層間絶縁膜 4 中に設けられた 2 つのコンタクト部 4 a に接続されるように形成されている。

【0054】

また、層間絶縁膜 6 および層間絶縁膜 5 上のエッチングストップ膜 ES を貫通するように複数のコンタクト部 6 a が設けられており、複数のコンタクト部 6 a のうち 2 つは、MOS トランジスタ Q 1 のソース・ドレイン層 3 4 に電氣的に接続される配線層 5 a に接続

50

されるように形成されている。

【 0 0 5 5 】

そして、複数のコンタクト部 6 a のうち、M O S トランジスタ Q 1 の一方のソース・ドレイン層 3 4 に電氣的に接続される 1 つは、層間絶縁膜 6 中に配設される配線層 7 a ( 第 2 層配線 ) に接続されている。配線層 7 a はコンタクト部 6 a の上部に配設され、配線層 7 a およびコンタクト部 6 a はデュアルダマシン法により形成されている。

【 0 0 5 6 】

また、層間絶縁膜 7 および層間絶縁膜 6 上のエッチングストップ膜 E S を貫通するように 2 つのコンタクト部 8 a が設けられており、一方のコンタクト部 8 a は、M O S トランジスタ Q 1 のソース・ドレイン層 3 4 に電氣的に接続されるコンタクト部 6 a に接続されるように形成されている。

10

【 0 0 5 7 】

そして、2 つのコンタクト部 8 a は、層間絶縁膜 7 中に配設される配線層 9 a ( 第 3 層配線 ) に接続されている。配線層 9 a はコンタクト部 8 a の上部に配設され、配線層 9 a およびコンタクト部 8 a はデュアルダマシン法により形成されている。

【 0 0 5 8 】

また、層間絶縁膜 8 および層間絶縁膜 7 上のエッチングストップ膜 E S を貫通するようにコンタクト部 1 0 a が設けられており、当該コンタクト部 1 0 a は、M O S トランジスタ Q 1 のソース・ドレイン層 3 4 に電氣的に接続される配線層 9 a に接続されるように形成されている。

20

【 0 0 5 9 】

そして、コンタクト部 1 0 a は、層間絶縁膜 8 中に配設される配線層 1 1 a ( 第 4 層配線 ) に接続されている。配線層 1 1 a はコンタクト部 1 0 a の上部に配設され、配線層 1 1 a およびコンタクト部 1 0 a はデュアルダマシン法により形成されている。

【 0 0 6 0 】

また、層間絶縁膜 9 および層間絶縁膜 8 上のエッチングストップ膜 E S を貫通するようにコンタクト部 1 2 a が設けられており、当該コンタクト部 1 2 a は、M O S トランジスタ Q 1 のソース・ドレイン層 3 4 に電氣的に接続される配線層 1 1 a に接続されるように形成されている。

30

【 0 0 6 1 】

そして、コンタクト部 1 2 a は、層間絶縁膜 9 中に配設される配線層 1 3 a ( 第 5 層配線 ) に接続されている。配線層 1 3 a はコンタクト部 1 2 a の上部に配設され、配線層 1 3 a およびコンタクト部 1 2 a はデュアルダマシン法により形成されている。

【 0 0 6 2 】

また、層間絶縁膜 1 0 および層間絶縁膜 9 上のエッチングストップ膜 E S を貫通するようにコンタクト部 1 4 a が設けられており、当該コンタクト部 1 4 a は、M O S トランジスタ Q 1 のソース・ドレイン層 3 4 に電氣的に接続される配線層 1 3 a に接続されるように形成されている。

【 0 0 6 3 】

そして、コンタクト部 1 4 a は、層間絶縁膜 1 0 中に配設される配線層 1 5 a ( 第 6 層配線 ) に接続されている。配線層 1 5 a はコンタクト部 1 4 a の上部に配設され、配線層 1 5 a およびコンタクト部 1 4 a はデュアルダマシン法により形成されている。

40

【 0 0 6 4 】

なお、以上説明したコンタクト部および配線層は銅 ( C u ) で構成され、コンタクト部および配線層と層間絶縁膜との間には、例えば T a N で構成されるバリアメタル層 B M 1 を有しており、コンタクト部および配線層を構成する材料が直接に層間絶縁膜と接触しない構成となっている。

【 0 0 6 5 】

また、層間絶縁膜 1 1 上にはプラズマ窒化により形成したシリコン窒化膜で構成されるパッシベーション膜 1 9 が配設され、パッシベーション膜 1 9 上にはポリイミド膜 2 0 が

50



配設されている。

【 0 0 6 6 】

一方、シールリング部においては、層間絶縁膜 4 ~ 1 1 およびパッシベーション膜 1 9 中にシールリング 1 0 0 が配設されている。

【 0 0 6 7 】

シールリング 1 0 0 は、上述した各層間絶縁膜に形成されるコンタクト部および配線層の形成工程を利用して形成される。

【 0 0 6 8 】

すなわち、層間絶縁膜 4 中においては、コンタクト部 4 a の形成工程でシール層 4 b を形成し、層間絶縁膜 5 中においては、配線層 5 a の形成工程でシール層 5 b を形成し、層間絶縁膜 6 中においては、コンタクト部 6 a および配線層 7 a のデュアルダマシン工程で、それぞれシール層 6 b および 7 b を形成し、層間絶縁膜 7 中においては、コンタクト部 8 a および配線層 9 a のデュアルダマシン工程で、それぞれシール層 8 b および 9 b を形成し、層間絶縁膜 8 中においては、コンタクト部 1 0 a および配線層 1 1 a のデュアルダマシン工程で、それぞれシール層 1 0 b および 1 1 b を形成する。

【 0 0 6 9 】

そして、シール層 4 b、6 b、8 b および 1 0 b の幅は、それぞれの上部に形成されるシール層 5 b、7 b、9 b および 1 1 b の幅よりも狭く形成されるので、シール層 4 b と 5 b、シール層 6 b と 7 b、シール層 8 b と 9 b およびシール層 1 0 b と 1 1 b のそれぞれの組み合わせの断面形状は T 字型をなしている。なお、シール層 6 b と 7 b、シール層 8 b と 9 b およびシール層 1 0 b と 1 1 b のように、デュアルダマシン工程で同時に形成されて一体となっているものを、1 つのシール層として扱う場合もある。

【 0 0 7 0 】

ここで、シール層 4 b、6 b、8 b および 1 0 b の幅は 0 . 3  $\mu$ m 以下に設定されるが、これはコンタクト部 4 a、6 a、8 a および 1 0 a と同じ工程で形成するためであり、コンタクト部の幅は配線ルールによって規定されている。

【 0 0 7 1 】

このように T 字型のシール層の脚部に相当する部分の幅を、コンタクト部の幅と同じにすることで、製造が容易となるという利点がある。

【 0 0 7 2 】

なお、シール層 5 b、7 b、9 b および 1 1 b の幅は、シール層 4 b、6 b、8 b および 1 0 b の幅の 2 倍以上に設定することが望ましい。

【 0 0 7 3 】

また、層間絶縁膜 9 中においては、コンタクト部 1 2 a および配線層 1 3 a をデュアルダマシン法で形成する工程の一部を利用してシール層 2 1 を形成し、層間絶縁膜 1 0 中においては、コンタクト部 1 4 a および配線層 1 5 a をデュアルダマシン法で形成する工程の一部を利用してシール層 2 2 を形成する。

【 0 0 7 4 】

ここで、シール層 2 1 および 2 2 の断面形状は矩形をなし、その幅は 0 . 3  $\mu$ m 程度に設定されるが、これはコンタクト部 1 2 a および 1 4 a と同じ工程で形成するためであり、コンタクト部の幅は配線ルールによって規定されている。

【 0 0 7 5 】

なお、以上説明したシール層は銅 ( C u ) で構成され、シール層と層間絶縁膜との間には、例えば T a N で構成されるバリアメタル層 B M 1 を有しており、コンタクト部および配線層を構成する材料が直接に層間絶縁膜と接触しない構成となっている。

【 0 0 7 6 】

また、層間絶縁膜 1 1 および層間絶縁膜 1 0 上のエッチングストップ膜 E S を貫通してシール層 1 5 b に達するシール層 1 6 b が配設され、層間絶縁膜 1 1 上には、シール層 1 6 b の上部を覆うようにシール層 1 7 b が配設されている。

【 0 0 7 7 】

10

20

30

40

50

シール層 17b は、回路形成領域における最上層の配線層（図示せず）の形成工程で形成され、例えばアルミニウム（Al）で構成されている。

【0078】

また、シール層 16b は、回路形成領域における最上層の配線層と、配線層 15a とを電氣的に接続するコンタクト部（図示せず）の形成工程で形成され、タングステン（W）で構成され、シール層 16b と層間絶縁膜との間には、例えば TiN で構成されるバリアメタル層 BM2 を有している。

【0079】

なお、シール層 4b ~ 11b、21、22、16b および 17b は連続して積層されるように配設され、シールリング 100 はダイシングによって露出した層間絶縁膜 4 ~ 11 の切断面から侵入した水分や、応力によって生じたクラックの伸展に対する障壁として機能する。

10

【0080】

<製造方法>

次に、図 1 に示した半導体装置の製造方法について、製造工程を順に示す図 2 ~ 図 14 を用いて説明する。

【0081】

まず、図 2 に示す工程において、半導体基板 1 の主面内に層間絶縁膜 2 を設けて活性領域を規定し、MOS トランジスタ Q1 等の半導体集積回路を構成する半導体素子を形成する。なお、MOS トランジスタ Q1 等の半導体素子は周知の技術により形成するので、製造方法の説明は省略する。

20

【0082】

次に、半導体基板 1 上に、例えば CVD 法により比誘電率 3.5 程度の TEOS 酸化膜を形成して層間絶縁膜 4 を設ける。

【0083】

そして、回路形成領域においては層間絶縁膜 4 を貫通して MOS トランジスタ Q1 のソース・ドレイン層 34 に達するホール 4c を設け、また、シールリング部においては層間絶縁膜 4 を貫通して半導体基板 1 に達する溝 4d を設ける。ここで、溝 4d は回路形成領域を囲むように配設される。

【0084】

30

その後、スパッタリング法によりホール 4c および溝 4d の内面を覆うように TaN を形成してバリアメタル層 BM1 を設け、続いて、ホール 4c および溝 4d 内に CVD 法あるいはメッキ法によりタングステン（W）を充填して、それぞれコンタクト部 4a およびシール層 4b を形成する。

【0085】

次に、例えば CVD 法により層間絶縁膜 4 の主面全面を覆うように SiN 膜を形成してエッチングストッパ膜 ES を設ける。

【0086】

その後、エッチングストッパ膜 ES 上に、例えばプラズマ CVD 法により SiOC 膜を形成して層間絶縁膜 5 を設ける。

40

【0087】

そして、回路形成領域においては層間絶縁膜 5 および層間絶縁膜 4 上のエッチングストッパ ES を貫通する複数の溝 5c を設け、また、シールリング部においては層間絶縁膜 5 および層間絶縁膜 4 上のエッチングストッパ ES を貫通してシール層 4b に達する溝 5d を設ける。ここで、溝 5d はシール層 4b と同様に回路形成領域を囲むように配設される。なお、複数の溝 5c の幾つか（図では 2 つ）は、コンタクト部 4a に達するように設けられる。

【0088】

その後、スパッタリング法により溝 5c および溝 5d の内面を覆うように TaN を形成してバリアメタル層 BM1 とし、続いて溝 5c および溝 5d 内に CVD 法あるいはメッキ

50

法によりCuを充填して、それぞれ配線層5aおよびシール層5bを形成する。

【0089】

次に、図3に示す工程において、例えばCVD法により層間絶縁膜5の主面全面を覆うようにSiN膜を形成してエッチングストッパ膜ESを設ける。

【0090】

その後、エッチングストッパ膜ES上に、例えばプラズマCVD法によりSiOC膜を形成して層間絶縁膜6を設ける。

【0091】

そして、層間絶縁膜6上に写真製版工程を経てレジストマスク(図示せず)をパターニングし、当該レジストマスクを用いてSiOC膜をエッチングし、回路形成領域においては層間絶縁膜6を貫通する複数のホール6cを設け、また、シールリング部においては層間絶縁膜6を貫通する溝5dを設ける。ここで、溝5dはシール層4bと同様に回路形成領域を囲むように配設される。なお、複数の溝5cの幾つか(図では2つ)は、配線層5aの上方に設けられ、溝5dはシール層4bの上方に設けられる。

10

【0092】

次に、図4に示す工程において、層間絶縁膜6上に写真製版工程を経てレジストマスク(図示せず)をパターニングし、当該レジストマスクを用いて、SiOC膜をエッチングし、回路形成領域においては複数のホール6cのうち、所定のホール6cに連通する溝7cを形成し、シールリング部においては溝6dに連通する溝7dを形成する。ここで、溝7cは所定の配線パターンに合致する配線溝であり、溝7dはシール層4bと同様に回路形成領域を囲むように配設される。

20

【0093】

ここで、ホール6c、溝7c、6dおよび7dが形成された状態の層間絶縁膜6を、上方から見た場合の平面図を図15に示す。なお、図15におけるA-A線での断面図が図4に相当する。

【0094】

次に、図5に示す工程において、SiN膜をエッチングする条件で、ホール6cおよび溝6dの底部に露出するエッチングストッパ膜ESを除去し、ホール6cおよび溝6dが、それぞれ配線層5aおよびシール層5bに達するようにする。

【0095】

その後、スパッタリング法によりホール6c、溝7c、6dおよび7dの内面を覆うようにTa<sub>2</sub>N<sub>5</sub>を形成してバリアメタル層BM1を設け、続いてホール6c、溝7c、6dおよび7d内にCVD法あるいはメッキ法によりCuを充填して、それぞれコンタクト部6a、配線層7a、シール層6bおよび7bを形成する。このようにコンタクト部と配線層を同時に形成する方法がデュアルダマシン法である。

30

【0096】

次に、図6に示す工程において、例えばCVD法により層間絶縁膜6の主面全面を覆うようにSiN膜を形成してエッチングストッパ膜ESを設ける。

【0097】

その後、エッチングストッパ膜ES上に、例えばプラズマCVD法によりSiOC膜を形成して層間絶縁膜7を設ける。

40

【0098】

そして、層間絶縁膜7上に写真製版工程を経てレジストマスク(図示せず)をパターニングし、当該レジストマスクを用いてSiOC膜をエッチングし、回路形成領域においては層間絶縁膜7を貫通する複数のホール8cを設け、また、シールリング部においては層間絶縁膜7を貫通する溝8dを設ける。ここで、溝8dはシール層4bと同様に回路形成領域を囲むように配設される。なお、複数のホール8cの幾つか(図では2つ)は、コンタクト部6aの上方に設けられ、溝8dはシール層7bの上方に設けられる。

【0099】

次に、層間絶縁膜7上に写真製版工程を経てレジストマスク(図示せず)をパターニ

50

グし、当該レジストマスクを用いて、SiOC膜をエッチングし、回路形成領域においては複数のホール8cのうち、所定のホール8cに連通する溝9cを形成し、シールリング部においては溝8dに連通する溝9dを形成する。ここで、溝9cは所定の配線パターンに合致する配線溝であり、溝9dはシール層4bと同様に回路形成領域を囲むように配設される。

【0100】

次に、SiN膜をエッチングする条件で、ホール8cおよび溝8dの底部に露出するエッチングストップ膜ESを除去し、ホール8cおよび溝8dが、それぞれコンタクト部6aおよびシール層7bに達するようにする。

【0101】

その後、スパッタリング法によりホール8c、溝9c、8dおよび9dの内面を覆うようにTa<sub>2</sub>N<sub>5</sub>を形成してバリアメタル層BM1を設け、続いてホール8c、溝9c、8dおよび9d内にCVD法あるいはメッキ法によりCuを充填して、それぞれコンタクト部8a、配線層9a、シール層8bおよび9bを形成する。

【0102】

次に、図7に示す工程において、例えばCVD法により層間絶縁膜7の主面全面を覆うようにSiN膜を形成してエッチングストップ膜ESを設ける。

【0103】

その後、エッチングストップ膜ES上に、例えばプラズマCVD法によりSiOC膜を形成して層間絶縁膜8を設ける。

【0104】

そして、層間絶縁膜8上に写真製版工程を経てレジストマスク(図示せず)をパターンニングし、当該レジストマスクを用いてSiOC膜をエッチングし、回路形成領域においては層間絶縁膜8を貫通するホール10cを設け、また、シールリング部においては層間絶縁膜8を貫通する溝10dを設ける。ここで、溝10dはシール層4bと同様に回路形成領域を囲むように配設される。なお、ホール10cは、配線層9aの上方に設けられ、溝10dはシール層9bの上方に設けられる。

【0105】

次に、層間絶縁膜8上に写真製版工程を経てレジストマスク(図示せず)をパターンニングし、当該レジストマスクを用いて、SiOC膜をエッチングし、回路形成領域においてはホール10cに連通する溝11cを形成し、シールリング部においては溝10dに連通する溝11dを形成する。ここで、溝11cは所定の配線パターンに合致する配線溝であり、溝11dはシール層4bと同様に回路形成領域を囲むように配設される。

【0106】

次に、SiN膜をエッチングする条件で、ホール10cおよび溝10dの底部に露出するエッチングストップ膜ESを除去し、ホール10cおよび溝10dが、それぞれ配線層9aおよびシール層9bに達するようにする。

【0107】

その後、スパッタリング法によりホール10c、溝11c、10dおよび11dの内面を覆うようにTa<sub>2</sub>N<sub>5</sub>を形成してバリアメタル層BM1を設け、続いてホール10c、溝11c、10dおよび11d内にCVD法あるいはメッキ法によりCuを充填して、それぞれコンタクト部10a、配線層11a、シール層10bおよび11bを形成する。

【0108】

次に、図8に示す工程において、例えばCVD法により層間絶縁膜8の主面全面を覆うようにSiN膜を形成してエッチングストップ膜ESを設ける。

【0109】

その後、エッチングストップ膜ES上に、例えばCVD法によりFSG膜を形成して層間絶縁膜9を設ける。ここで、層間絶縁膜9の厚さは層間絶縁膜6~8の2倍以上の厚さに設定される。

【0110】

10

20

30

40

50

そして、層間絶縁膜 9 上に写真製版工程を経てレジストマスク（図示せず）をパターンニングし、当該レジストマスクを用いて F S G 膜をエッチングし、回路形成領域においては層間絶縁膜 9 を貫通するホール 1 2 c を設け、また、シールリング部においては層間絶縁膜 9 を貫通する溝 2 1 a を設ける。ここで、溝 2 1 a はシール層 4 b と同様に回路形成領域を囲むように配設される。なお、ホール 1 2 c は、配線層 1 1 a の上方に設けられ、溝 2 1 a はシール層 1 1 b の上方に設けられる。

【 0 1 1 1 】

その後、層間絶縁膜 9 上に樹脂材を塗布してホール 1 2 c および溝 2 1 a 内に樹脂層 B 1 を充填するが、溝 2 1 a の容積は、ホール 1 2 c に比べて極めて大きいため、溝 2 1 a を樹脂層 B 1 で満たすことは技術的に困難であり、溝 2 1 a 内には樹脂層 B 1 が完全には充填されない状態となる。

10

【 0 1 1 2 】

次に、層間絶縁膜 9 上に写真製版工程を経てレジストマスク R 1 をパターンニングする。レジストマスク R 1 は、後に形成される配線層 1 3 a のパターンに合致する配線パターンを有し、ホール 1 2 c の上部に対応する位置に開口部 O P 1 が設けられている。一方、溝 2 1 a にはレジストマスク R 1 が充填される。

【 0 1 1 3 】

次に、レジストマスク R 1 を用いて F S G 膜をエッチングし、図 9 に示すように、回路形成領域においては配線溝となる溝 1 3 c を設ける。なお、溝 1 3 c の形成に際しては、ホール 1 2 c 内に樹脂層 B 1 が充填されているので、下層のエッチングストップ膜 E S や配線層 1 1 a がエッチャントに曝されることはない。

20

【 0 1 1 4 】

その後、レジストマスク R 1 および樹脂層 B 1 を除去することで、回路形成領域においてはホール 1 2 c と溝 1 3 c とが連通し、シールリング部においては溝 2 1 a が再び現れる。

【 0 1 1 5 】

なお、樹脂層 B 1 を構成する樹脂材はレジスト材から感光成分を除去したものであり、レジストマスク R 1 の除去工程で、アッシング等を用いて除去することができる。

【 0 1 1 6 】

ここで、ホール 1 2 c、溝 1 3 c および 2 1 d が形成された状態の層間絶縁膜 9 を、上方から見た場合の平面図を図 1 6 に示す。なお、図 1 6 における B - B 線での断面図が図 9 に相当する。

30

【 0 1 1 7 】

次に、図 1 0 に示す工程において、S i N 膜をエッチングする条件で、ホール 1 2 c および溝 2 1 a の底部に露出するエッチングストップ膜 E S を除去し、ホール 1 2 c および溝 2 1 a が、それぞれ配線層 1 1 a およびシール層 1 1 b に達するようにする。

【 0 1 1 8 】

その後、スパッタリング法によりホール 1 2 c、溝 1 3 c および 2 1 a の内面を覆うように T a N を形成してバリアメタル層 B M 1 を設け、続いてホール 1 2 c、溝 1 3 c および 2 1 a 内に C V D 法あるいはメッキ法により C u を充填して、それぞれコンタクト部 1 2 a、配線層 1 3 a およびシール層 2 1 を形成する。

40

【 0 1 1 9 】

次に、図 1 1 に示す工程において、例えば C V D 法により層間絶縁膜 8 の主面全面を覆うように S i N 膜を形成してエッチングストップ膜 E S を設ける。

【 0 1 2 0 】

その後、エッチングストップ膜 E S 上に、例えば C V D 法により F S G 膜を形成して層間絶縁膜 9 を設ける。ここで、層間絶縁膜 1 0 の厚さは層間絶縁膜 6 ~ 8 の 2 倍以上の厚さに設定される。

【 0 1 2 1 】

そして、層間絶縁膜 1 0 上に写真製版工程を経てレジストマスク（図示せず）をパター

50

ニングし、当該レジストマスクを用いてF S G膜をエッチングし、回路形成領域においては層間絶縁膜10を貫通するホール14cを設け、また、シールリング部においては層間絶縁膜10を貫通する溝22aを設ける。ここで、溝22aはシール層4bと同様に回路形成領域を囲むように配設される。なお、ホール14cは、配線層13aの上方に設けられ、溝22aはシール層21の上方に設けられる。

【0122】

その後、層間絶縁膜10上に樹脂材を塗布してホール14cおよび溝22a内に樹脂層B2を充填するが、溝22aの容積は、ホール14cに比べて極めて大きいため、溝22aを樹脂層B2で満たすことは技術的に困難であり、溝22a内には樹脂層B2が完全には充填されない状態となる。

10

【0123】

次に、層間絶縁膜10上に写真製版工程を経てレジストマスクR2をパターニングする。レジストマスクR2は、後に形成される配線層15aのパターンに合致する配線パターンを有し、ホール14cの上部に対応する位置に開口部OP2が設けられている。一方、溝22aにはレジストマスクR2が充填される。

【0124】

次に、レジストマスクR2を用いてF S G膜をエッチングし、図12に示すように、回路形成領域においては配線溝となる溝15cを設ける。なお、溝15cの形成に際しては、ホール14c内に樹脂層B2が充填されているので、下層のエッチングストッパ膜ESや配線層13aがエッチャントに曝されることはない。

20

【0125】

その後、レジストマスクR2および樹脂層B2を除去することで、回路形成領域においてはホール14cと溝15cとが連通し、シールリング部においては溝22aが再び現れる。

【0126】

次に、図13に示す工程において、SiN膜をエッチングする条件で、ホール14cおよび溝22aの底部に露出するエッチングストッパ膜ESを除去し、ホール14cおよび溝22aが、それぞれ配線層13aおよびシール層13bに達するようにする。

【0127】

その後、スパッタリング法によりホール14c、溝15cおよび22aの内面を覆うようにTa<sub>2</sub>N<sub>5</sub>を形成してバリアメタル層BM1を設け、続いてホール14c、溝15cおよび22a内にCVD法あるいはメッキ法によりCuを充填して、それぞれコンタクト部14a、配線層15aおよびシール層22を形成する。

30

【0128】

次に、図14に示す工程において、例えばCVD法により層間絶縁膜10の主面全面を覆うようにSiN膜を形成してエッチングストッパ膜ESを設ける。

【0129】

その後、エッチングストッパ膜ES上に、例えばCVD法によりF S G膜を形成して層間絶縁膜11を設ける。

【0130】

そして、層間絶縁膜11上に写真製版工程を経てレジストマスク(図示せず)をパターニングし、当該レジストマスクを用いてF S G膜をエッチングし、シールリング部においては層間絶縁膜11を貫通する溝16dを設ける。ここで、溝16dはシール層4bと同様に回路形成領域を囲むように配設される。なお、溝16dはシール層15bの上方に設けられる。

40

【0131】

次に、SiN膜をエッチングする条件で、溝16dの底部に露出するエッチングストッパ膜ESを除去し、溝16dがシール層15bに達するようにする。

【0132】

なお、回路形成領域においても、図14においては図示していない部分で、溝16dと

50

同じ工程を経て配線層 15 a に達するホールが形成される。

【0133】

その後、スパッタリング法により溝 16 d の内面を覆うように TiN を形成してバリアメタル層 BM 2 を設け、続いて溝 16 d 内に、例えばスパッタリング法によりタングステンを充填して、シール層 16 b を形成する。

【0134】

次に、シール層 16 b 上を覆うように、層間絶縁膜 11 上に、例えばスパッタリング法によりアルミニウムでシール層 17 b を形成する。ここで、シール層 17 b はシール層 4 b と同様に回路形成領域を囲むように配設される。

【0135】

なお、回路形成領域においても、図 14 においては図示していない部分で、シール層 17 b と同じ工程を経て最上層の配線層（第 7 層配線）が形成される。

【0136】

その後、シール層 17 b を含めて層間絶縁膜 11 上を覆うように、例えばプラズマ窒化によりシリコン窒化膜を形成してパッシベーション膜 19 を配設し、パッシベーション膜 19 上にはポリイミド膜 20 を配設することで、シールリング 100 を有した半導体装置が完成する。

【0137】

<効果>

以上説明したシールリング 100 を有した半導体装置においては、第 4 層配線が形成される層間絶縁膜 8 までは従来から使用されている断面形状が T 字型のシール層を積層した構成とし、第 5 および第 6 層配線が形成される層間絶縁膜 9 および 10 においては、断面形状が矩形のシール層を積層した構成としている。

【0138】

すなわち、シールリングの機能としては、ダイシング部の切断面からの水分の侵入やクラックの伸展に対する障壁としての機能が要求されるので、水平方向、すなわち半導体基板 1 の主面と平行な方向の寸法が大きく、機械的な強度が大きい方が望ましく、シール層 4 b、6 b、8 b および 10 b よりも、それぞれの上部に形成されるシール層 5 b、7 b、9 b および 11 b の幅の方を広くしている。

【0139】

第 4 層配線以下はローカル配線ルールおよび / または中間配線ルールで設計されており、コンタクト部の幅は  $0.3 \mu\text{m}$  以下となるので、シール層 5 b、7 b、9 b および 11 b の幅を広くして機械的強度を高めることが特に望ましい。

【0140】

また、第 2 ~ 4 層配線がそれぞれ形成される層間絶縁膜 6 ~ 8 は、比誘電率 3.0 以下の SiOC 膜で形成されているが、このように比誘電率が低いと、層間絶縁膜どうしの密着性も低く、ダイシング部の切断面において層間絶縁膜の剥離が起きやすい。

【0141】

しかし、この層間絶縁膜 6 ~ 8 において、シール層 5 b、7 b、9 b および 11 b の幅を広くして充填される Cu の体積を増やすことで層間絶縁膜 6 ~ 8 の剥離を防止する効果が高まる。

【0142】

一方、第 5 および第 6 層配線はセミグローバル配線ルールおよび / またはグローバル配線ルールで設計されており、コンタクト部の幅は  $0.3 \mu\text{m}$  以上となるので、シール層 21 および 22 の断面形状を矩形とし、その幅をコンタクト部の幅と同じにすることで、水分の侵入やクラックの伸展に対抗するのに十分な機械的強度を得ることができる。

【0143】

また、シール層 21 および 22 の形成に際しては、図 8 および図 11 を用いて説明したように、溝 21 a および 22 a を樹脂材で満たすことが技術的に困難である。特に、層間絶縁膜 9 および 10 の厚さは、層間絶縁膜 6 ~ 8 の 2 倍以上となっているので、溝 21 a

10

20

30

40

50

および 2 2 a の容積が極めて大きく、樹脂材で満たすことができないという現象は、層間絶縁膜 6 ~ 8 に形成されるシール層 6 b、8 b および 1 0 b と比べて顕著に発生する。

【 0 1 4 4 】

この状態で、デュアルダマシン法を適用して溝 2 1 a および 2 2 a よりもさらに幅の広い溝を連通させようとする、溝 2 1 a および 2 2 a 内を樹脂材が満たさない状態では、下層のエッチングストップ膜やシール層がエッチャントに曝され、既に形成された下層のシール層が部分的にエッチングで除去される可能性がある。

【 0 1 4 5 】

しかし、シール層 2 1 および 2 2 の形成にはデュアルダマシン法の一部の工程を利用するだけなので、上層のシール層と下層のシール層との間の接続部分が脆弱となることはなく、シールリングとしての機能が低下することもない。

10

【 0 1 4 6 】

また、第 5、第 6 層配線がそれぞれ形成される層間絶縁膜 9 および 1 0 は、比誘電率 3 . 5 程度の F S G 膜で形成されているので、層間絶縁膜 6 ~ 8 よりは層間絶縁膜どうしの密着性は高く、層間絶縁膜の剥離も起きにくい。従って、シール層 2 1 および 2 2 の断面形状が矩形でも、層間絶縁膜 9 および 1 0 の剥離を防止することが可能である。

【 0 1 4 7 】

なお、以上の説明においては、配線層を 7 層構造とした例を示し、ローカル配線ルールおよび / または中間配線ルールで形成される配線層が配設された層間絶縁膜中には、断面形状が T 字型のシール層を配設し、セミグローバル配線ルールおよび / またはグローバル配線ルールで形成される配線層が配設された層間絶縁膜中には、断面形状が矩形のシール層を配設する例を説明したが、本発明の適用はこれに限定されるものではなく、断面形状が T 字型のシール層 ( 第 1 のシール層 ) は、断面形状が矩形のシール層 ( 第 2 のシール層 ) の下に配設するのであれば、配線層数や配線ルールに限定されることなく、上述した効果を奏することになる。

20

【 図面の簡単な説明 】

【 0 1 4 8 】

【 図 1 】 本発明に係る実施の形態の半導体装置の構成を示す断面図である。

【 図 2 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 3 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

30

【 図 4 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 5 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 6 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 7 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 8 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 9 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 1 0 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 1 1 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 1 2 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 1 3 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

40

【 図 1 4 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 1 5 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 1 6 】 本発明に係る実施の形態の半導体装置の製造工程を説明する断面図である。

【 図 1 7 】 従来の半導体装置の構成を示す断面図である。

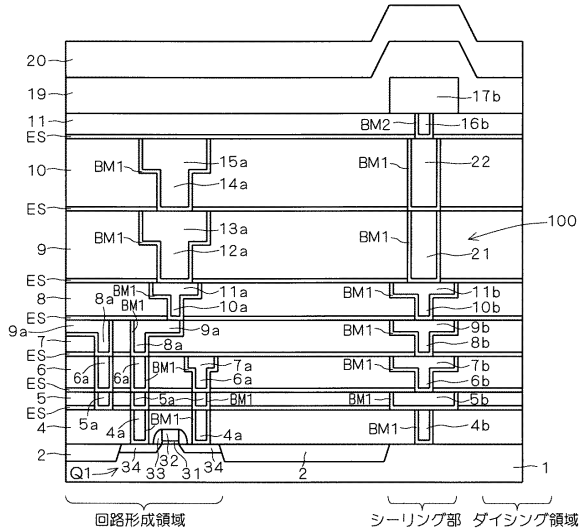
【 符号の説明 】

【 0 1 4 9 】

1 0 0 シールリング、4 b ~ 1 1 b , 2 1 , 2 2 シール層、E S エッチングストップ膜、4 ~ 1 1 層間絶縁膜、B 1 , B 2 樹脂層、R 1 , R 2 レジストマスク、O P 1 , O P 2 開口部。

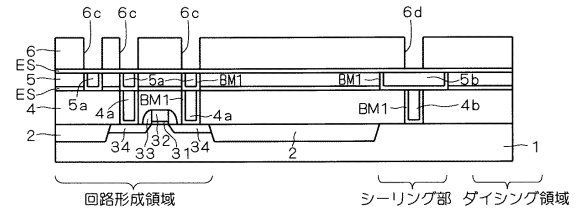


【図1】

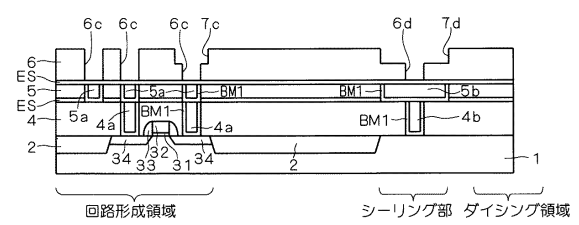


4~11: 層間絶縁膜  
 21, 22: シール層  
 100: シールリング  
 ES: エッチングストップ膜

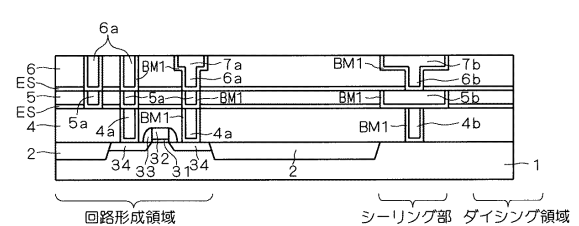
【図3】



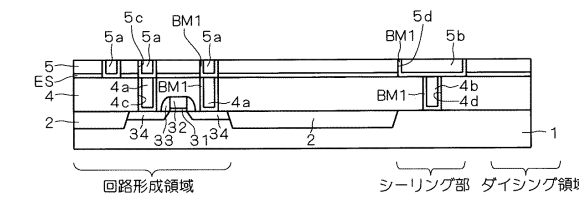
【図4】



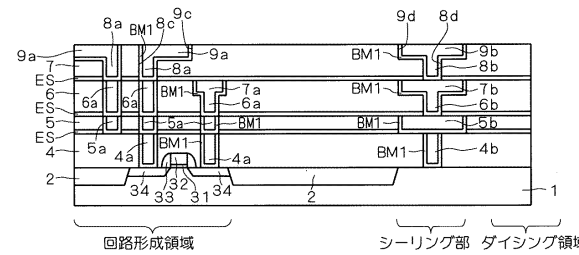
【図5】



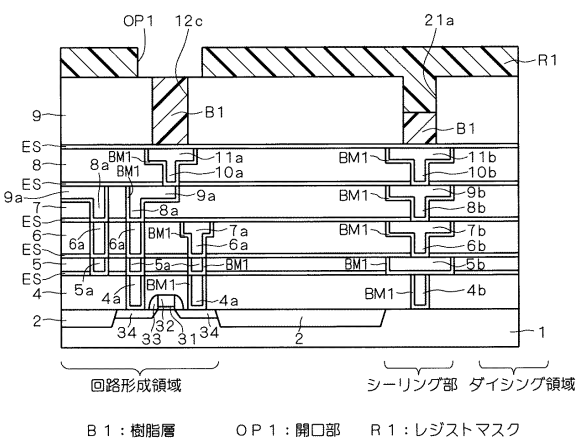
【図2】



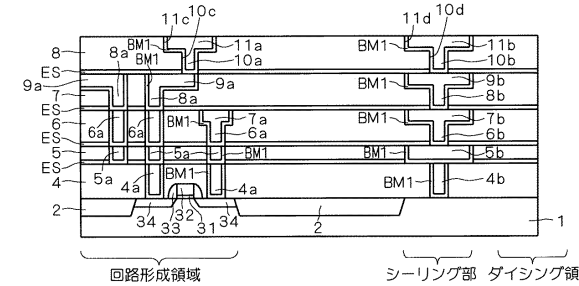
【図6】



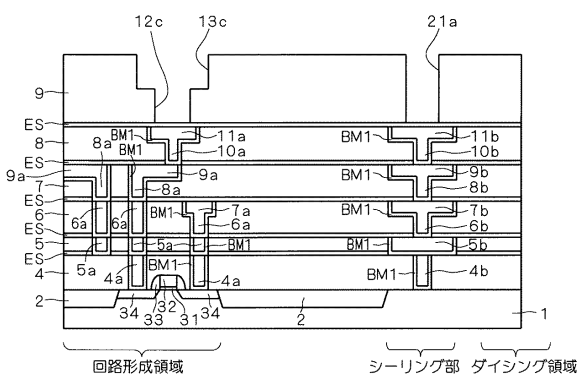
【図8】



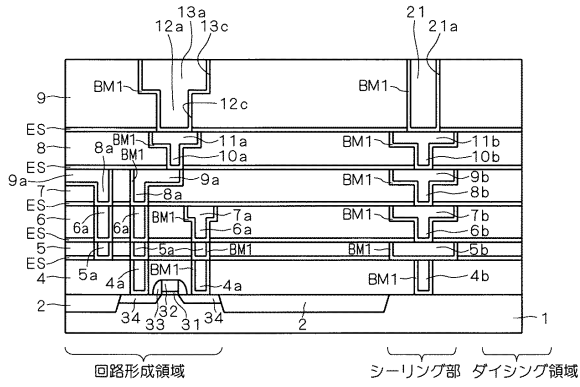
【図7】



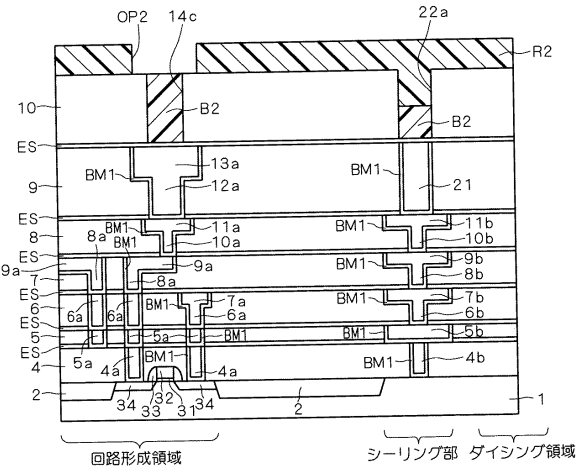
【図9】



【図10】

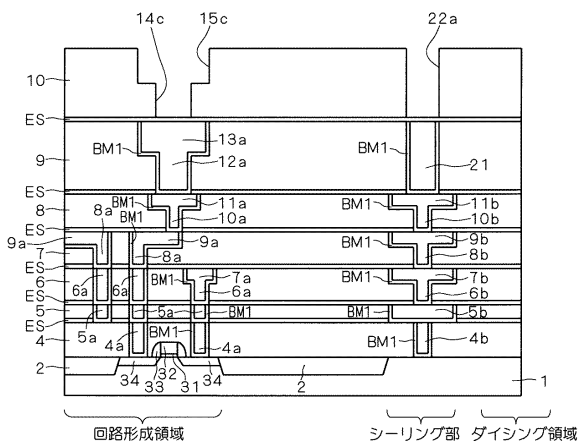


【図11】

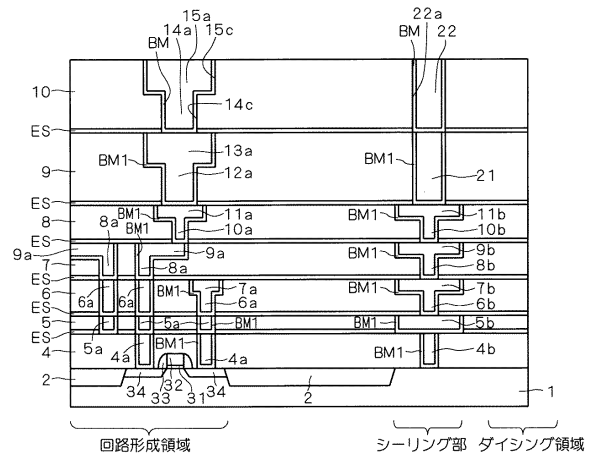


B 2 : 樹脂層  
 OP 2 : 開口部  
 R 2 : レジストマスク

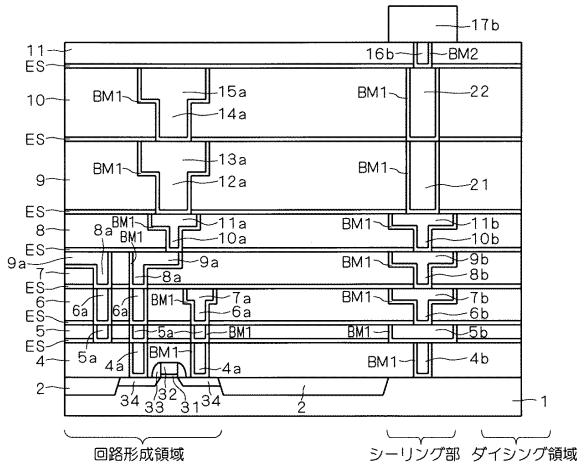
【図12】



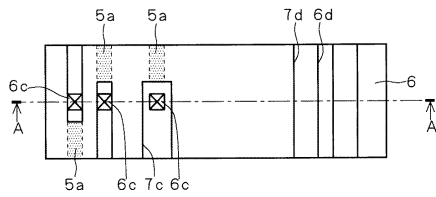
【図13】



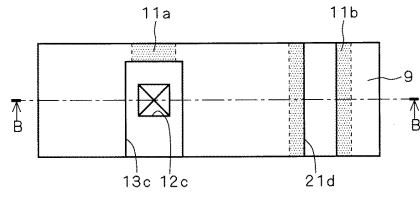
【図14】



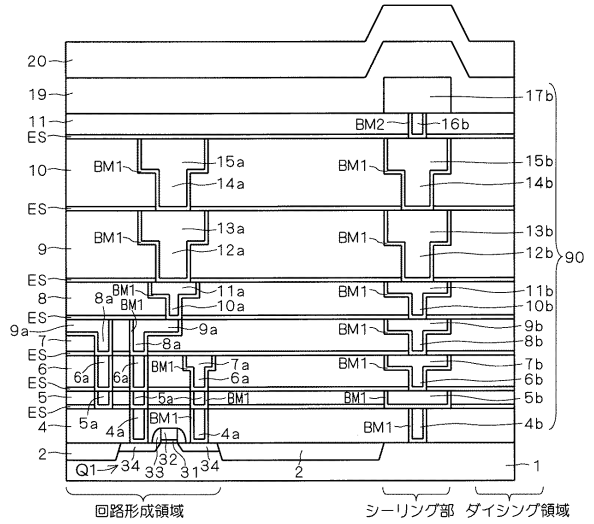
【図15】



【図16】



【図17】



---

フロントページの続き

(72)発明者 児玉 大介

東京都千代田区丸の内二丁目4番1号 株式会社ルネサステクノロジ内

審査官 辻 弘輔

(56)参考文献 特開2003-086590(JP,A)  
特開2005-229086(JP,A)  
特開2004-079596(JP,A)  
特開2004-064046(JP,A)  
特開2005-197606(JP,A)  
国際公開第00/79586(WO,A2)

(58)調査した分野(Int.Cl., DB名)

H01L 21/3205

H01L 21/3213

H01L 21/768

H01L 23/52