(19) Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 03 024 585 T1** 2004.07.08

(12) # Veröffentlichung der Patentansprüche

der europäischen Patentanmeldung mit der
(97) Veröffentlichungsnummer: **1 385 085**
in deutscher Übersetzung (Art. II § 2 Abs. 1 IntPatÜG)
(96) Europäisches Aktenzeichen: **03 024 585.6**
(96) Europäischer Anmeldetag: **07.07.1992**
(97) Veröffentlichungstag
der europäischen Anmeldung: **28.01.2004**
(46) Veröffentlichungstag der Patentansprüche
in deutscher Übersetzung: **08.07.2004**

(51) Int Cl.[7]: **G06F 9/38**

(30) Unionspriorität:
727006 **08.07.1991** **US**

(71) Anmelder:
Seiko Epson Corp., Tokio/Tokyo, JP

(72) Erfinder:
Nguyen, Le Trong, Monte Sereno, California 95032, US; Lentz, Derek J., Los Gatos, California 95032, US; Miyayama, Yoshiyuki, Santa Clara, California 95050, US; Garg, Sanjiv, Freemont, California 94539, US; Hagiwara, Yasuaki, Newark, California 94560-1953, US; Wang, Johannes, Redwood City, California 94062, US; Lau, Tei-Li, Palo Alto, California 94303, US; Trang, Quang H., San Jose, California 95130, US

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **Hochleistungsarchitektur für RISC-Mikroprozessor**

(57) Hauptanspruch: Superskalarer Mikroprozessor zum Verarbeiten von Befehlen, wobei der Mikroprozessor umfasst:
eine Befehlsabrufeinheit (102), die so konfiguriert ist, dass sie Befehle aus einem Befehlsspeicher (106) entsprechend einer sequentiellen Programmreihenfolge abruft;
einen Befehlspufferspeicher (264), der so geschaltet ist, dass er abgerufene Befehle von der Befehlsabrufeinheit (102) empfängt und so konfiguriert ist, dass er eine Vielzahl abgerufener Befehle gleichzeitig zur Ausführung verfügbar macht;
eine Vielzahl funktionaler Einheiten (478), die so konfiguriert sind, dass sie Befehle ausführen und damit Ergebnisdaten erzeugen;
eine Registerdatei (472), die eine Vielzahl von Einträgen enthält und so konfiguriert ist, dass sie Daten einschließlich der durch die Vielzahl funktionaler Einheiten (478) erzeugten Ergebnisdaten speichert, wobei jeder der Vielzahl von Einträgen durch Bezugnahme auf eine entsprechende Position in der Registerdatei zugänglich ist;
eine Decoderschaltung (490), die so konfiguriert ist, dass sie gleichzeitig Ausführungsressourcen für mehr als einen der Vielzahl verfügbaren Befehle in dem Befehlspufferspeicher identifiziert, wobei...

Patentansprüche

1. Superskalarer Mikroprozessor zum Verarbeiten von Befehlen, wobei der Mikroprozessor umfasst:
eine Befehlsabrufeinheit (**102**), die so konfiguriert ist, dass sie Befehle aus einem Befehlsspeicher (**106**) entsprechend einer sequentiellen Programmreihenfolge abruft;
einen Befehlspufferspeicher (**264**), der so geschaltet ist, dass er abgerufene Befehle von der Befehlsabrufeinheit (**102**) empfängt und so konfiguriert ist, dass er eine Vielzahl abgerufener Befehle gleichzeitig zur Ausführung verfügbar macht;
eine Vielzahl funktionaler Einheiten (**478**), die so konfiguriert sind, dass sie Befehle ausführen und damit Ergebnisdaten erzeugen;
eine Registerdatei (**472**), die eine Vielzahl von Einträgen enthält und so konfiguriert ist, dass sie Daten einschließlich der durch die Vielzahl funktionaler Einheiten (**478**) erzeugten Ergebnisdaten speichert, wobei jeder der Vielzahl von Einträgen durch Bezugnahme auf eine entsprechende Position in der Registerdatei zugänglich ist;
eine Decoderschaltung (**490**), die so konfiguriert ist, dass sie gleichzeitig Ausführungsressourcen für mehr als einen der Vielzahl verfügbaren Befehle in dem Befehlspufferspeicher identifiziert, wobei die identifizierten Ausführungsressourcen für jeden der verfügbaren Befehle eine funktionale Einheit, die in der Lage ist, den Befehl auszuführen, und einen Registerdateieintrag entsprechend einer Quelle eines Operanden für den Befehl enthalten;
eine Ausgabesteuerschaltung (**498**), die an die Decoderschaltung (**490**) geschaltet und so konfiguriert ist, dass sie gleichzeitig mehr als einen der Befehle aus dem Befehlspufferspeicher an die funktionalen Einheiten zur Ausführung auf Basis der Verfügbarkeit der durch die Decoderschaltung (**490**) identifizierten Ausführungsressourcen und ohne Berücksichtigung der sequentiellen Programmreihenfolge ausgibt;
eine Vielzahl von Datenleitwegen (**588**), die zwischen die Vielzahl funktionaler Einheiten und die Registerdatei geschaltet und so konfiguriert sind, dass sie gleichzeitig Ergebnisdaten von mehr als einer der Vielzahl funktionaler Einheiten (**478**) zu der Registerdatei (**472**) übertragen;
eine Umgehungs-Steuerlogik (**626**, **694**), die mit der Vielzahl von Datenleitwegen verbunden und so konfiguriert ist, dass sie Ergebnisdaten von einer ersten der Vielzahl funktionaler Einheiten als Operanden-Daten für eine oder mehrere andere der Vielzahl funktionaler Einheiten über einen alternativen Datenweg zuführt, der die Registerdatei umgeht, wobei das Zuführen von Ergebnisdaten über den alternativen Datenweg gleichzeitig zum Übertragen von Ergebnisdaten zu der Registerdatei stattfindet; und
eine Ausscheide-Steuerlogik (**500**), die an die Registerdatei geschaltet und so konfiguriert ist, dass sie gleichzeitig eine Vielzahl von Befehlen entsprechend der sequentiellen Programmreihenfolge ausscheidet.

2. Mikroprozessor nach Anspruch 1, wobei:
die Vielzahl funktionaler Einheiten eine funktionale Ganzzahl-Einheit (**640**, **642**, **644**) und eine funktionale Gleitkomma-Einheit (**712**, **714**, **716**) enthält; und
die Umgehungs-Steuerlogik des Weiteren so konfiguriert ist, dass ein Ganzzahl-Ergebnis von der funktionalen Ganzzahl-Einheit über den alternativen Datenweg (**628**) zu der funktionalen Gleitkomma-Einheit (**712**, **714**, **716**) überfragen wird.

3. Mikroprozessor nach Anspruch 1, wobei:
die Vielzahl funktionaler Einheiten eine funktionale Ganzzahl-Einheit (**640**, **642**, **644**) und eine funktionale Gleitkomma-Einheit (**712**, **714**, **716**) enthält; und
die Umgehungs-Steuerlogik des Weiteren so konfiguriert ist, dass ein Gleitkomma-Ergebnis von der funktionalen Gleitkomma-Einheit (**712**, **714**, **716**) über den alternativen Datenweg (**636**) zu der funktionalen Ganzzahl-Einheit (**640**, **642**, **644**) übertragen wird.

4. Mikroprozessor nach Anspruch 1, der des Weiteren umfasst:
Operanden-Datenleitwege (**480**), die zwischen die Registerdatei und die funktionalen Einheiten geschaltet und so konfiguriert sind, dass sie gleichzeitig Operanden-Daten zu mehr als einer der funktionalen Einheiten übertragen.

5. Mikroprozessor nach Anspruch 4, wobei die Operanden-Datenleitwege (**480**) Operanden-Daten direkt von der Registerdatei zu den funktionalen Einheiten übertragen.

6. Mikroprozessor nach Anspruch 1, wobei die Registerdatei enthält:
einen Temporär-Pufferspeicher (**552**) mit einer ersten Vielzahl von Einträgen; und
eine Ausscheide-Registeranordnung (**554**) mit einer zweiten Vielzahl von Einträgen,
wobei die Ausscheide-Steuerlogik des Weiteren so konfiguriert ist, dass, wenn ein Befehl ausgeschieden wird, entsprechende Ergebnisdaten von dem Temporär-Pufferspeicher (**552**) zu der Ausscheide-Registeranordnung (**554**) übertragen werden.

7. Verfahren zum Bearbeiten von Befehlen in einem superskalaren Mikroprozessor, wobei das Verfahren umfasst:
Abrufen von Befehlen aus einem Befehlsspeicher (**106**) entsprechend einer sequentiellen Programmreihenfolge;
gleichzeitiges Verfügbarmachen einer Vielzahl abgerufener Befehle in einem Befehlspufferspeicher (**264**) zur Ausführung;
gleichzeitiges Identifizieren von Ausführungsressourcen für mehr als einen der Vielzahl verfügbarer Befehle in dem Befehlspufferspeicher (**472**), wobei die identifizierten Ausführungsressourcen für jeden der mehr als einen der Vielzahl verfügbarer Befehle eine

funktionale Einheit (**478**), die in der Lage ist, den Befehl auszuführen, und einen Registerdateieintrag entsprechend einer Quelle eines Operanden für den Befehl enthalten;
gleichzeitiges Ausgeben mehr als eines der Vielzahl verfügbarer Befehle aus dem Befehlspufferspeicher (**264**) zur Ausführung durch eine Vielzahl funktionaler Einheiten (**478**) auf Basis der Verfügbarkeit der identifizierten Ausführungsressourcen für jeden Befehl und ohne Berücksichtigung der sequentiellen Programmreihenfolge;
Ausführen der ausgegebenen Befehle in der Vielzahl funktionaler Einheiten (**478**), um so Ergebnisdaten zu erzeugen;
Übertragen der Ergebnisdaten von den funktionalen Einheiten zu einer Registerdatei (**472**), wobei die Registerdatei eine Vielzahl von Einträgen enthält und jeder der Vielzahl von Einträgen durch Bezugnahme auf eine entsprechende Position in der Registerdatei zugänglich ist;
gleichzeitig zu dem Vorgang des Übertragens Verteilen der Ergebnisdaten von einer ersten der Vielzahl funktionaler Einheiten als Operanden-Daten für eine oder mehrere der Vielzahl funktionaler Einheiten über einen Umgehungs-Datenweg (**628**, **636**), der die Registerdatei umgeht; und
Ausscheiden von Befehlen entsprechend der sequentiellen Programmreihenfolge.

8. Verfahren nach Anspruch 7, wobei:
die Vielzahl funktionaler Einheiten (**478**) eine funktionale Ganzzahl-Einheit (**640**, **642**, **644**) und eine funktionale Gleitkomma-Einheit (**712**, **714**, **716**) enthält; und
das Zuführen der Ergebnisdaten das Zuführen von Ergebnisdaten von der funktionalen Ganzzahl-Einheit zu der funktionalen Gleitkomma-Einheit über den Umgehungs-Datenweg (**628**) einschließt.

9. Verfahren nach Anspruch 7, wobei:
die Vielzahl funktionaler Einheiten eine funktionale Ganzzahl-Einheit (**640**, **642**, **644**) und eine funktionale Gleitkomma-Einheit (**712**, **714**, **716**) enthält; und
das Zuführen der Ergebnisdaten das Zuführen von Ergebnisdaten von der funktionalen Gleitkomma-Einheit zu der funktionalen Ganzzahl-Einheit über den Umgehungs-Datenweg (**636**) einschließt.

10. Verfahren nach Anspruch 7, das des Weiteren umfasst: gleichzeitiges Übertragen von Operanden-Daten von der Registerdatei zu mehr als einer der funktionalen Einheiten über eine Vielzahl von Operanden-Datenleitwegen (**480**).

11. Verfahren nach Anspruch 10, wobei die Operanden-Datenleitwege Operanden-Daten direkt von der Registerdatei (**472**) zu den funktionalen Einheiten (**478**) übertragen.

12. Verfahren nach Anspruch 7, wobei die Registerdatei enthält:
einen Temporär-Zwischenspeicher (**552**) mit einer ersten Vielzahl an Einträgen; und
eine Ausscheide-Registeranordnung (**554**) mit einer zweiten Vielzahl von Einträgen,
wobei das Ausscheiden eines Befehls das Übertragen entsprechender Ergebnisdaten von dem Temporär-Pufferspeicher (**552**) zu der Ausscheide-Registeranordnung (**554**) einschließt.

Es folgt kein Blatt Zeichnungen