

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04L 25/03 (2006.01)

H04L 7/04 (2006.01)



# [12] 发明专利说明书

专利号 ZL 200410104228.1

[45] 授权公告日 2009年6月3日

[11] 授权公告号 CN 100496032C

[22] 申请日 2004.12.17

[21] 申请号 200410104228.1

[30] 优先权

[32] 2003.12.19 [33] US [31] 60/531,403

[32] 2003.12.19 [33] US [31] 60/531,402

[32] 2003.12.19 [33] US [31] 60/530,968

[32] 2004.2.9 [33] US [31] 10/774,725

[73] 专利权人 美国博通公司

地址 美国加州尔湾市

[72] 发明人 阿弗希·莫太茨

[56] 参考文献

US2002/0106033A1 2002.8.8

CN1425240A 2003.6.18

CN1394421A 2003.1.29

US6556637B1 2003.4.29

审查员 袁敏

[74] 专利代理机构 深圳市顺天达专利商标代理有限公司

代理人 蔡晓红

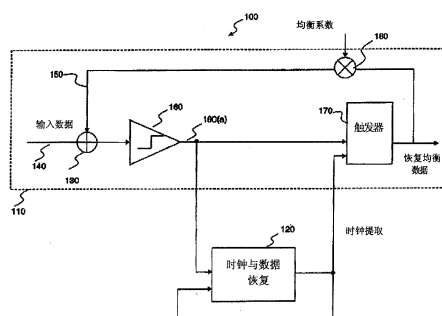
权利要求书 3 页 说明书 14 页 附图 7 页

[54] 发明名称

一种设置判决反馈均衡器环延时的方法及通信系统

[57] 摘要

本发明公开了一种数据通信的方法和设备，包括：判决反馈均衡器均衡所接收的数据，以减小接收数据中与信道相关的失真。从均衡数据中产生时钟提取信号。可以通过调节时钟提取信号的相位，以补偿接收数据在均衡过程中的处理延时。时钟提取信号可用于给判决反馈均衡器的重定时器计时，以产生恢复数据。



1. 一种通信系统，包括：

判决反馈均衡器，适于减小接收数据中与信道相关的失真，其中所述判决反馈均衡器产生均衡数据；以及

与均衡器相连的时钟与数据恢复电路，其中，所述时钟与数据恢复电路从均衡数据中产生相位偏移可调的时钟提取信号，以补偿判决反馈均衡器的处理延时；所述判决反馈均衡器包括重定时器，所述重定时器根据所述时钟提取信号从均衡数据中产生恢复均衡数据。

2. 如权利要求 1 所述的通信系统，其中，所述判决反馈均衡器包括加法器，所述加法器将均衡反馈信号与接收数据叠加，产生叠加信号，以减小信道相关失真。

3. 如权利要求 2 所述的通信系统，其中，所述判决反馈均衡器还包括与加法器相连的分割器，所述分割器通过将叠加信号转换为二进制信号，所述二进制信号为均衡数据，并且所述时钟与数据恢复电路从所述二进制信号中产生相位偏移可调的时钟提取信号。

4. 如权利要求 3 所述的通信系统，其中，所述均衡器的重定时器包括触发器，所述触发器与所述分割器和所述时钟与数据恢复电路相连，并且所述触发器根据所述时钟提取信号从二进制信号中产生恢复均衡数据。

5. 一种通信系统，包括：

发射器，该发射器通过通信介质发射信息信号；以及

与通信介质相连的接收器，用于接收发射的信息信号，其中，所述接收器包括：

判决反馈均衡器，适于减小接收数据中与信道相关的失真，所述判决反馈均衡器产生均衡数据；以及

与均衡器相连的时钟与数据恢复电路，所述时钟与数据恢复电路从均衡数据中产生相位偏移可调的时钟提取信号，以补偿判决反

馈均衡器的处理延时，并且所述判决反馈均衡器包括重定时器，所述重定时器根据时钟提取信号从均衡数据中产生恢复均衡数据。

6. 如权利要求 5 所述的通信系统，其中，所述判决反馈均衡器包括加法器，所述加法器通过将均衡反馈信号与接收数据叠加，产生叠加信号，以减小信道相关失真。

7. 一种通信系统，包括：

判决反馈均衡器，适于减小接收数据中与信道相关的失真，所述判决反馈均衡器包括：

加法器，该加法器将均衡反馈信号与接收数据进行叠加；

与加法器相连的分割器，其中所述分割器将叠加信号转换为二进制信号；

与分割器相连的重定时器，其中所述重定时器根据时钟提取信号从二进制信号中产生恢复均衡数据，以及

与重定时器相连的乘法器，其中所述乘法器将均衡系数引入恢复均衡数据中，以产生均衡反馈信号；以及

与分割器相连的时钟与数据恢复电路，其中所述时钟与数据恢复电路从二进制信号产生时钟提取信号，并且所述时钟与数据恢复电路调节时钟提取信号的相位，以补偿判决反馈均衡器中的处理延时。

8. 如权利要求 7 所述的通信系统，其中，所述时钟与数据恢复电路包括：

相位监测器，用于根据时钟提取信号和二进制信号的相位差，产生相位误差信号；

压控振荡器，用于产生作为相位误差信号函数的时钟提取信号；  
以及

连接在压控振荡器和相位监测器之间的延时器，用于调节时钟提取信号的相位。

9. 一种通信系统，包括：

判决反馈均衡器，适于减小接收数据中与信道相关的失真，所述

判决反馈均衡器产生均衡数据；以及

与均衡器相连的时钟与数据恢复电路，所述时钟与数据恢复电路从均衡数据中产生时钟提取信号，并且所述判决反馈均衡器包括重定时器，所述重定时器根据时钟提取信号从均衡数据中产生恢复均衡数据；以及

与时钟与数据恢复电路相连的实时优化器，所述实时优化器产生相位调节信号，并且所述时钟与数据恢复电路根据相位调节信号来调节时钟提取信号的相位，以补偿判决反馈均衡器的处理延时。

10. 一种减小接收数据中与信道相关的失真的方法，包括：

将接收到的数据提供给判决反馈均衡器；

根据接收数据，判决反馈均衡器产生均衡数据；

从均衡数据中产生相位偏移可调的时钟提取信号，以补偿判决反馈均衡器的处理延时；

根据所述时钟提取信号从均衡数据中产生恢复均衡数据。

## 一种设置判决反馈均衡器环延时的方法及通信系统

### 技术领域

本发明涉及一种设置判决反馈均衡器的环延时的方法及通信系统，具体涉及用时钟与数据恢复的相位调节来设置判决反馈均衡器的环延时。

### 背景技术

相关申请的交叉引用：

本专利申请要求享有于 2003 年 12 月 19 日提交的申请号为 No. 60/530968、发明名称为“用时钟与数据恢复的相位调节来设置判决反馈均衡器的环延时”的美国临时专利申请提出的权利要求，本申请引用了该美国申请所公开的内容，并将其结合于本申请文件中。

本申请涉及 2003 年 12 月 19 日提交的申请号为 No.60/531403、发明名称为“用于光信道均衡的连续时间滤波器 - 判决反馈均衡器的结构”的美国临时专利申请；还涉及 2003 年 12 月 19 日提交的申请号为 No. 60/531402、发明名称为“针对高速应用的判决反馈均衡器及时钟与数据恢复电路”的美国临时专利申请，本申请引用了上述两件美国申请所公开的内容，并将其结合于本申请文件中。

许多高速串行通信系统在通信介质中仅传输数据。也就是说，这些系统不传输接收器用来恢复数据的时钟信号。因此，高速串行通信系统的接收器通常包括了时钟与数据恢复电路，该电路产生与输入数据同步的时钟信号。时钟则用来采样或恢复个别数据位。

然而在运行中，随着数据速率和信道长度的增加，许多通信介质固有的带宽限制性将使数据的失真度增大。例如，带宽受限的信道将扩展发射脉冲的宽度。如果扩展后脉冲的宽度超过信号持续时间，相邻的脉冲可能出现重叠，从而降低了接收器的性能。因此，一般的高

速接收器还包括自适应均衡器，例如可消除或减少信道产生的符号间干扰的判决反馈均衡器。

在传统的接收器中，用从时钟与数据恢复电路中提取的时钟来驱动判决反馈均衡器的重定时器，以便恢复均衡数据。然而，判决反馈均衡器操作路径中的延时变化会导致时钟与数据恢复电路和输入数据之间失去同步。

### 发明内容

一方面，本发明提供一种通信系统，该系统包括判决反馈均衡器，以及与此均衡器相连的时钟与数据恢复电路；所述均衡器适于减小接收数据中与信道相关的失真；所述时钟与数据恢复电路可从均衡数据中生成相位偏差可调的时钟提取信号，以补偿均衡器中的操作延时。在本发明这一方面中，判决反馈均衡器包括重定时器，该重定时器响应时钟提取信号，从均衡数据中产生恢复均衡数据。

另一方面，本发明提供一种通信系统，该系统包括适于减小接收数据中与信道相关的失真的判决反馈均衡器、时钟与数据恢复电路及实时优化器。在本发明这一方面中，时钟与数据恢复电路与可从均衡数据中产生时钟提取信号的均衡器相连。判决反馈均衡器的重定时器则根据时钟提取信号从均衡数据中产生恢复均衡数据。在本发明的这一方面中，通信系统还包括实时优化器，它与产生相位调节信号的时钟与数据恢复电路相连，其中时钟与数据恢复电路根据相位调节信号来调节时钟提取信号的相位，以补偿判决反馈均衡器中的处理延时。

根据本发明的第一方案，提供一种通信系统，包括：

判决反馈均衡器，它适于减小接收数据中与信道相关的失真，其中判决反馈均衡器产生均衡数据；以及

与均衡器相连的时钟与数据恢复电路，时钟与数据恢复电路从均衡数据中产生相位偏移可调的时钟提取信号，以补偿判决反馈均衡器中的处理延时，其中判决反馈均衡器包括重定时器，它根据时钟提取

信号从均衡数据中产生恢复均衡数据。

作为一种选择，判决反馈均衡器包括加法器，加法器通过将均衡反馈信号和接收数据叠加，产生叠加信号，减小信道相关失真。

作为另一选择，判决反馈均衡器还包括与加法器相连的分割器；其中，分割器通过将叠加信号转换为二进制信号而生成均衡数据，时钟与数据恢复电路从二进制信号中产生相位偏移可调的时钟提取信号。

作为又一选择，均衡器的重定时器包括与分割器和时钟与数据恢复电路相连的触发器，其中触发器根据时钟提取信号从二进制信号中产生恢复的均衡数据。

作为进一步选择，时钟与数据恢复电路包括：

相位监测器，用于根据时钟提取信号与均衡数据的相位差，产生相位误差信号；

压控振荡器，用于产生作为相位误差信号函数的时钟提取信号；  
以及

连接在压控振荡器和相位监测器之间的延时器，用于调节时钟提取信号的相位。

作为更进一步选择，时钟与数据恢复电路包括：

相位监测器，用于根据时钟提取信号和均衡数据的相位差，产生相位误差信号；以及

压控振荡器，它产生作为相位误差信号函数的时钟提取信号，其中相位监测器根据相位偏移信号来调节相位误差信号，以调节时钟提取信号的相位。

根据本发明的第二方案，提供一种通信系统，包括：

发射器，用于通过通信介质发射信息信号；以及

与通信介质相连的接收器，用于接收发射出的信息信号，其中接收器包括：

判决反馈均衡器，它适于减小接收数据中与信道相关的失真，其

中判决反馈均衡器产生均衡数据；以及

与均衡器相连的时钟与数据恢复电路，时钟与数据恢复电路从均衡数据中产生相位偏移可调的时钟提取信号，以补偿判决反馈均衡器中的处理延时；其中判决反馈均衡器包括重定时器，该重定时器根据时钟提取信号从均衡数据中产生恢复的均衡数据。

作为一种选择，判决反馈均衡器包括加法器，加法器通过将均衡反馈信号和接收数据叠加，产生叠加信号，减小信道相关失真。

作为另一选择，判决反馈均衡器还包括与加法器相连的分割器；其中，分割器通过将叠加信号转换为二进制信号而生成均衡数据，时钟与数据恢复电路从二进制信号中生成时钟提取信号。

作为又一选择，均衡器的重定时器包括与分割器和时钟与数据恢复电路相连的触发器，该触发器根据时钟提取信号从二进制信号中产生恢复的均衡数据。

作为进一步选择，均衡器还包括与重定时器相连的乘法器，其中均衡器将均衡系数引入恢复的均衡数据中，以产生均衡反馈信号。

根据本发明的第三方案，提供一种通信系统，包括：

判决反馈均衡器，它适于减小接收数据中与信道相关的失真，该判决反馈均衡器包括：

加法器，用于叠加均衡反馈信号和接收数据；

与加法器相连的分割器，用于将叠加信号转换为二进制信号；

与分割器相连的重定时器，重定时器根据时钟提取信号从二进制信号中产生恢复均衡数据；以及

与重定时器相连的乘法器，乘法器将均衡系数引入恢复的均衡数据中，以产生均衡反馈信号；以及

与分割器相连的时钟与数据恢复电路，时钟与数据恢复电路从二进制信号中产生时钟提取信号，并且时钟与数据恢复电路调节时钟提取信号的相位，以补偿判决反馈均衡器中的处理延时。

作为一种选择，时钟与数据恢复电路包括：

相位监测器，用于根据时钟提取信号和二进制信号的相位差，产生相位误差信号；

压控振荡器，用于产生作为相位误差信号函数的时钟提取信号；  
以及

连接在压控振荡器和相位监测器之间的延时器，用于调节时钟提取信号的相位。

作为另一选择，时钟与数据恢复电路包括：

相位监测器，用于根据时钟提取信号和二进制信号的相位差，产生相位误差信号；以及

压控振荡器，用于产生作为相位误差信号函数的时钟提取信号，其中相位监测器根据相位偏移信号调节相位误差信号，以调节时钟提取信号的相位。

根据本发明的第四方案，提供一种通信系统，包括：

判决反馈均衡器，它适于减小接收数据中与信道相关的失真，其中判决反馈均衡器产生均衡数据；以及

与均衡器相连的时钟与数据恢复电路，该时钟与数据恢复电路从均衡数据中产生时钟提取信号，其中判决反馈均衡器包括重定时器，它响应时钟提取信号，从均衡数据中生成恢复均衡数据；以及

与时钟与数据恢复电路相连的实时优化器，实时优化器产生相位调节信号，其中时钟与数据恢复电路根据相位调节信号调节时钟提取信号的相位，以补偿判决反馈均衡器中的处理延时。

作为选择，判决反馈均衡器可以包括加法器，用于叠加均衡反馈信号与接收数据，生成均衡数据。

作为另一选择，所述系统还可以包括监控电路，用于生成均衡数据的误差平方和信号，其中实时优化器调节相位调节信号，以减小误差平方和信号。

作为又一选择，判决反馈均衡器还可以包括与加法器相连的分割器，分割器将叠加信号转换为二进制信号，其中时钟与数据恢复电路

从二进制信号中产生相位偏移可调的时钟提取信号。

作为进一步选择，均衡器的重定时器可以包括与分割器和时钟与数据恢复电路相连的触发器，该触发器根据时钟提取信号从二进制信号中产生恢复均衡数据。

作为更进一步选择，时钟与数据恢复电路包括：

相位监测器，用于根据时钟提取信号和均衡数据的相位差，产生相位误差信号；

压控振荡器，用于产生作为相位误差信号函数的时钟提取信号；  
以及

连接在压控振荡器和相位监测器之间的延时器，用于调节时钟提取信号的相位。

作为再一个选择，时钟与数据恢复电路包括：

相位监测器，用于根据时钟提取信号和均衡数据的相位差，产生相位误差信号；以及

压控振荡器，用于产生作为相位误差信号函数的时钟提取信号，其中相位监测器根据相位偏移信号调节相位误差信号，以调节时钟提取信号的相位。

根据本发明的第五方案，提供一种减小接收数据中与信道相关的失真的方法，包括：

将接收到的数据提供给判决反馈均衡器；

根据接收数据，判决反馈均衡器产生二进制信号；

产生相位延时信号；

根据相位延时信号，从二进制信号中提取时钟信号；以及

根据时钟信号，重定时二进制信号。

作为选择，采用实时优化器产生相位延时信号。

作为另一选择，产生相位延时信号，包括对从压控振荡器到相位监测器的信号进行延时。

作为又一选择，产生相位延时信号，包括根据判决反馈均衡器发

出的软判决信号，产生失真误差信号。

作为再一选择，实时优化器通过处理失真误差信号，产生相位延时信号。

## 附图说明

以下结合附图，通过实施例，对本发明的技术方案、各技术特征及优点，作进一步详细说明。

图 1 是根据本发明的典型实施例的高速接收器的简化框图，该高速接收器集成了判决反馈均衡器和时钟与数据恢复电路；

图 2 是图 1 所示接收器的开环图；

图 3 是图 2 所示沿开环图中的多个点上的时序图，图示说明了通过根据本发明的典型实施例的接收器组件的处理延时的例子；

图 4 是时钟与数据恢复电路的简化框图，该时钟与数据恢复电路的相位偏移是可调节的，用于图 1 所示的本发明的典型实施例的接收器中。

图 5 是根据本发明的另一个典型实施例高速接收器的简化方框图，该高速接收器集成了判决反馈均衡器和时钟与数据恢复电路以及误差生成电路，其中误差生成电路用于优化相位偏移可调的时钟与数据恢复电路；

图 6 是根据本发明的一个典型实施例时钟与数据恢复电路的简化框图，该时钟与数据恢复电路用于图 1 所示的接收器中，其延时是可调的。

图 7 是根据本发明的一个典型实施例的光通信系统的简化框图。

根据一般惯例，附图中的各种特征不是按比例绘制的。相反，为清楚起见可任意延长或缩短各个特征的尺度。此外，整个说明书和图中的同一标号表示相同的特征。

## 具体实施方式

本发明提供了多个具有时钟与数据恢复和判决反馈均衡功能的高速接收器实施例。在其中一个实施例中(参考图1),带有一个分接头的判决反馈均衡器110与时钟与数据恢复电路120组合,构成高性能的接收器100。在这个实施例中,加法器130将输入数据信号140和均衡反馈信号150叠加。分割器160将加法器(软判决)的输出转换成二进制信号160(a)。

在这个实施例中,由分割器160输出的二进制信号直接驱动触发器170的数据输入和时钟与数据恢复电路120。时钟与数据恢复电路120因此是从分割器输出的二进制信号160(a)中生成时钟提取信号,而不象传统的接收器一样从输入数据140中生成时钟提取信号。时钟与数据恢复电路120输出的时钟提取信号则被用来给判决反馈均衡器的触发器170计时,触发器根据时钟提取信号从二进制信号160(a)中恢复数据。

因此,时钟与数据恢复电路120自动地排列时钟提取脉冲的上升沿,例如,分割器160输出的二进制信号160(a)中有过渡沿。因此,图示的实施例保持触发器170驱动数据与时钟(即时钟提取)之间的正确的定时关系,以保证正确的数据恢复,而不需要额外的延时匹配处理过程。

如图所示的实施例中,乘法器180再将触发器170输出的恢复均衡数据按均衡系数( $g_1$ )的比例生成均衡反馈信号150。均衡系数值取决于输入数据中存在的符号间干扰的程度。通常,当符号间干扰增强时,均衡系数(通常为负值)的绝对值将增大。在一个实施例中,实时优化环(图中未示出),例如最小均方优化环,监视输入信号的误码率,并根据误码率的变化调节均衡系数的值。

然后加法器130将均衡反馈信号150(一般为负数)和输入数据140叠加。加法器从当前符号中按一定比例减去前次符号的一部分,以减小或消除信道产生的失真,例如符号间干扰失真。因此,在该实施例中,均衡数据(即消除了符号间干扰的数据)驱动时钟与数据恢复电路

120。

结果，时钟与数据恢复电路 120 锁定二进制信号 160(a)比传统的接收器锁定输入数据更容易。然而在这个实施例中，判决反馈均衡器处理路径中的延时会导致时钟与数据恢复电路与二进制信号不同步，从而破坏接收器的输出。

例如，图 2 是图 1 所示判决反馈均衡器的开环图，它在输入到判决反馈触发器 170 之间的处理路径中有一中断，其中判决反馈触发器 170 在这个例子中由时钟信号 210(CLK)定时。图 3 示出了图 2 所示开环图的处理路径中不同点处的时序波形的例子。在运行中，判决反馈均衡器的各个部件都将产生延时，因而造成均衡器处理路径中的延时增加。

例如，在这个实施例中，判决反馈触发器 170 根据时钟信号(CLK)锁定输入数据信号(D1)。在图 2 所示的实施例中，时钟与数据恢复电路 120 可以产生触发器时钟信号(CLK)210，该触发器时钟信号(CLK)的前沿与触发器数据信号(D1)的过渡沿对齐。但是由于受时钟与数据恢复电路的设计和实际制作中多因素的限制，通常输入数据信号(D1)和时钟信号(CLK)的相位之间存在微小的偏差。在一个实施例中，触发器 170 锁定时钟信号(CLK)的下降沿，经过触发器时钟的延时 Q (在图 3 的开环时序图中表示为  $t_{C2Q}$ ) 后，发出触发器输出信号(D2)。在这个实施例中，输入数据信号(D1)中的过渡和触发器时钟信号的下降沿之间的相位偏移在图 3 的开环时序图中被表示为  $t_{DC2}$ 。

同样地，加法器 130 将反馈均衡信号与输入数据叠加，产生软判决(D3)信号，该软判决 (D3) 信号相对于均衡信号(D2)有一个加法器延时( $t_{su}$ )。在这个实施例中，加法器的输出信号(D3)驱动分割器，该分割器的输出信号上又有一个分割器延时，如图中( $t_{sl}$ ) 所示)。因此判决反馈均衡器的处理路径中的总延时可用如下公式 (1) 表示：

$$t_{DFE} = t_{DC2} + t_{C2Q} + t_{su} + t_{sl} \quad (1)$$

因此，如果判决反馈均衡器环的总延时( $t_{DFE}$ )等于一个完整周期，

分割器输出的二进制信号(D4)的过渡沿则正好与触发器前次输入(D1)的过渡点对齐。然而,如果判决反馈均衡器环的总延时( $t_{DFE}$ )不等于一个完整周期,那么分割器输出的二进制信号(D4)的过渡沿相对于触发器前次输入(D1)的过渡沿有一位移。

而且,在这个例子中,时钟与数据恢复电路 120 将时钟提取信号(CLK)210 的前沿移位到与输入数据(D1)对齐。随后,时钟提取信号(CLK)前沿的移位将改变输入数据信号(D1)的过渡和触发器时钟信号的下降沿之间间距( $t_{DC2}$ ),以及判决反馈均衡器处理路径中的总延时( $t_{DFE}$ )。

在实际中,如果判决反馈均衡器处理路径中的总延时( $t_{DFE}$ )不等于输入数据的一个周期,那么时钟提取信号(CLK)的总位移 ( $\Delta$ CLK)正比于均衡系数( $g_1$ ),如公式(2)所示:

$$\Delta\text{CLK} = K * (T - t_{DFE})^2 \quad (2)$$

其中 K 是正比于均衡系数( $g_1$ )的常数。因此,如果判决反馈均衡器处理路径中的总延时( $t_{DFE}$ )不等于输入数据的一个周期,那么随着均衡度的增加(即  $g_1$  增加,则 K 增加),时钟提取信号的位移也将增加。在运行时,如果时钟提取的位移太大,那么时钟与数据恢复电路会与输入数据和接收器不同步,并且可能会破坏接收器的输出。

此外,判决反馈均衡器处理路径中的延时和使接收器性能最优的输入数据周期(T)之间的移位不会为零,而是取决于接收数据。因此,根据本发明典型实施例的高速接收器,它能够调节判决反馈均衡器处理路径中的总延时,以提高接收器的性能。

例如,在一个实施例中,时钟与数据恢复电路产生一个与输入数据信号同频率的时钟提取信号。时钟与数据恢复电路还将时钟提取信号的其中一沿,例如上升沿,与输入数据信号的过渡沿对齐。在这个实施例中,时钟与数据恢复电路还调节时钟提取信号的相位,以优化判决反馈均衡器处理路径中的总延时,从而减小接收器的误码率和对符号间干扰的敏感度。

图 4 是时钟与数据恢复电路 400 的简化方框图，时钟与数据恢复电路产生频率与输入数据 410 频率同步、相位可变的时钟提取信号 405。在该实施例中，时钟与数据恢复电路 400 包括相位监测器 420。该相位监测器，例如，在第一输入端接收输入数据信号 410(例如图 1 中分割器输出的二进制信号 160(a))，在第二输入端接收压控振荡器 450 的输出 405。在一个实施例中，相位监测器 420 确定压控振荡器 450 的输出 405 与输入数据信号 410 之间的相位关系。

例如，在一个实施例中，相位监测器 420 将输入数据信号 410 的过渡与压控振荡器 450 的输出 405 的上升或下降沿进行比较。作为例子，相位监测器 420 产生正比于两个输入信号之间的相位关系的相位误差信号。

电荷泵 430 然后产生一个电流信号，该电流信号的大小随相位监测器 420 产生的误差信号的大小呈函数关系变化。环过滤器 440 则过滤掉电荷泵 430 输出的电流信号的高频部分，并将过滤后的信号送到压控振荡器 450。

在一个实施例中，如果输入数据信号 410 超前于压控振荡器 450 的输出信号 405，则压控振荡器 450 的输出信号 405 的频率小于输入数据信号 410 的频率。在这个实例中，电荷泵 430 增加它的输出电流，以提供使压控振荡器 450 输出信号 405 频率增加的控制信号。

随着压控振荡器 450 输出信号 405 频率的增加，它的边沿更快到达(即边沿提前)。因此，例如，压控振荡器 450 输出信号 405 的上升沿可更好地与输入数据信号 410 的过渡沿或其它参考点同步。因此，反馈可确保输入数据信号和压控振荡器的输出信号之间达到期望的频率关系，以通过数据重定时器(例如图 1 所示的触发器 170)重定时输入数据。

此外，在一个实施例中，利用相位调节信号 460，在监测到的输入数据信号和压控振荡器输出之间的相位关系中产生一个偏移量。例如，如果输入数据信号 410 和压控振荡器 450 输出信号 405 的相位正

好对齐，偏差注入信号为五度相位偏移，那么相位监测器 420 将输出相应于两个信号之间的五度相位差的相位误差信号。

信道产生的失真还会增加接收器的误码率。结果，信号失真可以是这样产生的，即在一些实施例中，判决反馈均衡器处理路径中的总延时的最优值与输入数据的一个周期不是严格相等。因此，在一个实施例中，可优化相位调节信号，以补偿判决反馈均衡器处理路径中的延时和接收信号中的信道产生的失真。

例如，图 5 所示的高速接收器 500 包括，比如监视器电路 505，它跟踪判决反馈均衡器中加法器 130 输出的软判决数据中的失真。在这个实施例中，监视器电路 505 从软判决数据中产生失真误差信号 505(a)。实时优化器 550 可以利用失真误差信号来调节时钟与数据恢复电路 120 的相位偏移信号，以提高接收器 500 的性能。

在一个实施例中，监视器电路 505 可包括模数转换器 510，它将判决反馈均衡器中加法器 130 输出的模拟软判决信号转换为数字信号。在一个实施例中，模数转换器根据低速参考时钟，以相对低速对模拟软判决采样。参考时钟 520 可以是，例如，由稳定振荡源(例如石英)发出的低频信号。

在一个实施例中，采用延时锁定环(图中未示出)将低频参考时钟 520 的过渡沿与给判决反馈均衡器中触发器 170 计时的时钟信号的过渡沿对齐，以保证监视器电路 505 与判决反馈均衡器完全同步。本申请人共同拥有的 (in commonly owned) 2003 年 12 月 19 日提交的申请号为 No. 60/531095、名称为"高频二进制相位监测器"的美国临时专利申请中，公开了一种适用于同步参考时钟 520 和时钟 260 的延时锁定环。本申请引用了该美国申请所公开的内容，并将其结合于本申请文件中。

数字限幅器 530 将模数转换器 510 输出的量化软判决与极限值进行比较，产生二进制信号(例如 1 或 -1)，如果量化信号小于极限值则二进制信号为低值，如果量化信号大于等于极限值则二进制信号为高

值。组合器 540 通过将模数转换器输出的量化软判决 510(a)与数字限幅器输出的二进制信号 530(a)相减,产生误差信号 540(a)。

在一些实施例中,将误差信号 540(a)先平方,然后累加,得到误差平方和信号。在这个实施例中,采用实时优化器 550 来减小误差平方和信号的值,作为时钟与数据恢复电路 120 的相位偏移的函数。

如本领域的技术人员所知悉,有多种方法可以用来调节时钟与数据恢复电路的相位。例如,图 6 是时钟与数据恢复电路 600 的简化方框图,它包括连接在压控振荡器 450 和相位监测器 420 之间的延时器 610,延时器用来调节振荡器 450 输出的时钟提取信号的相位,以补偿图 1 所示的判决反馈均衡器处理路径中的延时变化。在这个实施例中,再次采用实时优化器 550 来改变延时部件 610 的延时,以减小前述的有关图 5 中均衡数据的误差平方和。

可将本发明集成的判决反馈均衡器和时钟与数据恢复电路,集成到各种应用中。例如,参照图 7,所述典型的集成判决反馈均衡器和时钟与数据恢复电路,可应用到光通信系统 700 的光接收器组件 710 中。光通信系统 700 包括光发射器 720 和将光信号传送到光接收器组件 710 的光纤网 730。本领域技术人员知悉,本发明并不局限于单个光发射器和接收器。而实际的光通信系统可有一个或多个光发射器以及一个或多个光接收器。

图中的接收路径包括光探测器 735、传感电阻器 740、一个或多个放大器 750、时钟与数据恢复电路 760 和判决反馈均衡器 765。光探测器 735 可以是任何已知现有技术的光探测器。这些现有技术的探测器将输入的光信号转化为相应的可电检测的电输出信号。

举例来说,发射路径包括一个或多个与光发射器 775 相连的增益级 770。在一个实施例中,模拟数据源提供了调制光发射器输出的模拟数据信号。在其它的实施例中,也可采用基带数字调制和频率调制。在这个实施例中,增益级放大输入数据信号,然后放大的数据信号再去驱动光发射器 775。

增益级 770 可包含多级增益,并可接收一个或多个控制信号,所述控制信号用于控制光发射器输出信号的各种不同参数。光发射器可以是,例如,光发射二极管、或表面发射激光、或在高速比如 10 吉比特每秒(Gbps)或更高速运行的边缘发射激光。

接收光缆 730 将光数据信号传送到光探测器 735。在运行中,当发射光束入射到光探测器的光接收表面区域时,将产生电子空穴对。加在光探测器上的偏压产生强度正比于入射光强度的电子流。在一个实施例中,此电流流过传感电阻器 740,并产生一个电压。

传感电阻器 740 输出的电压通过一个或多个放大器 750 放大。放大器 750 的输出驱动判决反馈均衡器 765。如图 5 所示,判决反馈均衡器包括,例如,分割器,该分割器产生驱动时钟与数据恢复电路的二进制信号。时钟与数据恢复电路从二进制信号中产生时钟提取信号,它与判决反馈均衡器的重定时器(如图 5 所示)相连,以重定时均衡数据。

本领域的技术人员会明白,在不偏离本发明的精髓或基本特征的情况下,本发明还可以有其它特定的实施方式。因此,本文所述的实施例可应用于不同的接收器、判决反馈均衡器和时钟与数据恢复电路。例如,可采用不同的延时技术为时钟与数据恢复电路提供延时。因此本发明考虑了所述的所有方面,但并不局限于所述的所有方面。本发明要求保护的范通过所附权利要求给予说明,对本发明进行的所有等效变换都包含在本发明的权利要求范围内。

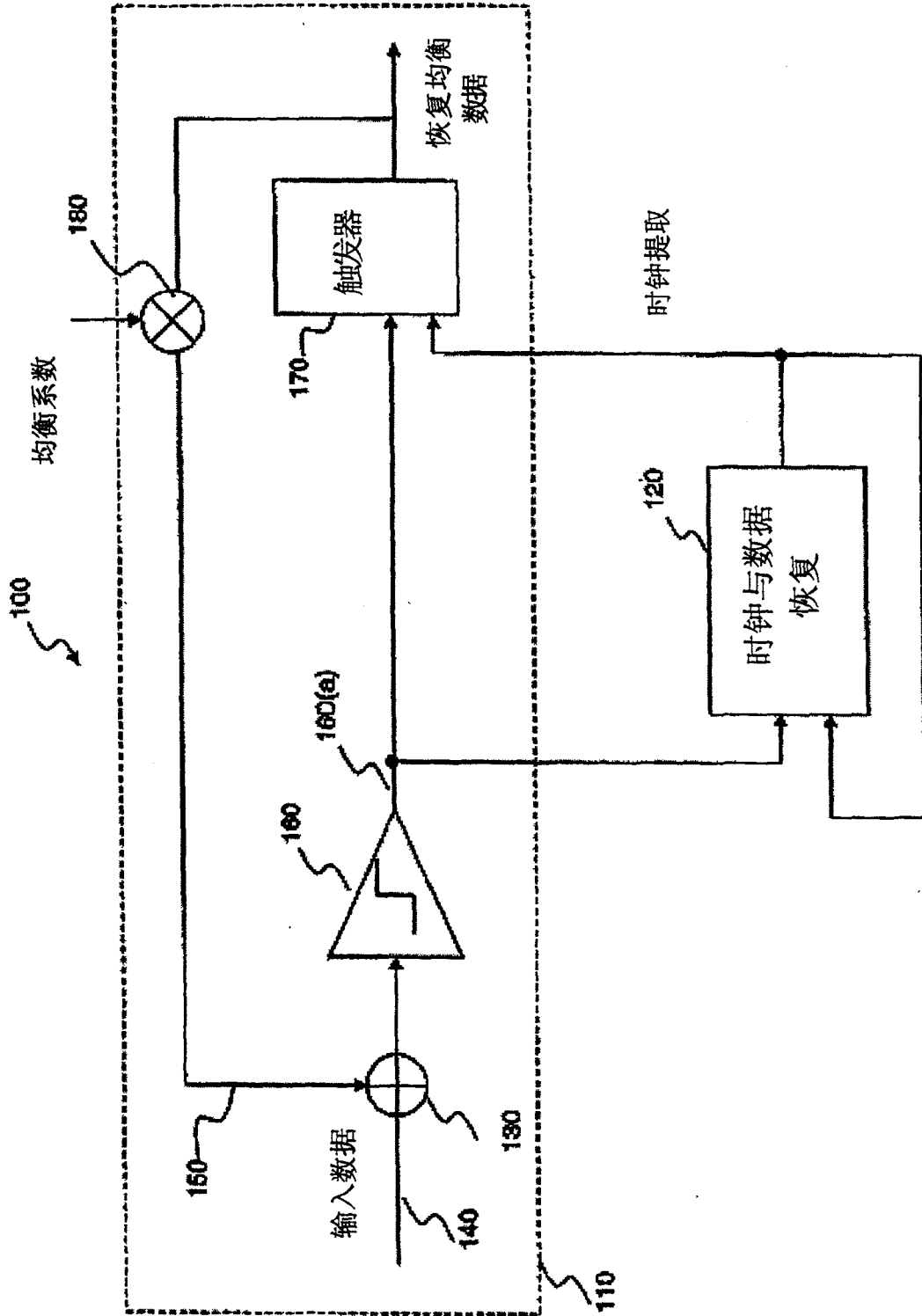


图1

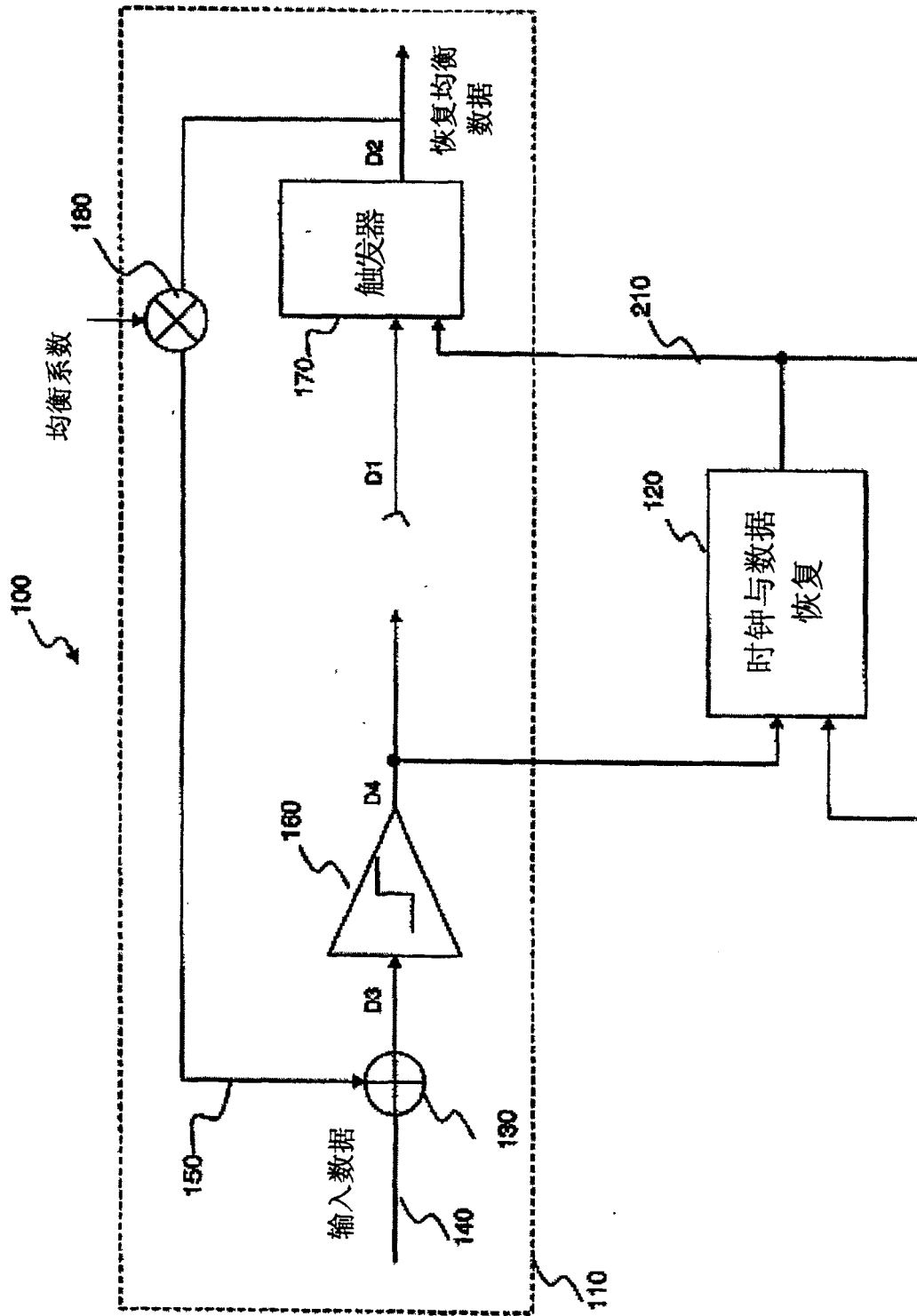


图 2

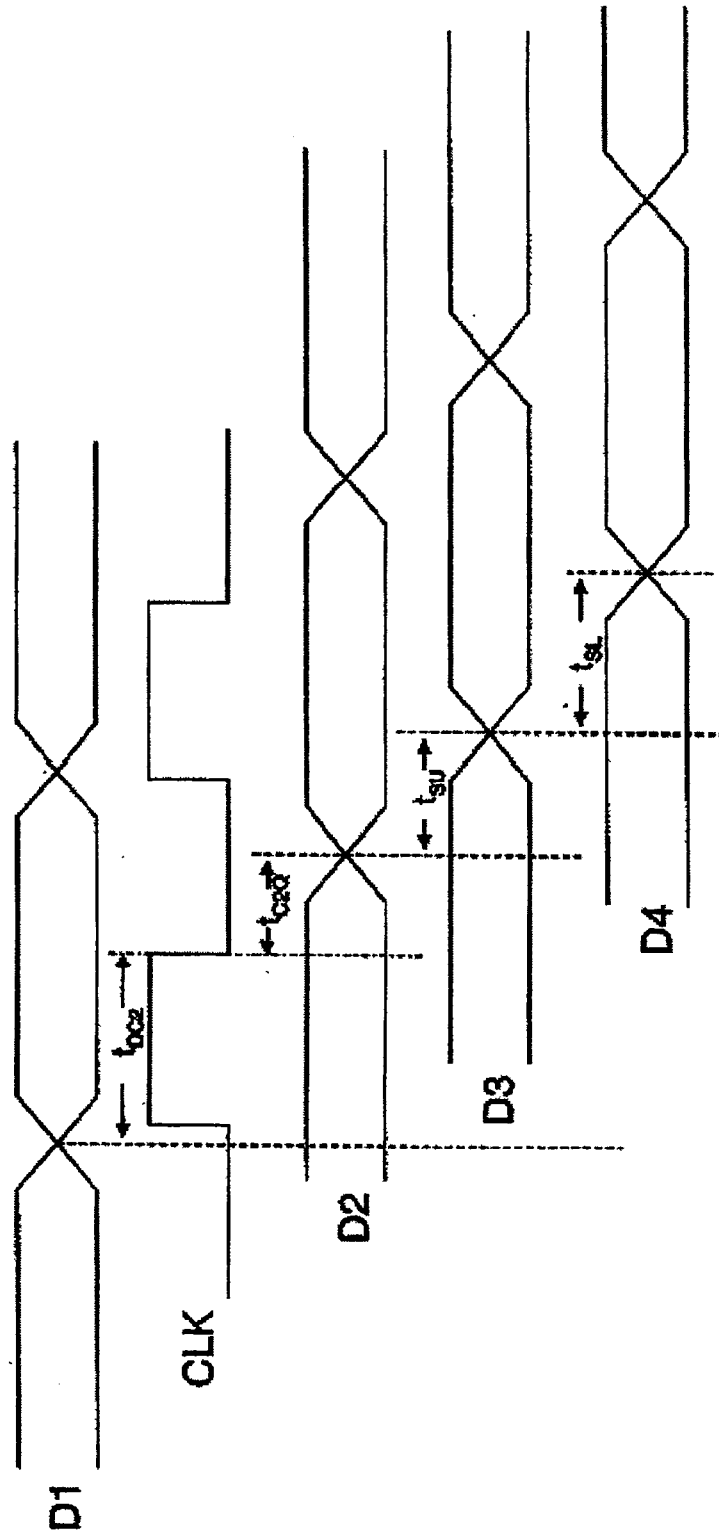


图 3

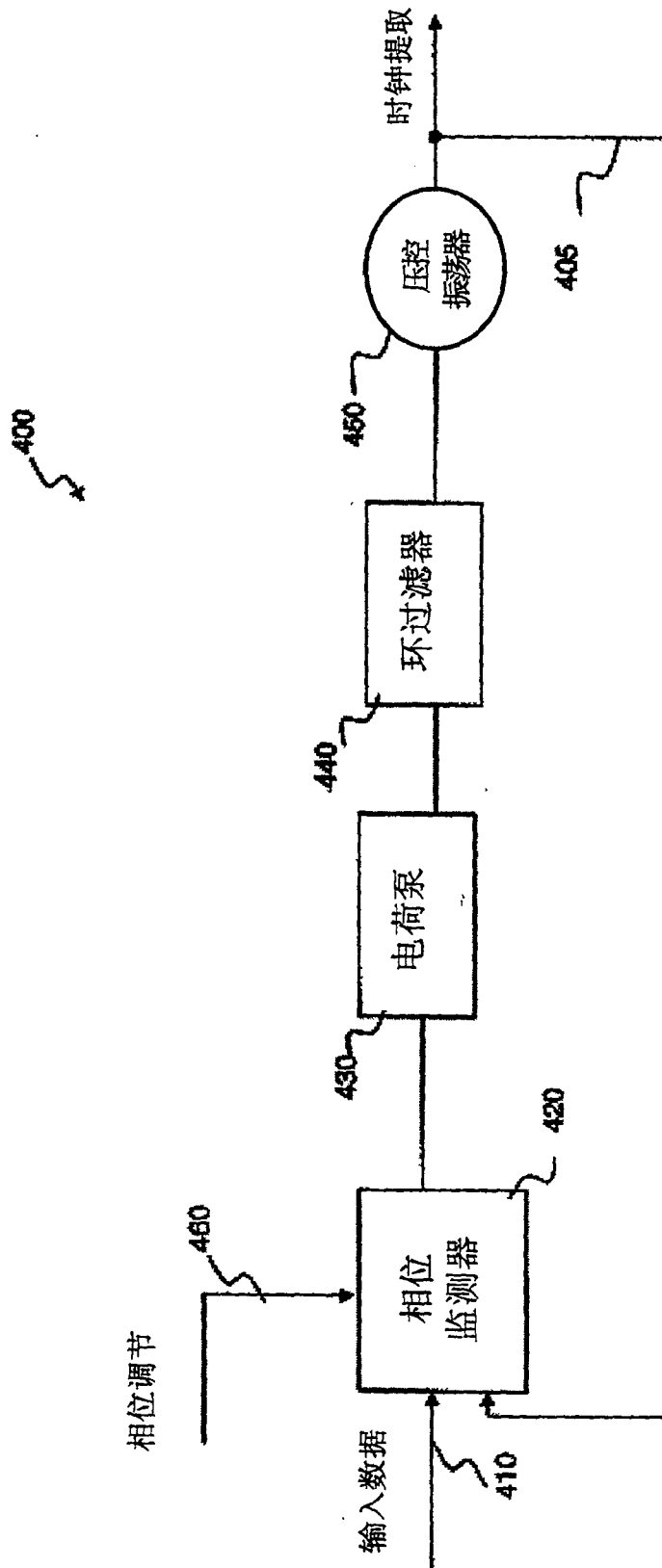


图 4

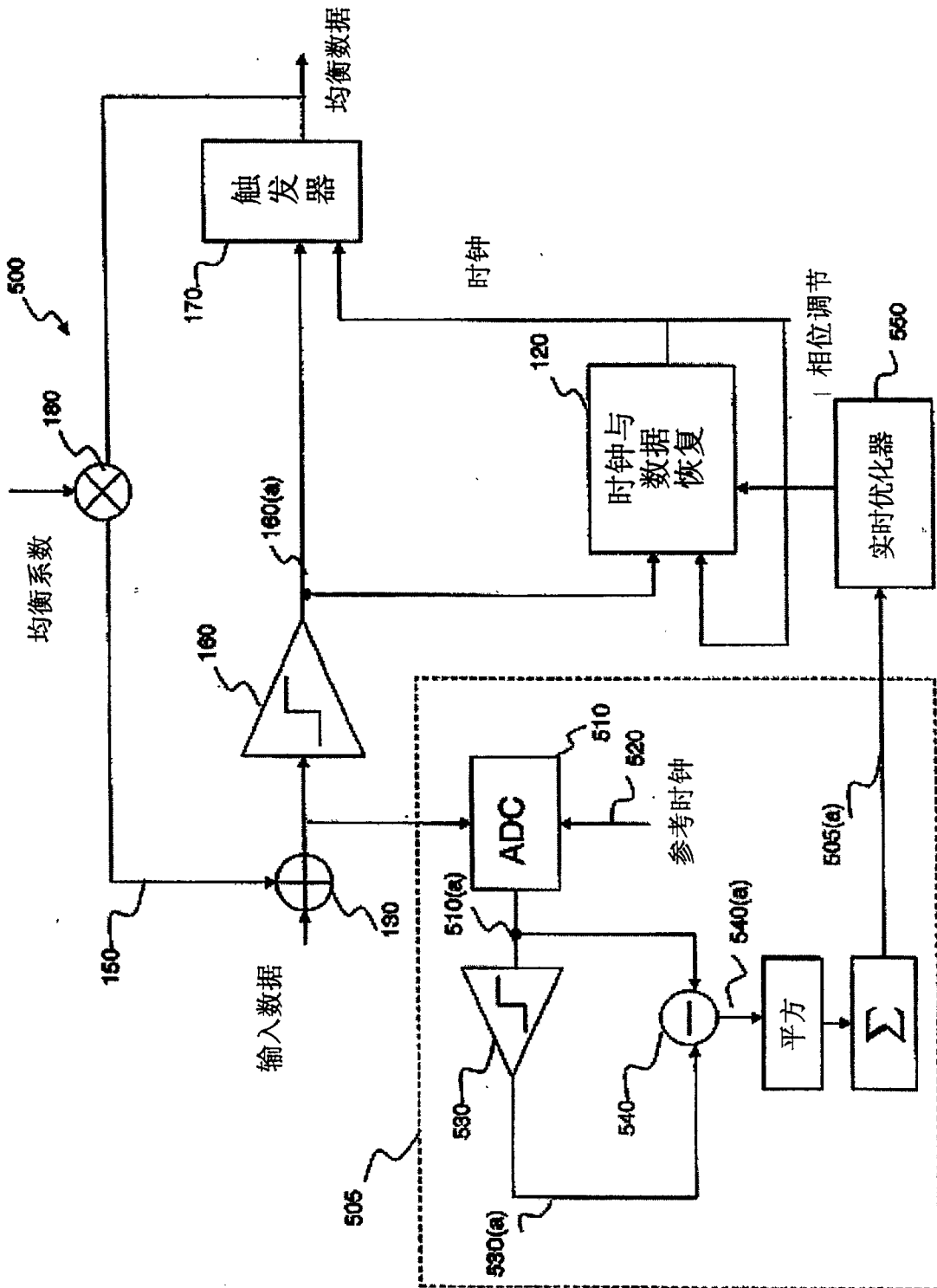


图 5

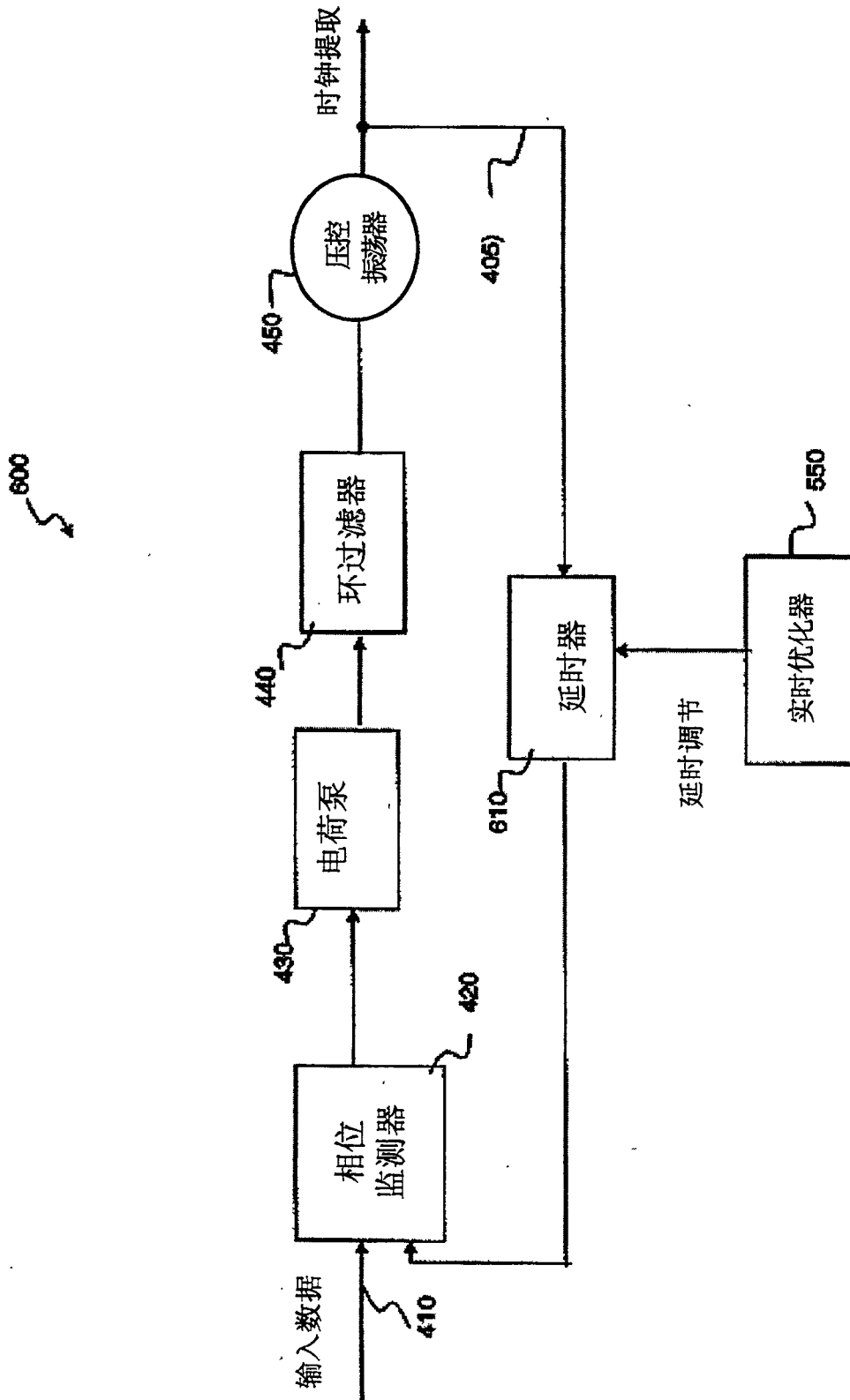


图 6

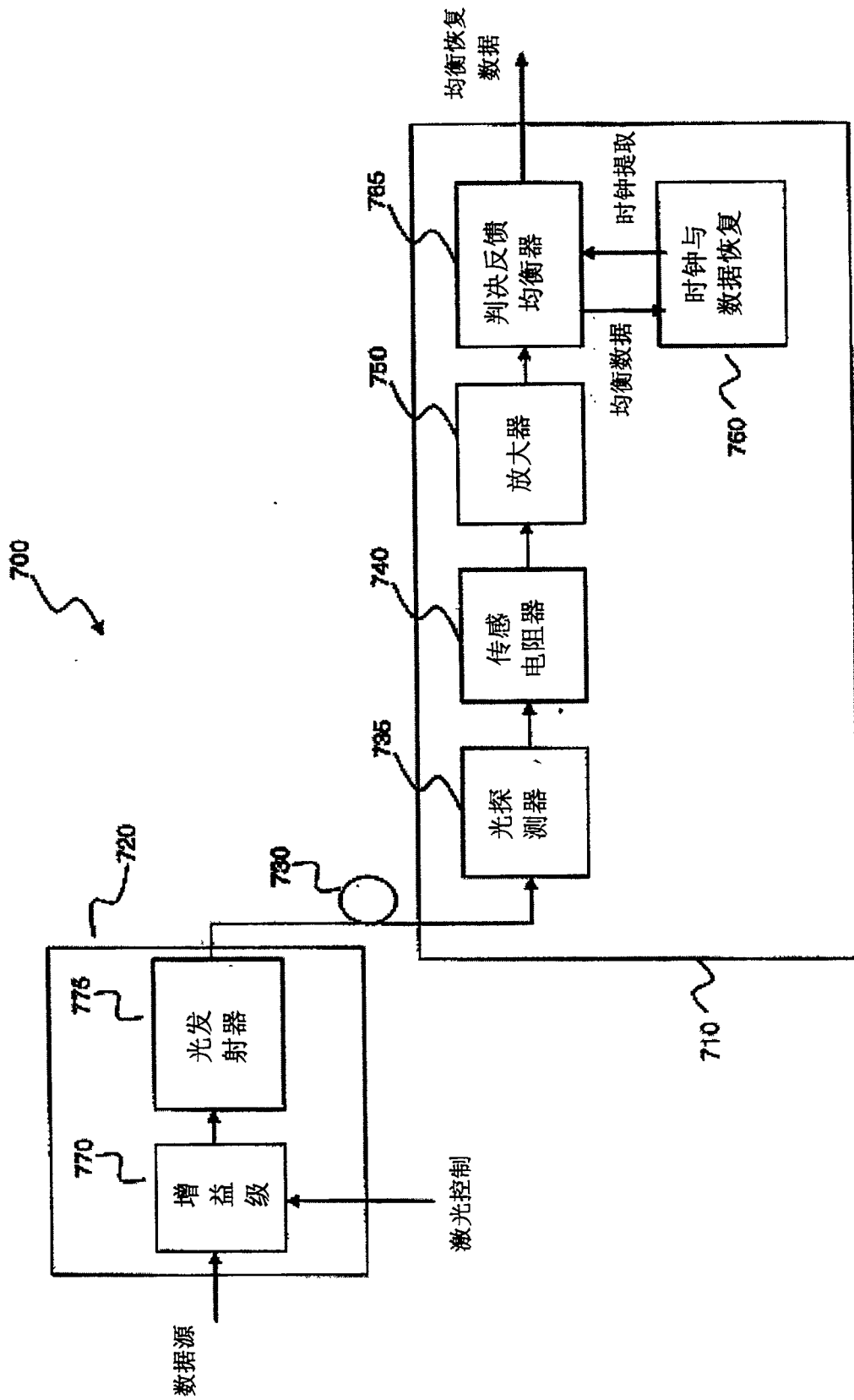


图 7