

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2021年7月29日(29.07.2021)



(10) 国際公開番号

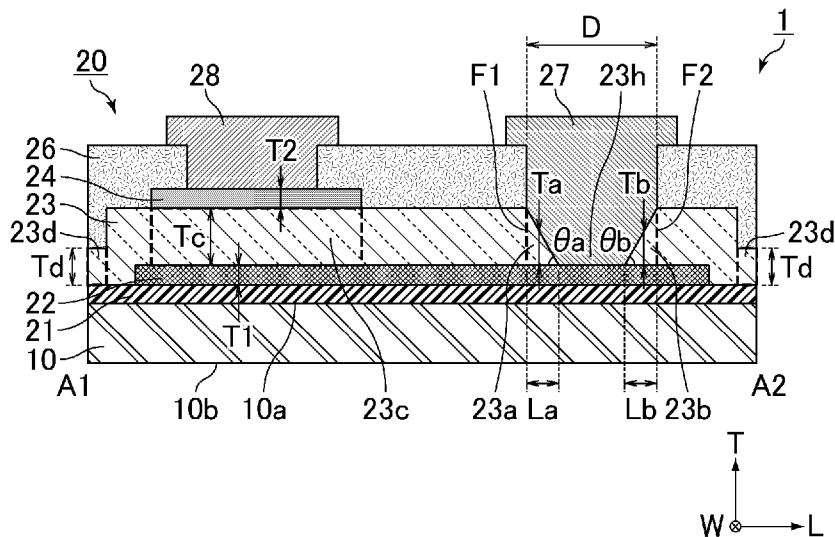
WO 2021/149688 A1

- (51) 国際特許分類:
H01G 4/30 (2006.01) *H01L 23/522* (2006.01)
H01G 4/33 (2006.01) *H01L 23/532* (2006.01)
H01L 21/768 (2006.01)
- (21) 国際出願番号: PCT/JP2021/001714
- (22) 国際出願日: 2021年1月19日(19.01.2021)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
 特願 2020-006848 2020年1月20日(20.01.2020) JP
- (71) 出願人: 株式会社村田製作所
 (MURATA MANUFACTURING CO., LTD.) [JP/
- JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: 香川 武史 (KAGAWA, Takeshi);
 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP).
 原田 真臣 (HARADA, Masatomi); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP).
 松原 弘 (MATSUBARA, Hiroshi); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人 安富国際特許事務所(YASUTOMI & ASSOCIATES); 〒5320003

(54) Title: SEMICONDUCTOR DEVICE AND CAPACITIVE DEVICE

(54) 発明の名称: 半導体装置及び容量装置

[図2]



(57) **Abstract:** A semiconductor device 1 is provided with a semiconductor substrate 10 having a first major surface 10a and a second major surface 10b opposing each other in a thickness direction T, and a circuit layer 20 provided on the first major surface 10a of the semiconductor substrate 10. The circuit layer 20 includes: a first electrode layer 22 provided on the semiconductor substrate 10 side; a second electrode layer 24 opposing the first electrode layer 22; a dielectric layer 23 provided between the first electrode layer 22 and the second electrode layer 24 in a cross-sectional view; and a first external electrode 27 electrically connected to the first electrode layer 22 via a first region in which the dielectric layer 23 is not provided. An end 23a (23b) on the first region side of the dielectric layer 23 is in contact with the first electrode



WO 2021/149688 A1

大阪府大阪市淀川区宮原3丁目5番36号 Osaka (JP).

- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

layer 22 via a surface thereof on the first electrode layer 22 side. In the dielectric layer 23, a dimension Ta (Tb) of the end 23a (23b) in the thickness direction T is smaller than a dimension Tc, in the thickness direction T, of an inter-electrode portion 23c which is positioned between the first electrode layer 22 and the second electrode layer 24.

(57) 要約: 半導体装置 1 は、厚み方向 T に相対する第 1 主面 10 a 及び第 2 主面 10 b を有する半導体基板 10 と、半導体基板 10 の第 1 主面 10 a 上に設けられた回路層 20 と、を備え、回路層 20 は、半導体基板 10 側に設けられた第 1 電極層 22 と、第 1 電極層 22 に対向して設けられた第 2 電極層 24 と、断面視において第 1 電極層 22 と第 2 電極層 24 との間に設けられた誘電体層 23 と、誘電体層 23 が設けられていない第 1 領域を介して第 1 電極層 22 に電氣的に接続された第 1 外部電極 27 と、を有し、誘電体層 23 の第 1 領域側の端部 23 a (23 b) は、第 1 電極層 22 側の面で第 1 電極層 22 に接し、誘電体層 23 において、端部 23 a (23 b) の厚み方向 T における寸法 Ta (Tb) は、第 1 電極層 22 と第 2 電極層 24 との間に位置する電極間部 23 c の厚み方向 T における寸法 Tc よりも小さい。

明 細 書

発明の名称：半導体装置及び容量装置

技術分野

[0001] 本発明は、半導体装置及び容量装置に関する。

背景技術

[0002] 半導体集積回路に用いられる代表的なコンデンサ素子として、例えば、MIM (Metal Insulator Metal) コンデンサ (キャパシタ) が知られている。MIMコンデンサは、誘電体層が下部電極と上部電極とで挟まれた平行平板型の構造を有するコンデンサである。

[0003] 例えば、特許文献1には、基板上に形成された回路素子と、回路素子と接続する電極層と、電極層を覆う保護層と、保護層を貫通するビア導体を介して電極層と接続され、かつ、保護層の上部に設けられた端子電極と、を備え、端子電極の一方端は保護層の側壁面上に位置している、電子部品が開示されている。

先行技術文献

特許文献

[0004] 特許文献1：特開2011-44613号公報

発明の概要

発明が解決しようとする課題

[0005] 特許文献1に記載の電子部品では、誘電体層の厚みが大きくなる、例えば、 $0.1\ \mu\text{m}$ 以上になると、誘電体層の内部応力が大きくなる。そのため、誘電体層に設けられた開口近傍において、誘電体層と下部電極との間で剥離が生じることがある。その結果、コンデンサ素子の特性に悪影響が及ぶため、信頼性が低下することがある。また、誘電体層の開口近傍において、誘電体層と下部電極との間で剥離が生じると、下部電極に接続された第1電極と誘電体層との間でも剥離が生じることがある。

[0006] 本発明は、上記の問題を解決するためになされたものであり、誘電体層の

剥離が防止される半導体装置を提供することを目的とするものである。また、本発明は、誘電体層の剥離が防止される容量装置を提供することを目的とするものである。

課題を解決するための手段

[0007] 本発明の半導体装置は、厚み方向に相対する第1主面及び第2主面を有する半導体基板と、上記半導体基板の上記第1主面上に設けられた回路層と、を備え、上記回路層は、上記半導体基板側に設けられた第1電極層と、上記第1電極層に対向して設けられた第2電極層と、断面視において上記第1電極層と上記第2電極層との間に設けられた誘電体層と、上記誘電体層が設けられていない第1領域を介して上記第1電極層に電氣的に接続された第1外部電極と、を有し、上記誘電体層の上記第1領域側の端部は、上記第1電極層側の面で上記第1電極層に接し、上記誘電体層において、上記端部の上記厚み方向における寸法は、上記第1電極層と上記第2電極層との間に位置する電極間部の上記厚み方向における寸法よりも小さい、ことを特徴とする。

[0008] 本発明の容量装置は、厚み方向に相対する第1主面及び第2主面を有する基板と、上記基板の上記第1主面上に設けられた回路層と、を備え、上記回路層は、上記基板側に設けられた第1電極層と、上記第1電極層に対向して設けられた第2電極層と、断面視において上記第1電極層と上記第2電極層との間に設けられた誘電体層と、上記誘電体層が設けられていない第1領域を介して上記第1電極層に電氣的に接続された第1外部電極と、を有し、上記誘電体層の上記第1領域側の端部は、上記第1電極層側の面で上記第1電極層に接し、上記誘電体層において、上記端部の上記厚み方向における寸法は、上記第1電極層と上記第2電極層との間に位置する電極間部の上記厚み方向における寸法よりも小さい、ことを特徴とする。

発明の効果

[0009] 本発明によれば、誘電体層の剥離が防止される半導体装置を提供できる。また、本発明によれば、誘電体層の剥離が防止される容量装置を提供できる。

図面の簡単な説明

- [0010] [図1]本発明の実施形態1の半導体装置を示す平面模式図である。
- [図2]図1中の線分A1-A2に対応する部分を示す断面模式図である。
- [図3]図2中の誘電体層の端部の別の形態例を示す断面模式図である。
- [図4]図2中の誘電体層の端部の更に別の形態例を示す断面模式図である。
- [図5]本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。
- [図6]本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。
- [図7]本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。
- [図8]本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。
- [図9]本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。
- [図10]本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。
- [図11]本発明の実施形態1の半導体装置の製造方法の一例を説明するための断面模式図である。
- [図12]本発明の実施形態2の半導体装置を示す断面模式図である。
- [図13]図12中の誘電体層の端部の別の形態例を示す断面模式図である。
- [図14]図12中の誘電体層の端部の更に別の形態例を示す断面模式図である。
- [図15]本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。
- [図16]本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。
- [図17]本発明の実施形態2の半導体装置の製造方法の一例を説明するための

断面模式図である。

[図18]本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

[図19]本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

[図20]本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

[図21]本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

[図22]本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

[図23]本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

発明を実施するための形態

[0011] 以下、本発明の半導体装置と本発明の容量装置とについて説明する。なお、本発明は、以下の構成に限定されるものではなく、本発明の要旨を逸脱しない範囲において適宜変更されてもよい。また、以下において記載する個々の好ましい構成を複数組み合わせたものもまた本発明である。

[0012] 以下に示す各実施形態は例示であり、異なる実施形態で示す構成の部分的な置換又は組み合わせが可能であることは言うまでもない。実施形態2以降では、実施形態1と共通の事項についての記載は省略し、異なる点を主に説明する。特に、同様の構成による同様の作用効果については、実施形態毎に逐次言及しない。以下の説明において、各実施形態を特に区別しない場合、単に「本発明の半導体装置」及び「本発明の容量装置」と言う。

[0013] [実施形態1]

本発明の半導体装置は、厚み方向に相対する第1主面及び第2主面を有する半導体基板と、半導体基板の第1主面上に設けられた回路層と、を備え、回路層は、半導体基板側に設けられた第1電極層と、第1電極層に対向して

設けられた第2電極層と、断面視において第1電極層と第2電極層との間に設けられた誘電体層と、誘電体層が設けられていない第1領域を介して第1電極層に電氣的に接続された第1外部電極と、を有し、誘電体層の第1領域側の端部は、第1電極層側の面で第1電極層に接し、誘電体層において、端部の厚み方向における寸法は、第1電極層と第2電極層との間に位置する電極間部の厚み方向における寸法よりも小さい、ことを特徴とする。また、本発明の半導体装置では、第1領域は、誘電体層に設けられた開口であってもよく、誘電体層の端部は、開口を囲む縁部であってもよい。また、本発明の半導体装置では、誘電体層の端部において、開口側の厚み方向における寸法は、開口とは反対側の厚み方向における寸法よりも小さくてもよい。更に、本発明の半導体装置では、誘電体層において、端部の厚み方向における寸法は、開口の中心に向かうにつれて連続的に小さくなっていてもよい。このような例を、本発明の実施形態1の半導体装置として以下に説明する。

[0014] 図1は、本発明の実施形態1の半導体装置を示す平面模式図である。図2は、図1中の線分A1-A2に対応する部分を示す断面模式図である。

[0015] 本明細書中、半導体装置の長さ方向、幅方向、及び、厚み方向を、図1、図2等に示すように、各々、矢印L、矢印W、及び、矢印Tで定められる方向とする。ここで、長さ方向Lと幅方向Wと厚み方向Tとは、互いに直交している。

[0016] 図1及び図2に示すように、半導体装置1は、半導体基板10と、回路層20と、を有している。

[0017] 半導体基板10は、厚み方向Tに相対する第1主面10a及び第2主面10bを有している。第1主面10a及び第2主面10bは、厚み方向Tにおいて互いに対向している。

[0018] 半導体基板10の構成材料としては、例えば、Si（シリコン）、SiGe（シリコンゲルマニウム）等の半導体が挙げられる。

[0019] 半導体基板10の電気抵抗率は、好ましくは $10^{-5}\Omega \cdot \text{cm}$ 以上、 $10^5\Omega \cdot \text{cm}$ 以下である。

- [0020] 半導体基板10の長さ方向Lにおける寸法は、好ましくは200 μ m以上、600 μ m以下である。
- [0021] 半導体基板10の幅方向Wにおける寸法は、好ましくは100 μ m以上、300 μ m以下である。
- [0022] 半導体基板10の厚み方向Tにおける寸法は、好ましくは100 μ m以上、250 μ m以下である。
- [0023] 回路層20は、半導体基板10の第1主面10a上に設けられている。回路層20は、絶縁層21と、第1電極層22と、誘電体層23と、第2電極層24と、保護層26と、第1外部電極27と、第2外部電極28と、を有している。
- [0024] 回路層20の厚み方向Tにおける寸法は、好ましくは30 μ m以上、70 μ m以下である。回路層20の厚み方向Tにおける寸法は、絶縁層21の半導体基板10側の表面から、第1外部電極27及び第2外部電極28の最表面のうちで最も半導体基板10とは反対側に位置する表面までの寸法で定められる。
- [0025] 絶縁層21は、半導体基板10の第1主面10aの全面上に設けられている。なお、絶縁層21は、半導体基板10の第1主面10aの一部上に設けられていてもよいが、第1電極層22に重なる領域に設けられる必要がある。例えば、熱酸化法により半導体基板10の第1主面10aを酸化させたり、スパッタリング法又は化学蒸着(CVD)法により成膜したりすることで絶縁層を半導体基板10の第1主面10aの全面上に一旦形成した後、エッチング法によりその絶縁層の一部を除去すると、絶縁層21を半導体基板10の第1主面10aの一部上に設けることができる。
- [0026] 絶縁層21の構成材料としては、例えば、SiO、SiO₂(ともに、酸化ケイ素)、SiN(窒化ケイ素)、Al₂O₃(酸化アルミニウム)、HfO₂(酸化ハフニウム)、Ta₂O₅(酸化タンタル)、ZrO₂(酸化ジルコニウム)等が挙げられる。
- [0027] 絶縁層21は、単層構造であってもよいし、上述した材料からなる複数の

層を含む多層構造であってもよい。

- [0028] 絶縁層 21 の厚み方向 T における寸法は、好ましくは $0.5 \mu\text{m}$ 以上、 $3 \mu\text{m}$ 以下である。
- [0029] 第 1 電極層 22 は、回路層 20 の半導体基板 10 側、ここでは、絶縁層 21 の半導体基板 10 とは反対側の表面上に設けられている。
- [0030] 第 1 電極層 22 は、半導体基板 10 の端部と離隔された位置までに設けられていてもよい。より具体的には、第 1 電極層 22 の端部は、半導体基板 10 の端部よりも内側に位置していてもよい。図 1 に示すような平面視において、第 1 電極層 22 の端部と半導体基板 10 の端部との距離は、好ましくは $5 \mu\text{m}$ 以上、 $30 \mu\text{m}$ 以下である。
- [0031] 第 1 電極層 22 の構成材料としては、例えば、Al (アルミニウム)、Si (シリコン)、Cu (銅)、Ag (銀)、Au (金)、Ni (ニッケル)、Cr (クロム)、Ti (チタン) 等の金属が挙げられる。第 1 電極層 22 の構成材料は、上述した金属を少なくとも 1 種含む合金であってもよく、その具体例としては、AlSi (アルミニウム-シリコン合金)、AlCu (アルミニウム-銅合金)、AlSiCu (アルミニウム-シリコン-銅合金) 等が挙げられる。
- [0032] 第 1 電極層 22 は、単層構造であってもよいし、上述した材料からなる複数の導電体層を含む多層構造であってもよい。
- [0033] 第 1 電極層 22 の厚み方向 T における寸法 T1 は、好ましくは $0.3 \mu\text{m}$ 以上、 $10 \mu\text{m}$ 以下であり、より好ましくは $0.5 \mu\text{m}$ 以上、 $5 \mu\text{m}$ 以下である。
- [0034] 誘電体層 23 は、図 2 に示すような断面視において、第 1 電極層 22 と第 2 電極層 24 との間に設けられている。また、誘電体層 23 は、開口 23h を除く部分で第 1 電極層 22 を覆うように設けられ、誘電体層 23 の端部は、第 1 電極層 22 の端部から半導体基板 10 の端部までの絶縁層 21 の表面上にも設けられている。
- [0035] 誘電体層 23 の構成材料としては、例えば、SiN (窒化ケイ素)、Si

O_2 (酸化ケイ素)、 $SiON$ (酸窒化ケイ素)、 Al_2O_3 (酸化アルミニウム)、 HfO_2 (酸化ハフニウム)、 Ta_2O_5 (酸化タンタル) 等が挙げられる。中でも、誘電体層 23 は、 SiN (窒化ケイ素) を含むことが好ましい。

[0036] 誘電体層 23 の構造の詳細については、後述する。

[0037] 第 2 電極層 24 は、第 1 電極層 22 に対向して設けられている。より具体的には、第 2 電極層 24 は、誘電体層 23 の半導体基板 10 とは反対側の表面上に設けられ、誘電体層 23 を挟んで第 1 電極層 22 に対向している。

[0038] 第 2 電極層 24 の構成材料としては、例えば、 Al (アルミニウム)、 Si (シリコン)、 Cu (銅)、 Ag (銀)、 Au (金)、 Ni (ニッケル)、 Cr (クロム)、 Ti (チタン) 等の金属が挙げられる。第 2 電極層 24 の構成材料は、上述した金属を少なくとも 1 種含む合金であってもよく、その具体例としては、 $AlSi$ (アルミニウム-シリコン合金)、 $AlCu$ (アルミニウム-銅合金)、 $AlSiCu$ (アルミニウム-シリコン-銅合金) 等が挙げられる。

[0039] 第 2 電極層 24 は、単層構造であってもよいし、上述した材料からなる複数の導電体層を含む多層構造であってもよい。

[0040] 第 2 電極層 24 の厚み方向 T における寸法 T2 は、好ましくは $0.3 \mu m$ 以上、 $10 \mu m$ 以下であり、より好ましくは $0.5 \mu m$ 以上、 $5 \mu m$ 以下である。

[0041] 半導体装置 1 では、第 1 電極層 22 と誘電体層 23 と第 2 電極層 24 とでコンデンサ素子が構成される。より具体的には、第 1 電極層 22 と誘電体層 23 と第 2 電極層 24 とが重なる領域でコンデンサ素子の容量が形成される。コンデンサ素子は、図 2 に示すようなスタック型であってもよいし、トレンチ型であってもよい。

[0042] 保護層 26 は、誘電体層 23 の半導体基板 10 とは反対側の表面上に設けられ、第 2 電極層 24 の端部を覆うように延在している。また、保護層 26 には、誘電体層 23 の開口 23h (第 1 電極層 22 に重なる開口) に重なる

位置と、第2電極層24に重なる位置との各々に開口が設けられている。保護層26が設けられていることにより、コンデンサ素子、特に、誘電体層23が水分から十分に保護される。

[0043] 保護層26の構成材料としては、例えば、ポリイミド樹脂、ポリベンゾオキサゾール樹脂、ベンゾシクロブテン樹脂、ソルダーレジスト中の樹脂等の樹脂が挙げられる。

[0044] 保護層26の厚み方向Tにおける寸法は、好ましくは1 μ m以上、20 μ m以下である。

[0045] 第1外部電極27は、第1電極層22に電氣的に接続されている。より具体的には、誘電体層23及び保護層26に各々設けられた開口が厚み方向Tに沿って連通することで伸びており、第1外部電極27は、その開口を介して第1電極層22に電氣的に接続されている。また、第1外部電極27は、長さ方向L及び幅方向Wに沿う面において、第2電極層24と離隔されることにより、第2電極層24に電氣的に接続されていない。また、第1外部電極27は、回路層20の半導体基板10とは反対側の表面で、第2外部電極28と離隔された位置に引き出されている。

[0046] 第1外部電極27は、単層構造であってもよいし、多層構造であってもよい。

[0047] 第1外部電極27が単層構造である場合、その構成材料としては、例えば、Au（金）、Ag（銀）、Cu（銅）、Pd（パラジウム）、Ni（ニッケル）、Ti（チタン）、Al（アルミニウム）、これらの金属を少なくとも1種含む合金等が挙げられる。

[0048] 第1外部電極27が多層構造である場合、第1外部電極27は、半導体基板10側から順に、シード層と、第1めっき層と、第2めっき層と、を有していてもよい。

[0049] 第1外部電極27のシード層としては、例えば、Ti（チタン）からなる導電体層とCu（銅）からなる導電体層との積層体（Ti/Cu）等が挙げられる。

- [0050] 第1外部電極27の第1めっき層の構成材料としては、例えば、Ni（ニッケル）等が挙げられる。
- [0051] 第1外部電極27の第2めっき層の構成材料としては、例えば、Au（金）、Sn（スズ）等が挙げられる。
- [0052] 第2外部電極28は、第2電極層24に電氣的に接続されている。より具体的には、保護層26に設けられた開口が厚み方向Tに沿って伸びており、第2外部電極28は、その開口をを介して第2電極層24に電氣的に接続されている。また、第2外部電極28は、長さ方向L及び厚み方向Tに沿う面において、第1電極層22と離隔されることにより、第1電極層22に電氣的に接続されていない。また、第2外部電極28は、回路層20の半導体基板10とは反対側の表面で、第1外部電極27と離隔された位置に引き出されている。
- [0053] 第2外部電極28は、単層構造であってもよいし、多層構造であってもよい。
- [0054] 第2外部電極28が単層構造である場合、その構成材料としては、例えば、Au（金）、Ag（銀）、Cu（銅）、Pd（パラジウム）、Ni（ニッケル）、Ti（チタン）、Al（アルミニウム）、これらの金属を少なくとも1種含む合金等が挙げられる。
- [0055] 第2外部電極28が多層構造である場合、第2外部電極28は、半導体基板10側から順に、シード層と、第1めっき層と、第2めっき層と、を有していてもよい。
- [0056] 第2外部電極28のシード層としては、例えば、Ti（チタン）からなる導電体層とCu（銅）からなる導電体層との積層体（Ti/Cu）等が挙げられる。
- [0057] 第2外部電極28の第1めっき層の構成材料としては、例えば、Ni（ニッケル）等が挙げられる。
- [0058] 第2外部電極28の第2めっき層の構成材料としては、例えば、Au（金）、Sn（スズ）等が挙げられる。

- [0059] 第1外部電極27の構成材料と第2外部電極28の構成材料とは、互いに同じであってもよいし、互いに異なってもよい。
- [0060] 以下では、誘電体層23の構造の詳細について説明する。
- [0061] 図1及び図2に示すように、誘電体層23に設けられた開口23hは、誘電体層23が設けられていない第1領域であるとも言える。誘電体層23の開口23hを囲む縁部（内周縁部）は、図1に示すような平面視において環状であり、その一部が、図2に示すような断面視において、誘電体層23の開口23h側の端部23a及び端部23bとして示されている。
- [0062] 図2に示すように、誘電体層23の開口23h側の端部23aは、第1電極層22側の面で第1電極層22に接している。
- [0063] 誘電体層23において、端部23aの厚み方向Tにおける寸法Taは、第1電極層22と第2電極層24との間に位置する電極間部23cの厚み方向Tにおける寸法Tcよりも小さい。言い換えると、誘電体層23の端部23aは、図2に示すような断面視において、点線F1で示した位置から第1外部電極27側に存在する部分、すなわち、厚み方向Tにおける寸法Taが寸法Tcよりも小さい部分を指す。図2に示した半導体装置1では、誘電体層23の端部23aは、開口23h内の第1外部電極27に重なっている。
- [0064] 誘電体層23の端部23aの厚み方向Tにおける寸法Taが、電極間部23cの厚み方向Tにおける寸法Tcよりも小さいことにより、剥離し始めるおそれが高い端部23aの内部応力が小さくなる。そのため、誘電体層23の開口23h近傍において、誘電体層23の端部23aと第1電極層22との間の剥離が防止される。同様に、誘電体層23の端部23aと第1外部電極27との間の剥離も防止される。以上により、コンデンサ素子の特性が悪化しないため、信頼性の低下が防止される。
- [0065] 特に、誘電体層23の端部23aにおいて、開口23h側の厚み方向Tにおける寸法は、開口23hとは反対側の厚み方向Tにおける寸法よりも小さくなっている。これにより、剥離し始めるおそれがより高い端部23aの開口23h側の先端の内部応力が小さくなる。そのため、誘電体層23の開口

23h近傍における剥離がより確実に防止される。

[0066] 誘電体層23の開口23h側の端部としては、端部23a以外に、図2に示すような断面視において端部23aに対向する端部23bが存在している。

[0067] 図2に示すように、誘電体層23の開口23h側の端部23bは、第1電極層22側の面で第1電極層22に接している。

[0068] 誘電体層23において、端部23bの厚み方向Tにおける寸法Tbは、電極間部23cの厚み方向Tにおける寸法Tcよりも小さい。言い換えると、誘電体層23の端部23bは、図2に示すような断面視において、点線F2から第1外部電極27側に存在する部分、すなわち、厚み方向Tにおける寸法Tbが寸法Tcよりも小さい部分を指す。図2に示した半導体装置1では、誘電体層23の端部23bは、開口23h内の第1外部電極27に重なっている。

[0069] 誘電体層23の端部23bの厚み方向Tにおける寸法Tbが、電極間部23cの厚み方向Tにおける寸法Tcよりも小さいことにより、剥離し始めるおそれが高い端部23bの内部応力が小さくなる。そのため、誘電体層23の開口23h近傍において、誘電体層23の端部23bと第1電極層22との間の剥離が防止される。同様に、誘電体層23の端部23bと第1外部電極27との間の剥離も防止される。以上により、コンデンサ素子の特性が悪化しないため、信頼性の低下が防止される。

[0070] 特に、誘電体層23の端部23bにおいて、開口23h側の厚み方向Tにおける寸法は、開口23hとは反対側の厚み方向Tにおける寸法よりも小さくなっている。これにより、剥離し始めるおそれがより高い端部23bの開口23h側の先端の内部応力が小さくなる。そのため、誘電体層23の開口23h近傍における剥離がより確実に防止される。

[0071] 図2に示した半導体装置1では、誘電体層23において、端部23aの厚み方向Tにおける寸法Taと端部23bの厚み方向Tにおける寸法Tbとの両方が、電極間部23cの厚み方向Tにおける寸法Tcよりも小さいものの

、端部23aの厚み方向Tにおける寸法Taと端部23bの厚み方向Tにおける寸法Tbとの一方が、電極間部23cの厚み方向Tにおける寸法Tcよりも小さければよい。誘電体層23の開口23h近傍における剥離を防止する観点からは、端部23aの厚み方向Tにおける寸法Taと端部23bの厚み方向Tにおける寸法Tbとの両方が、電極間部23cの厚み方向Tにおける寸法Tcよりも小さいことが好ましい。

[0072] まず、誘電体層23の端部23aの詳細について説明する。

[0073] 図2に示すように、誘電体層23において、端部23aの厚み方向Tにおける寸法Taは、開口23hの中心に向かうにつれて連続的に小さくなっている。より具体的には、誘電体層23の端部23aは第1電極層22に接しており、誘電体層23の端部23aの断面形状は、テーパ形状、ここでは、いわゆる線形テーパ形状である。

[0074] 誘電体層23の端部23aについて、テーパ形状の傾斜角度 θa は、 30° 以上、 60° 以下であることが好ましい。誘電体層23の端部23aにおけるテーパ形状の傾斜角度 θa は、図2に示すような断面視において、第1電極層22に接する辺と第1外部電極27に接する辺とのなす角度を指す。

[0075] 誘電体層23の端部23aについて、テーパ形状の厚み方向Tにおける寸法がゼロになる位置と最大になる位置との、第2外部電極28から第1外部電極27に向かう長さ方向Lにおける距離Laは、電極間部23cの厚み方向Tにおける寸法Tcの50%以上であることが好ましい。また、距離Laは、電極間部23cの厚み方向Tにおける寸法Tcの200%以下であることが好ましい。

[0076] 誘電体層23の端部23aについて、テーパ形状の厚み方向Tにおける寸法がゼロになる位置と最大になる位置との、第2外部電極28から第1外部電極27に向かう長さ方向Lにおける距離Laは、開口23hの径Dの1%以上であることが好ましい。また、距離Laは、開口23hの径Dの50%以下であることが好ましい。誘電体層23の開口23hの径Dは、図1及

び図2に示すように、開口23hの最大径を指す。

[0077] 誘電体層23の端部23aについて、厚み方向Tにおける寸法Taが開口23hの中心に向かうにつれて連続的に小さくなっている形態としては、その断面形状が、図2に示すような線形テーパ形状以外に、例えば、下記のようなテーパ形状であってもよい。

[0078] 図3は、図2中の誘電体層の端部の別の形態例を示す断面模式図である。図3では、誘電体層の開口近傍が示されている。図3に示すように、誘電体層23の端部23aの断面形状は、いわゆる指数関数テーパ形状である。

[0079] 図4は、図2中の誘電体層の端部の更に別の形態例を示す断面模式図である。図4では、誘電体層の開口近傍が示されている。図4に示すように、誘電体層23の端部23aの断面形状は、いわゆる放物線テーパ形状である。

[0080] 次に、誘電体層23の端部23bの詳細について説明する。

[0081] 図2に示すように、誘電体層23において、端部23bの厚み方向Tにおける寸法Tbは、開口23hの中心に向かうにつれて連続的に小さくなっている。より具体的には、誘電体層23の端部23bは第1電極層22に接しており、誘電体層23の端部23bの断面形状は、テーパ形状、ここでは、いわゆる線形テーパ形状である。

[0082] 誘電体層23の端部23bについて、テーパ形状の傾斜角度 θ_b は、 30° 以上、 60° 以下であることが好ましい。誘電体層23の端部23bにおけるテーパ形状の傾斜角度 θ_b は、図2に示すような断面視において、第1電極層22に接する辺と第1外部電極27に接する辺とのなす角度を指す。

[0083] 誘電体層23の端部23bについて、テーパ形状の厚み方向Tにおける寸法がゼロになる位置と最大になる位置との、第2外部電極28から第1外部電極27に向かう長さ方向Lにおける距離Lbは、電極間部23cの厚み方向Tにおける寸法Tcの50%以上であることが好ましい。また、距離Lbは、電極間部23cの厚み方向Tにおける寸法Tcの200%以下である

ことが好ましい。

- [0084] 誘電体層23の端部23bについて、テーパ形状の厚み方向Tにおける寸法がゼロになる位置と最大になる位置との、第2外部電極28から第1外部電極27に向かう長さ方向Lにおける距離Lbは、開口23hの径Dの1%以上であることが好ましい。また、距離Lbは、開口23hの径Dの50%以下であることが好ましい。
- [0085] 誘電体層23の端部23bについて、厚み方向Tにおける寸法Tbが開口23hの中心に向かうにつれて連続的に小さくなっている形態としては、その断面形状が、図2に示すような線形テーパ形状以外に、例えば、図3に示すような指数関数テーパ形状、図4に示すような放物線テーパ形状であってもよい。
- [0086] 第1電極層22と第1外部電極27との接続を確保するため、誘電体層23において、距離Laと距離Lbとの和(La+Lb)は、開口23hの径Dよりも小さい。
- [0087] 誘電体層23において、回路層20の外周縁に位置する外周縁部23dの厚み方向Tにおける寸法Tdは、電極間部23cの厚み方向Tにおける寸法Tcよりも小さいことが好ましい。回路層20の外周縁においては、誘電体層23の外周縁部23dと絶縁層21との間で剥離が生じることがある。これに対して、上述したように、誘電体層23の外周縁部23dの厚み方向Tにおける寸法Tdが小さいことにより、誘電体層23の外周縁部23dの内部応力が小さくなる。そのため、回路層20の外周縁において、誘電体層23の外周縁部23dと絶縁層21との間の剥離が防止される。
- [0088] 誘電体層23の電極間部23cの厚み方向Tにおける寸法Tcは、1 μ m以上であってもよい。従来では、コンデンサ素子の容量を調整するために誘電体層の電極間部の厚み方向における寸法を大きくする、例えば、0.1 μ m以上にすると、誘電体層の内部応力が大きくなるため、誘電体層の開口近傍における剥離が生じやすくなる。更に、本発明者らの検討によれば、誘電体層の電極間部の厚み方向における寸法を1 μ m以上にすると、誘電体層の

開口近傍における剥離が顕著に生じることが分かった。これに対して、半導体装置 1 では、上述したように、誘電体層 2 3 の端部 2 3 a 及び端部 2 3 b の内部応力が小さくなるため、誘電体層 2 3 の電極間部 2 3 c の厚み方向 T における寸法 T c が大きい場合、具体的には、誘電体層 2 3 の電極間部 2 3 c の厚み方向 T における寸法 T c が $1\ \mu\text{m}$ 以上であっても、誘電体層 2 3 の開口 2 3 h 近傍における剥離が防止される。

[0089] 誘電体層 2 3 の電極間部 2 3 c の厚み方向 T における寸法 T c は、第 1 電極層 2 2 の厚み方向 T における寸法 T 1、又は、第 2 電極層 2 4 の厚み方向 T における寸法 T 2 と同等以上であってもよい。本発明者らの検討によれば、従来では、誘電体層の電極間部の厚み方向における寸法が、第 1 電極層の厚み方向における寸法、又は、第 2 電極層の厚み方向における寸法と同等以上であると、誘電体層の内部応力が顕著に大きくなるため、誘電体層の開口近傍における剥離が顕著に生じることが分かった。これに対して、半導体装置 1 では、上述したように、誘電体層 2 3 の端部 2 3 a 及び端部 2 3 b の内部応力が小さくなるため、誘電体層 2 3 の電極間部 2 3 c の厚み方向 T における寸法 T c が、第 1 電極層 2 2 の厚み方向 T における寸法 T 1、又は、第 2 電極層 2 4 の厚み方向 T における寸法 T 2 と同等以上であっても、誘電体層 2 3 の開口 2 3 h 近傍における剥離が防止される。

[0090] 誘電体層 2 3 の寸法及び角度と、誘電体層 2 3 の開口 2 3 h の径と、第 1 電極層 2 2 の寸法と、第 2 電極層 2 4 の寸法とについては、まず、図 1 に示すような平面視において、誘電体層 2 3 の開口 2 3 h の径 D が最大となる位置を確認した後、その位置で切断することにより得られた図 2 に示すような断面に対して、走査型電子顕微鏡 (SEM)、透過型電子顕微鏡 (TEM) 等で解析することにより測定できる。なお、誘電体層 2 3 の電極間部 2 3 c の厚み方向 T における寸法 T c については、図 2 に示すような断面において、5箇所 の測定値の平均値として定められる。

[0091] 半導体装置 1 では、誘電体層 2 3 と保護層 2 6 との間、及び、第 2 電極層 2 4 と保護層 2 6 との間に耐湿保護層が設けられていてもよい。より具体的

には、誘電体層 23 の半導体基板 10 とは反対側の表面上から、第 2 電極層 24 の端部を覆うように延在する耐湿保護層が設けられていてもよい。この場合、耐湿保護層には、誘電体層 23 及び保護層 26 の開口（第 1 電極層 22 に重なる開口）に重なる位置と、保護層 26 の開口（第 2 電極層 24 に重なる開口）に重なる位置との各々に開口が設けられることになる。耐湿保護層が設けられていることにより、コンデンサ素子、特に、誘電体層 23 の耐湿性が高まる。

[0092] 耐湿保護層の構成材料としては、例えば、SiN（窒化ケイ素）、SiO₂（酸化ケイ素）等が挙げられる。

[0093] 半導体装置 1 では、保護層 26 の半導体基板 10 とは反対側の表面上から、第 1 外部電極 27 の端部と第 2 外部電極 28 の端部とを覆うように延在する、保護層 26 とは別の追加保護層が設けられていてもよい。この場合、追加保護層には、第 1 外部電極 27 の一部を露出させる位置と、第 2 外部電極 28 の一部を露出させる位置との各々に開口が設けられることになる。追加保護層が設けられていることにより、半導体装置 1 を配線基板に実装する際、追加保護層に設けられた開口を介して、第 1 外部電極 27 及び第 2 外部電極 28 の各々にはんだを確実に接触させることができる。

[0094] 追加保護層の構成材料としては、例えば、ポリイミド樹脂、ポリベンゾオキサゾール樹脂、ベンゾシクロブテン樹脂、ソルダーレジスト中の樹脂等の樹脂が挙げられる。

[0095] 図 2 に示した半導体装置 1 は、例えば、以下の方法で製造される。図 5、図 6、図 7、図 8、図 9、図 10、及び、図 11 は、本発明の実施形態 1 の半導体装置の製造方法の一例を説明するための断面模式図である。

[0096] <絶縁層の形成>

図 5 に示すように、絶縁層 21 を、例えば、熱酸化法、スパッタリング法、又は、化学蒸着法により、半導体基板 10 の第 1 主面 10a 上に形成する。

[0097] <第 1 電極層の形成>

第1電極層22の構成材料からなる導電体層を、例えば、スパッタリング法により、絶縁層21の半導体基板10とは反対側の表面上に形成する。その後、導電体層のパターニングを、フォトリソグラフィ法及びエッチング法を組み合わせることで、図6に示すような第1電極層22を形成する。より具体的には、第1電極層22を、半導体基板10の端部と離隔された位置までに形成する。

[0098] <誘電体層の形成>

図7に示すように、誘電体層23を、例えば、スパッタリング法又は化学蒸着法により、第1電極層22を覆うように形成する。

[0099] <第2電極層の形成>

第2電極層24の構成材料からなる導電体層を、例えば、スパッタリング法により、誘電体層23の半導体基板10とは反対側の表面上に形成する。その後、導電体層のパターニングを、例えば、フォトリソグラフィ法及びエッチング法を組み合わせることで、図8に示すような第2電極層24を形成する。より具体的には、誘電体層23を挟んで第1電極層22に対向するように、第2電極層24を形成する。

[0100] <誘電体層の開口の形成>

誘電体層23に対して、例えば、異方性エッチングを行うことにより、図9に示すように、断面形状がテーパ形状であり、かつ、第1電極層22の一部を露出させる開口23hを形成する。このような異方性エッチングは、例えば、誘電体層23をプラズマエッチングする際に、堆積性ガスの反応物による堆積物を側壁上に形成しながら行うことにより実現される。

[0101] 以上により、誘電体層23の端部23aは、第1電極層22側の面で第1電極層22に接し、かつ、その断面形状がテーパ形状となるため、端部23aの厚み方向における寸法 T_a は、開口23hの中心に向かうにつれて連続的に小さくなる。よって、誘電体層23の端部23aの厚み方向における寸法 T_a は、電極間部23cの厚み方向における寸法 T_c よりも小さくなる。

[0102] また、誘電体層 23 の端部 23 b は、第 1 電極層 22 側の面で第 1 電極層 22 に接し、かつ、その断面形状がテーパ形状となるため、端部 23 b の厚み方向における寸法 T b は、開口 23 h の中心に向かうにつれて連続的に小さくなる。よって、誘電体層 23 の端部 23 b の厚み方向における寸法 T b は、電極間部 23 c の厚み方向における寸法 T c よりも小さくなる。

[0103] <保護層の形成>

保護層 26 の構成材料からなる層を、例えば、スピコート法により、図 9 に示した構造体の半導体基板 10 とは反対側の表面上に形成する。その後、この層のパターニングを、例えば、保護層 26 の構成材料が感光性である場合はフォトリソグラフィ法のみを用い、また、保護層 26 の構成材料が非感光性である場合はフォトリソグラフィ法及びエッチング法を組み合わせることで行うことにより、図 10 に示すような保護層 26 を形成する。より具体的には、第 1 電極層 22 の一部を露出させるための誘電体層 23 の開口 23 h に重なる位置と、第 2 電極層 24 の一部を露出させる位置との各々に開口が設けられるように、保護層 26 を形成する。

[0104] <外部電極の形成>

図 11 に示すように、第 1 外部電極 27 及び第 2 外部電極 28 を、例えば、めっき処理及びフォトリソグラフィ法を組み合わせることにより形成する。より具体的には、誘電体層 23 及び保護層 26 に各々設けられた開口を介して、第 1 電極層 22 に電氣的に接続されるように、第 1 外部電極 27 を形成する。また、保護層 26 に設けられた開口を介して、第 2 電極層 24 に電氣的に接続されるように、第 2 外部電極 28 を形成する。

[0105] 以上により、図 11 に示すような回路層 20 を、半導体基板 10 の第 1 主面 10 a 上に形成する。第 1 外部電極 27 は、回路層 20 の半導体基板 10 とは反対側の表面で、第 2 外部電極 28 と離隔された位置に引き出されている。また、第 2 外部電極 28 は、回路層 20 の半導体基板 10 とは反対側の表面で、第 1 外部電極 27 と離隔された位置に引き出されている。

[0106] 以上の結果、図 2 (図 11) に示した半導体装置 1 が製造される。

[0107] 以上では、1つの半導体装置1を製造する場合について説明したが、同一の半導体基板10の第1主面10a上に複数の回路層20を形成した後、ダイシング等で半導体基板10を切断して個片化することにより、複数の半導体装置1を同時に製造してもよい。

[0108] 本発明の容量装置は、厚み方向に相対する第1主面及び第2主面を有する基板と、基板の第1主面上に設けられた回路層と、を備え、回路層は、基板側に設けられた第1電極層と、第1電極層に対向して設けられた第2電極層と、断面視において第1電極層と第2電極層との間に設けられた誘電体層と、誘電体層が設けられていない第1領域を介して第1電極層に電氣的に接続された第1外部電極と、を有し、誘電体層の第1領域側の端部は、第1電極層側の面で第1電極層に接し、誘電体層において、端部の厚み方向における寸法は、第1電極層と第2電極層との間に位置する電極間部の厚み方向における寸法よりも小さい、ことを特徴とする。

[0109] 本発明の実施形態1の容量装置は、回路層が第1主面上に設けられる基板の種類を半導体基板に限定しないこと以外、本発明の実施形態1の半導体装置と同様である。

[0110] 本発明の実施形態1の容量装置において、基板としては、例えば、Si（シリコン）、SiGe（シリコンゲルマニウム）等の半導体基板以外に、アルミナ等のセラミックス基板、ガラスセラミックス基板、ガラス基板、サファイア、MgO（酸化マグネシウム）、SrTiO（チタン酸ストロンチウム）等の単結晶基板等が挙げられる。

[0111] 本発明の実施形態1の容量装置においても、本発明の実施形態1の半導体装置と同様に、誘電体層の開口近傍における剥離が防止される。

[0112] [実施形態2]

本発明の半導体装置では、誘電体層において、端部の厚み方向における寸法は、開口の中心に向かうにつれて段階的に小さくなっていてもよい。このような例を、本発明の実施形態2の半導体装置として以下に説明する。本発明の実施形態2の半導体装置は、誘電体層の構造以外、本発明の実施形態1

の半導体装置と同様である。

- [0113] 図12は、本発明の実施形態2の半導体装置を示す断面模式図である。
- [0114] 図12に示すように、誘電体層23の開口23h側の端部23aは、第1電極層22側の面で第1電極層22に接している。
- [0115] 誘電体層23において、端部23aの厚み方向Tにおける寸法Taは、電極間部23cの厚み方向Tにおける寸法Tcよりも小さい。
- [0116] 図12に示すように、誘電体層23の開口23h側の端部23bは、第1電極層22側の面で第1電極層22に接している。
- [0117] 誘電体層23において、端部23bの厚み方向Tにおける寸法Tbは、電極間部23cの厚み方向Tにおける寸法Tcよりも小さい。
- [0118] 誘電体層23の端部23a及び端部23bが上述した構造を有していることにより、内部応力が小さくなるため、誘電体層23の開口23h近傍における剥離が防止される。
- [0119] 図12に示した半導体装置1では、誘電体層23において、端部23aの厚み方向Tにおける寸法Taと端部23bの厚み方向Tにおける寸法Tbとの両方が、電極間部23cの厚み方向Tにおける寸法Tcよりも小さいものの、端部23aの厚み方向Tにおける寸法Taと端部23bの厚み方向Tにおける寸法Tbとの一方が、電極間部23cの厚み方向Tにおける寸法Tcよりも小さければよい。誘電体層23の開口23h近傍における剥離を防止する観点からは、端部23aの厚み方向Tにおける寸法Taと端部23bの厚み方向Tにおける寸法Tbとの両方が、電極間部23cの厚み方向Tにおける寸法Tcよりも小さいことが好ましい。
- [0120] まず、誘電体層23の端部23aの詳細について説明する。
- [0121] 図12に示すように、誘電体層23において、端部23aの厚み方向Tにおける寸法Taは、開口23hの中心に向かうにつれて段階的に小さくなっている。より具体的には、誘電体層23の端部23aは第1電極層22に接しており、誘電体層23の端部23aの断面形状は、階段形状である。図12に示すような断面視において、誘電体層23の端部23aの表面23as

と第1電極層22の表面との間には段差が存在しており、その段数は1段である。

[0122] 図12に示すような断面視において、誘電体層23の端部23aの表面23asは、平坦面であることが好ましいが、端部23aを構成する誘電体層、ここでは、後述する第2誘電体層23Bの厚み方向Tにおける寸法の±10%以内の高低差を有する面であってもよい。

[0123] 誘電体層23は、少なくとも電極間部23cで多層構造を有し、誘電体層23において、端部23aを構成する層数は、電極間部23cを構成する層数よりも少なくてもよい。図12に示した半導体装置1において、誘電体層23は、電極間部23cで、第1誘電体層23A及び第2誘電体層23Bが積層した2層構造を有している。また、誘電体層23において、端部23aを構成する層数は、第2誘電体層23Bの1層であり、電極間部23cを構成する層数である2層よりも少なくなっている。誘電体層23がこのような構造を有していることにより、端部23aの厚み方向Tにおける寸法Taが、開口23hの中心に向かうにつれて段階的に小さくなる形態が実現されやすくなる。なお、誘電体層23においては、端部23aが多層構造を有していてもよい。例えば、誘電体層23において、端部23aが2層構造を有している場合、電極間部23cが3層以上の多層構造を有していればよい。

[0124] 次に、誘電体層23の端部23bの詳細について説明する。

[0125] 図12に示すように、誘電体層23において、端部23bの厚み方向Tにおける寸法Tbは、開口23hの中心に向かうにつれて段階的に小さくなっている。より具体的には、誘電体層23の端部23bは第1電極層22に接しており、誘電体層23の端部23bの断面形状は、階段形状である。図12に示すような断面視において、誘電体層23の端部23bの表面23bsと第1電極層22の表面との間には段差が存在しており、その段数は1段である。

[0126] 図12に示すような断面視において、誘電体層23の端部23bの表面23bsは、平坦面であることが好ましいが、端部23bを構成する誘電体層

、ここでは、後述する第2誘電体層23Bの厚み方向Tにおける寸法の±10%以内の高低差を有する面であってもよい。

[0127] 誘電体層23は、少なくとも電極間部23cで多層構造を有し、誘電体層23において、端部23bを構成する層数は、電極間部23cを構成する層数よりも少なくてもよい。図12に示した半導体装置1において、誘電体層23は、電極間部23cで、第1誘電体層23A及び第2誘電体層23Bが積層した2層構造を有している。また、誘電体層23において、端部23bを構成する層数は、第2誘電体層23Bの1層であり、電極間部23cを構成する層数である2層よりも少なくなっている。誘電体層23がこのような構造を有していることにより、端部23bの厚み方向Tにおける寸法Tbが、開口23hの中心に向かうにつれて段階的に小さくなる形態が実現されやすくなる。なお、誘電体層23においては、端部23bが多層構造を有していてもよい。例えば、誘電体層23において、端部23bが2層構造を有している場合、電極間部23cが3層以上の多層構造を有していればよい。

[0128] 以下では、誘電体層23が多層構造を有する場合について説明する。

[0129] 誘電体層23の多層構造に含まれる複数の層は、同じ材料で構成されていてもよい。図12に示した半導体装置1では、第1誘電体層23A及び第2誘電体層23Bは、同じ材料で構成されていてもよい。このような同じ材料は、SiN（窒化ケイ素）、SiO₂（酸化ケイ素）、SiON（酸窒化ケイ素）、Al₂O₃（酸化アルミニウム）、HfO₂（酸化ハフニウム）、及び、Ta₂O₅（酸化タンタル）からなる群より選択されることが好ましい。

[0130] 誘電体層23の多層構造に含まれる複数の層が同じ材料で構成されている、ここでは、第1誘電体層23A及び第2誘電体層23Bが同じ材料で構成されている場合、図12に示すような断面を透過型電子顕微鏡（TEM）で観察すれば、同じ材料で構成されている第1誘電体層23A及び第2誘電体層23Bの界面を確認できる。

[0131] 誘電体層23の多層構造に含まれる複数の層は、異なる材料で構成されていてもよい。図12に示した半導体装置1では、第1誘電体層23A及び第

2誘電体層23Bは、異なる材料で構成されていてもよい。このような異なる材料は、SiN（窒化ケイ素）、SiO₂（酸化ケイ素）、SiON（酸窒化ケイ素）、Al₂O₃（酸化アルミニウム）、HfO₂（酸化ハフニウム）、及び、Ta₂O₅（酸化タンタル）からなる群より選択されることが好ましい。

[0132] 誘電体層23の多層構造に含まれる複数の層が異なる材料で構成されている場合、誘電体層23において、電極間部23cの第1電極層22側の層はSiO₂（酸化ケイ素）で構成され、かつ、端部23aの第1電極層22側の層はSiN（窒化ケイ素）で構成されていることが好ましい。図12に示した半導体装置1では、誘電体層23において、電極間部23cの第1電極層22側の層、すなわち、第1誘電体層23AはSiO₂（酸化ケイ素）で構成され、かつ、端部23aの第1電極層22側の層、すなわち、第2誘電体層23BはSiN（窒化ケイ素）で構成されていることが好ましい。

[0133] また、誘電体層23の多層構造に含まれる複数の層が異なる材料で構成されている場合、誘電体層23において、電極間部23cの第1電極層22側の層はSiO₂（酸化ケイ素）で構成され、かつ、端部23bの第1電極層22側の層はSiN（窒化ケイ素）で構成されていることが好ましい。図12に示した半導体装置1では、誘電体層23において、電極間部23cの第1電極層22側の層、すなわち、第1誘電体層23AはSiO₂（酸化ケイ素）で構成され、かつ、端部23bの第1電極層22側の層、すなわち、第2誘電体層23BはSiN（窒化ケイ素）で構成されていることが好ましい。

[0134] 誘電体層23の多層構造が上述したような材料で構成されていることにより、誘電体層23の第1電極層22側の部分と第1電極層22との熱膨張係数が近くなりやすいため、誘電体層23と第1電極層22との間の剥離が十分に防止される。

[0135] 誘電体層23の端部23a及び端部23bについて、各々の段数は、図12に示すような1段であってもよく、2段以上であってもよい。

[0136] 誘電体層23の端部23a及び端部23bは、図13又は図14に示すよ

うな構造であってもよい。

[0137] 図13は、図12中の誘電体層の端部の別の形態例を示す断面模式図である。図13では、誘電体層の開口近傍が示されている。図13に示した誘電体層23では、第2誘電体層23Bが第1誘電体層23Aの側面まで覆っているため、第2誘電体層23Bを形成する際に、第1誘電体層23Aにダメージが入らない。また、第1誘電体層23A及び第2誘電体層23Bは、各々の構成材料に制約がなく、同じ材料で構成されていてもよいし、異なる材料で構成されていてもよい。図13に示した誘電体層23の端部23a及び端部23bについても、図12に示した誘電体層23の端部23a及び端部23bと同様に、剥離が防止される。

[0138] 図14は、図12中の誘電体層の端部の更に別の形態例を示す断面模式図である。図14では、誘電体層の開口近傍が示されている。図14に示した誘電体層23では、第2誘電体層23Bが第1誘電体層23Aの側面まで覆っていないため、第2誘電体層23Bを形成する際に、第1誘電体層23Aにダメージが入るおそれがある。また、第1誘電体層23A及び第2誘電体層23Bは、各々の構成材料に制約があり、異なる材料で構成される必要がある。図14に示した誘電体層23の端部23a及び端部23bについても、図12に示した誘電体層23の端部23a及び端部23bと同様に、剥離が防止される。

[0139] 図12に示した半導体装置1は、例えば、以下の方法で製造される。図15、図16、図17、図18、図19、図20、図21、図22、及び、図23は、本発明の実施形態2の半導体装置の製造方法の一例を説明するための断面模式図である。

[0140] <絶縁層の形成>

図15に示すように、絶縁層21を、例えば、熱酸化法、スパッタリング法、又は、化学蒸着法により、半導体基板10の第1主面10a上に形成する。

[0141] <第1電極層の形成>

第1電極層22の構成材料からなる導電体層を、例えば、スパッタリング法により、絶縁層21の半導体基板10とは反対側の表面上に形成する。その後、導電体層のパターニングを、フォトリソグラフィ法及びエッチング法を組み合わせることで行うことにより、図16に示すような第1電極層22を形成する。より具体的には、第1電極層22を、半導体基板10の端部と離隔された位置までに形成する。

[0142] <第1誘電体層の形成>

図17に示すように、第1誘電体層23Aを、例えば、スパッタリング法又は化学蒸着法により、第1電極層22を覆うように形成する。

[0143] <第1誘電体層の開口の形成>

第1誘電体層23Aに対して、例えば、フォトリソグラフィ法及びエッチング法を組み合わせることでパターニングを行う。これにより、図18に示すような、第1電極層22の一部を露出させる開口を第1誘電体層23Aに形成する。

[0144] <第2誘電体層の形成>

図19に示すように、第2誘電体層23Bを、例えば、スパッタリング法又は化学蒸着法により、図18に示した構造体の半導体基板10とは反対側の表面上に形成する。

[0145] <第2電極層の形成>

第2電極層24の構成材料からなる導電体層を、例えば、スパッタリング法により、第2誘電体層23Bの半導体基板10とは反対側の表面上に形成する。その後、導電体層のパターニングを、例えば、フォトリソグラフィ法及びエッチング法を組み合わせることで行うことにより、図20に示すような第2電極層24を形成する。より具体的には、第1誘電体層23A及び第2誘電体層23Bを挟んで第1電極層22に対向するように、第2電極層24を形成する。

[0146] <第2誘電体層の開口の形成>

第2誘電体層23Bに対して、例えば、フォトリソグラフィ法及びエッ

チング法を組み合わせるパターンニングを行う。これにより、図 21 に示すように、第 1 誘電体層 23 A の開口内で第 1 電極層 22 の一部を露出させる開口を、第 2 誘電体層 23 B に形成する。

[0147] 以上により、誘電体層 23 の端部 23 a は、第 1 電極層 22 側の面で第 1 電極層 22 に接し、かつ、その断面形状が階段形状となる。誘電体層 23 の端部 23 a の厚み方向における寸法 T a は、電極間部 23 c の厚み方向における寸法 T c よりも小さい。

[0148] また、誘電体層 23 の端部 23 b は、第 1 電極層 22 側の面で第 1 電極層 22 に接し、かつ、その断面形状が階段形状となる。誘電体層 23 の端部 23 b の厚み方向における寸法 T b は、電極間部 23 c の厚み方向における寸法 T c よりも小さい。

[0149] 以上のように、第 1 誘電体層 23 A 及び第 2 誘電体層 23 B を積層して誘電体層 23 を形成する場合、第 1 誘電体層 23 A 及び第 2 誘電体層 23 B のうち、一方を長さ方向の外側に向かって内部応力が残るように形成し、他方を長さ方向の内側に向かって内部応力が残るように形成することが好ましい。このように第 1 誘電体層 23 A 及び第 2 誘電体層 23 B を形成することにより、第 1 誘電体層 23 A と第 2 誘電体層 23 B との間で内部応力が相殺されやすくなるため、誘電体層 23 の剥離防止に寄与する。

[0150] <保護層の形成>

保護層 26 の構成材料からなる層を、例えば、スピンコート法により、図 21 に示した構造体の半導体基板 10 とは反対側の表面上に形成する。その後、この層のパターンニングを、例えば、保護層 26 の構成材料が感光性である場合はフォトリソグラフィー法のみを用い、また、保護層 26 の構成材料が非感光性である場合はフォトリソグラフィー法及びエッチング法を組み合わせることで行うことにより、図 22 に示すような保護層 26 を形成する。より具体的には、第 1 電極層 22 の一部を露出させるための誘電体層 23 の開口 23 h に重なる位置と、第 2 電極層 24 の一部を露出させる位置との各々に開口が設けられるように、保護層 26 を形成する。

[0151] <外部電極の形成>

図23に示すように、第1外部電極27及び第2外部電極28を、例えば、めっき処理及びフォトリソグラフィ法を組み合わせることにより形成する。より具体的には、誘電体層23及び保護層26に各々設けられた開口を介して、第1電極層22に電氣的に接続されるように、第1外部電極27を形成する。また、保護層26に設けられた開口を介して、第2電極層24に電氣的に接続されるように、第2外部電極28を形成する。

[0152] 以上により、図23に示すような回路層20を、半導体基板10の第1主面10a上に形成する。第1外部電極27は、回路層20の半導体基板10とは反対側の表面で、第2外部電極28と離隔された位置に引き出されている。また、第2外部電極28は、回路層20の半導体基板10とは反対側の表面で、第1外部電極27と離隔された位置に引き出されている。

[0153] 以上の結果、図12（図23）に示した半導体装置1が製造される。

[0154] 本発明の実施形態2の容量装置は、回路層が第1主面上に設けられる基板の種類を半導体基板に限定しないこと以外、本発明の実施形態2の半導体装置と同様である。

[0155] 本発明の実施形態2の容量装置における基板としては、本発明の実施形態1の容量装置における基板と同様のものが挙げられる。

[0156] 本発明の実施形態2の容量装置においても、本発明の実施形態2の半導体装置と同様に、誘電体層の開口近傍における剥離が防止される。

[0157] 本発明の実施形態1の半導体装置、本発明の実施形態1の容量装置、本発明の実施形態2の半導体装置、及び、本発明の実施形態2の容量装置では、第1外部電極と第1電極層とが誘電体層に設けられた開口を介して電氣的に接続されていたが、誘電体層の開口に限らず、誘電体層が設けられていない第1領域を介して電氣的に接続されていればよい。例えば、図2に示した半導体装置1において、誘電体層23は、少なくとも電極間部23cに存在していればコンデンサ素子を構成できるため、誘電体層23は第1外部電極27側まで延在していなくてもよい。この場合、誘電体層23の端部23aは

、保護層 2 6 により第 1 外部電極 2 7 と離隔されることになり、電極間部 2 3 c に接していてもよい。また、誘電体層 2 3 に開口が設けられていないため、端部 2 3 b は存在しないことになる。

符号の説明

[0158] 1 半導体装置

1 0 半導体基板

1 0 a 半導体基板の第 1 主面

1 0 b 半導体基板の第 2 主面

2 0 回路層

2 1 絶縁層

2 2 第 1 電極層

2 3 誘電体層

2 3 a、2 3 b 誘電体層の端部

2 3 a s、2 3 b s 誘電体層の端部の表面

2 3 c 誘電体層の電極間部

2 3 d 誘電体層の外周縁部

2 3 h 誘電体層の開口（第 1 領域）

2 3 A 第 1 誘電体層

2 3 B 第 2 誘電体層

2 4 第 2 電極層

2 6 保護層

2 7 第 1 外部電極

2 8 第 2 外部電極

D 誘電体層の開口の径

F 1、F 2 点線

L 長さ方向

L a、L b テーパー形状の厚み方向における寸法がゼロになる位置と最大になる位置との、長さ方向における距離

T 厚み方向

T a、T b 誘電体層の端部の厚み方向における寸法

T c 誘電体層の電極間部の厚み方向における寸法

T d 誘電体層の外周縁部の厚み方向における寸法

T 1 第1電極層の厚み方向における寸法

T 2 第2電極層の厚み方向における寸法

W 幅方向

θ a、 θ b テーパー形状の傾斜角度

請求の範囲

- [請求項1] 厚み方向に相対する第1主面及び第2主面を有する半導体基板と、前記半導体基板の前記第1主面上に設けられた回路層と、を備え、前記回路層は、前記半導体基板側に設けられた第1電極層と、前記第1電極層に対向して設けられた第2電極層と、断面視において前記第1電極層と前記第2電極層との間に設けられた誘電体層と、前記誘電体層が設けられていない第1領域を介して前記第1電極層に電氣的に接続された第1外部電極と、を有し、
- 前記誘電体層の前記第1領域側の端部は、前記第1電極層側の面で前記第1電極層に接し、
- 前記誘電体層において、前記端部の前記厚み方向における寸法は、前記第1電極層と前記第2電極層との間に位置する電極間部の前記厚み方向における寸法よりも小さい、ことを特徴とする半導体装置。
- [請求項2] 前記第1領域は、前記誘電体層に設けられた開口であり、
- 前記誘電体層の前記端部は、前記開口を囲む縁部である、請求項1に記載の半導体装置。
- [請求項3] 前記誘電体層の前記端部において、前記開口側の前記厚み方向における寸法は、前記開口とは反対側の前記厚み方向における寸法よりも小さい、請求項2に記載の半導体装置。
- [請求項4] 前記誘電体層において、前記端部の前記厚み方向における寸法は、前記開口の中心に向かうにつれて連続的に小さくなる、請求項3に記載の半導体装置。
- [請求項5] 前記誘電体層において、前記端部の前記厚み方向における寸法は、前記開口の中心に向かうにつれて段階的に小さくなる、請求項3に記載の半導体装置。
- [請求項6] 前記誘電体層の前記端部の断面形状は、テーパ形状である、請求項4に記載の半導体装置。
- [請求項7] 前記テーパ形状の傾斜角度は、 30° 以上、 60° 以下である、

請求項6に記載の半導体装置。

- [請求項8] 前記第2電極層に電氣的に接続された第2外部電極を有し、
前記テーパ形状の前記厚み方向における寸法がゼロになる位置と最大になる位置との、前記第2外部電極から前記第1外部電極に向かう長さ方向における距離は、前記電極間部の前記厚み方向における寸法の50%以上である、請求項6又は7に記載の半導体装置。
- [請求項9] 前記第2電極層に電氣的に接続された第2外部電極を有し、
前記テーパ形状の前記厚み方向における寸法がゼロになる位置と最大になる位置との、前記第2外部電極から前記第1外部電極に向かう長さ方向における距離は、前記開口の径の1%以上である、請求項6～8のいずれかに記載の半導体装置。
- [請求項10] 前記誘電体層は、少なくとも前記電極間部で多層構造を有し、
前記誘電体層において、前記端部を構成する層数は、前記電極間部を構成する層数よりも少ない、請求項5に記載の半導体装置。
- [請求項11] 前記誘電体層の前記端部を構成する層数は、1層である、請求項10に記載の半導体装置。
- [請求項12] 前記誘電体層の前記多層構造に含まれる複数の層は、同じ材料で構成されている、請求項10又は11に記載の半導体装置。
- [請求項13] 前記誘電体層の前記多層構造に含まれる複数の層は、異なる材料で構成されている、請求項10又は11に記載の半導体装置。
- [請求項14] 前記異なる材料は、 SiN 、 SiO_2 、 SiON 、 Al_2O_3 、 HfO_2 、及び、 Ta_2O_5 からなる群より選択される、請求項13に記載の半導体装置。
- [請求項15] 前記誘電体層において、前記電極間部の前記第1電極層側の層は SiO_2 で構成され、かつ、前記端部の前記第1電極層側の層は SiN で構成されている、請求項14に記載の半導体装置。
- [請求項16] 前記誘電体層において、前記回路層の外周縁に位置する外周縁部の前記厚み方向における寸法は、前記電極間部の前記厚み方向における

寸法よりも小さい、請求項 1 ～ 15 のいずれかに記載の半導体装置。

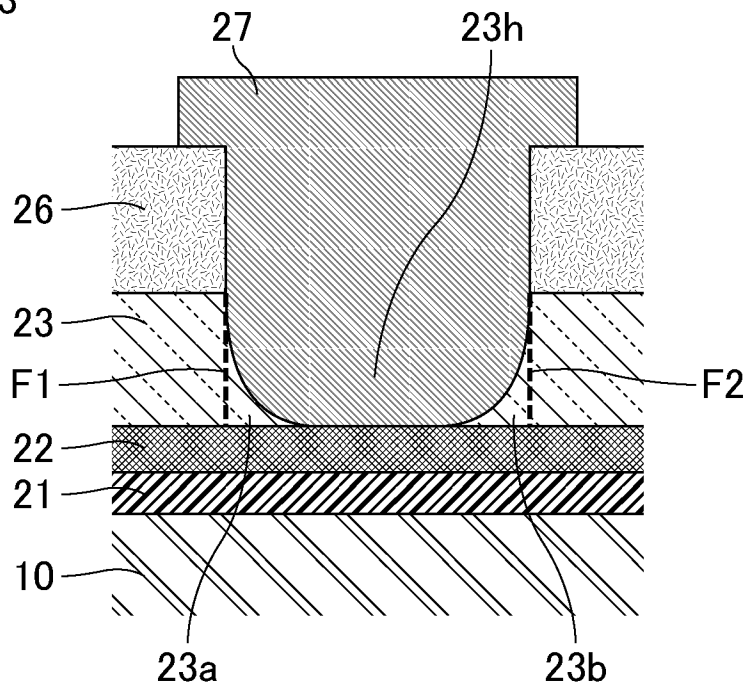
[請求項17] 前記誘電体層の前記電極間部の前記厚み方向における寸法は、 $1\ \mu\text{m}$ 以上である、請求項 1 ～ 16 のいずれかに記載の半導体装置。

[請求項18] 前記誘電体層の前記電極間部の前記厚み方向における寸法は、前記第 1 電極層の前記厚み方向における寸法、又は、前記第 2 電極層の前記厚み方向における寸法と同等以上である、請求項 1 ～ 17 のいずれかに記載の半導体装置。

[請求項19] 厚み方向に相対する第 1 主面及び第 2 主面を有する基板と、
前記基板の前記第 1 主面上に設けられた回路層と、を備え、
前記回路層は、前記基板側に設けられた第 1 電極層と、前記第 1 電極層に対向して設けられた第 2 電極層と、断面視において前記第 1 電極層と前記第 2 電極層との間に設けられた誘電体層と、前記誘電体層が設けられていない第 1 領域を介して前記第 1 電極層に電氣的に接続された第 1 外部電極と、を有し、
前記誘電体層の前記第 1 領域側の端部は、前記第 1 電極層側の面で前記第 1 電極層に接し、
前記誘電体層において、前記端部の前記厚み方向における寸法は、前記第 1 電極層と前記第 2 電極層との間に位置する電極間部の前記厚み方向における寸法よりも小さい、ことを特徴とする容量装置。

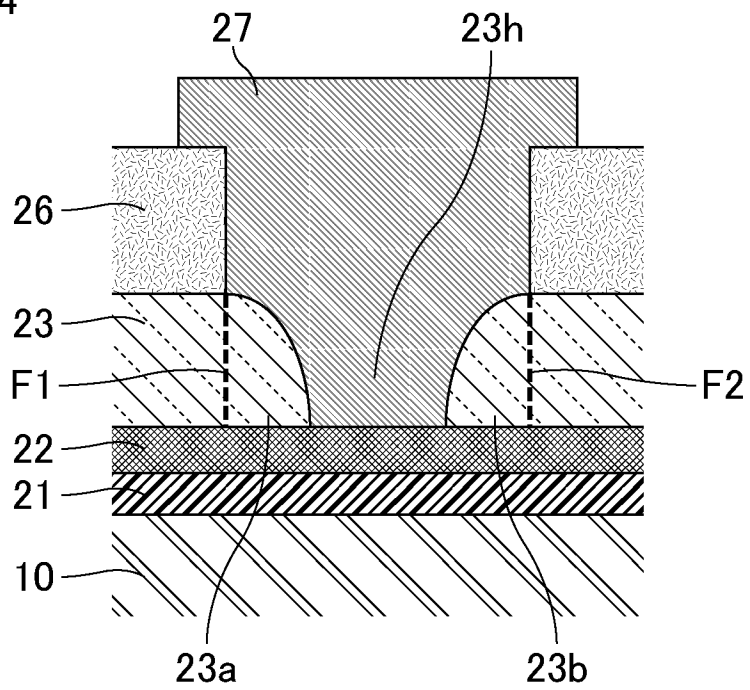
[図3]

図3



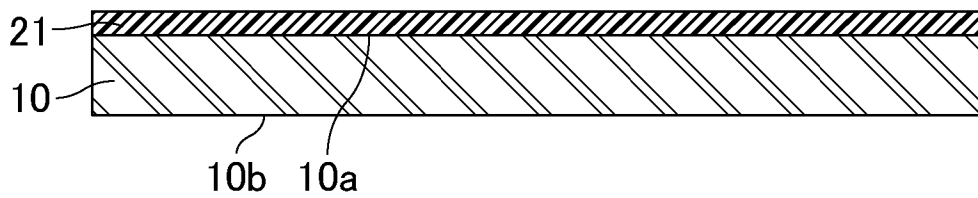
[図4]

図4



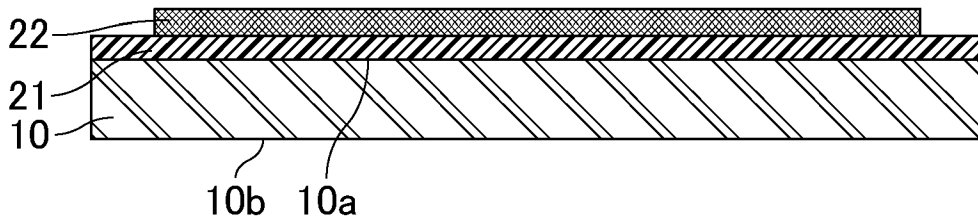
[図5]

図5



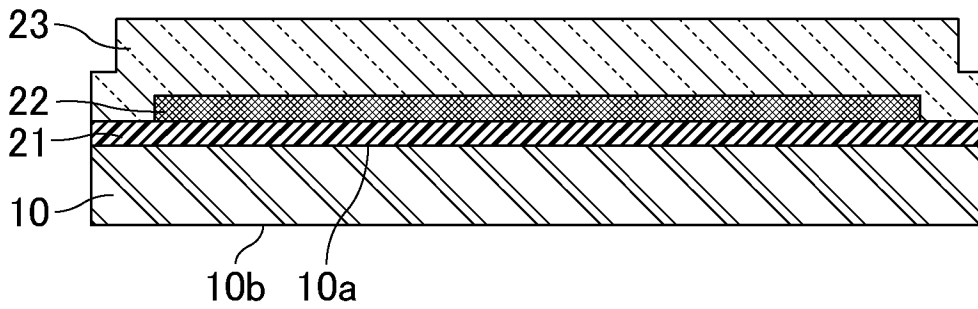
[図6]

図6



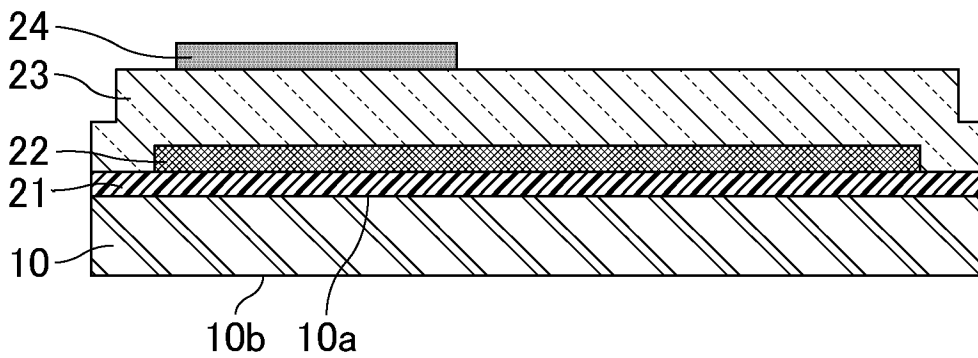
[図7]

図7



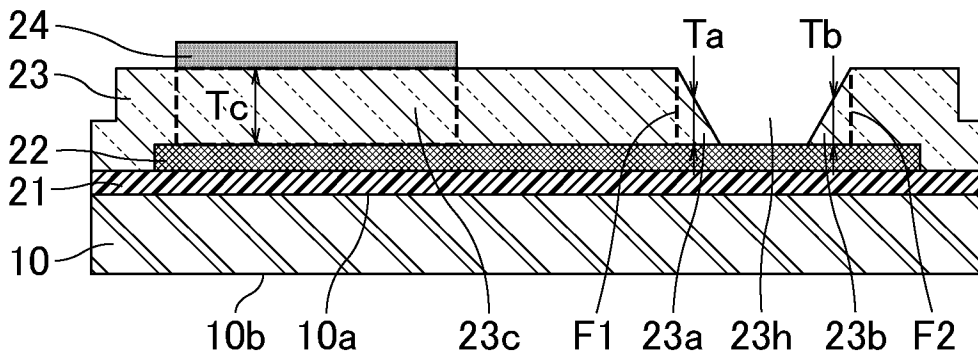
[図8]

図8



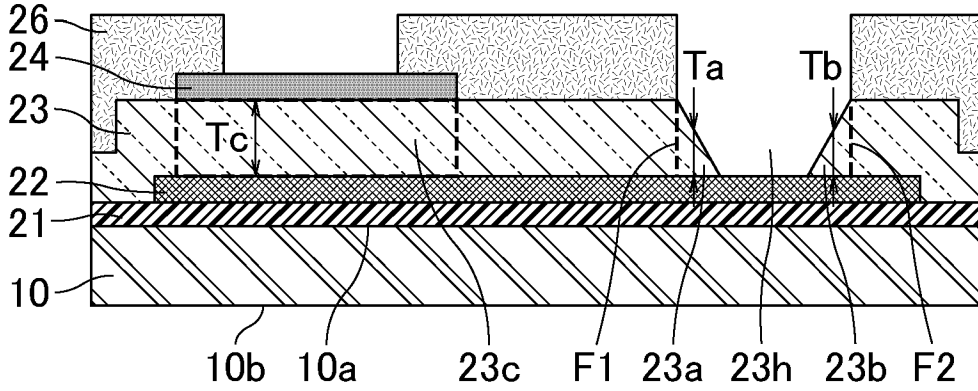
[図9]

図9



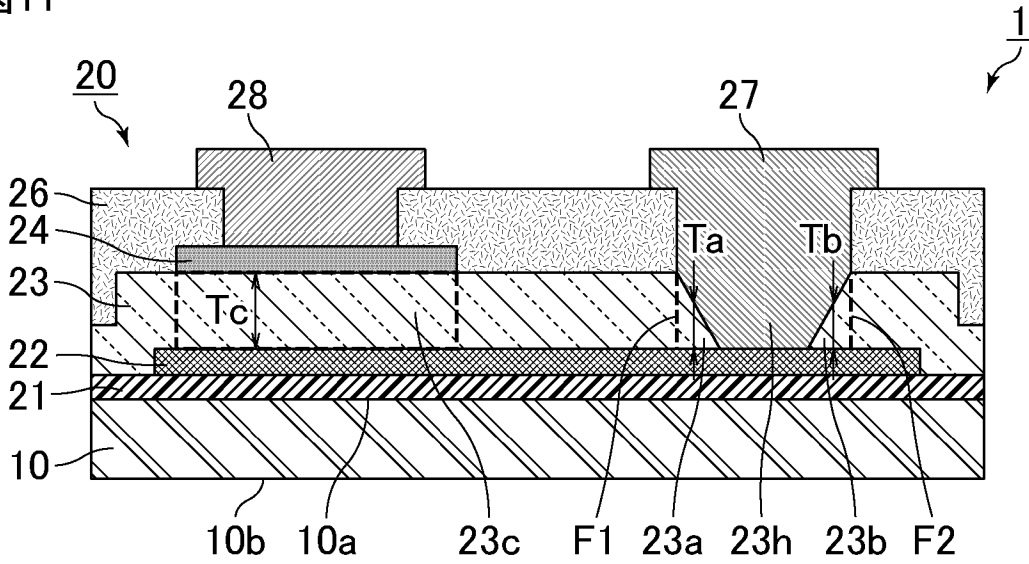
[図10]

図10



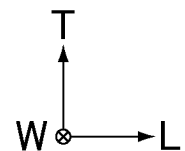
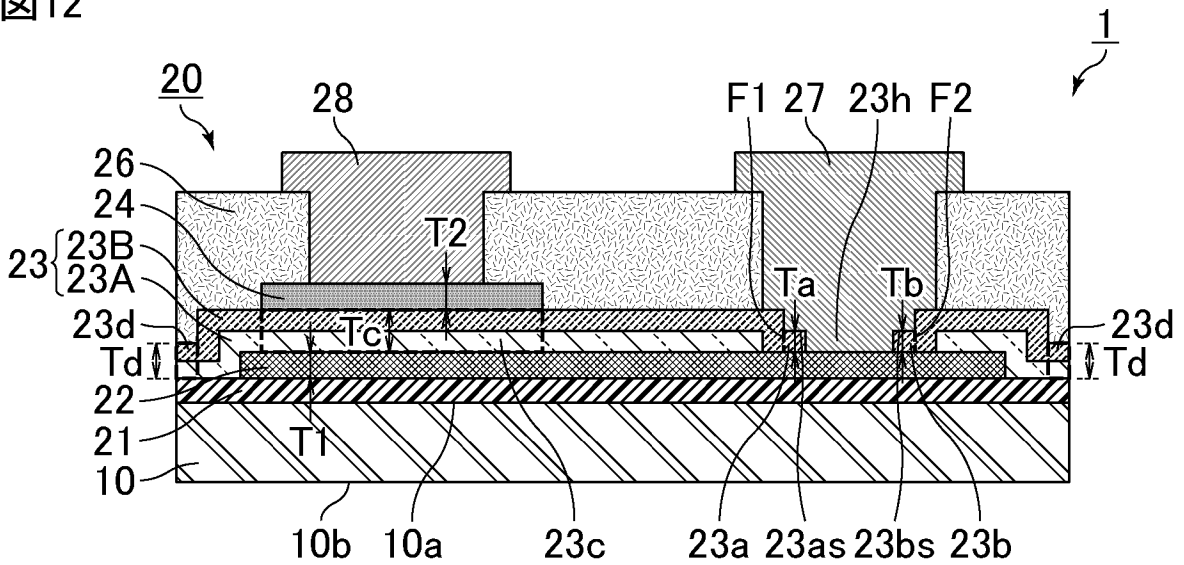
[図11]

図11



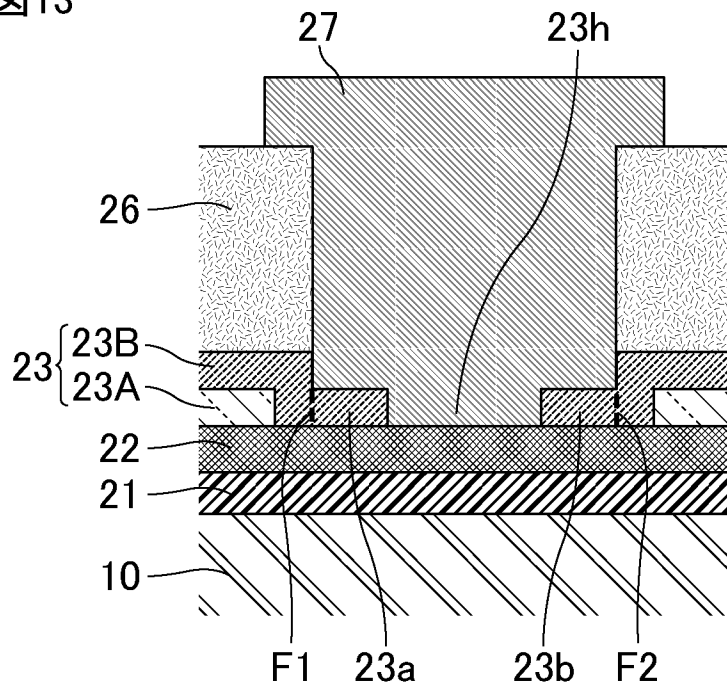
[図12]

図12



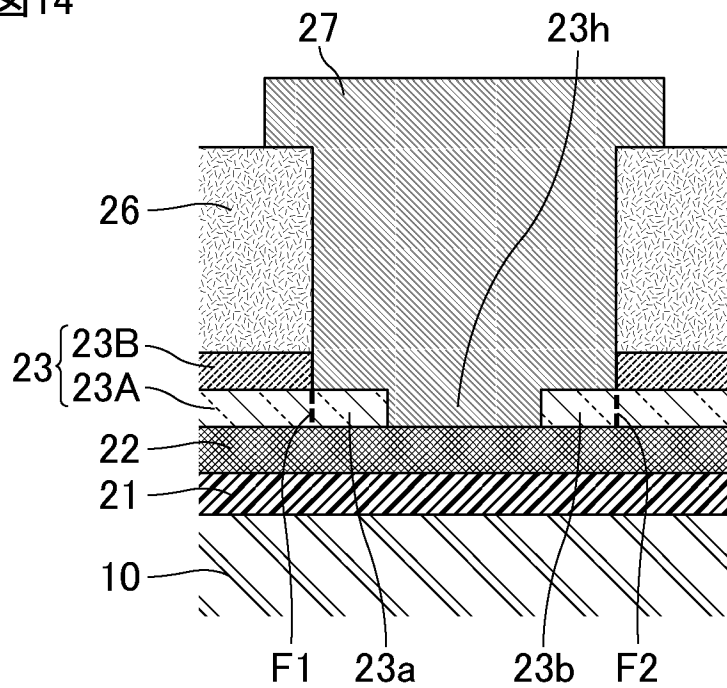
[図13]

図13



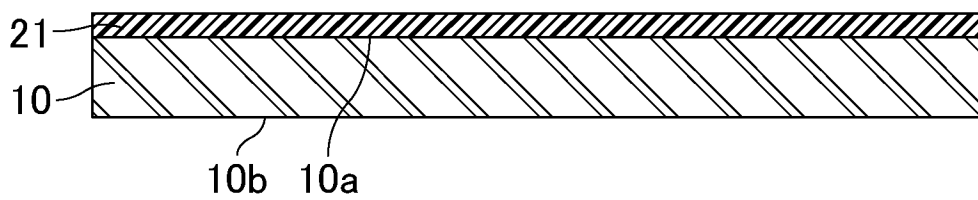
[図14]

図14



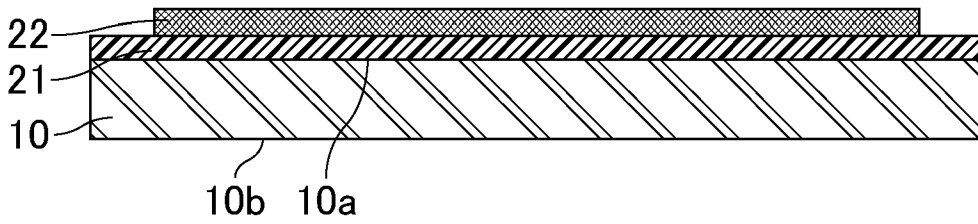
[図15]

図15



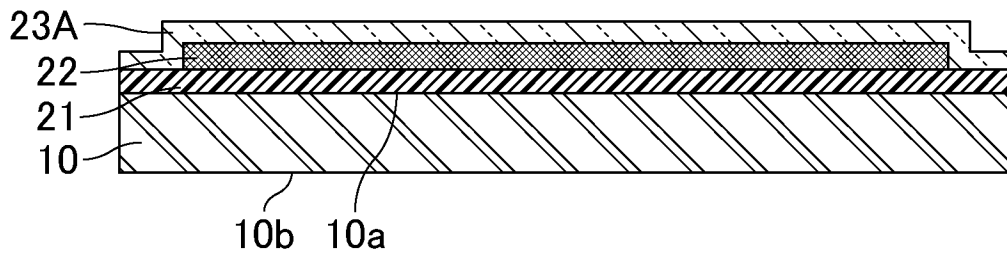
[図16]

図16



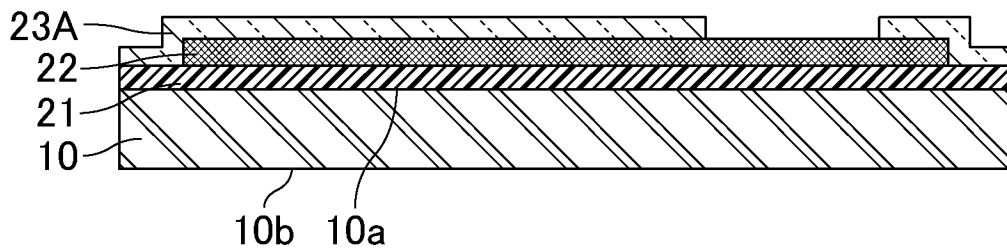
[図17]

図17



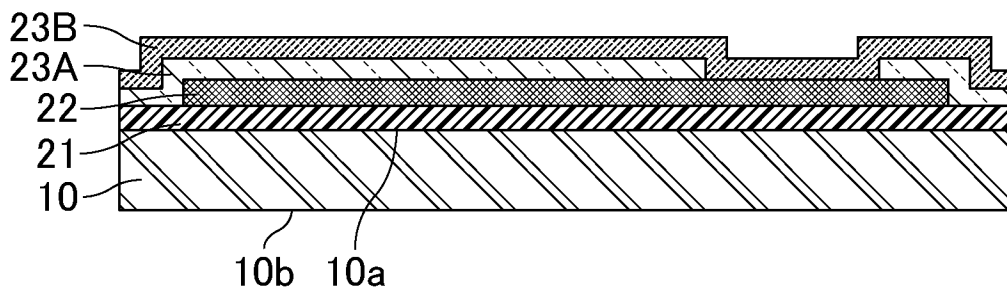
[図18]

図18



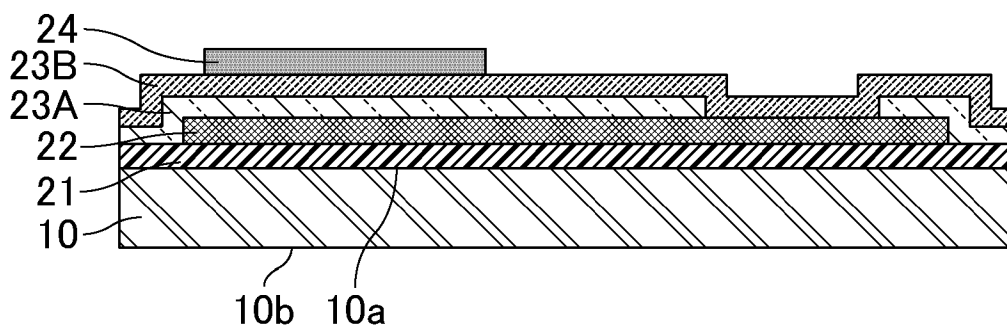
[図19]

図19



[図20]

図20



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/001714

<p>A. CLASSIFICATION OF SUBJECT MATTER H01G 4/30 (2006.01) i; H01G 4/33 (2006.01) i; H01L 21/768 (2006.01) i; H01L 23/522 (2006.01) i; H01L 23/532 (2006.01) i FI: H01G4/30 541; H01G4/30 544; H01G4/33 102; H01L21/90 B; H01L21/90 M According to International Patent Classification (IPC) or to both national classification and IPC</p>										
<p>B. FIELDS SEARCHED</p>										
<p>Minimum documentation searched (classification system followed by classification symbols) H01G4/30; H01G4/33; H01L21/768; H01L23/522; H01L23/532</p>										
<p>Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched</p> <table style="width:100%; border:none;"> <tr> <td style="width:80%;">Published examined utility model applications of Japan</td> <td style="width:20%; text-align:right;">1922-1996</td> </tr> <tr> <td>Published unexamined utility model applications of Japan</td> <td style="text-align:right;">1971-2021</td> </tr> <tr> <td>Registered utility model specifications of Japan</td> <td style="text-align:right;">1996-2021</td> </tr> <tr> <td>Published registered utility model applications of Japan</td> <td style="text-align:right;">1994-2021</td> </tr> </table>			Published examined utility model applications of Japan	1922-1996	Published unexamined utility model applications of Japan	1971-2021	Registered utility model specifications of Japan	1996-2021	Published registered utility model applications of Japan	1994-2021
Published examined utility model applications of Japan	1922-1996									
Published unexamined utility model applications of Japan	1971-2021									
Registered utility model specifications of Japan	1996-2021									
Published registered utility model applications of Japan	1994-2021									
<p>Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)</p>										
<p>C. DOCUMENTS CONSIDERED TO BE RELEVANT</p>										
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.								
X Y A	US 9761655 B1 (INTERNATIONAL BUSINESS MACHINES CORPORATION) 12 September 2017 (2017-09-12) column 3, line 63 to column 9, line 12, fig. 1-15	1-9, 19 16-18 10-15								
Y A	JP 2005-79513 A (SEIKO EPSON CORP.) 24 March 2005 (2005-03-24) fig. 5	16-18 10-15								
Y A	JP 2005-191182 A (NEC ELECTRONICS CORPORATION) 14 July 2005 (2005-07-14) fig. 1	16-18 10-15								
Y A	WO 2019/026771 A1 (MURATA MANUFACTURING CO., LTD.) 07 February 2019 (2019-02-07) paragraph [0018]	17-18 10-15								
<table style="width:100%; border:none;"> <tr> <td style="width:50%; border:none;"><input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C.</td> <td style="width:50%; border:none;"><input checked="" type="checkbox"/> See patent family annex.</td> </tr> </table>			<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C.	<input checked="" type="checkbox"/> See patent family annex.						
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C.	<input checked="" type="checkbox"/> See patent family annex.									
<table style="width:100%; border:none;"> <tr> <td style="width:50%; border:none;"> * Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed </td> <td style="width:50%; border:none;"> "I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family </td> </tr> </table>			* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family						
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family									
Date of the actual completion of the international search 11 March 2021 (11.03.2021)		Date of mailing of the international search report 23 March 2021 (23.03.2021)								
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer Telephone No.								

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/001714

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 5-47586 A (TOSHIBA CORP.) 26 February 1993 (1993-02-26) paragraphs [0030]-[0032]	18 10-15
A	JP 2008-153497 A (MURATA MANUFACTURING CO., LTD.) 03 July 2008 (2008-07-03) fig. 6-7	1-19
A	JP 2016-219588 A (IBIDEN CO., LTD.) 22 December 2016 (2016-12-22) paragraphs [0011]-[0015], fig. 1, 5	1-19

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2021/001714

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US 9761655 B1	12 Sep. 2017	(Family: none)	
JP 2005-79513 A	24 Mar. 2005	US 2005/0082589 A1 fig. 5	
JP 2005-191182 A	14 Jul. 2005	US 2005/0139956 A1 fig. 1	
WO 2019/026771 A1	07 Feb. 2019	(Family: none)	
JP 5-47586 A	26 Feb. 1993	(Family: none)	
JP 2008-153497 A	03 Jul. 2008	US 2008/0145996 A1 fig. 6-7	
JP 2016-219588 A	22 Dec. 2016	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/30(2006.01)i; H01G 4/33(2006.01)i; H01L 21/768(2006.01)i; H01L 23/522(2006.01)i; H01L 23/532(2006.01)i FI: H01G4/30 541; H01G4/30 544; H01G4/33 102; H01L21/90 B; H01L21/90 M		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01G4/30; H01G4/33; H01L21/768; H01L23/522; H01L23/532 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2021年 日本国実用新案登録公報 1996-2021年 日本国登録実用新案公報 1994-2021年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	US 9761655 B1 (INTERNATIONAL BUSINESS MACHINES CORPORATION) 12.09.2017 (2017-09-12) 第3欄第63行-第9欄第12行, 図1-15	1-9, 19 16-18 10-15
Y A	JP 2005-79513 A (セイコーエプソン株式会社) 24.03.2005 (2005-03-24) 図5	16-18 10-15
Y A	JP 2005-191182 A (NECエレクトロニクス株式会社) 14.07.2005 (2005-07-14) 図1	16-18 10-15
Y A	WO 2019/026771 A1 (株式会社村田製作所) 07.02.2019 (2019-02-07) 段落[0018]	17-18 10-15
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献	
国際調査を完了した日 11.03.2021	国際調査報告の発送日 23.03.2021	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 鈴木 駿平 5D 5588 電話番号 03-3581-1101 内線 3551	

C. 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 5-47586 A (株式会社東芝) 26.02.1993 (1993 - 02 - 26)	18
A	段落[0030]-[0032]	10-15
A	JP 2008-153497 A (株式会社村田製作所) 03.07.2008 (2008 - 07 - 03)	1-19
	図6-7	
A	JP 2016-219588 A (イビデン株式会社) 22.12.2016 (2016 - 12 - 22)	1-19
	段落[0011]-[0015], 図1, 5	

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/001714

引用文献	公表日	パテントファミリー文献	公表日
US 9761655 B1	12.09.2017	(ファミリーなし)	
JP 2005-79513 A	24.03.2005	US 2005/0082589 A1 図5	
JP 2005-191182 A	14.07.2005	US 2005/0139956 A1 図1	
WO 2019/026771 A1	07.02.2019	(ファミリーなし)	
JP 5-47586 A	26.02.1993	(ファミリーなし)	
JP 2008-153497 A	03.07.2008	US 2008/0145996 A1 図6-7	
JP 2016-219588 A	22.12.2016	(ファミリーなし)	