



## (12) 发明专利申请

(10) 申请公布号 CN 104217934 A

(43) 申请公布日 2014. 12. 17

(21) 申请号 201310222184. 1

(22) 申请日 2013. 06. 05

(71) 申请人 中芯国际集成电路制造(上海)有限公司

地址 201203 上海市浦东新区张江路 18 号

(72) 发明人 张海洋 张城龙

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 骆苏华

(51) Int. Cl.

H01L 21/28(2006. 01)

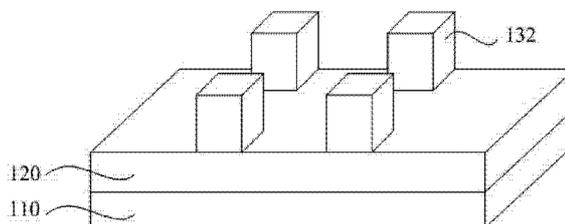
权利要求书2页 说明书7页 附图7页

### (54) 发明名称

栅极的形成方法

### (57) 摘要

一种栅极的形成方法,包括:提供基底;在所述基底上形成多晶硅层;在栅宽方向上对所述多晶硅层进行第一刻蚀,在栅长方向上对所述多晶硅层进行第二刻蚀,第一刻蚀和第二刻蚀后形成栅极;所述第二刻蚀包括:在所述多晶硅层上形成具有窗口的光刻胶,所述窗口暴露栅宽方向相邻两栅极之间的区域,所述窗口内附着有残渣;清除所述残渣;清除所述残渣后,在所述窗口侧壁形成侧墙;形成所述侧墙后,通过所述窗口刻蚀所述多晶硅层至基底上表面。本发明对残渣进行清除,降低了窗口的粗糙度;对残渣进行清除后,再在窗口侧壁形成侧墙,弥补了对残渣进行清除时对光刻胶造成过刻蚀而导致的尺寸变大问题。



1. 一种栅极的形成方法,其特征在于,包括:  
提供基底;  
在所述基底上形成多晶硅层;  
在栅宽方向上对所述多晶硅层进行第一刻蚀;  
在栅长方向上对所述多晶硅层进行第二刻蚀,第一刻蚀和第二刻蚀后形成栅极;  
所述第二刻蚀包括:  
在所述多晶硅层上形成具有窗口的光刻胶,所述窗口暴露栅宽方向相邻两栅极之间的区域,所述窗口内附着有残渣;  
清除所述残渣;  
清除所述残渣后,在所述窗口侧壁形成侧墙;  
形成所述侧墙后,通过所述窗口刻蚀所述多晶硅层至基底上表面。
2. 如权利要求1所述的栅极的形成方法,其特征在于,清除所述残渣的方法为等离子体刻蚀。
3. 如权利要求2所述的栅极的形成方法,其特征在于,所述等离子体刻蚀的气源为 $O_2$ 和HBr。
4. 如权利要求3所述的栅极的形成方法,其特征在于,所述等离子体刻蚀的工艺参数包括:所述 $O_2$ 的流速为5-200sccm,HBr的流速为50-500sccm,将所述 $O_2$ 和HBr等离子化的功率为100-1000W,偏置功率为10-200W,等离子体刻蚀的时间为5-60s。
5. 如权利要求1所述的栅极的形成方法,其特征在于,所述侧墙的形成方法为:  
使用化学气相沉积法、物理气相沉积法或原子层沉积法在所述窗口内形成侧墙材料层;  
刻蚀所述侧墙材料层,在所述窗口侧壁形成侧墙。
6. 如权利要求5所述的栅极的形成方法,其特征在于,所述侧墙的材料为氧化硅或氮化硅。
7. 如权利要求6所述的栅极的形成方法,其特征在于,所述侧墙材料层的厚度为:清除所述窗口内的残渣时,对所述光刻胶造成的过刻蚀的厚度。
8. 如权利要求1所述的栅极的形成方法,其特征在于,所述第一刻蚀的方法包括:  
在所述多晶硅层上形成图形化的光刻胶,所述图形化的光刻胶暴露栅长方向相邻两栅极之间的区域;  
以所述图形化的光刻胶为掩膜刻蚀所述多晶硅层至基底上表面。
9. 如权利要求1所述的栅极的形成方法,其特征在于,先进行第一刻蚀,然后再进行第二刻蚀,在所述第一刻蚀之后、所述第二刻蚀之前,还包括:在基底上形成牺牲材料层,所述牺牲材料层的上表面和多晶硅层的上表面相平。
10. 如权利要求1所述的栅极的形成方法,其特征在于,在所述基底与所述多晶硅层之间形成有刻蚀停止层;  
在所述光刻胶与所述多晶硅层之间形成有底部抗反射层或硬质掩膜层;  
或者,在所述光刻胶与所述多晶硅层之间形成有底部抗反射层和硬质掩膜层,所述底部抗反射层形成于所述硬质掩膜层上。
11. 一种栅极的形成方法,其特征在于,包括:

- 提供基底；  
在所述基底上形成多晶硅层；  
在所述多晶硅层上形成硬质掩膜层；  
在栅宽方向上对所述硬质掩膜层进行第一刻蚀；  
在栅长方向上对所述硬质掩膜层进行第二刻蚀；  
第一刻蚀和第二刻蚀后，通过所述硬质掩膜层对所述多晶硅层进行刻蚀，刻蚀至基底上表面，形成栅极；  
所述第二刻蚀包括：  
在所述硬质掩膜层上形成具有窗口的光刻胶，所述窗口暴露栅宽方向两相邻栅极之间的区域，所述窗口内附着有残渣；  
清除所述残渣；  
清除所述残渣后，在所述窗口侧壁形成侧墙；  
形成所述侧墙后，通过所述窗口刻蚀所述硬质掩膜层至所述多晶硅层上表面。
12. 如权利要求 11 所述的栅极的形成方法，其特征在于，清除所述残渣的方法为等离子体刻蚀。
13. 如权利要求 12 所述的栅极的形成方法，其特征在于，所述等离子体刻蚀的气源为  $O_2$  和 HBr。
14. 如权利要求 13 所述的栅极的形成方法，其特征在于，所述等离子体刻蚀的工艺参数包括：所述  $O_2$  的流速为 5-200sccm，HBr 的流速为 50-500sccm，将所述  $O_2$  和 HBr 等离子化的功率为 100-1000W，偏置功率为 10-200W，刻蚀的时间为 5-60s。
15. 如权利要求 11 所述的栅极的形成方法，其特征在于，所述侧墙的形成方法为：  
使用化学气相沉积法、物理气相沉积法或原子层沉积法在所述窗口内形成侧墙材料层；  
刻蚀所述侧墙材料层，在所述窗口侧壁形成侧墙。
16. 如权利要求 15 所述的栅极的形成方法，其特征在于，所述侧墙的材料为氧化硅或氮化硅。
17. 如权利要求 16 所述的栅极的形成方法，其特征在于，所述侧墙材料层的厚度为：清除所述窗口内的残渣时，对所述光刻胶造成的过刻蚀的厚度。
18. 如权利要求 11 所述的栅极的形成方法，其特征在于，所述第一刻蚀的方法包括：  
在所述硬质掩膜层上形成图形化的光刻胶，所述图形化的光刻胶暴露栅长方向相邻两栅极之间的区域；  
以所述图形化的光刻胶为掩膜刻蚀所述硬质掩膜层至多晶硅层上表面。
19. 如权利要求 11 所述的栅极的形成方法，其特征在于，先进行第一刻蚀，然后再进行第二刻蚀，在所述第一刻蚀之后、所述第二刻蚀之前，还包括：在基底上形成牺牲材料层，所述牺牲材料层的上表面和硬质掩膜层的上表面相平。

## 栅极的形成方法

### 技术领域

[0001] 本发明涉及到半导体领域,特别涉及到一种栅极的形成方法。

### 背景技术

[0002] 半导体技术在摩尔定律的驱动下,工艺节点被持续减小。制造集成度更高的器件有赖于光刻技术,但随着半导体工艺节点的越来越小,现有的光刻技术已难以满足制备要求。

[0003] 现有技术中,为了能够制备更小工艺节点的半导体器件,现有技术中常用的形成栅极的方法为:

[0004] 参考图 1,提供基底 1,在所述基底 1 上由下至上依次形成多晶硅层 2、硬质掩膜层 3、第一底部抗反射层 4 和第一光刻胶 5,第一光刻胶 5 暴露出栅长方向相邻两栅极之间的区域。

[0005] 参考图 2,以第一光刻胶 5 为掩膜刻蚀所述第一底部抗反射层 4 和所述硬质掩膜层 3 至多晶硅层 2 的上表面。之后,去除第一底部抗反射层 4 和第一光刻胶 5。刻蚀后的所述硬质掩膜层 3 为第一图形化的硬质掩膜层 31。

[0006] 接着,参考图 3,在第一图形化的硬质掩膜层 31 的间隙中填充牺牲材料层 6,牺牲材料层 6 的上表面与第一图形化的硬质掩膜层 31 的上表面相平。

[0007] 参考图 4,在第一图形化的硬质掩膜层 31 和牺牲材料层 6 上形成第二底部抗反射层 7 和第二光刻胶 8,第二光刻胶 8 暴露栅宽方向相邻两栅极之间的区域。

[0008] 参考图 4 和图 5,以第二光刻胶 8 为掩膜,对所述第二底部抗反射层 7 和第一图形化的硬质掩膜层 31 进行刻蚀,刻蚀至多晶硅层 2 的上表面。之后去除牺牲材料层 6、第二底部抗反射层 7 和第二光刻胶 8。刻蚀后的所述第一图形化的硬质掩膜层 31 为第二图形化的硬质掩膜层 32。

[0009] 参考图 5 和图 6,再以第二图形化的硬质掩膜层 32 为掩膜,对多晶硅层 2 进行刻蚀,得到栅极 21,之后去除第二图形化的硬质掩膜层 32。

[0010] 由上述方法得到的栅极 21 的阈值电压与目标阈值电压不同,且不稳定。

### 发明内容

[0011] 本发明解决的问题是现有技术中,制备得到的栅极的阈值电压与目标阈值电压不同,且不稳定。

[0012] 为解决上述问题,本发明提供一种栅极的形成方法,包括:提供基底;在所述基底上形成多晶硅层;在栅宽方向上对所述多晶硅层进行第一刻蚀;在栅长方向上对所述多晶硅层进行第二刻蚀,第一刻蚀和第二刻蚀后形成栅极;所述第二刻蚀包括:在所述多晶硅层上形成具有窗口的光刻胶,所述窗口暴露栅宽方向相邻两栅极之间的区域,所述窗口内附着有残渣;清除所述残渣;清除所述残渣后,在所述窗口侧壁形成侧墙;形成所述侧墙后,通过所述窗口刻蚀所述多晶硅层至基底上表面。

- [0013] 可选的,清除所述残渣的方法为等离子体刻蚀。
- [0014] 可选的,所述等离子体刻蚀的气源为  $O_2$  和 HBr。
- [0015] 可选的,所述等离子体刻蚀的工艺参数包括:所述  $O_2$  的流速为 5-200sccm, HBr 的流速为 50-500sccm,将所述  $O_2$  和 HBr 等离子化的功率为 100-1000W,偏置功率为 10-200W,等离子体刻蚀的时间为 5-60s。
- [0016] 可选的,所述侧墙的形成方法为:使用化学气相沉积法、物理气相沉积法或原子层沉积法在所述窗口内形成侧墙材料层;刻蚀所述侧墙材料层,在所述窗口侧壁形成侧墙。
- [0017] 可选的,所述侧墙的材料为氧化硅或氮化硅。
- [0018] 可选的,,所述侧墙材料层的厚度为:清除所述窗口内的残渣时,对所述光刻胶造成的过刻蚀的厚度。
- [0019] 可选的,所述第一刻蚀的方法包括:在所述多晶硅层上形成图形化的光刻胶,所述图形化的光刻胶暴露栅长方向相邻两栅极之间的区域;以所述图形化的光刻胶为掩膜刻蚀所述多晶硅层至基底上表面。
- [0020] 可选的,先进行第一刻蚀,然后再进行第二刻蚀,在所述第一刻蚀之后、所述第二刻蚀之前,还包括:在基底上形成牺牲材料层,所述牺牲材料层的上表面和多晶硅层的上表面相平。
- [0021] 可选的,在所述基底与所述多晶硅层之间形成有刻蚀停止层;在所述光刻胶与所述多晶硅层之间形成有底部抗反射层或硬质掩膜层;或者,在所述光刻胶与所述多晶硅层之间形成有底部抗反射层和硬质掩膜层,所述底部抗反射层形成于所述硬质掩膜层上。
- [0022] 与现有技术相比,本发明的技术方案具有以下优点:
- [0023] 本发明在进行第二刻蚀过程中,对所述窗口内的残渣进行清除,降低了窗口的粗糙度,为得到形貌好的栅极提供了条件。同时,由于对所述窗口内的残渣进行清除时,不可避免地会对所述光刻胶造成过刻蚀,增大所述窗口的尺寸,如果不对所述窗口的尺寸增大加以修正,以所述光刻胶为掩膜对多晶硅层进行刻蚀得到的栅极的关键尺寸也会相应变大,这对于制备更小关键尺寸的栅极是不利的。本发明对所述窗口内的残渣进行清除后,再在所述窗口侧壁形成侧墙,以弥补由于对所述窗口内的残渣进行清除时,对所述光刻胶造成过刻蚀而导致的窗口尺寸变大问题。多晶硅层经第一刻蚀和第二刻蚀之后,形成栅极,所述栅极具有良好的形貌,而且具有精确的关键尺寸,因此可以得到与目标阈值电压相同的栅极,且所述栅极的阈值电压稳定。
- [0024] 本发明还提供一种栅极的形成方法,包括:提供基底;在所述基底上形成多晶硅层;在所述多晶硅层上形成硬质掩膜层;在栅宽方向上对所述硬质掩膜层进行第一刻蚀;在栅长方向上对所述硬质掩膜层进行第二刻蚀;第一刻蚀和第二刻蚀后,通过所述硬质掩膜层对所述多晶硅层进行刻蚀,刻蚀至基底上表面,形成栅极;所述第二刻蚀包括:在所述硬质掩膜层上形成具有窗口的光刻胶,所述窗口暴露栅宽方向两相邻栅极之间的区域,所述窗口内附着有残渣;清除所述残渣;清除所述残渣后,在所述窗口侧壁形成侧墙;形成所述侧墙后,通过所述窗口刻蚀所述硬质掩膜层至所述多晶硅层上表面。
- [0025] 可选的,清除所述残渣的方法为等离子体刻蚀。
- [0026] 可选的,所述等离子体刻蚀的气源为  $O_2$  和 HBr。
- [0027] 可选的,所述等离子体刻蚀的工艺参数包括:所述  $O_2$  的流速为 5-200sccm, HBr 的

流速为 50-500sccm, 将所述  $O_2$  和 HBr 等离子化的功率为 100-1000W, 偏置功率为 10-200W, 刻蚀的时间为 5-60s。

[0028] 可选的, 所述侧墙的形成方法为: 使用化学气相沉积法、物理气相沉积法或原子层沉积法在所述窗口内形成侧墙材料层; 刻蚀所述侧墙材料层, 在所述窗口侧壁形成侧墙。

[0029] 可选的, 所述侧墙的材料为氧化硅或氮化硅。

[0030] 可选的, 所述侧墙材料层的厚度为: 清除所述窗口内的残渣时, 对所述光刻胶造成的过刻蚀的厚度。

[0031] 可选的, 所述第一刻蚀的方法包括: 在所述硬质掩膜层上形成图形化的光刻胶, 所述图形化的光刻胶暴露栅长方向相邻两栅极之间的区域; 以所述图形化的光刻胶为掩膜刻蚀所述硬质掩膜层至多晶硅层上表面。

[0032] 可选的, 先进行第一刻蚀, 然后再进行第二刻蚀, 在所述第一刻蚀之后、所述第二刻蚀之前, 还包括: 在基底上形成牺牲材料层, 所述牺牲材料层的上表面和硬质掩膜层的上表面相平。

[0033] 与现有技术相比, 本发明的技术方案具有以下优点:

[0034] 本发明在进行第二刻蚀过程中, 对所述窗口内的残渣进行清除, 降低了窗口的粗糙度, 可以使第二刻蚀后的硬质掩膜层具有良好的形貌好, 通过所述硬质掩膜层刻蚀所述多晶硅层, 可以得到良好形貌的栅极。同时, 由于对所述窗口内的残渣进行清除时, 不可避免地会对所述光刻胶造成过刻蚀, 增大所述窗口的尺寸, 如果不对所述窗口的尺寸增大加以修正, 以所述光刻胶为掩膜刻蚀所述硬质掩膜层后, 得到的图形尺寸也会相应变大, 进而以图形化后的硬质掩膜层为掩膜对多晶硅层进行刻蚀形成的栅极的关键尺寸也变大, 这对于制备更小关键尺寸的栅极是不利的。本发明对所述窗口内的残渣进行清除后, 再在所述窗口侧壁形成侧墙, 以弥补由于对所述窗口内的残渣进行清除时, 对所述光刻胶造成过刻蚀而导致的窗口尺寸变大问题。多晶硅层经刻蚀之后, 形成栅极, 所述栅极具有良好的形貌, 而且具有精确的关键尺寸, 因此可以得到与目标阈值电压相同的栅极, 且所述栅极的阈值电压稳定。

## 附图说明

[0035] 图 1 至图 6 是现有技术中使用双重图形化工艺图形化多晶硅层方法的结构示意图;

[0036] 图 7A 至图 13B 是本发明第一实施例栅极的形成方法的结构示意图;

[0037] 图 14 至图 16 是本发明第二实施例栅极的形成方法的结构示意图

## 具体实施方式

[0038] 发明人发现造成栅极阈值电压与目标阈值电压不同, 且阈值电压不稳定的原因为:

[0039] 现有技术中, 光刻胶在进行光刻时, 会有一些残渣附着在图形化的光刻胶窗口的侧壁和底部。因此, 第一光刻胶 5 和第二光刻胶 8 的窗口中都会附着残渣, 这些残渣的存在会导致通过第一光刻胶 5 和第二光刻胶 8 对硬质掩膜层 3 进行刻蚀时, 得到的图形的形貌变差。再通过所述第二图形化的硬质掩膜层 32 刻蚀所述多晶硅层 2 后, 得到的栅极的形貌

也变差。参考图 1,一般来说,第一光刻胶 5 中窗口的尺寸 W 较大,窗口内的残渣对多晶硅层 2 图形化后的形貌影响相对较小,因此第一光刻胶 5 中的窗口内的残渣对于由所述多晶硅层 2 制备得到的栅极的性能影响很小。

[0040] 参考图 4,进行第二次图形化时,第二光刻胶 8 中窗口的尺寸 D,即相邻两栅极在栅宽方向上的间距,该间距很小。这些附着在第二光刻胶 8 的窗口内的残渣会严重影响随后形成的栅极 21 的形貌,进而影响栅极 21 的阈值电压,造成栅极 21 的阈值电压与目标阈值电压不一致,而且阈值电压不稳定。为此,本发明提供一种栅极的形成方法,能够得到阈值电压稳定,且阈值电压精确的栅极。

[0041] 为使本发明的上述目的、特征和优点能够更为明显易懂,下面结合附图对本发明的具体实施例做详细的说明。

[0042] 第一实施例

[0043] 参考图 7A,提供基底 110;在所述基底 110 上形成多晶硅层 130。

[0044] 在具体实施例中,在所述基底 110 和所述多晶硅层 130 之间还形成有刻蚀停止层 120,在所述多晶硅层 130 上还形成有第一硬质掩膜层 141 和第一底部抗反射层 151,所述第一底部抗反射层 151 形成于第一硬质掩膜层 141 上。

[0045] 在具体实施例中,所述基底 110 的材料为单晶硅、多晶硅、非晶硅或绝缘体上硅。

[0046] 图 7B 为图 7A 沿切线 AA' 所切平面的示意图,参考图 7A、图 7B 和图 8,在栅宽方向对所述多晶硅层进行第一刻蚀。栅长方向是指由源极至漏极的方向,参考图 7A,栅长方向为切线 AA' 所在的方向,栅宽方向垂直于栅长方向。

[0047] 第一刻蚀的具体步骤为:

[0048] 参考图 7A 和图 7B,在所述第一硬质掩膜层 151 上形成具有窗口 170 的光刻胶 160,所述窗口 170 暴露栅长方向相邻两栅极之间的区域;参考图 8,沿所述窗口 170 对多晶硅层 130 进行第一刻蚀,形成条状结构 131。继续参考图 7A 和图 7B,在对原始光刻胶进行图形化以形成具有窗口 170 的光刻胶 160 时,会有一些残渣 180 附着在所述窗口 170 的侧壁和底部,这些残渣 180 使所述窗口 170 的形貌变差,通过所述窗口 170 对多晶硅层 130 进行刻蚀形成栅极时,会将所述窗口 170 的这些形貌差的特征转移到栅极上,进而影响栅极的性能。继续参考图 7B,一般相邻两栅极在栅长方向上的间距较大,所以窗口 170 的尺寸 d1 较大,窗口 170 内的残渣 180 对多晶硅层 130 图形化后的形貌影响相对较小,因此残渣 180 对于由所述多晶硅层 130 图形化制备得到的栅极的性能影响很小。通常在该步骤中,不去除所述窗口 170 内的残渣 180。

[0049] 在具体实施例中,所述多晶硅层 130 与所述刻蚀停止层 120 具有大于 10 的刻蚀选择比,使图形化的多晶硅层 130 时,刻蚀能够停止在多晶硅层 130 底部或刻蚀停止层 120 中,以防止在对多晶硅层 130 进行刻蚀时由于过刻蚀而对基底 110 造成损伤。在具体实施例中,所述刻蚀停止层 120 的材料可以为氮化铈、氮化钛或者氮化硅,也可以为本领域所熟知的其他材料。

[0050] 所述第一底部抗反射层 151 的作用是消除或缓解曝光反射问题,实现将光刻胶 160 上精细图形的精确转移。在具体实施例中,所述第一硬质掩膜层 141 的材料为  $\text{Si}_3\text{N}_4$ 、TiN、Ti、Ta 和 TaN 中的一种或几种。

[0051] 所述第一刻蚀停止于所述刻蚀停止层 120 上表面或所述刻蚀停止层 120 中。图 8

所示为刻蚀停止于所述刻蚀停止层 120 上表面。

[0052] 在其他实施例中,也可以在所述多晶硅层 130 和所述光刻胶 160 之间仅形成第一硬质掩膜层 141 或第一底部抗反射层 151。

[0053] 继续参考图 8,形成条状结构 131 之后,去除第一硬质掩膜层 141、第一底部抗反射层 151 和光刻胶 160。

[0054] 参考图 8 和图 9,可以利用旋涂法或沉积法在所述基底上形成牺牲材料层 101,之后对牺牲材料层 101 进行平坦化,使所述牺牲材料层 101 的上表面和所述条状结构 131 的上表面相平。然后在所述牺牲材料层 101 和所述条状结构 131 上由下至上依次形成第二硬质掩膜层 142 和第二底部抗反射层 152。

[0055] 在具体实施例中,所述牺牲材料层 101 的材料可以为有机物、氧化硅或为本领域所熟知的其他材料。

[0056] 所述第二硬质掩膜层 142 和所述第二底部抗反射层 152 的材料和作用可以参考第一硬质掩膜层 141 和第一底部抗反射层 151 的材料和作用,这里不再累述。在其他实施例中,也可以不形成所述第二硬质掩膜层 142 和所述第二底部抗反射层 152 中的一种或者两种。

[0057] 接着,在栅长方向上对所述多晶硅层进行第二刻蚀,形成栅极。所述第二刻蚀的具体方法为:

[0058] 参考图 10A 和图 10B,在所述第二底部抗反射层 152 上形成具有窗口 171 的光刻胶 161,所述窗口 171 内附着有残渣 181。所述窗口 171 暴露栅宽方向相邻两栅极之间的区域。

[0059] 参考图 10A,栅宽方向为切线 AA' 所在的方向。

[0060] 图 10A 为在所述第二底部抗反射层 152 上形成了光刻胶 161 的立体结构示意图,图 10B 为图 10A 沿切线 AA' 所切平面的示意图。

[0061] 参考图 10B,一般相邻两栅极在栅宽方向上的间距很小,所以光刻胶 161 中窗口 171 的间距  $d_2$  很小,这些附着在窗口 171 内的残渣 181 会严重影响随后形成的栅极的形貌,进而使栅极的阈值电压不精确,且阈值电压不稳定。

[0062] 参考图 10B 和图 11,清除所述残渣 181。

[0063] 在具体实施例中,清除所述窗口 171 内的残渣 181 的方法为干法刻蚀。

[0064] 干法刻蚀的刻蚀方向容易控制,对所述窗口 171 的形貌和对所述光刻胶 161 的过刻蚀程度都可以进行有效控制,为后续形成更好形貌的栅极创造了条件。

[0065] 在具体实施例中,所述干法刻蚀为等离子体刻蚀,具体方法为:将形成有光刻胶 161 的基底 110 放入反应腔内(未示出);

[0066] 所述基底 110 放入反应腔内后,往所述反应腔内通入  $O_2$  和 HBr;

[0067] 施加射频功率,使  $O_2$  和 HBr 等离子化;

[0068] 施加偏置功率,使所述等离子体定向迁移至所述光刻胶 161,并与所述光刻胶 161 中的窗口 171 内的残渣 181 反应生成挥发性气体。

[0069] 在具体实施例中, $O_2$  的流速为 5-200sccm, HBr 的流速为 50-500sccm,所述射频功率为 100-1000W,所述偏置功率为 10-200W,所述等离子体刻蚀的时间为 5-60s。

[0070] 在具体实施例中,所述等离子体与所述残渣 181 反应一段时间后,可以通过扫描

电子显微镜(SEM)来确定残渣 181 是否清除干净,并通过该方法调节所述等离子体刻蚀的时间。

[0071] 参考图 10B 和图 11,图 11 是清除了所述窗口 171 内的残渣 181 的剖面结构示意图。由于清除所述窗口 171 内的残渣 181 时,不可避免地会对所述光刻胶 161 造成过刻蚀,所以清除残渣 181 后,窗口 171 的尺寸  $d_3$  大于清除残渣前窗口 171 的尺寸  $d_2$ 。一般情况下,清除所述残渣 181 时,对所述光刻胶 161 造成过刻蚀的量与清除残渣 181 的时间成正比,即  $d_3-d_2$  的值与清除残渣 181 的时间成正比。

[0072] 本发明形成具有窗口 171 的光刻胶 161 后,对所述窗口 171 内的残渣 181 进行清除,降低了窗口 171 的粗糙度,为得到形貌好的栅极提供了条件。

[0073] 参考图 12,清除所述残渣 181 后,在所述窗口 171 侧壁形成侧墙 102。

[0074] 参考图 10B 和图 11,由于清除残渣后窗口 170 的尺寸  $d_3$  大于清除残渣前窗口 170 的尺寸  $d_2$ 。如果窗口 170 的尺寸变大不加以修正,以光刻胶 161 为掩膜对多晶硅层进行刻蚀得到的栅极的关键尺寸也会相应变大,这对于制备更小关键尺寸的栅极是不利的。本发明对所述窗口 171 内的残渣 181 进行清除后,再在所述窗口 171 侧壁形成侧墙 102,以弥补由于对所述窗口 171 侧壁的残渣 181 进行清除时,对光刻胶 161 造成过刻蚀而导致的窗口 171 尺寸变大问题,进而可以得到具有精确关键尺寸的栅极。

[0075] 在具体实施例中,所述侧墙 102 的形成方法为:使用化学气相沉积法、物理气相沉积法或原子层沉积法在所述光刻胶 161 和所述第二底部抗反射层 152 的上表面,以及窗口 171 的侧壁上形成所需厚度的侧墙材料层;利用回刻工艺刻蚀所述侧墙材料层,在窗口 171 侧壁形成侧墙 102。

[0076] 采用原子层沉积法形成所需厚度的侧墙材料层,由于原子层沉积法可以精确控制沉积层的厚度,即可以对侧墙材料层的尺寸可以进行精确控制,回刻所述侧墙材料层后,得到所需厚度的侧墙 102,最终得到尺寸精确的器件。参考图 12,形成侧墙 102 后,侧墙 102 底部之间的间距为  $d_2$ 。

[0077] 在具体实施例中,所述侧墙 102 的材料为氧化硅或氮化硅。在其他实施例中,也可以为本领域所熟知的其他材料。

[0078] 在具体实施例中,使用原子层沉积法形成氮化硅侧墙的方法为:将清除了残渣 181 的基底 110 放入压强为 40-100Pa 的反应腔内;往反应腔内通入二氯甲硅烷,使二氯甲硅烷吸附在光刻胶 161 和第二底部抗反射层 152 的上表面,以及窗口 171 的侧壁上;停止通二氯甲硅烷,往反应腔内通入含氢自由基的气体,含氢自由基会与二氯甲硅烷中的氯反应生成 HCl 而消耗二氯甲硅烷中的氯;停止通含氢自由基的气体,在 200-500°C 下往反应腔内通入含氮自由基的气体,含氮自由基的气体与消耗了氯的二氯甲硅烷反应生成氮化硅,直接沉积在光刻胶 161 和第二底部抗反射层 152 的上表面,以及窗口 171 的侧壁上;重复上述通入二氯甲硅烷、通入含氢自由基的气体和通入含氮自由基的气体的步骤,直至得到所需厚度的氮化硅。

[0079] 然后使用含氟等离子体刻蚀所述氮化硅,直至露出光刻胶 161 和第二底部抗反射层 152 的上表面,而在窗口 171 的侧壁上形成了侧墙。

[0080] 在具体实施例中,所述侧墙材料层的厚度为清除所述窗口 171 侧壁的残渣 181 时,对所述光刻胶 161 造成的过刻蚀的厚度。即所述侧墙材料层的厚度为  $(d_3-d_2)/2$ 。在具体

实施例中,在所述残渣 181 清除前和清除后,分别通过扫描电子显微镜(SEM)拍照测量  $d_3$  和  $d_2$  的值,所述光刻胶的过刻蚀厚度即可确定,也就可以确定所述侧墙材料层的厚度。

[0081] 在其他实施例中,由于  $d_3-d_2$  的值一般与清除残渣 181 的时间成正比,所以侧墙材料层的厚度可以通过清除残渣 181 的时间来确定。

[0082] 参考图 12、图 13A 和图 13B,形成所述侧墙 102 后,沿所述窗口 171 进行第二刻蚀,刻蚀至刻蚀停止层 120 上表面,形成栅极 132,并去除第二底部抗反射层 152、第二硬质掩膜层 142、光刻胶 161 和侧墙 102。

[0083] 在具体实施例中,刻蚀第二底部抗反射层 152、第二硬质掩膜层 142 和条状结构 131 的方法为干法刻蚀,通过干法刻蚀可以有效控制对条状结构 131 的刻蚀方向,以保证得到相貌良好的栅极 132。参考图 13B,条状结构 131 刻蚀后,形成栅极 132,相邻两栅极 132 在栅宽方向上的间距为  $d_2$ 。

[0084] 在其他实施例中,刻蚀第二底部抗反射层 152、第二硬质掩膜层 142 和条状结构 131 的方法也可以为本领域所熟知的其他方法。

[0085] 以上实施例仅以先进行第一刻蚀,再进行第二刻蚀为例对形成栅极的方法进行描述,在其他实施例中,也可以先进行第二刻蚀,然后进行第一刻蚀。

[0086] 以上实施例中,没有清除窗口 170 内的残渣 180。在其他实施例中,也可以清除残渣 180,然后在窗口 170 内形成侧墙,其方法可以参考清除残渣 181 的方法,和形成侧墙 102 的方法。

[0087] 第二实施例

[0088] 第二实施例与第一实施例的区别在于:

[0089] 对所述第一硬质掩膜层 141 进行第一刻蚀和第二刻蚀,第一刻蚀和第二刻蚀之后,再通过所述第一硬质掩膜层 141 对所述多晶硅层 130 进行刻蚀,形成栅极 132。

[0090] 参考图 14,对所述第一硬质掩膜层 141 进行第一刻蚀。

[0091] 第一刻蚀的方法参考第一实施例中的相关步骤。

[0092] 参考图 15,对所述第一硬质掩膜层 141 进行第二刻蚀。

[0093] 第二刻蚀的方法参考第一实施例中的相关步骤。

[0094] 参考图 16,对所述硬质掩膜层 141 进行第一刻蚀和第二刻蚀之后,通过所述第一硬质掩膜层 141 对所述多晶硅层 130 进行刻蚀,形成栅极 132。

[0095] 其他信息参考第一实施例。

[0096] 虽然本发明披露如上,但本发明并非限于此。任何本领域技术人员,在不脱离本发明的精神和范围内,均可作各种更动与修改,因此本发明的保护范围应当以权利要求所限定的范围为准。

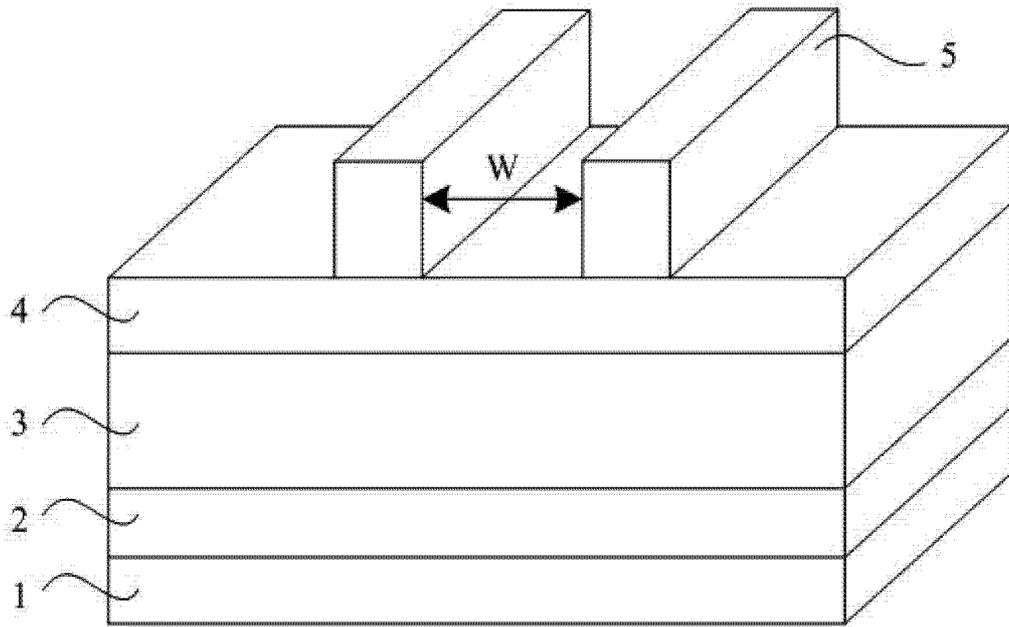


图 1

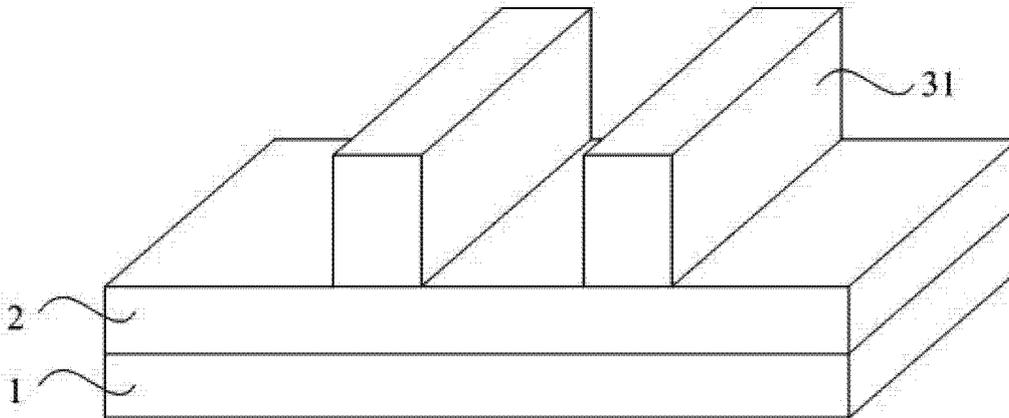


图 2

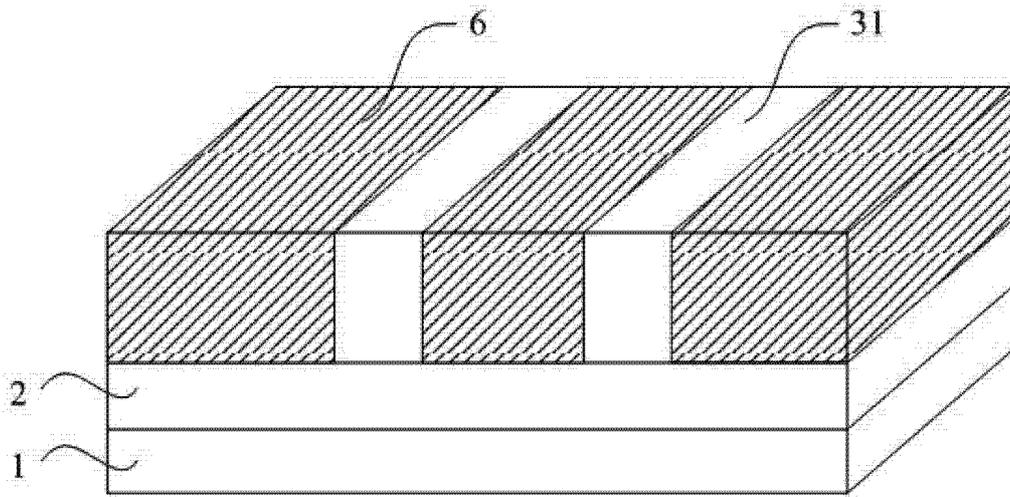


图 3

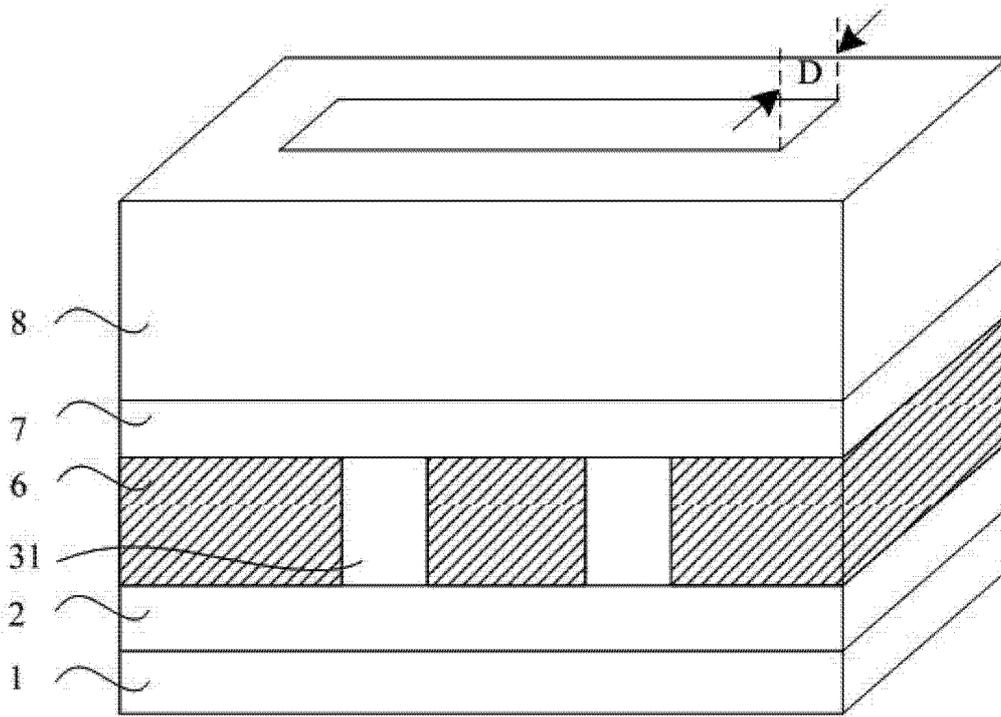


图 4

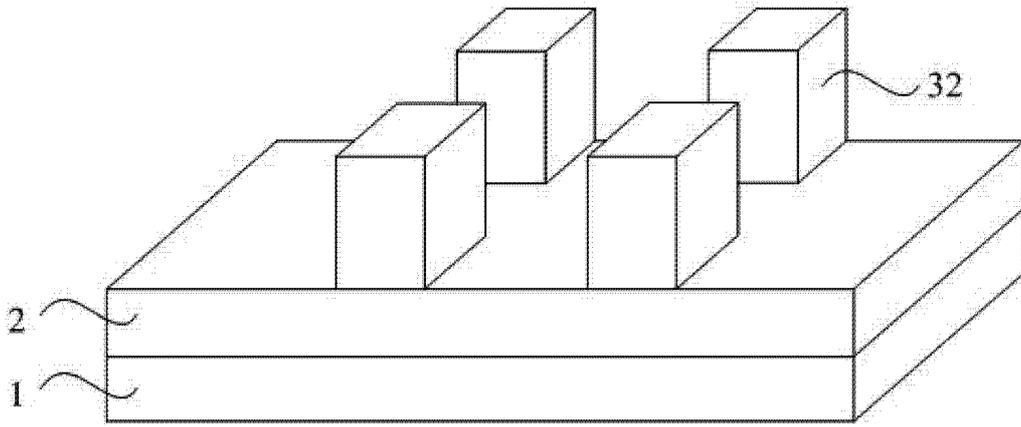


图 5

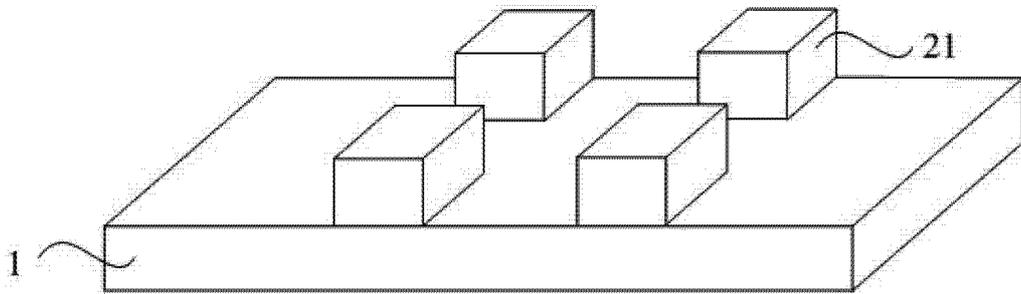


图 6

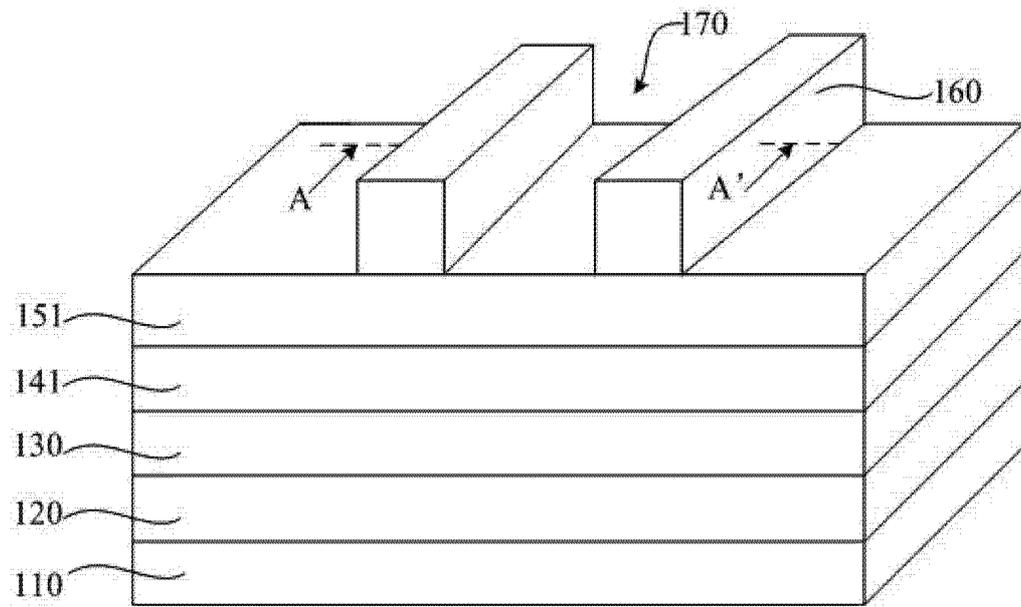


图 7A

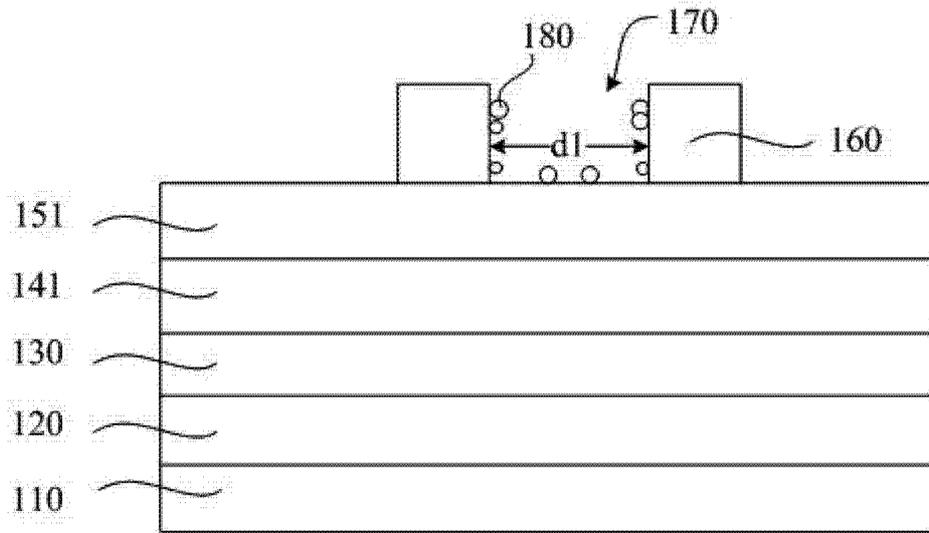


图 7B

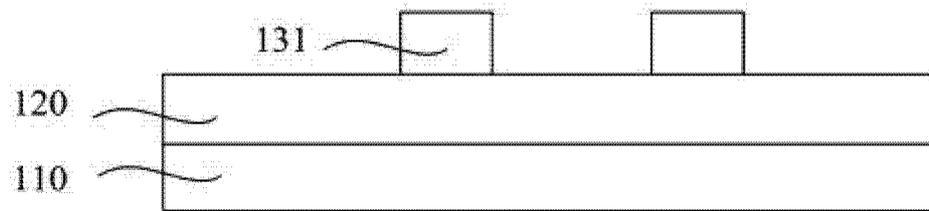


图 8

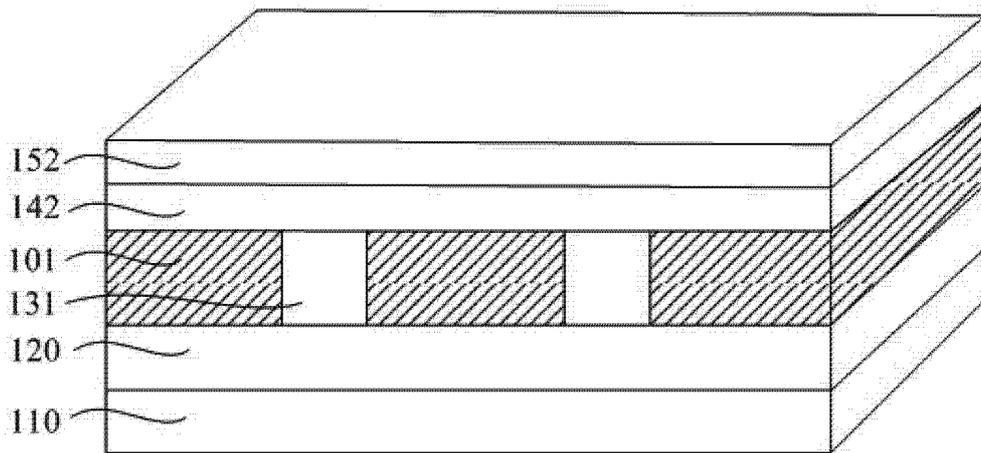


图 9

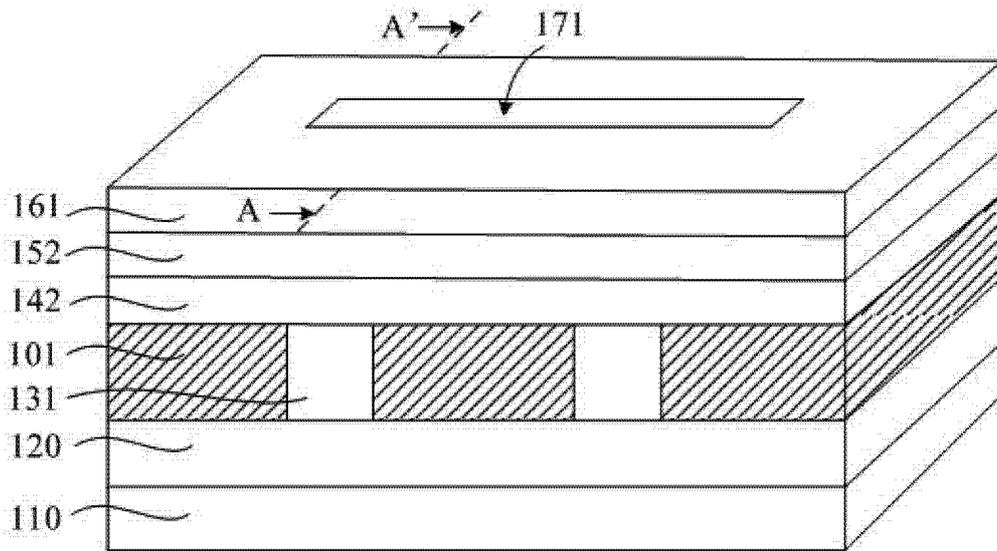


图 10A

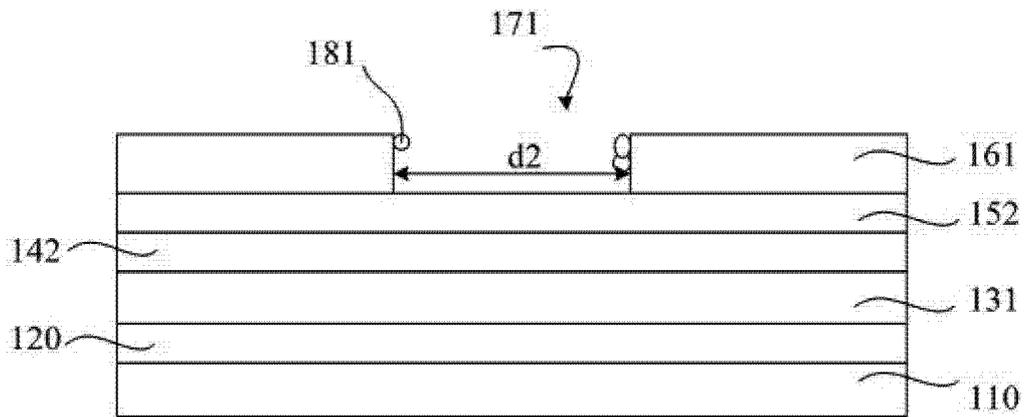


图 10B

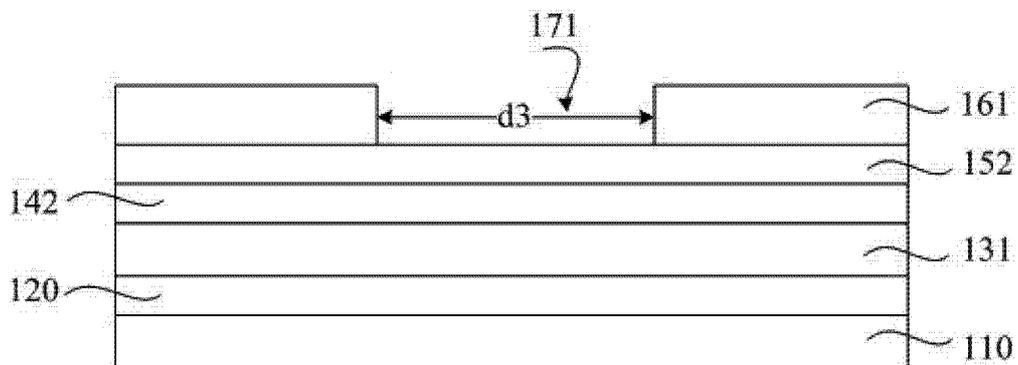


图 11

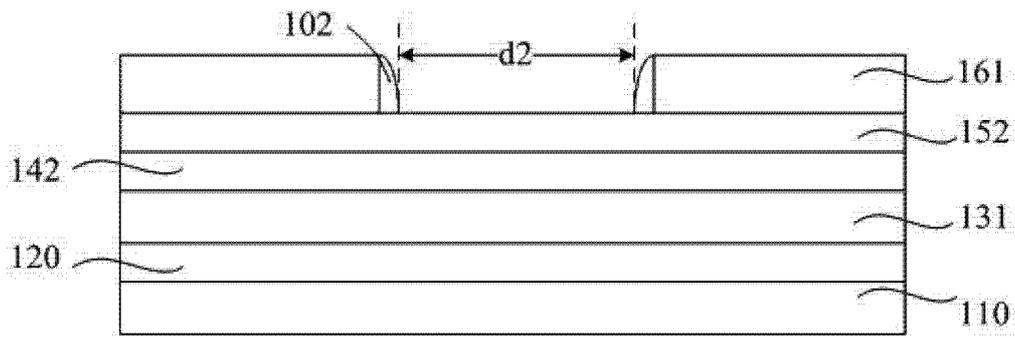


图 12

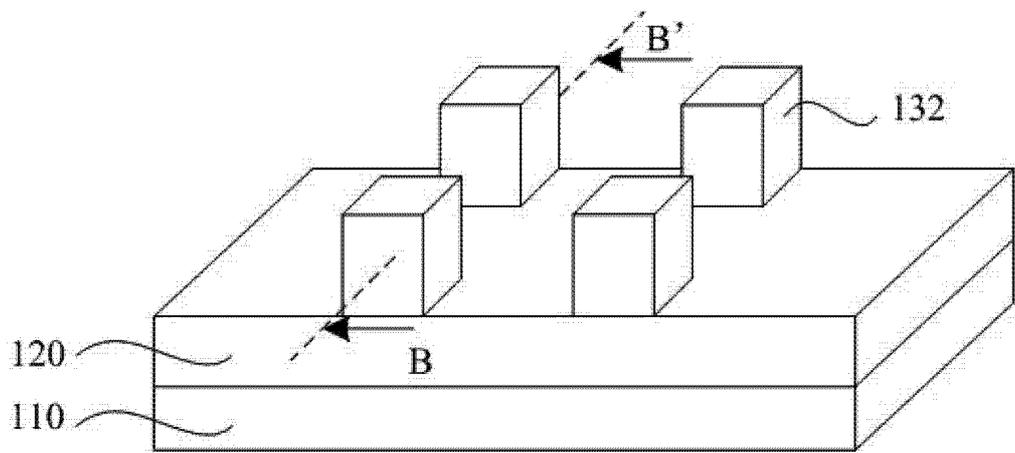


图 13A

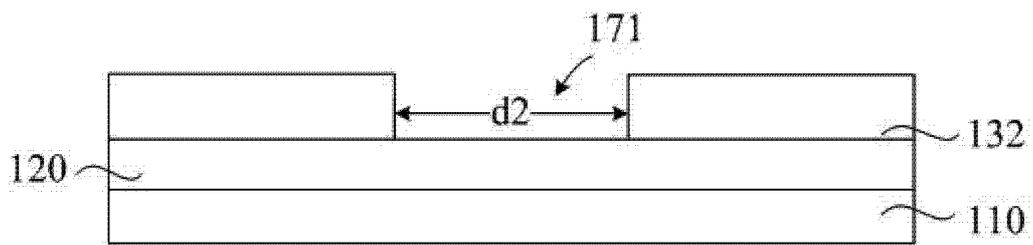


图 13B

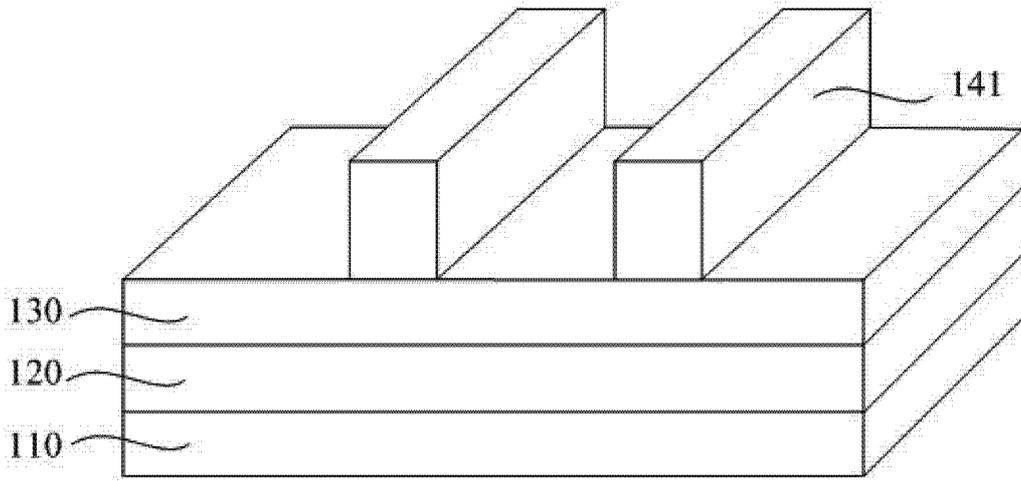


图 14

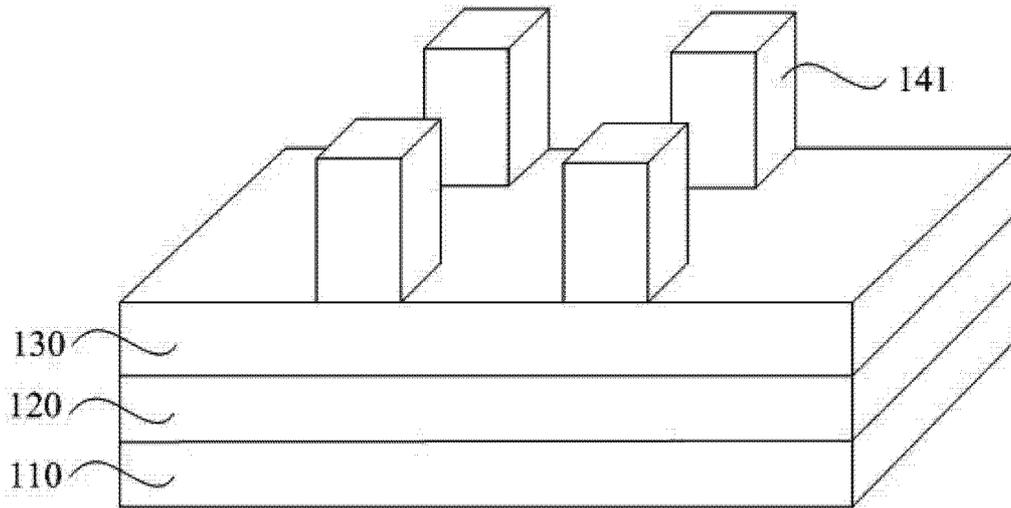


图 15

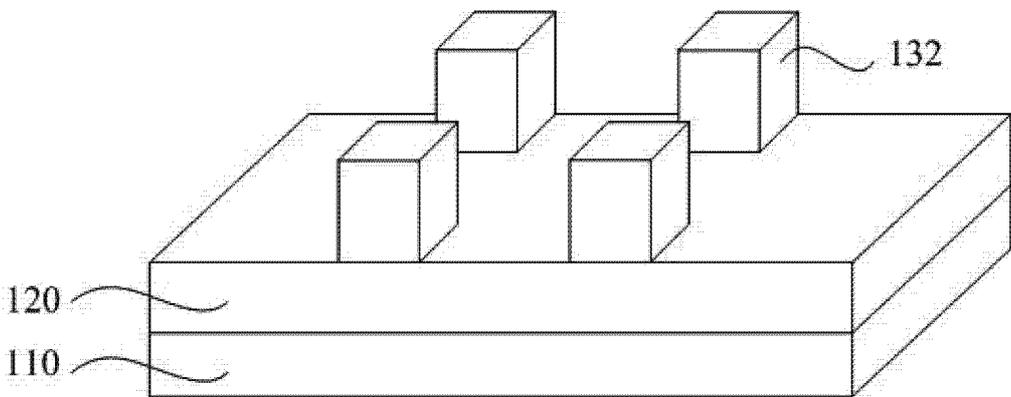


图 16