(19)日本国特許庁(JP)　(12)公表特許公報(A)　(11)公表番号
特表2025-512352
(P2025-512352A)
(43)公表日　令和7年4月17日(2025.4.17)

(51)国際特許分類		FI			テーマコード（参考）
Ｈ１０Ｄ	*89/10 (2025.01)*	Ｈ１０Ｄ	89/10	W	４Ｍ１０４
Ｈ１０Ｄ	*84/40 (2025.01)*	Ｈ１０Ｄ	84/40	F	５Ｆ０３３
Ｈ１０Ｄ	*84/83 (2025.01)*	Ｈ１０Ｄ	84/83	D	５Ｆ０４８
Ｈ０１Ｌ	*21/3205(2006.01)*	Ｈ０１Ｌ	21/88	Z	５Ｆ０６４
Ｈ１０Ｄ	*64/23 (2025.01)*	Ｈ１０Ｄ	64/23	M	

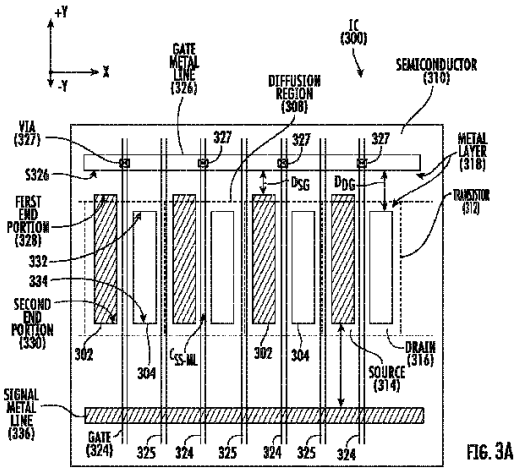
審査請求　未請求　予備審査請求　未請求　（全28頁）

(21)出願番号　特願2024-559914(P2024-559914)
(86)(22)出願日　令和5年2月24日(2023.2.24)
(85)翻訳文提出日　令和6年10月9日(2024.10.9)
(86)国際出願番号　PCT/US2023/063213
(87)国際公開番号　WO2023/201140
(87)国際公開日　令和5年10月19日(2023.10.19)
(31)優先権主張番号　17/659,214
(32)優先日　令和4年4月14日(2022.4.14)
(33)優先権主張国・地域又は機関
米国(US)
(81)指定国・地域　AP(BW,CV,GH,GM,KE,LR,LS,MW,MZ,NA,RW,SD,SL,ST,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,RU,TJ,TM),EP(AL,AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HR,HU,IE,IS,IT,LT,LU,LV
最終頁に続く

(71)出願人　507364838
クアルコム，インコーポレイテッド
アメリカ合衆国 カリフォルニア ９２１２１ サン ディエゴ モアハウス ドライブ ５７７５
(74)代理人　100108453
弁理士　村山 靖彦
(74)代理人　100163522
弁理士　黒田 晋平
(72)発明者　ベド・ラジ・カンデル
アメリカ合衆国・カリフォルニア・９２１２１・サン・ディエゴ・モアハウス・ドライヴ・５７７５
(72)発明者　キャサリン・ジャン
アメリカ合衆国・カリフォルニア・９２
最終頁に続く

(54)【発明の名称】　金属相互接続間隔を最適化するためにマルチパターンメタライゼーションを採用する集積回路及び関連する製造方法

(57)【要約】
集積回路（ＩＣ）は、拡散領域に形成されたトランジスタを含む。各トランジスタにおいて、ソース及びドレインは第１の方向に延び、ゲートはソースとドレインとの間の拡散領域上に配置される。トランジスタのソース及びドレインに接続されたソース金属線及びドレイン金属線のうちの少なくとも１つを通る接続抵抗を低減させるために、ソース金属線及びドレイン金属線のうちの一方は、ソース金属線とドレイン金属線との間の側部間容量を増加させることなく、低減した抵抗を有する相互接続ビアをサポートするための追加のビアランディング領域を提供するために、第１の方向において他方よりも遠くに延びる。ビアランディング領域を増大させることは、ソース及び／又はドレインへの接続抵抗を低減させる。延びているソース金属線及び／又はドレイン金属線を設けることにより、ビアランディング領域を第１の方向にシフトさせてビア容量を低減させることができる。



【特許請求の範囲】
【請求項１】
集積回路であって、
拡散領域を含む半導体と、
ソース及びドレインを含むトランジスタであって、前記拡散領域内にソース及びドレインのそれぞれが配置された、トランジスタと、
金属層であって、
前記ソースに結合され、かつ、第１の方向に延びる、ソース金属線と、
前記ドレインに結合され、かつ、前記第１の方向に延びる、ドレイン金属線と、を備える、金属層と、を備え、
前記ソース金属線及び前記ドレイン金属線のうちの第１の金属線は、前記ソース金属線及び前記ドレイン金属線のうちの第２の金属線よりも前記第１の方向において遠くに延びる、集積回路。
【請求項２】
前記トランジスタは、前記ソース金属線と前記ドレイン金属線との間の前記拡散領域上に配置されたゲートを更に備え、前記ゲートは前記第１の方向に延び、
前記集積回路は、前記ゲートに結合されたゲート金属線を更に備え、前記ゲート金属線は、第２の方向に延び、
前記第１の金属線及び前記第２の金属線の各々は、
前記ゲート金属線の近位にある第１の端部と、
前記ゲート金属線の遠位にある第２の端部と、を備える、
請求項１に記載の集積回路。
【請求項３】
前記第１の金属線の前記第１の端部と前記ゲート金属線との間の前記第１の方向における第１の距離は、前記第２の金属線の前記第１の端部と前記ゲート金属線との間の前記第１の方向における第２の距離未満である、請求項２に記載の集積回路。
【請求項４】
前記第１の金属線の前記第１の端部と前記ゲート金属線との間の前記第１の方向における第１の距離は、前記第２の金属線の前記第１の端部と前記ゲート金属線との間の前記第１の方向における第２の距離と同じである、請求項２に記載の集積回路。
【請求項５】
前記第１の金属線の表面上に配置され、かつ、前記第１の金属線の前記第１の端部に隣接する、第１のビアと、
前記第２の金属線の表面上に配置され、かつ、前記第２の金属線の前記第１の端部に隣接する、第２のビアと、を更に備え、
前記第１のビアの第１のビアランディング領域は、前記第１の方向において、前記第１の方向における前記第２のビアの第２のビアランディング領域よりも長い、請求項２に記載の集積回路。
【請求項６】
前記第１のビアランディング領域は、前記第１の方向において前記第２のビアランディング領域よりも前記ゲート金属線に近い、請求項５に記載の集積回路。
【請求項７】
前記第１の方向に延びる第２のゲートの両側に配置された第２のソース金属線及び第２のドレイン金属線を更に備え、前記第２のゲートが前記ゲート金属線に結合され、
前記第２のソース金属線及び前記第２のドレイン金属線のうちの第１のものは、前記第２のソース金属線及び前記第２のドレイン金属線のうちの第２のものよりも前記第１の方向において遠くに延び、
前記第２のソース金属線及び前記第２のドレイン金属線のうちの前記第１のものと、前記ゲート金属線との間の第３の距離は、前記第１の距離未満である、請求項３に記載の集積回路。

【請求項８】
前記第１の金属線の前記表面上に配置され、かつ、前記第１の金属線の前記第２の端部に隣接する、第３のビアと、
前記第２の金属線の前記表面上に配置され、かつ、前記第２の金属線の前記第２の端部に隣接する、第４のビアと、を更に備え、
第３のビアランディング領域が、前記第１の方向において第４のビアランディング領域よりも前記ゲート金属線に近い、請求項５に記載の集積回路。
【請求項９】
セットトップボックス、エンターテイメントユニット、ナビゲーションデバイス、通信デバイス、固定ロケーションデータユニット、モバイルロケーションデータユニット、全地球測位システム（ＧＰＳ）デバイス、モバイルフォン、携帯電話、スマートフォン、セッション開始プロトコル（ＳＩＰ）フォン、タブレット、ファブレット、サーバ、コンピュータ、ポータブルコンピュータ、モバイルコンピューティングデバイス、ウェアラブルコンピューティングデバイス、デスクトップコンピュータ、携帯情報端末（ＰＤＡ）、モニタ、コンピュータモニタ、テレビ、チューナ、ラジオ、衛星ラジオ、音楽プレーヤ、デジタル音楽プレーヤ、ポータブル音楽プレーヤ、デジタルビデオプレーヤ、ビデオプレーヤ、デジタルビデオディスク（ＤＶＤ）プレーヤ、ポータブルデジタルビデオプレーヤ、自動車、車両部品、アビオニクスシステム、ドローン、及びマルチコプターからなる群から選択されるデバイスに一体化されている、請求項１に記載の集積回路。
【請求項１０】
集積回路を製造する方法であって、
半導体の拡散領域内に、ソース及びドレインを含むトランジスタを形成することと、
金属層を形成することであって、
前記ソースに結合され、かつ、第１の方向に延びる、ソース金属線を形成することと、
前記ドレインに結合され、かつ、前記第１の方向に延びる、ドレイン金属線を形成することと、を含む、金属層を形成することと、を含み、
前記ソース金属線及び前記ドレイン金属線の第１の金属線は、前記ソース金属線及び前記ドレイン金属線の第２の金属線よりも前記第１の方向において遠くに延びるように形成されている、方法。
【請求項１１】
前記ソース金属線と前記ドレイン金属線との間の前記拡散領域上に、ゲートであって、前記ゲートは前記第１の方向に延びる、ゲートを形成することと、
第２の方向に延びるゲート金属線を形成することと、を更に含み、
前記第１の金属線及び前記第２の金属線の各々は、
前記ゲート金属線の近位にある第１の端部と、
前記ゲート金属線の遠位にある第２の端部と、を備える、請求項１０に記載の方法。
【請求項１２】
前記第１の金属線の前記第１の端部は、前記ゲート金属線から第１の距離にあり、
前記第２の金属線の前記第１の端部は、前記ゲート金属線から第２の距離にあり、
前記第１の距離は、前記第２の距離未満である、請求項１１に記載の方法。
【請求項１３】
前記第１の金属線の前記第１の端部は、前記ゲート金属線から第１の距離にあり、
前記第２の金属線の前記第１の端部は、前記ゲート金属線から第２の距離にあり、
前記第１の距離は、前記第２の距離と同じである、請求項１１に記載の方法。
【請求項１４】
前記第１の金属線の表面上に配置され、かつ、前記第１の金属線の前記第１の端部に隣接する、第１のビアを形成することと、
前記第２の金属線の表面上に配置され、かつ、前記第２の金属線の前記第１の端部に隣接する第２のビア、を形成することと、を更に含み、
前記第１のビアの第１のビアランディング領域は、前記第１の方向において、前記第１

の方向における前記第２のビアの第２のビアランディング領域よりも長い、請求項１１に記載の方法。
【請求項１５】
前記第１の方向において前記第２のビアランディング領域よりも前記ゲート金属線に近い前記第１のビアランディング領域を形成することを更に含む、請求項１４に記載の方法。
【請求項１６】
前記第１の方向に延びる第２のゲートの両側に配置された第２のソース金属線及び第２のドレイン金属線を形成することを更に含み、前記第２のゲートが前記ゲート金属線に結合され、
前記第２のソース金属線及び前記第２のドレイン金属線のうちの第１のものは、前記第２のソース金属線及び前記第２のドレイン金属線のうちの第２のものよりも前記第１の方向において遠くに延び、
前記ゲート金属線と、前記第２のソース金属線及び前記第２のドレイン金属線のうちの前記第１のものとの間の第３の距離が、前記第１の距離未満である、請求項１２に記載の方法。
【請求項１７】
前記第１の金属線の前記表面上に配置され、かつ、前記第１の金属線の前記第２の端部に隣接する第３のビア、を形成することと、
前記第２の金属線の前記表面上に配置され、かつ、前記第２の金属線の前記第２の端部に隣接する、第４のビアを形成することと、
前記第１の方向において第４のビアランディング領域よりも前記ゲート金属線に近い第３のビアランディング領域を形成することと、を更に含む、請求項１４に記載の方法。
【請求項１８】
前記金属層を形成することが、
前記第２の金属線及び前記ゲート金属線を第１のメタライゼーションパターンで形成することと、
前記第１の金属線を第２のメタライゼーションパターンで形成することと、を更に含む、請求項１１に記載の方法。
【請求項１９】
トランジスタ回路であって、
拡散領域と、
前記拡散領域内に各々が配置されたソース及びドレインと、
金属層であって、
前記ソースに結合され、かつ、第１の方向に延びる、ソース金属線と、
前記ドレインに結合され、かつ、前記第１の方向に延びる、ドレイン金属線と、を備える、金属層と、
前記ソース金属線及び前記ドレイン金属線のうちの第１の金属線は、前記ソース金属線及び前記ドレイン金属線のうちの第２の金属線よりも前記第１の方向において遠くに延びる、トランジスタ回路。
【発明の詳細な説明】
【技術分野】
【０００１】
優先権出願
本出願は、参照によりその全体が本明細書に組み込まれる、２０２２年４月１４日に出願された、「ＩＮＴＥＧＲＡＴＥＤ　ＣＩＲＣＵＩＴＳ（ＩＣＳ）ＥＭＰＬＯＹＩＮＧ　ＭＵＬＴＩ－ＰＡＴＴＥＲＮ　ＭＥＴＡＬＬＩＺＡＴＩＯＮ　ＴＯ　ＯＰＴＩＭＩＺＥ　ＭＥＴＡＬ　ＩＮＴＥＲＣＯＮＮＥＣＴ　ＳＰＡＣＩＮＧ　ＦＯＲ　ＩＭＰＲＯＶＥＤ　ＰＥＲＦＯＲＭＡＮＣＥ　ＡＮＤ　ＲＥＬＡＴＥＤ　ＦＡＢＲＩＣＡＴＩＯＮ　ＭＥＴＨＯＤＳ」と題する米国特許出願第１７／６５９，２１４号の優先権を主張するものである

。
【背景技術】
【０００２】
Ｉ．開示の分野
本開示の技術は、概して、集積回路に関し、より詳細には、マルチパターンメタライゼーションを用いて金属層内に形成された金属相互接続に関する。
【０００３】
ＩＩ．背景
より高いレベルの機能（すなわち、より高いレベルの性能でのより多くの機能）を提供しながらより少ない電力を消費するより小型の電子デバイスに対する市場の需要を満たすことは、新世代の集積回路及びその中の半導体回路の継続的な開発を推進する。半導体回路は、基板内及び／又は基板上の半導体材料に形成されたトランジスタを含み、トランジスタは、基板の上方の層に形成された金属相互接続によって回路に電気的に接続される。半導体技術の新しい世代ごとに、トランジスタはより小さくなり、回路内のトランジスタを接続する金属相互接続はより小さくなり、互いにより近くなる。信号又は電力をトランジスタに提供する狭い金属相互接続は、電気回路において高い接続抵抗を引き起こし、これは電力消費を増加させ、かつ／又は性能を低下させる。金属相互接続を互いに近接して配置することは、回路容量を増加させる可能性があり、これはまた、回路性能を遅くする可能性がある。したがって、既存の製造技術を用いてより良好な電気回路性能を達成する方法が必要とされている。
【発明の概要】
【０００４】
詳細な説明において開示される態様は、改善された性能のために金属相互接続間隔を最適化するためにマルチパターンメタライゼーションを採用する集積回路（ＩＣｓ）を含む。最適化された金属相互接続間隔を有するＩＣを製造する関連する方法も開示される。ＩＣは、拡散領域に形成された１つ又は複数のトランジスタを含む。ＩＣは、信号ルーティング及び／又は電力をトランジスタに提供するために、トランジスタのそれぞれのソース及びドレインに結合された金属層内の金属線を含む。各トランジスタにおいて、ソース及びドレインは第１の方向に延び、ゲートはソースとドレインとの間の拡散領域上に配置される。金属線は、各トランジスタにおいて、トランジスタのソース及びドレインへの接続性を提供するために、ソースに結合されたソース金属線と、ドレインに結合されたドレイン金属線とを含む。例示的な態様では、トランジスタのソース及びドレインにそれぞれ接続されたソース金属線及びドレイン金属線のうちの少なくとも１つを通る接続抵抗を低減させるために、ソース金属線及びドレイン金属線のうちの一方は、ソース金属線及びドレイン金属線のうちの他方よりも第１の方向において遠くに延びる。このようにして、ソース金属線とドレイン金属線との間の側部間容量を増加させることなく、低減した抵抗のために増大した領域の相互接続ビアをサポートするために、追加のビアランディング領域が提供される。ビアの領域を増大させることは、ソース及び／又はドレインへの接続抵抗を低減させる。延びているソース金属線及び／又はドレイン金属線を設けることにより、ビアランディング領域を第１の方向において遠くに移動させて、ビア間容量を低減させることも可能になる。いくつかの例では、相互接続抵抗を低減させるために、ソース金属線及びドレイン金属線のうちの一方は第１の方向において遠くに延び、ドレイン金属線及びソース金属線のうちの他方は、反対方向において遠くに延びる。いくつかの例では、ソース金属線及びドレイン金属線は、異なるメタライゼーションパターンを有する同じ金属層内に形成される。
【０００５】
本明細書で開示される例示的な態様は、拡散領域を含む半導体と、各々が拡散領域内に配置されたソース及びドレインを含むトランジスタと、を備える、集積回路（ＩＣ）を含む。ＩＣは、ソースに結合され、かつ、第１の方向に延びる、ソース金属線と、ドレインに結合され、かつ、第１の方向に延びる、ドレイン金属線とを備える金属層を更に備える

。ソース金属線及びドレイン金属線のうちの第１の金属線は、ソース金属線及びドレイン金属線のうちの第２の金属線よりも第１の方向において遠くに延びる。

【０００６】

別の例示的な態様では、集積回路を製造する方法が開示される。この方法は、半導体の拡散領域内に、ソース及びドレインを含むトランジスタを形成することを含む。この方法は、ソースに結合され、かつ、第１の方向に延びる、ソース金属線を形成することを含む金属層を形成することを更に含む。金属層を形成することは、ドレインに結合され、かつ、第１の方向に延びる、ドレイン金属線を形成することを更に含む。ソース金属線及びドレイン金属線の第１の金属線は、ソース金属線及びドレイン金属線の第２の金属線よりも第１の方向において遠くに延びるように形成される。

【０００７】

別の例示的な態様では、トランジスタ回路が開示される。トランジスタ回路は、拡散領域と、拡散領域内に各々が配置されたソース及びドレインと、を含む。トランジスタ回路は、ソースに結合されかつ、第１の方向に延びる、ソース金属線と、ドレインに結合され、かつ、第１の方向に延びる、ドレイン金属線とを備える金属層を更に備える。ソース金属線及びドレイン金属線のうちの第１の金属線は、ソース金属線及びドレイン金属線のうちの第２の金属線よりも第１の方向において遠くに延びる。

【図面の簡単な説明】

【０００８】

【図１Ａ】半導体の拡散領域内のトランジスタのソース及びドレインに結合された金属層内のソース金属線及びドレイン金属線を含む集積回路（ＩＣ）の上面図を示す図である。

【図１Ｂ】ソース金属線及びドレイン金属線の上面上のビアのためのビアランディング領域を示す、図１ＡのＩＣにおけるソース金属線及びドレイン金属線の上面図を示す巣である。

【図１Ｃ】ソース金属線及びドレイン金属線の底面上のビアのためのビアランディング領域を示す、図１Ｂのソース金属線及びドレイン金属線の上面図を示す図である。

【図２】低減した相互接続抵抗のためにビアランディング領域を増大させるために、ある方向において遠くに延びるソース金属線及びドレイン金属線のうちの１つを含む、ＩＣを製造する例示的な方法のフローチャートである。

【図３Ａ】例示的なＩＣの上面図を示す図であり、低減した相互接続抵抗のためにビアランディング領域を増大させるために、トランジスタのソース金属線及びドレイン金属線の一方が他方の金属線よりもある方向において遠くに延びる。

【図３Ｂ】ソース金属線及びドレイン金属線のうちの延びている一方の上面上のビアのための増大したビアランディング領域を示す、図３ＡのＩＣ内のトランジスタのソース金属線及びドレイン金属線の上面図を示す図である。

【図３Ｃ】図３ＡのＩＣ内のトランジスタのソース金属線及びドレイン金属線の上面図を示す図であり、低減したビア容量のためのソース金属線及びドレイン金属線のうちの延びている一方の底面上のビアのためのシフトされたビアランディング領域を示している。

【図４】例示的なＩＣの上面図を示す図であり、少なくとも１つのビアのビアランディング領域を増大及びシフトさせるために、トランジスタのソース金属線又はドレイン金属線のいずれかが、第１の方向において遠くに様々な距離だけ延びる。

【図５Ａ】例示的なＩＣの上面図を示す図であり、少なくとも１つのビアのビアランディング領域を増大及びシフトさせるために、トランジスタのドレイン金属線又はソース金属線のいずれかが、第２の方向において遠くに延びる。

【図５Ｂ】図５ＡのＩＣ内のトランジスタのドレイン金属線及びソース金属線の上面図を示す図であり、ドレイン及びソース金属線のうちの延びている一方の上面上のビアのための増大したビアランディング領域を示している。

【図５Ｃ】図５ＡのＩＣ内のトランジスタのドレイン金属線及びソース金属線の上面図を示す図であり、低減したビア容量のために、ドレイン金属線及びソース金属線のうちの延びている一方の底面上のビアについて第２の方向にシフトされたビアランディング領域を

示している。
【図６】例示的なＩＣの上面図を示す図であり、トランジスタのドレイン金属線が、ビアのビアランディング領域を増大させるために、異なる距離だけソース金属線よりも第１の方向において遠くに延びる。
【図７】例示的なＩＣの上面図であり、容量を増加させることなくビアランディング領域サイズを増大させて抵抗を低減させ、ビアランディング領域をシフトさせて容量を低減させるために、トランジスタのドレイン金属線がトランジスタのソース金属線よりも第１の方向において遠くに延び、ソース金属線がドレイン金属線よりも第２の方向において遠くに延びる。
【図８】例示的なＩＣを含む、無線周波数集積回路（ＲＦＩＣ）を含む例示的なワイヤレス通信デバイスのブロック図であり、図３Ａ～図７のＩＣを含む、トランジスタのソース金属線及びドレイン金属線のうちの少なくとも１つが、低減した相互接続抵抗のためにビアランディング領域を増大させるために、他の金属線よりもある方向において遠くに延びる。
【図９】図３Ａ～図７のＩＣを含む例示的なＩＣを含むＲＦＩＣを含むことができる例示的なプロセッサベースのシステムのブロック図であり、トランジスタのソース金属線及びドレイン金属線のうちの少なくとも１つが、低減した相互接続抵抗のためにビアランディング領域を増大させるために、他の金属線よりもある方向において遠くに延びる。
【発明を実施するための形態】
【０００９】
次に、図面を参照して、本開示のいくつかの例示的な態様について説明する。「例示的（exemplary）」という語は、「例、事例、又は例示としての役割を果たすこと」を意味するために本明細書で使用される。「例示的」として本明細書に説明のいずれの態様も、必ずしも他の態様よりも好ましい又は有利であると解釈されるべきではない。
【００１０】
詳細な説明において開示される態様は、改善された性能のために金属相互接続間隔を最適化するためにマルチパターンメタライゼーションを採用する集積回路（ＩＣｓ）を含む。最適化された金属相互接続間隔を有するＩＣを製造する関連する方法も開示される。ＩＣは、拡散領域に形成された１つ又は複数のトランジスタを含む。ＩＣは、信号ルーティング及び／又は電力をトランジスタに提供するために、トランジスタのそれぞれのソース及びドレインに結合された金属層内の金属線を含む。各トランジスタにおいて、ソース及びドレインは第１の方向に延び、ゲートはソースとドレインとの間の拡散領域上に配置される。金属線は、各トランジスタにおいて、トランジスタのソース及びドレインへの接続性を提供するために、ソースに結合されたソース金属線と、ドレインに結合されたドレイン金属線とを含む。例示的な態様では、トランジスタのソース及びドレインにそれぞれ接続されたソース金属線及びドレイン金属線のうちの少なくとも１つを通る接続抵抗を低減させるために、ソース金属線及びドレイン金属線のうちの一方は、ソース金属線及びドレイン金属線のうちの他方よりも第１の方向において遠くに延びる。このようにして、ソース金属線とドレイン金属線との間の側部間容量を増加させることなく、低減した抵抗のために増大した領域の相互接続ビアをサポートするために、追加のビアランディング領域が提供される。ビアの領域を増大させることは、ソース及び／又はドレインへの接続抵抗を低減させる。延びているソース金属線及び／又はドレイン金属線を設けることにより、ビアランディング領域を第１の方向において遠くに移動させて、ビア間容量を低減させることも可能になる。いくつかの例では、相互接続抵抗を低減させるために、ソース金属線及びドレイン金属線のうちの一方は第１の方向において遠くに延び、ドレイン金属線及びソース金属線のうちの他方は、反対方向において遠くに延びる。いくつかの例では、ソース金属線及びドレイン金属線は、異なるメタライゼーションパターンを有する同じ金属層内に形成される。
【００１１】
トランジスタのソース金属線及びドレイン金属線のうちの少なくとも１つが、低減した

相互接続抵抗のためにビアランディング領域を増大させるために他の金属線よりもある方向において遠くに延びるＩＣの例を、図２から始めて説明する前に、まず、図１Ａ～図１Ｃを参照して従来のＩＣ１００について最初に説明する。

【００１２】

図１Ａは、金属層１０６内にソース金属線１０２及びドレイン金属線１０４を含むＩＣ１００の上面図を示す図である。図１Ａの上面図は、金属層１０６の特徴部を示すために提供される。ソース金属線１０２及びドレイン金属線１０４は各々、半導体１１６の拡散領域１１４内のトランジスタ１１２のソース１０８及びドレイン１１０への接続をそれぞれ提供する。ソース金属線１０２及びドレイン金属線１０４は、トランジスタ１１２を互いに、及び／又は外部回路（図示せず）に接続し得る金属相互接続の一部である。拡散領域１１４は、図１Ａに示されていない追加のトランジスタ１１２を含み得、半導体１１６は、追加の拡散領域１１４を含み得る。

【００１３】

ＩＣ１００内に収まるトランジスタ１１２の数を増加させるために、トランジスタ１１２の寸法、並びにソース金属線１０２及びドレイン金属線１０４を含む金属相互接続の金属特徴は、技術の世代ごとに低減される。しかしながら、そのような低減は、技術の物理的限界によって制限される。例えば、ソース金属線１０２及びドレイン金属線１０４を含む金属層１０６は、当技術分野で知られているように、メタライゼーションパターンを使用してフォトリソグラフィプロセスで形成され得る。光学的制限を含むこの方法の制限により、メタライゼーションパターンを用いて確実に形成するには金属特徴の寸法をどのくらい小さくすることができるかという制限がある。それらの寸法は、金属特徴（例えば、金属線）の最小幅、並びに金属特徴間の最小許容間隔又は分離距離を含み得る。そのような最小間隔制限の一例は、ソース金属線１０２及びドレイン金属線１０４の側部間距離D_{SS-ML}である。メタライゼーションパターンの制限を克服するために使用される１つの技法は、第１のメタライゼーションパターンを使用して、金属層１０６内に特徴のうちのいくつかを形成し、第２のメタライゼーションパターンを使用して、金属層１０６内に他の特徴を形成することである。異なるメタライゼーションパターンによって形成される特徴は、同じメタライゼーションパターン内の特徴と同じ最小距離とはならない。異なるメタライゼーションパターンを使用すると、特徴は、単一のメタライゼーションパターンの最小許容分離距離よりも互いに近くに配置することができる。間隔制限の他の例については、図１ＡのＩＣ１００の特徴の詳細な説明において後述する。

【００１４】

上述したように、トランジスタ１１２の各々は、拡散領域１１４を横切って＋Ｙ軸（正のＹ軸）方向に延びる拡散領域１１４の部分であるソース１０８のうちの１つとドレイン１１０のうちの１つとを含む。トランジスタ１１２の各々はまた、拡散領域１１４上に配置されたゲート１１８を含む。また、ゲート１１８は、ソース１０８とドレイン１１０との間において、拡散領域１１４内のチャネル１２０上を＋Ｙ軸方向に延びる。ゲート電圧V_{GATE}は、電流I_{112}がチャネル１２０を流れるかどうかを制御するためにゲート１１８に供給される。電流I_{112}は、ソース金属線１０２を含む金属相互接続によってソース１０８に供給されるソース電圧V_{SRC}に基づく。ドレイン電圧V_{DRN}は、ドレイン金属線１０４を含む金属相互接続によってドレイン金属線１０４に供給される。ゲート電圧V_{GATE}は、ゲート金属線１２２によってゲート１１８に供給される。ゲート金属線１２２は、図１ＡにおいてＸ軸方向に延び、以下で説明するように、ゲート１１８の各々に結合され得る。ゲート金属線１２２はまた、金属層１０６内にあり得、ビア１２４によってゲート１１８に結合され得る。

【００１５】

ゲート金属線１２２は、ソース金属線１０２及び／又はドレイン金属線１０４と同じメタライゼーションパターンで形成され得る。図１Ａにおいて、ゲート金属線１２２は、ドレイン金属線１０４と同じメタライゼーションパターンで形成される。その結果、ゲート金属線１２２の側部S_{122}とドレイン金属線１０４の第１の端部１２８との間に、＋Ｙ

軸方向に許容される最小許容側部端部間間隔距離D_{SE}が存在する。図１Ａにおいて、ソース金属線１０２は、ドレイン金属線１０４及びゲート金属線１２２と同じメタライゼーションパターンによって形成され得、ソース金属線１０２とドレイン金属線１０４との間の少なくとも最小側部間間隔距離D_{SS-ML}、及びゲート金属線１２２の側部S_{122}からソース金属線１０２の第１の端部１２６までの少なくとも最小側部端部間間隔D_{SE}を有する。代替的に、ソース金属線１０２又はドレイン金属線１０４のうちの１つは、別個のメタライゼーションパターンで形成され得る。

【００１６】

図１Ａに示されるように、すべてのトランジスタ１１２のゲート１１８は、ゲート金属線１２２に結合される。したがって、図１Ａのトランジスタ１１２は、それぞれの電流I_{112}を並列に供給するように、ゲート電圧V_{GATE}によって制御される。これは、例えば、サイズが小さいためにトランジスタ１１２のうちの１つによって駆動され得るよりも大きな駆動強度を提供するために行われ得る。ＩＣ１００はまた、ソース電圧V_{SRC}又はドレイン電圧V_{DRN}を供給するためにソース金属線１０２及びドレイン金属線１０４のうちの少なくとも１つに結合され得る、信号金属線１３０などの追加の金属線を含む。信号金属線１３０の側部S_{130}は、ソース金属線１０２の第２の端部１３２及びドレイン金属線１０４の第２の端部１３４から端部側部間距離D_{ES}だけ離間している。ＩＣ１００はまた、トランジスタ間に代替ゲート１３６を含む。代替ゲート１３６は、非アクティブな非導電性特徴（例えば、ダミーゲート）であり得る。いくつかの例では、代替ゲート１３６は、ＩＣ１００上のトランジスタを相互接続するために使用され得る。いくつかの例では、代替ゲート１３６は、ドレイン金属線１０４及び／又はソース金属線１０２の各側のチャネルを制御するための追加のゲート１１８であり得る。そのような例では、追加のゲート１１８は、ビア１２４によってゲート金属線１２２に結合される。この点に関して、ソース１０８及びドレイン１１０の各々は、ソース１０８とドレイン１１０との間に印加される電圧の極性に応じて、トランジスタ１１２のソース又はドレインのいずれかとして機能し得ることにも留意されたい。

【００１７】

図１Ｂは、図１Ａのトランジスタ１１２のうちの１つのソース金属線１０２及びドレイン金属線１０４の上面図を示す図である。図１Ｂはまた、ゲート１１８、ゲート金属線１２２、及び信号金属線１３０を含む。図１Ｂは、ソース金属線１０２及びドレイン金属線１０４の上面１４４上に配置されたビア１４２のためのビアランディング領域１４０を示すために提供される。ここで、ソース金属線１０２上のビアランディング領域１４０は、ドレイン金属線１０４上のビアランディング領域１４０と同じサイズである。ビアランディング領域A_{140}は、金属層１０６をより高いレベルの金属（図示せず）に結合するビアランディング領域１４０の断面領域を示す。例えば、金属層１０６は第１の金属層Ｍ１であり得、ビア１４２は第２の金属層Ｍ２又はより高い金属層（例えば、Ｍ３又はＭ４）に結合され得る。ビアランディング領域１４０の抵抗は、断面ビアランディング領域A_{140}に反比例する。したがって、ビア１４２の断面ビアランディング領域A_{140}を増大させることは、トランジスタ１１２への金属相互接続における抵抗を低減させることになる。トランジスタ１１２への金属相互接続における抵抗を低減させることは、電力消費を低減させ、回路性能を改善することができる。しかしながら、ビア形成には制限があり、それは、使用されるビアの数を制限し得る＋Ｙ軸方向におけるビア間分離距離、及び／又はビア間容量を最小限に抑えるための側部間のビアの重なりに対する制限を含み得る。

【００１８】

図１Ｃは、図１Ｂのトランジスタ１１２のソース金属線１０２及びドレイン金属線１０４の別の上面図を示す図である。図１Ｃは、ソース金属線１０２及びドレイン金属線１０４の底面１５４上に配置されたビア１５２のためのビアランディング領域１５０を示すために提供される。ソース金属線１０２上のビアランディング領域１５０は、ドレイン金属線１０４上のビアランディング領域１５０と同じサイズである。ビアランディング領域１５０の断面ビアランディング領域A_{150}は、金属層１０６をより低いレベルの金属又は

拡散領域１１４に結合するビア（図示せず）の断面領域である。例えば、ビアランディング領域１５０は、ソース金属線１０２をソース１０８に結合し、かつ、ドレイン金属線１０４をドレイン１１０に結合する、ビア１５２の断面ビアランディング領域A_{150}を示す。

【００１９】

ビアランディング領域１４０、１５０を示すことに加えて、図１Ｂ及び図１Ｃはまた、ソース金属線１０２上のビア１４２、１５２がドレイン金属線１０４上のビア１４２、１５２に対向している（すなわち、ゲート１１８の両側にある）ことを示すために提供される。金属相互接続間の容量は、トランジスタ１１２の遅延を増加させ得る。トランジスタ１１２への金属相互接続は、ソース金属線１０２、ドレイン金属線１０４、及びビア１４２、１５２を含む。したがって、そのような特徴間の容量は、トランジスタ１１２を含む回路の性能を損なう可能性がある。

【００２０】

具体的には、ソース金属線１０２とドレイン金属線１０４との間に、側部間距離Ｄ１に依存する容量Ｃ１が存在する。容量Ｃ１は、ソース金属線１０２とドレイン金属線１０４とが互いに対向する長さＬ１にも依存する。図１Ａ～図１Ｃのソース金属線１０２は、ドレイン金属線１０４と同じ長さであり、それらは、それらの全長にわたって互いに対向している。したがって、ソース金属線１０２の長さは、容量Ｃ１を生成する長さＬ１である。

【００２１】

また、ソース金属線１０２の上面１４４上のビア１４２とドレイン金属線１０４との間に容量Ｃ２があり、ソース金属線１０２の底面１５４上のビア１５２とドレイン金属線１０４との間に容量Ｃ３がある。容量Ｃ２は、ビア１４２が互いに平行である長さＬ２及びそれらの間の距離Ｄ２に依存する。容量Ｃ３は、ビア１５２が互いに平行である長さＬ３及びそれらの間の距離Ｄ３に依存する。

【００２２】

単一のメタライゼーションパターン内の金属特徴に課され得る製造上の制限の別の例は、図１Ｂのビア１４２間の＋Ｙ軸方向のビア間距離D_{142}及び図１Ｃのビア１５２間の＋Ｙ軸方向の距離D_{152}である。距離D_{142}及びD_{152}は、長さＬ１内のソース金属線１０２及びドレイン金属線１０４に結合され得るビア１４２、１５２の数を制限する。ソース１０８とソース金属線１０２との間の抵抗を低減させる１つの方法は、例えば、ビア１５２の数を増加させることなどによって、ビア１５２の領域を増大させることである。ビア１５２の数を増加させる代替形態は、既存のビア１５２の断面領域を増大させることであろう。しかしながら、これらの方法は両方とも、ビア１５２間の距離D_{152}、並びにビア１５２からソース金属線１０２及びドレイン金属線１０４の第１の端部１２６、１２８までの距離、及びビア１５２から第２の端部１３２、１３４までの距離によって制限され、これらはすべて長さＬ１内に収まらなければならない。

【００２３】

図２は、図３Ａ～図３Ｃの例示的なＩＣ３００を製造する例示的な方法２００のフローチャートであり、ソース金属線３０２とドレイン金属線３０４との間の側部間容量C_{SS-ML}を増加させることなく、低減した相互接続抵抗のためにビアランディング領域３０６（図３Ｂ及び図３Ｃ）を増大させるために＋Ｙ軸方向において遠くに延びるソース金属線３０２及びドレイン金属線３０４のうちの１つを含む。方法２００は、半導体３１０の拡散領域３０８内に、各々がソース３１４及びドレイン３１６を備えるトランジスタ３１２を形成すること（ブロック２０２）と、ソース３１４に結合され、かつ、第１の方向（＋Ｙ軸方向）に延びる、ソース金属線３０２を形成すること（ブロック２０６）と、ドレイン３１６に結合され、かつ、第１の方向（＋Ｙ軸方向）に延びる、ドレイン金属線３０４を形成すること（ブロック２０８）と、を含む、金属層３１８を形成すること（ブロック２０４）とを含む。方法２００では、ソース金属線３０２及びドレイン金属線３０４の第１の金属線を、ソース金属線３０２及びドレイン金属線３０４の第２の金属線よりも第

１の方向（＋Ｙ軸方向）において遠くに延びるように形成する（ブロック２１０）。

【００２４】

図３Ａは、例示的なＩＣ３００の上面図を示す図であり、トランジスタ３１２のソース金属線３０２及びドレイン金属線３０４のうちの第１のもの（例えば、第１の金属線）が、ソース金属線３０２及びドレイン金属線３０４のうちの第２のもの（例えば、第２の金属線）よりも第１の方向（例えば、＋Ｙ軸方向）において遠くに延びる。このように第１の金属線を延ばすことにより、最小ビア間距離制限を依然として維持しながら、低減した相互接続抵抗のためにビアランディング領域３０６（図３Ｂ参照）を増大させるための＋Ｙ軸方向の追加の長さが提供される。ドレイン金属線３０４は、ソース金属線３０２に対応するように＋Ｙ軸方向に同様には延びないので、ソース金属線３０２とドレイン金属線３０４との間の側部間容量C_{SS-ML}は増加しない。メタライゼーションパターンに対して許容される最小距離について本明細書で使用される様々な用語は、メタライゼーションパターンを有する金属層の特徴の製造において使用される設計規則を指す他の変形形態の中でも、最小分離距離及び最小間隔距離を含み得ることに留意されたい。

【００２５】

ソース３１４及びドレイン３１６は、拡散領域３０８内に配置される。拡散領域３０８は、Ｎ型ドーパント及びＰ型ドーパント（すなわち、五価又は三価の材料）のうちの少なくとも１つでドープされた半導体３１０（例えば、シリコン）の領域である。ソース金属線３０２は、ソース３１４に結合され、図３Ａの＋Ｙ軸方向である第１の方向に延びる。ドレイン金属線３０４は、ドレイン３１６に結合され、やはり第１の方向に延びる。ＩＣ３００内のトランジスタ３１２の各々は、ソース金属線３０２とドレイン金属線３０４との間の拡散領域３０８上に配置されたゲート３２４を含む。ＩＣ３００は、図１Ａの例ではＸ軸方向である第２の方向に延びるゲート金属線３２６も含む。ゲート金属線３２６は、ビア３２７によってトランジスタ３１２のゲート３２４に結合される。ゲート金属線３２６上の電圧V_{GATE}は、トランジスタ３１２をアクティブ化するためにゲート３２４の各々に供給される。このようにして、この例におけるトランジスタ３１２は、より大きな駆動電流能力を提供するために並列に結合される。しかしながら、ＩＣ３００は一例にすぎず、本明細書で開示する例示的な態様は、複数のトランジスタ３１２が並列に結合されたＩＣに限定されない。加えて、ＩＣ３００は、非アクティブな非導電性特徴（例えば、ダミーゲート）であり得る代替ゲート３２５を含む。いくつかの例では、代替ゲート３２５は、ＩＣ３００上のトランジスタを相互接続するために使用され得る。いくつかの例では、代替ゲート３２５は、ドレイン金属線３０４及び／又はソース金属線３０２の各側の電流フローを制御するための追加のゲート３２４であり得る。そのような例では、代替ゲート３２５は、追加のビア３２７（図示せず）によってゲート金属線３２６に結合される。当業者は、ソース３１４及びドレイン３１６が、トランジスタ３１２のうちの１つに印加される第１の電圧下でソース３１４として機能し、第２の電圧下でドレイン３１６として機能し得る拡散領域３０８の一部分であることを認識すべきである。

【００２６】

ソース金属線３０２は第１の方向（例えば、＋Ｙ軸方向）に延び、ゲート金属線３２６は第２の（Ｘ軸）方向に延びるので、ソース金属線３０２は、この例ではゲート金属線３２６に直交する。したがって、ソース金属線３０２の各々は、ゲート金属線３２６の近位にある（すなわち、近くに位置する）第１の端部３２８と、ゲート金属線３２６の遠位にある（すなわち、ゲート金属線３２６から離れて位置する）第２の端部３３０と、を含む。同様に、ドレイン金属線３０４の各々は、ゲート金属線３２６の近位にある第１の端部３３２と、ゲート金属線３２６かの遠位にある第２の端部３３４と、を含む。図３Ａの例では、ソース金属線３０２の第１の端部３２８は、ドレイン金属線３０４の第１の端部３３２よりも＋Ｙ軸方向において遠くに延びる。別の言い方をすれば、ソース金属線３０２の第１の端部３２８とゲート金属線３２６との間のソース金属からゲート金属までの距離D_{SG}は、ドレイン金属線３０４の第１の端部３３２とゲート金属線３２６との間のドレイン金属からゲート金属までの距離D_{DG}未満である。

【００２７】
図３Ａの例では、ソース金属線３０２は、ドレイン金属線３０４よりもゲート金属線３２６に近いが、本明細書で開示する態様の代替例では、ドレイン金属線３０４の第１の端部３３２は、ソース金属線３０２の第１の端部３２８よりも＋Ｙ軸方向に遠くにあり得る。したがって、ＩＣ３００では、第１の金属線は、ソース金属線３０２及びドレイン金属線３０４のうちの一方であり、ソース金属線３０２及びドレイン金属線３０４のうちの他方である第２の金属線よりも第１の方向において遠くに延びる。図３Ａの例では、第１の金属線はソース金属線３０２である。ＩＣ３００はまた、トランジスタ３１２のソース金属線３０２又はドレイン金属線３０４のうちの１つに結合され得る、第２の方向（例えば、Ｘ軸方向）に延びる信号金属線３３６（参照のために図３Ａ～図３Ｃの各々に示される）を含む。信号金属線３３６は、第２の端部３３０及び第２の端部３３４から＋Ｙ軸方向に少なくとも最小分離距離である。

【００２８】
図３ＡのＩＣ３００のいくつかの例では、ドレイン金属からゲート金属までの距離D_{DG}は、ドレイン金属線３０４の第１の端部３３２とゲート金属線３２６の側部Ｓ３２６との間のメタライゼーションパターンにおいて許容される最小分離距離であり得る。前述したように、図３Ａにおけるソース金属からゲート金属までの距離D_{SG}は、ドレイン金属からゲート金属までの距離D_{DG}未満である。したがって、そのような例では、ソース金属線３０２は、ドレイン金属線３０４と同じメタライゼーションパターンで形成されないことがある。例では、ドレイン金属線３０４及びゲート金属線３２６は、金属層３１８を形成するための第１のメタライゼーションパターンで形成されてもよく、ソース金属線３０２は、メタライゼーションパターンの最小寸法制限を回避するために、金属層３１８を形成するための第２のメタライゼーションパターンで形成され、これにより、ソース金属線３０２が第１の方向において遠くに延びることが可能になる。ソース金属線３０２の第１の端部３２８が＋Ｙ軸方向に延びている程度は、ソース金属線３０２とゲート金属線３２６との間の容量の考慮事項に基づいて制限され得る。

【００２９】
図３Ｂ及び図３Ｃは、ソース金属線３０２を延ばすことにより、ソース金属線３０２の上方及び下方のビアに対する変更が可能になることを示すために提供される。図３Ｂは、図３ＡのＩＣ３００内のトランジスタ３１２のうちの１つのソース金属線３０２及びドレイン金属線３０４の上面図を示す図である。図３Ｂは、ソース金属線３０２の上面３４２上のビアランディング領域３０６を示す。ビアランディング領域３０６は、上面３４２上に配置されたビア３４４の断面領域A_{344}を増大させるために、第１の方向の長さを増大させることができる。これにより、ビア３４４の抵抗が低減される。加えて、図３Ｂでは、ビアランディング領域３０６が、ドレイン金属線３０４上のビア３４６に直接対向しないように第１の方向にシフトされることが分かる。ビアランディング領域３０６をシフトさせる結果として、ビア３４４とビア３４６との間の容量が低減される。この例は、ソース３１４への接続における抵抗を低減させるために＋Ｙ軸方向に延びているソース金属線３０２を示しているが、代替形態として、ソース金属線３０２ではなくドレイン金属線３０４を同様に＋Ｙ軸方向に延ばして、ドレイン３１６への接続における抵抗を低減させることができることに再び留意されたい。別の代替形態では、ソース金属線３０２及びドレイン金属線３０４のうちの第１のものは、以下に示すように、－Ｙ軸方向に延びていてもよい。

【００３０】
図３Ｃは、図３Ｂのトランジスタ３１２のソース金属線３０２及びドレイン金属線３０４の上面図を示す図である。図３Ｃは、延びているソース金属線３０２の底面３５２上のビア３５０のためのビアランディング領域３４８を示す。ビア３５４は、ドレイン金属線３０４をドレイン３１６に結合する。図３Ｃでは、ソース３１４に結合されたビア３５０は、ドレイン３１６に結合されたビア３５４から離れて＋Ｙ軸方向にシフトされて、最小ビア間間隔制限を依然として維持しながらビア間容量を低減させる。ここで、ソース３１

４に結合されたビア３５０は、抵抗を低減させるためにサイズを増大させることもできるが、この例ではサイズ変更されない。

【００３１】

図４は、例示的なＩＣ４００の上面図であり、トランジスタ４０６のソース金属線４０２（１）～４０２（４）は、抵抗を低減させるためにビアランディング領域（図示せず）のサイズを増大させ、ビア間容量を低減させるためにビアランディング領域をシフトさせるために、異なる距離だけドレイン金属線４０４（１）～４０４（４）よりも第１の方向（例えば、＋Ｙ軸方向）において遠くに延びる。他の態様では、ＩＣ４００は、図３Ａ～図３ＣのＩＣ３００に対応する。図４では、ソース金属線４０２（１）、ソース金属線４０２（２）、及びソース金属線４０２（４）は各々、ゲート金属線４１０と対応するドレイン金属線４０４（１）、４０４（２）、及び４０４（４）の第１の端部４１２との間の分離距離D_{408}未満である、ソース金属線４０２の第１の端部４０８とゲート金属線４１０との間の分離距離D_{412}（１）、D_{408}（２）、D_{408}（４）を有する。示されるように、ソース金属線４０２（２）は、＋Ｙ軸方向においてドレイン金属線４０４（２）よりも遠くに延びるが、ソース金属線４０２（１）及び４０２（４）までは延びない。したがって、ソース金属線４０２（２）に結合されたビアは、ソース金属線４０２（３）に結合されたビアよりも面積が大きくてもよいが、ソース金属線４０２（１）及び４０２（４）に結合されたビアほど大きくなくてもよい。この点に関して、ソース金属線４０２（２）に結合された金属相互接続における抵抗又は容量の中間低減が、要件を満たすのに十分であると判定され得る。別の例では、ソース金属線４０２（１）～４０２（４）のいずれかは、ドレイン金属線４０４（１）～４０４（４）よりも遠くに任意の所望の距離だけ延び得る。代替例では、ドレイン金属線４０４（１）～４０４（４）のうちの１つ又は複数は、抵抗又は容量を低減させるために、異なる距離だけソース金属線４０２（１）～４０２（４）よりも第１の方向に遠くに延び得る。図４の例では、ソース金属線４０２（１）～４０２（４）及びドレイン金属線４０４（１）～４０４（４）の各々は、信号金属線４１４から同じ距離D_{414}である。

【００３２】

図５Ａは、例示的なＩＣ５００の上面図の図であり、ビアランディング領域５０８の長さL_{VIA}を増大させ（図５Ｂ及び図５Ｃ参照）、少なくとも１つのビア５１０のビアランディング領域５０８をシフトさせて容量を低減させるためのより大きな距離を提供するために、トランジスタ５０６のドレイン金属線５０２及びソース金属線５０４のうちの第１のものが、第１の方向（例えば、－Ｙ軸（負のＹ軸）方向）において遠くに延びる。ドレイン金属線５０２及びソース金属線５０４は、ゲート５１２の両側で第１の方向に延びる。図５Ａは、ビア５１０内の抵抗の低減を達成し、ゲート金属線５１４から離れる方向にビアランディング領域５０８をシフトさせて、第２の金属線（すなわち、ドレイン金属線５０２及びソース金属線５０４のうちの第２のもの）上のビア５１０との容量を低減させるために、ドレイン金属線５０２及びソース金属線５０４の第１の金属線が、ゲート金属線５１４から離れる方向に延びていてもよいことを示すために提供される。この例では、ドレイン金属線５０２は、ソース金属線５０４とドレイン金属線５０２との間の容量の増加を回避するために、ソース金属線５０４を越えて延びている。図５Ａにおいて、ソース金属線５０４は、第１の方向において信号金属線５１６から距離D_{504}である。いくつかの例では、距離D_{504}は、最小許容分離距離である。いくつかの例では、ドレイン金属線５０２は、信号金属線５１６からより小さい間隔距離D_{502}を有するように延びていてもよく、距離D_{502}は、最小許容間隔距離よりも小さくなり得る。したがって、ドレイン金属線５０２は、ソース金属線５０４及び信号金属線５１６とは異なるメタライゼーションパターンで形成され得る。他の態様では、ＩＣ５００は、図３Ａ～図４のＩＣ３００及び４００に対応し得る。

【００３３】

図５Ｂ及び図５Ｃは各々、ゲート金属線５１４に結合されたゲート５１２の両側にドレイン金属線５０２及びソース金属線５０４を含む、図５Ａのトランジスタ５０６のうちの

１つを示す。ドレイン金属線５０２及びソース金属線５０４のうちの１つは、信号金属線５１６に結合され得る。図５Ｂは、ドレイン金属線５０２及びソース金属線５０４の上面５１８上のビア５１０を示す。ドレイン金属線５０２上のビア５１０は、ドレイン金属線５０２を延ばすことによって可能になる増大したビアランディング領域A_{510}，を有する。増大したビアランディング領域A_{510}は、最小ビア間距離D_{510}を維持しながら、ビア５１０内の抵抗を低減させる。ソース金属線５０４上のビア５１０との容量を低減させるために、ドレイン金属線５０２上のビア５１０もまた、第１の方向にシフトされる。図５Ｃは、ドレイン金属線５０２及びソース金属線５０４の底面５２４に結合されたビア５２２を示す。ソース金属線５０４に結合されたビア５２２とのビア間容量を低減させるために、ドレイン金属線５０２に結合されたビア５２２もまた、第１の方向にシフトされる。加えて、ビア５１０とドレイン５２６との間でビア５２２を位置合わせするためにビア５２２とビア５１０の両方を第１の方向にシフトさせることにより、ドレイン５２６からビア５２２、ドレイン金属線５０２、及びビア５１０を通ってより高い金属層までのまっすぐな垂直経路を提供することができ、これは、ドレイン５２６への金属相互接続の抵抗を低減させる。

【００３４】

図６は、例示的なＩＣ６００の上面図であり、ビアランディング領域サイズ及びビア断面領域を増大させるために、トランジスタ６０４のドレイン金属線６０２（１）～６０２（４）が、ソース金属線６０６（１）～６０６（４）よりも第１の方向に異なる距離だけ遠くに延びる。ここで、ドレイン金属線６０２（１）～６０２（４）及びソース金属線６０６（１）～６０６（４）は、ゲート金属線６０８から同じ距離D_{608}であり、信号金属線６１０から様々な距離D_{608}（１）～D_{608}（４）である。ドレイン金属線６０２が延びている量は、ビアをシフトできる量、及びビアランディング領域を延ばすことができる量を決定する。ドレイン金属線６０２（１）及び６０２（４）は、ドレイン金属線６０２（２）よりも大きく延びている。したがって、ドレイン金属線６０２（１）及び６０２（４）へのビアは、ドレイン金属線６０２（３）へのビアよりも低い抵抗を有するドレイン金属線６０２（２）へのビアよりも低い抵抗を有し得る。上述したように、ビアをシフトさせることは、容量の低減も提供する。

【００３５】

図７は、例示的なＩＣ７００の上面図であり、ビアランディング領域のサイズを増大させて容量を増加させることなく抵抗を低減させ、ビアランディング領域をそれぞれの方向にシフトさせてビア間容量を低減させるために、トランジスタ７０４のドレイン金属線７０２は、トランジスタ７０４のソース金属線７０６よりも第１の方向において遠くに延び、ソース金属線７０６は、ドレイン金属線７０２よりも第２の方向において遠くに延びる。この例では、金属相互接続抵抗は、ドレイン金属線７０２及びソース金属線７０６の両方に対して低減させることができ、抵抗及び容量の異なるレベルの低減を達成するために、各トランジスタにおいて調整してソース金属線７０６及びドレイン金属線７０２を延ばすことができる。図７のトランジスタ７０４は、ゲート金属線７１０に並列に結合されるが、トランジスタ７０４は、この点に関して限定されず、図７に示されるゲート金属線７１０は、トランジスタ７０４の各々がそれぞれのゲート電圧V_{GATE}によって個別にアクティブ化されるようにセグメント化されてもよい。ソース金属線７０６又はドレイン金属線７０２のいずれかは、信号金属線７１２に結合され得る。

【００３６】

図８は、例示的なＩＣを含むことができる例示的なワイヤレス通信デバイス８００を示し、１つ又は複数のＩＣ８０２から形成されるＲＦ構成要素を含み、トランジスタのソース金属線及びドレイン金属線のうちの少なくとも１つが、図３Ａ～図７のＩＣを含み、本明細書で開示される態様のいずれかによる、低減した相互接続抵抗のためにビアランディング領域を増大させるために他の金属線よりもある方向において遠くに延びる。ワイヤレス通信デバイス８００は、例として、上記で言及したデバイスのいずれかを含み得るか、又はその中に設けられ得る。図８に示されるように、ワイヤレス通信デバイス８００は、

トランシーバ８０４とデータプロセッサ８０６とを含む。データプロセッサ８０６は、データ及びプログラムコードを記憶するメモリを含み得る。トランシーバ８０４は、双方向通信をサポートする送信機８０８と受信機８１０とを含む。概して、ワイヤレス通信デバイス８００は、任意の数の通信システム及び周波数帯域用の任意の数の送信機８０８及び／又は受信機８１０を含み得る。トランシーバ８０４のすべて又は一部分は、１つ又は複数のアナログＩＣ、ＲＦＩＣ、混合信号ＩＣ上などに実装され得る。

【００３７】

送信機８０８又は受信機８１０は、スーパーヘテロダインアーキテクチャ又はダイレクトコンバージョンアーキテクチャで実装され得る。スーパーヘテロダインアーキテクチャでは、信号は、複数の段階においてＲＦとベースバンドとの間で、例えば、１つの段階においてＲＦから中間周波数（intermediate frequency、ＩＦ）に、次いで、別の段階においてＩＦからベースバンドに周波数変換される。ダイレクトコンバージョンアーキテクチャでは、信号は、１つの段階でＲＦとベースバンドとの間で周波数変換されている。スーパーヘテロダインアーキテクチャ及びダイレクトコンバージョンアーキテクチャは、異なる回路ブロックを使用すること、及び／又は異なる要件を有することがある。図８のワイヤレス通信デバイス８００では、送信機８０８及び受信機８１０は、ダイレクトコンバージョンアーキテクチャで実装される。

【００３８】

送信経路で、データプロセッサ８０６は、送信されるデータを処理し、Ｉアナログ出力信号及びＱアナログ出力信号を送信機８０８に提供する。例示的なワイヤレス通信デバイス８００では、データプロセッサ８０６は、データプロセッサ８０６により生成されるデジタル信号を、更なる処理のために、Ｉアナログ出力信号及びＱアナログ出力信号、例えばＩアナログ出力信号及びＱ出力電流へと変換するためのデジタルアナログ変換器（digital-to-analog converters、ＤＡＣｓ）８１２（１）、８１２（２）を含む。

【００３９】

送信機８０８内では、ローパスフィルタ８１４（１）、８１４（２）は、前のデジタルアナログ変換によって引き起こされた望ましくない信号を除去するために、それぞれ、Ｉアナログ出力信号及びＱアナログ出力信号をフィルタリングする。ローパスフィルタ８１４（１）、８１４（２）は、ＡＷフィルタパッケージ８０３として実装され得る。増幅器（amplifiers、ＡＭＰｓ）８１６（１）、８１６（２）は、ローパスフィルタ８１４（１）、８１４（２）それぞれからの信号を増幅し、Ｉベースバンド信号及びＱベースバンド信号を提供する。アップコンバータ８１８は、アップコンバートされた信号８２４を提供するために、ミキサ８２０（１）、８２０（２）を通してＴＸ　ＬＯ信号生成器８２２からのＩ送信（transmit、ＴＸ）局部発振器（local oscillator、ＬＯ）信号及びＱ送信（transmit、ＴＸ）局部発振器（local oscillator、ＬＯ）信号を用いてＩベースバンド信号及びＱベースバンド信号をアップコンバートする。フィルタ８２６が、アップコンバートされた信号８２４をフィルタリングして、周波数アップコンバージョンによって引き起こされた望ましくない信号、並びに、受信周波数帯域内の雑音を除去する。電力増幅器（power amplifier、ＰＡ）８２８は、所望の出力電力レベルを取得するために、フィルタ８２６からのアップコンバートされた信号８２４を増幅し、送信ＲＦ信号を提供する。送信ＲＦ信号は、デュプレクサ又はスイッチ８３０を通してルーティングされ、アンテナ８３２を介して送信される。ローパスフィルタ８１４（１）及び８１４（２）のいずれか、又はフィルタ８２６は、弾性波フィルタ（ＡＷフィルタ）パッケージ８０３であり得る。

【００４０】

受信経路では、アンテナ８３２は、基地局によって送信された信号を受信し、受信ＲＦ信号を提供し、受信ＲＦ信号は、デュプレクサ又はスイッチ８３０を通してルーティングされて、低雑音増幅器（low noise amplifier、ＬＮＡ）８３４に提供される。デュプレクサ又はスイッチ８３０は、ＲＸ信号がＴＸ信号から隔離されるように、特定の受信（ＲＸ）対ＴＸデュプレクサ周波数分離を用いて動作するように設計されている。受信され

たＲＦ信号は、ＬＮＡ８３４によって増幅され、フィルタ８３６によってフィルタリングされて、所望のＲＦ入力信号を取得する。ダウンコンバージョンミキサ８３８（１）、８３８（２）が、フィルタ８３６の出力を、ＲＸ　ＬＯ信号生成器８４０からのＩ　ＲＸ　ＬＯ信号及びＱ　ＲＸ　ＬＯ信号（すなわち、ＬＯ＿Ｉ及びＬＯ＿Ｑ）と混合して、Ｉベースバンド信号及びＱベースバンド信号を生成する。Ｉベースバンド信号及びＱベースバンド信号は、ＡＭＰ８４２（１）、８４２（２）によって増幅され、更にローパスフィルタ８４４（１）、８４４（２）によってフィルタ処理されて、Ｉアナログ入力信号及びＱアナログ入力信号を取得し、これらがデータプロセッサ８０６に提供される。フィルタ８３６及びローパスフィルタ８４４（１）、８４４（２）のいずれも、ＡＷフィルタパッケージ８０３であり得る。この例では、データプロセッサ８０６は、データプロセッサ８０６によって更に処理されるように、アナログ入力信号をデジタル信号に変換するためのアナログデジタル変換器（analog-to-digital converters、ＡＤＣｓ）８４６（１）、８４６（２）を含む。

【００４１】

図８のワイヤレス通信デバイス８００では、ＴＸ　ＬＯ信号生成器８２２が、周波数アップコンバージョンのために使用されるＩ　ＴＸ　ＬＯ信号及びＱ　ＴＸ　ＬＯ信号を生成する一方で、ＲＸ　ＬＯ信号生成器８４０が、周波数ダウンコンバージョンのために使用されるＩ　ＲＸ　ＬＯ信号及びＱ　ＲＸ　ＬＯ信号を生成する。各ＬＯ信号は、特定の基本周波数を持つ周期信号である。ＴＸ位相ロックループ（phase-locked loop、ＰＬＬ）回路８４８は、データプロセッサ８０６からタイミング情報を受信し、ＴＸ　ＬＯ信号生成器８２２からのＴＸ　ＬＯ信号の周波数及び／又は位相を調整するために使用される制御信号を生成する。同様に、ＲＸ　ＰＬＬ回路８５０は、データプロセッサ８０６からタイミング情報を受信し、ＲＸ　ＬＯ信号生成器８４０からのＲＸ　ＬＯ信号の周波数及び／又は位相を調整するために使用される制御信号を生成する。

【００４２】

図３Ａ～図７のＩＣを含み、本明細書で開示する態様のいずれかによる、トランジスタのソース金属線及びドレイン金属線のうちの少なくとも１つが、低減した相互接続抵抗のためにビアランディング領域を増大させるために他の金属線よりもある方向において遠くに延びる例示的なＩＣを各々含むことができるワイヤレス通信デバイス８００は、任意のプロセッサベースのデバイス内に設けられ得るか、又は任意のプロセッサベースデバイスに組み込まれ得る。例は、限定されるものではないが、セットトップボックス、エンターテイメントユニット、ナビゲーションデバイス、通信デバイス、固定ロケーションデータユニット、モバイルロケーションデータユニット、全地球測位システム（global positioning system、ＧＰＳ）デバイス、モバイルフォン、セルラフォン、スマートフォン、セッション開始プロトコル（session initiation protocol、ＳＩＰ）フォン、タブレット、ファブレット、サーバ、コンピュータ、ポータブルコンピュータ、モバイルコンピューティングデバイス、ウェアラブルコンピューティングデバイス（例えば、スマートウォッチ、ヘルス又はフィットネストラッカ、アイウェアなど）、デスクトップコンピュータ、携帯情報端末（personal digital assistant、ＰＤＡ）、モニタ、コンピュータモニタ、テレビ、チューナ、ラジオ、衛星ラジオ、音楽プレーヤ、デジタル音楽プレーヤ、ポータブル音楽プレーヤ、デジタルビデオプレーヤ、ビデオプレーヤ、デジタルビデオディスク（digital video disc、ＤＶＤ）プレーヤ、ポータブルデジタルビデオプレーヤ、自動車、車両部品、アビオニクスシステム、ドローン、及びマルチコプターを含む。

【００４３】

図９は、図３Ａ～図７のＩＣを含み、本明細書で開示される任意の態様による、トランジスタのソース金属線及びドレイン金属線のうちの少なくとも１つが、低減した相互接続抵抗のためにビアランディング領域を増大させるために他の金属線よりもある方向において遠くに延びる例示的なＩＣを含む回路を含むプロセッサベースのシステム９００の一例を示す。この例では、プロセッサベースのシステム９００は、各々が１つ又は複数のプロ

セッサ９０４を含む、ＣＰＵ又はプロセッサコアと称されることもある、１つ又は複数の中央プロセッサユニット（central processor units、ＣＰＵｓ）９０２を含む。ＣＰＵ９０２は、一時的に記憶されたデータへの高速アクセスのためにプロセッサ９０４に結合されたキャッシュメモリ９０６を有し得る。ＣＰＵ９０２は、システムバス９０８に結合され、プロセッサベースのシステム９００内に含まれるマスタデバイスとスレーブデバイスとを相互結合することができる。よく知られているように、ＣＰＵ９０２は、システムバス９０８を介してアドレス情報、制御情報及びデータ情報を交換することによって、これらの他のデバイスと通信する。例えば、ＣＰＵ９０２は、スレーブデバイスの一例としてメモリコントローラ９１０にバストランザクション要求を通信することができる。図９には示されていないが、複数のシステムバス９０８が設けられ得る。各システムバス９０８は、異なるファブリックを構成する。

【００４４】

他のマスタデバイス及びスレーブデバイスをシステムバス９０８に接続することができる。図９に示されるように、これらのデバイスは、例として、メモリコントローラ９１０及び１つ又は複数のメモリアレイ９１４を含む、メモリシステム９１２と、１つ又は複数の入力デバイス９１６と、１つ又は複数の出力デバイス９１８と、１つ又は複数のネットワークインターフェースデバイス９２０と、１つ又は複数のディスプレイコントローラ９２２と、を含むことができる。入力デバイス９１６は、限定はしないが、入力キー、スイッチ、音声プロセッサなどを含む、任意のタイプの入力デバイスを含むことができる。出力デバイス９１８は、限定はしないが、オーディオ、ビデオ、他の視覚インジケータなどを含む、任意のタイプの出力デバイスを含むことができる。ネットワークインターフェースデバイス９２０は、ネットワーク９２４との間のデータの交換を可能にするように構成された任意のデバイスであり得る。ネットワーク９２４は、ワイヤードネットワーク又はワイヤレスネットワーク、プライベートネットワーク又はパブリックネットワーク、ローカルエリアネットワーク（local area network、ＬＡＮ）、ワイヤレスローカルエリアネットワーク（wireless local area network、ＷＬＡＮ）、ワイドエリアネットワーク（wide area network、ＷＡＮ）、ＢＬＵＥＴＯＯＴＨ（登録商標）ネットワーク、及びインターネットを含むが、これらに限定されない、任意のタイプのネットワークであってもよい。ネットワークインターフェースデバイス（単数又は複数）９２０は、所望される任意のタイプの通信プロトコルをサポートするように構成することができる。

【００４５】

ＣＰＵ９０２はまた、１つ又は複数のディスプレイ９２６に送られる情報を制御するために、システムバス９０８を介してディスプレイコントローラ（単数又は複数）９２２にアクセスするように構成され得る。ディスプレイコントローラ（単数又は複数）９２２は、ディスプレイ（単数又は複数）９２６に好適なフォーマットに表示されるべき情報を処理する１つ又は複数のビデオプロセッサ９２８を介して表示されるべき情報をディスプレイ（単数又は複数）９２６に送る。ディスプレイ（単数又は複数）９２６は、陰極線管（cathode ray tube、ＣＲＴ）、液晶ディスプレイ（liquid crystal display、ＬＣＤ）、プラズマディスプレイ、発光ダイオード（light-emitting diode、ＬＥＤ）ディスプレイなどを含むが、これらに限定されない任意のタイプのディスプレイを含むことができる。

【００４６】

当業者は、本明細書で開示する態様に関して説明する様々な例解的な論理ブロック、モジュール、回路、及びアルゴリズムが、電子ハードウェア、メモリ内若しくは別のコンピュータ可読媒体内に記憶され、プロセッサ若しくは他の処理デバイスによって実行される命令、又は両方の組み合わせとして実装され得ることを更に理解されよう。本明細書で説明するマスタデバイス及びスレーブデバイスは、例として、任意の回路、ハードウェア構成要素、ＩＣ、又はＩＣチップにおいて採用され得る。本明細書で開示するメモリは、任意のタイプ及びサイズのメモリであってよく、所望される任意のタイプの情報を記憶するように構成され得る。この互換性について明確に説明するために、様々な例示的な構成要

素、ブロック、モジュール、回路、及びステップについて、それらの機能性に関して上記で概して説明してきた。このような機能性がどのように実装されるかは、特定の適用例、設計上の選択、及び／又はシステム全体に課される設計制約によって決まる。当業者は、説明する機能を特定の用途ごとに様々な方法で実現し得るが、そのような実装決定は、本開示の範囲からの逸脱を引き起こすものと解釈されるべきではない。

【００４７】

本明細書で開示する態様に関連して説明する様々な例示的な論理ブロック、モジュール、及び回路は、プロセッサ、デジタル信号プロセッサ（Digital Signal Processor、ＤＳＰ）、特定用途向け集積回路（Application Specific Integrated Circuit、ＡＳＩＣ）、フィールドプログラマブルゲートアレイ（Field Programmable Gate Array、ＦＰＧＡ）若しくは他のプログラマブル論理デバイス、ディスクリートゲート若しくはトランジスタ論理、ディスクリートハードウェア構成要素、又は本明細書で説明する機能を実施するように設計されたそれらの任意の組み合わせを用いて実装又は実施され得る。プロセッサは、マイクロプロセッサであってもよいが、代替形態では、プロセッサは、任意の従来のプロセッサ、コントローラ、マイクロコントローラ、又はステートマシンであってもよい。プロセッサはまた、コンピューティングデバイスの組み合わせ（例えば、ＤＳＰとマイクロプロセッサの組み合わせ、複数のマイクロプロセッサ、ＤＳＰコアと連携する１つ又は複数のマイクロプロセッサ、あるいは任意の他のこのような構成）として実装されてもよい。

【００４８】

本明細書で開示する態様は、ハードウェアにおいて具現化され得る、及びハードウェア内に記憶され、例えば、ランダムアクセスメモリ（Random Access Memory、ＲＡＭ）、フラッシュメモリ、リードオンリーメモリ（Read-Only Memory、ＲＯＭ）、電気的プログラマブルＲＯＭ（Electrically Programmable ROM、ＥＰＲＯＭ）、電気的消去可能プログラマブルＲＯＭ（Electrically Erasable Programmable ROM、ＥＥＰＲＯＭ）、レジスタ、ハードディスク、リムーバブルディスク、ＣＤ－ＲＯＭ、又は当該技術分野において知られている任意の他の形態のコンピュータ可読媒体の中に存在し得る命令において具現化され得る。例示的な記憶媒体は、プロセッサが記憶媒体から情報を読み取り、記憶媒体に情報を書き込むことができるように、プロセッサに結合される。代替形態では、記憶媒体はプロセッサと一体化され得る。プロセッサ及び記憶媒体は、ＡＳＩＣの中に常駐し得る。ＡＳＩＣは、リモート局の中に常駐し得る。代替的に、プロセッサ及び記憶媒体は、リモート局、基地局、又はサーバ中に個別構成要素として存在することができる。

【００４９】

本明細書の例示的な態様のうちのいずれかで説明する動作ステップは、例及び議論を提供するために記載されていることにも留意されたい。説明する動作は、図示のシーケンス以外の多数の異なるシーケンスで実施され得る。更に、単一の動作ステップで説明された動作は、実際には、複数の異なるステップで実施され得る。加えて、例示的な態様において論じる１つ又は複数の動作ステップは組み合わされてもよい。当業者には容易に明らかになるように、フローチャート図に示されている動作ステップには多数の異なる修正がなされる場合があることを理解されたい。当業者はまた、情報及び信号が種々の技術及び技法を使用して表され得ることを理解するであろう。例えば、上記の説明全体にわたって言及され得るデータ、命令、コマンド、情報、信号、ビット、シンボル、及びチップは、電圧、電流、電磁波、磁場若しくは磁性粒子、光場若しくは光学粒子、又はそれらの任意の組み合わせによって表されてもよい。

【００５０】

本開示の前述の説明は、あらゆる当業者が本開示を作成又は使用することが可能となるように提供されている。本開示に対する様々な修正は当業者には容易に明らかになり、本明細書で定義されている一般原理は他の変形形態に適用され得る。したがって、本開示は、本明細書で説明された例及び設計に限定されることを意図したものでなく、本明細書で

開示された原理及び新規の特徴と一致する最も広い範囲を与えられるべきである。

【００５１】

以下の番号付けされた条項において、実装例について説明する。

１．集積回路であって、

拡散領域を含む半導体と、

拡散領域内に各々が配置されたソース及びドレインを含むトランジスタと、

金属層であって、

ソースに結合され、かつ、第１の方向に延びる、ソース金属線と、

ドレインに結合され、かつ、第１の方向に延びる、ドレイン金属線と、を備える、金属層と、を備え、

ソース金属線及びドレイン金属線のうちの第１の金属線は、ソース金属線及びドレイン金属線のうちの第２の金属線よりも第１の方向において遠くに延びる、集積回路。

２．

トランジスタは、ソース金属線とドレイン金属線との間の拡散領域上に配置されたゲートを更に備え、ゲートは第１の方向に延び、

集積回路は、ゲートに結合されたゲート金属線を更に備え、ゲート金属線は、第２の方向に延び、

第１の金属線及び第２の金属線の各々は、

ゲート金属線の近位にある第１の端部と、

ゲート金属線の遠位にある第２の端部と、を備える、条項１に記載の集積回路。

３．

第１の金属線の第１の端部とゲート金属線との間の第１の方向における第１の距離は、第２の金属線の第１の端部とゲート金属線との間の第１の方向における第２の距離未満である、条項２に記載の集積回路。

４．

第１の金属線の第１の端部とゲート金属線との間の第１の方向における第１の距離は、第２の金属線の第１の端部とゲート金属線との間の第１の方向における第２の距離と同じである、条項２に記載の集積回路。

５．

第１の金属線の表面上に配置され、かつ、第１の金属線の第１の端部に隣接する、第１のビアと、

第２の金属線の表面上に配置され、かつ、第２の金属線の第１の端部に隣接する、第２のビアと、を更に備え、

第１のビアの第１のビアランディング領域は、第１の方向において、第１の方向における第２のビアの第２のビアランディング領域よりも長い、条項２から４のいずれかに記載の集積回路。

６．第１のビアランディング領域は、第１の方向において第２のビアランディング領域よりもゲート金属線に近い、条項５に記載の集積回路。

７．第１の方向に延びる第２のゲートの両側に配置された第２のソース金属線及び第２のドレイン金属線を更に備え、第２のゲートがゲート金属線に結合され、

第２のソース金属線及び第２のドレイン金属線のうちの第１のものは、第２のソース金属線及び第２のドレイン金属線のうちの第２のものよりも第１の方向において遠くに延び、

第２のソース金属線及び第２のドレイン金属線のうちの第１のものと、ゲート金属線との間の第３の距離は、第１の距離未満である、条項３から６のいずれかに記載の集積回路。

８．

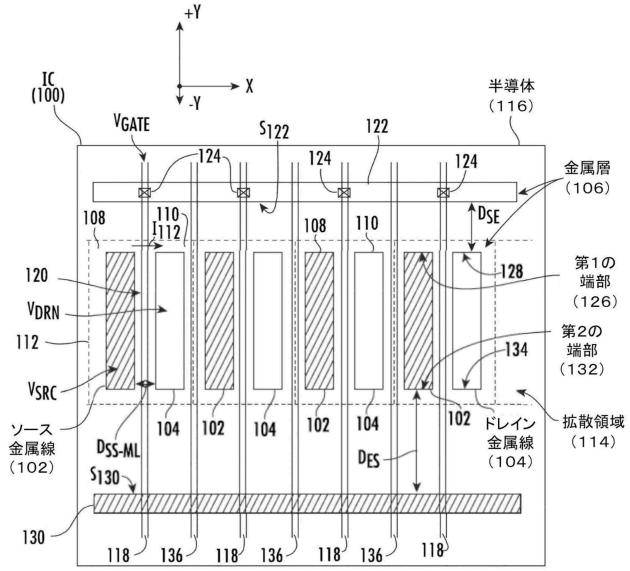
第１の金属線の表面上に配置され、かつ、第１の金属線の第２の端部に隣接する、第３のビアと、

第２の金属線の表面上に配置され、かつ、第２の金属線の第２の端部に隣接する、第４

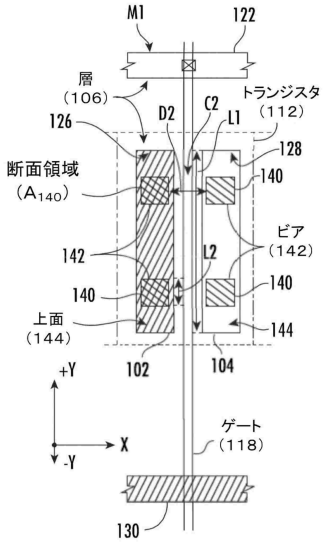
のビアと、を更に備え、
第３のビアランディング領域が、第１の方向において第４のビアランディング領域よりもゲート金属線に近い、条項５から７のいずれかに記載の集積回路。
９．セットトップボックス、エンターテイメントユニット、ナビゲーションデバイス、通信デバイス、固定ロケーションデータユニット、モバイルロケーションデータユニット、全地球測位システム（ＧＰＳ）デバイス、モバイルフォン、携帯電話、スマートフォン、セッション開始プロトコル（ＳＩＰ）フォン、タブレット、ファブレット、サーバ、コンピュータ、ポータブルコンピュータ、モバイルコンピューティングデバイス、ウェアラブルコンピューティングデバイス、デスクトップコンピュータ、携帯情報端末（ＰＤＡ）、モニタ、コンピュータモニタ、テレビ、チューナ、ラジオ、衛星ラジオ、音楽プレーヤ、デジタル音楽プレーヤ、ポータブル音楽プレーヤ、デジタルビデオプレーヤ、ビデオプレーヤ、デジタルビデオディスク（ＤＶＤ）プレーヤ、ポータブルデジタルビデオプレーヤ、自動車、車両部品、アビオニクスシステム、ドローン、及びマルチコプターからなる群から選択されるデバイスに一体化されている、条項１から１０のいずれかに記載の集積回路。
１０．集積回路を製造する方法であって、
半導体の拡散領域内に、ソース及びドレインを含むトランジスタを形成することと、
金属層を形成することであって、
ソースに結合され、かつ、第１の方向に延びる、ソース金属線を形成することと、
ドレインに結合され、かつ、第１の方向に延びる、ドレイン金属線を形成することと、を含む、金属層を形成することと、を含み、
ソース金属線及びドレイン金属線の第１の金属線は、ソース金属線及びドレイン金属線の第２の金属線よりも第１の方向において遠くに延びるように形成されている、方法。
１１．
ソース金属線とドレイン金属線との間の拡散領域上に、ゲートであって、ゲートは第１の方向に延びる、ゲートを形成することと、
第２の方向に延びるゲート金属線を形成することと、を更に含み、
第１の金属線及び第２の金属線の各々は、
ゲート金属線の近位にある第１の端部と、
ゲート金属線の遠位にある第２の端部と、を備える、条項１０に記載の方法。
１２．
第１の金属線の第１の端部は、ゲート金属線から第１の距離にあり、
第２の金属線の第１の端部は、ゲート金属線から第２の距離にあり、
第１の距離は、第２の距離未満である、条項１１に記載の方法。
１３．
第１の金属線の第１の端部は、ゲート金属線から第１の距離にあり、
第２の金属線の第１の端部は、ゲート金属線から第２の距離にあり、
第１の距離は、第２の距離と同じである、条項１１に記載の方法。
１４．
第１の金属線の表面上に配置され、かつ、第１の金属線の第１の端部に隣接する、第１のビアを形成することと、
第２の金属線の表面上に配置され、かつ、第２の金属線の第１の端部に隣接する第２のビア、を形成することと、を更に含み、
第１のビアの第１のビアランディング領域は、第１の方向において、第１の方向における第２のビアの第２のビアランディング領域よりも長い、条項１１から１３のいずれかに記載の方法。
１５．第１の方向において第２のビアランディング領域よりもゲート金属線に近い第１のビアランディング領域を形成することを更に含む、条項１４に記載の方法。
１６．第１の方向に延びる第２のゲートの両側に配置された第２のソース金属線及び第２のドレイン金属線を形成することを更に含み、第２のゲートがゲート金属線に結合され

、
第２のソース金属線及び第２のドレイン金属線のうちの第１のものは、第２のソース金属線及び第２のドレイン金属線のうちの第２のものよりも第１の方向において遠くに延び、
ゲート金属線と、第２のソース金属線及び第２のドレイン金属線のうちの第１のものとの間の第３の距離が、第１の距離未満である、条項１２から１５のいずれかに記載の方法。
１７．
第１の金属線の表面上に配置され、かつ、第１の金属線の第２の端部に隣接する、第３のビアを形成することと、
第２の金属線の表面上に配置され、かつ、第２の金属線の第２の端部に隣接する、第４のビアを形成することと、
第１の方向において第４のビアランディング領域よりもゲート金属線に近い第３のビアランディング領域を形成することと、を更に含む、条項１４から１６のいずれかに記載の方法。
１８．金属層を形成することが、
第２の金属線及びゲート金属線を第１のメタライゼーションパターンで形成することと、
第１の金属線を第２のメタライゼーションパターンで形成することと、を更に含む、条項１１から１７のいずれかに記載の方法。
１９．トランジスタ回路であって、
拡散領域と、
拡散領域内に各々が配置されたソース及びドレインと、
金属層であって、
ソースに結合され、かつ、第１の方向に延びる、ソース金属線と、
ドレインに結合され、第１の方向に延びる、ドレイン金属線と、を備える、金属層と、を備え、
ソース金属線及びドレイン金属線のうちの第１の金属線は、ソース金属線及びドレイン金属線のうちの第２の金属線よりも第１の方向において遠くに延びる、トランジスタ回路。

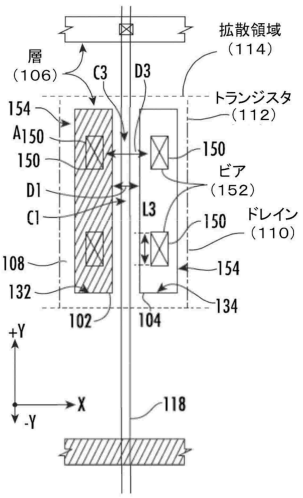
【図面】
【図１Ａ】



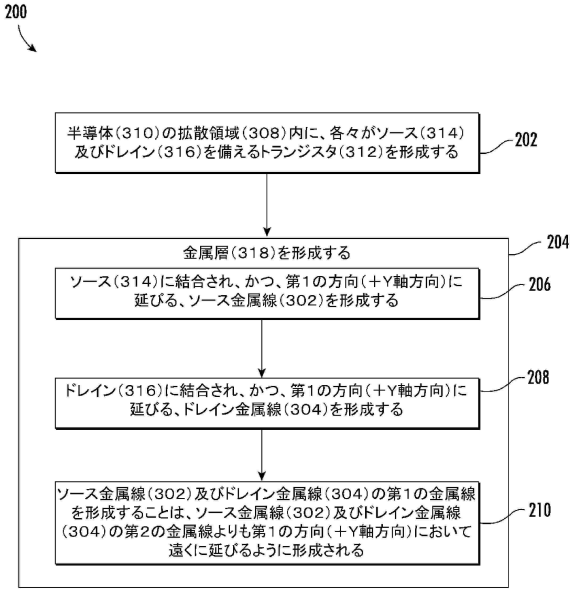
【図１Ｂ】



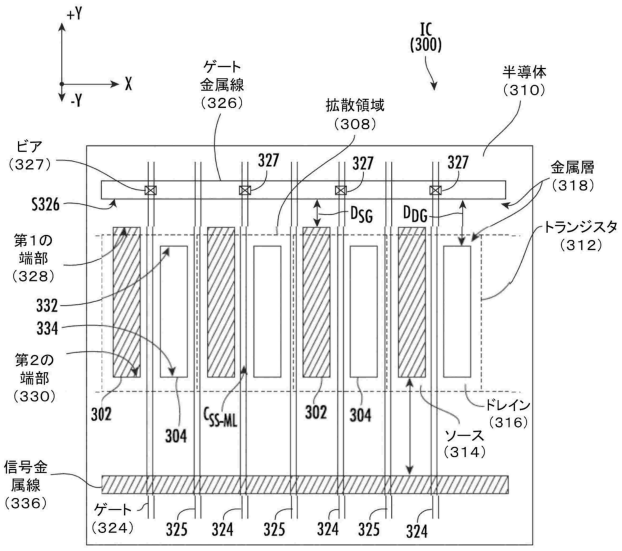
【図１Ｃ】



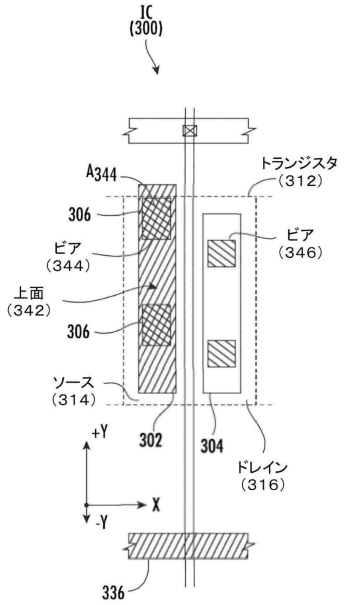
【図２】



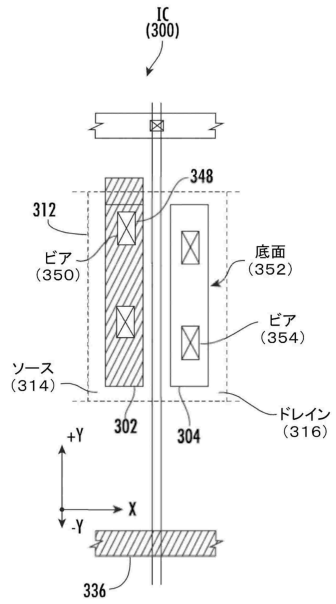
【図３Ａ】



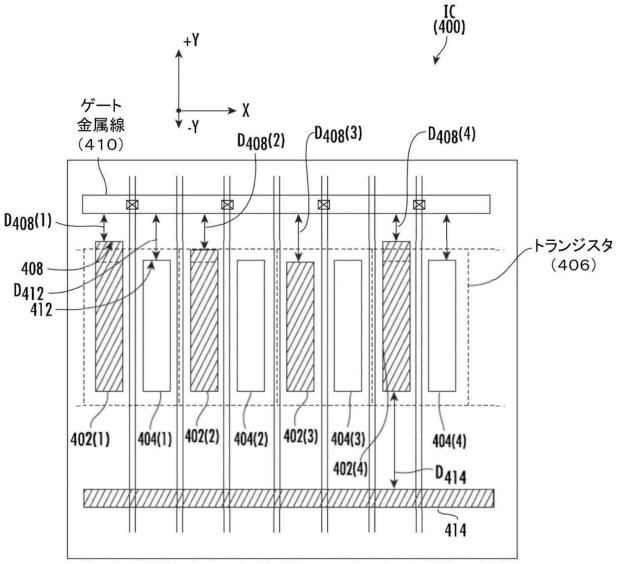
【図３Ｂ】



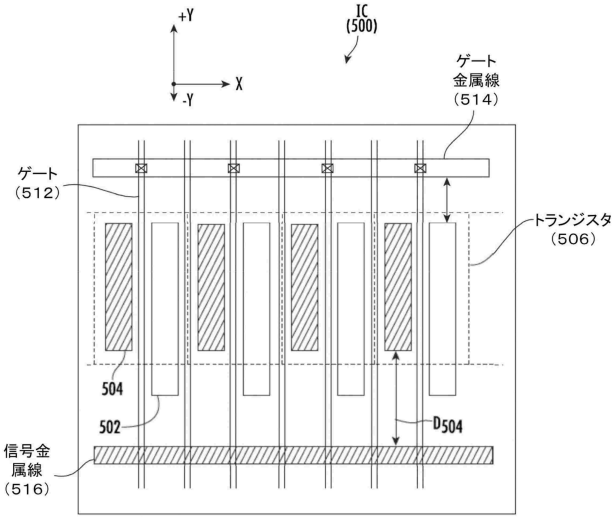
【図３Ｃ】



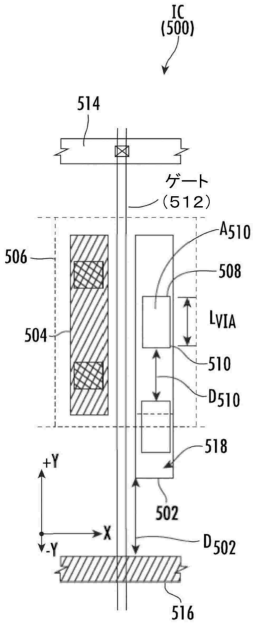
【図４】



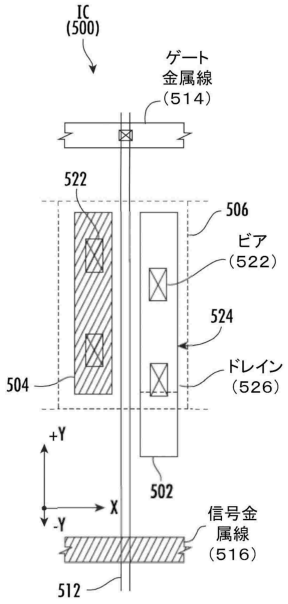
【図５Ａ】



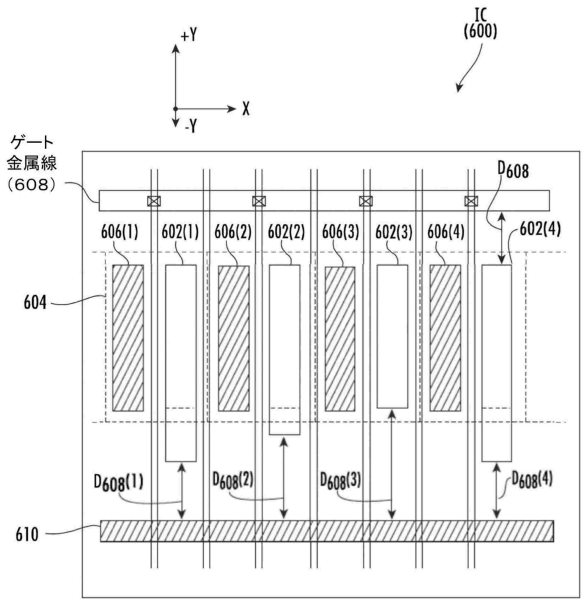
【図５Ｂ】



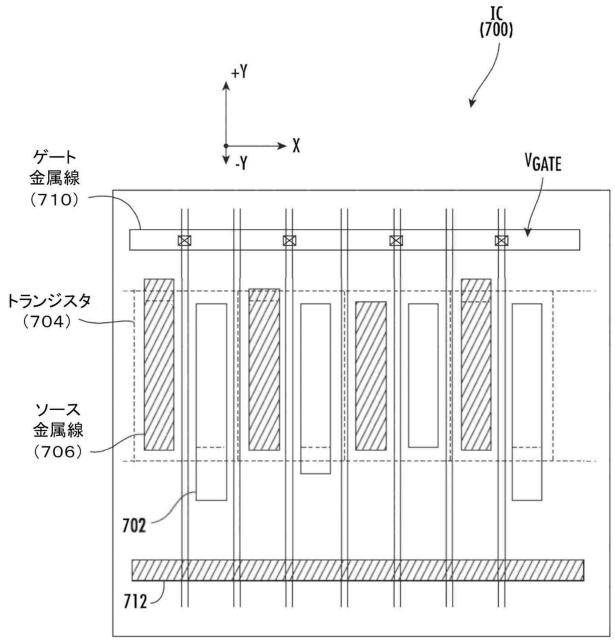
【図５Ｃ】


IC
(500)
ゲート
金属線
(514)
522
506
ビア
(522)
524
ドレイン
(526)
504
+Y
X
-Y
502
信号金
属線
(516)
512

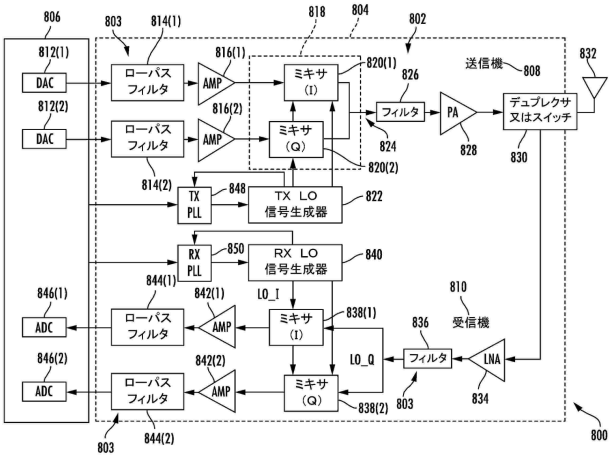
【図６】


IC
(600)
+Y
X
-Y
ゲート
金属線
(608)
D608
606(1)
602(1)
606(2)
602(2)
606(3)
602(3)
606(4)
602(4)
604
D608(1)
D608(2)
D608(3)
D608(4)
610

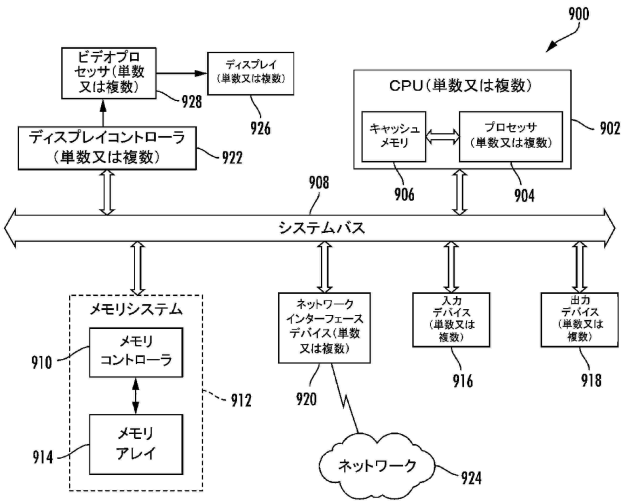
【図７】


IC
(700)
+Y
X
-Y
ゲート
金属線
(710)
VGATE
トランジスタ
(704)
ソース
金属線
(706)
702
712

【図８】


806
803
814(1)
818
804
802
812(1)
DAC
ローパス
フィルタ
816(1)
AMP
ミキサ
(I)
820(1)
送信機
808
832
826
フィルタ
PA
デュプレクサ
又はスイッチ
812(2)
DAC
ローパス
フィルタ
816(2)
AMP
ミキサ
(Q)
824
828
830
820(2)
814(2)
TX
PLL
848
TX LO
信号生成器
822
RX
PLL
850
RX LO
信号生成器
840
844(1)
LO_I
842(1)
838(1)
810
受信機
846(1)
ADC
ローパス
フィルタ
AMP
ミキサ
(I)
836
フィルタ
LNA
LO_Q
842(2)
846(2)
ADC
ローパス
フィルタ
AMP
ミキサ
(Q)
838(2)
803
834
803
844(2)
800

【図９】


900
ビデオプロセッサ（単数又は複数）
928
ディスプレイ（単数又は複数）
926
CPU（単数又は複数）
キャッシュメモリ
プロセッサ（単数又は複数）
902
906
904
ディスプレイコントローラ（単数又は複数）
922
908
システムバス
メモリシステム
910
メモリコントローラ
912
914
メモリアレイ
ネットワークインターフェースデバイス（単数又は複数）
920
入力デバイス（単数又は複数）
916
出力デバイス（単数又は複数）
918
ネットワーク
924

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No
PCT/US2023/063213

A. CLASSIFICATION OF SUBJECT MATTER
INV. H01L23/522 H01L23/528
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	EP 3 073 528 A1 (RENESAS ELECTRONICS CORP [JP]) 28 September 2016 (2016-09-28) paragraphs [0067] - [0071]; figures 9A-9B	1-4, 7-13, 16-19 5,6,14, 15
Y	US 2015/332962 A1 (CHEN CHIH-LIANG [TW] ET AL) 19 November 2015 (2015-11-19) paragraphs [0014] - [0015]; figure 1	5,6,14, 15
A	US 2019/393318 A1 (CHUNG WONKEUN [KR] ET AL) 26 December 2019 (2019-12-26) paragraphs [0015] - [0045]; figures 1,2A,2B	1-19
A	US 2017/317027 A1 (CHEN CHIH-LIANG [TW] ET AL) 2 November 2017 (2017-11-02) paragraphs [0018] - [0068]; figure 14	1-19

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance;; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance;; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
15 June 2023	23/06/2023

Name and mailing address of the ISA/	Authorized officer
European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Franche, Vincent

Form PCT/ISA/210 (second sheet) (April 2005)

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No
PCT/US2023/063213

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP 3073528 A1	28-09-2016	CN 105990339 A	05-10-2016
		CN 205645809 U	12-10-2016
		EP 3073528 A1	28-09-2016
		JP 6396834 B2	26-09-2018
		JP 2016181537 A	13-10-2016
		KR 20160113989 A	04-10-2016
		TW 201705371 A	01-02-2017
		US 2016284707 A1	29-09-2016
		US 2017373065 A1	28-12-2017
		US 2018254276 A1	06-09-2018
		US 2019139958 A1	09-05-2019
		US 2020119017 A1	16-04-2020
US 2015332962 A1	19-11-2015	CN 105097470 A	25-11-2015
		CN 111415904 A	14-07-2020
		US 2015332962 A1	19-11-2015
		US 2017040259 A1	09-02-2017
US 2019393318 A1	26-12-2019	CN 110634865 A	31-12-2019
		KR 20200000720 A	03-01-2020
		US 2019393318 A1	26-12-2019
		US 2020381528 A1	03-12-2020
		US 2022077295 A1	10-03-2022
US 2017317027 A1	02-11-2017	CN 107452732 A	08-12-2017
		US 2017317027 A1	02-11-2017
		US 2018174967 A1	21-06-2018
		US 2019122987 A1	25-04-2019

Form PCT/ISA/210 (patent family annex) (April 2005)

フロントページの続き

,MC,ME,MK,MT,NL,NO,PL,PT,RO,RS,SE,SI,SK,SM,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,KM,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AO,AT,AU,AZ,BA,BB,BG,BH,BN,BR,BW,BY,BZ,CA,CH,CL,CN,CO,CR,CU,CV,CZ,DE,DJ,DK,DM,DO,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,GT,HN,HR,HU,ID,IL,IN,IQ,IR,IS,IT,JM,JO,JP,KE,KG,KH,KN,KP,KR,KW,KZ,LA,LC,LK,LR,LS,LU,LY,MA,MD,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PA,PE,PG,PH,PL,PT,QA,RO,RS,RU,RW,SA,SC,SC,SD,SE,SG,SK,SL,ST,SV,SY,TH,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,WS,ZA,ZM,ZW

１２１・サン・ディエゴ・モアハウス・ドライヴ・５７７５

(72)発明者　トーマス・フアーミン・ウィリアムズ

アメリカ合衆国・カリフォルニア・９２１２１・サン・ディエゴ・モアハウス・ドライヴ・５７７５

Ｆターム（参考）　4M104　CC01 FF11 GG09 HH15

5F033　UU04 XX09 XX25

5F048　AC01 BF01 BF11 BF16

5F064　CC09 DD05 EE18 EE22 EE26 EE42 EE43