(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2014-0028436
(43) 공개일자 2014년03월10일

(51) 국제특허분류(Int. Cl.)
*H04J 11/00* (2006.01) *H04B 7/04* (2006.01)
(21) 출원번호 10-2012-0094698
(22) 출원일자 2012년08월29일
심사청구일자 2012년08월29일

(71) 출원인
**한발대학교 산학협력단**
대전광역시 유성구 동서대로 125 (덕명동)
(72) 발명자
**정혁구**
대전광역시 유성구 반석서로 98 반석마을6단지아파트 602동 1702호
(74) 대리인
**정회환**

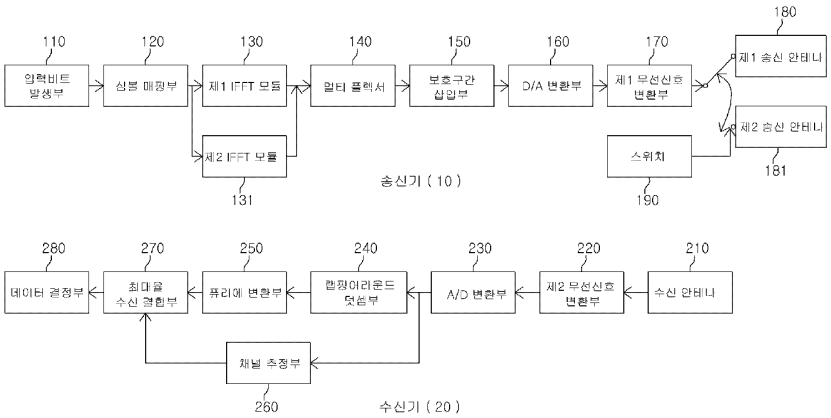
전체 청구항 수 : 총 4 항

(54) 발명의 명칭 **스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 오에프디엠 송수신 시스템**

## (57) 요 약

본 발명은 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템에 관한 것이다. 이러한 공간 시간 블록 코드를 적용한 OFDM 송수신 시스템은 데이터 블록을 생성하는 심볼 매핑부, 심볼 매핑된 데이터 블록을 역 퓨리에 변환 하는 두 개의 IFFT 모듈, 역 퓨리에 변환된 데이터 블록을 멀티플렉싱하는 멀티플렉서, 멀티플렉서로부터 수신한 데이터 블록에 보호구간을 추가하는 보호구간 삽입부, 보호구간이 추가된 데이터 블록을 아날로그 신호로 변환하는 디지털-아날로그 변환부, 기저대역의 아날로그 신호를 무선신호로 변환하는 제1 무선신호 변환부, 무선신호를 외부로 송신하기 위한 두 개의 송신안테나, 스위칭 신호를 생성하는 스위치를 포함하는 송신기, 그리고 무선신호를 수신하는 수신 안테나, 무선신호를 기저대역의 아날로그 신호로 변환하는 제2 무선신호 변환부, 아날로그 신호를 디지털 신호의 데이터 블록으로 변환하는 아날로그-디지털 변환부, 데이터 블록을 랩핑 어라운드 덧셈 연산하는 랩핑 어라운드 덧셈부, 데이터 블록을 퓨리에 변환하는 퓨리에 변환부, 데이터 블록의 채널 값을 추정하는 채널 추정부, 공간 시간 블록 코드와 최대율 수신 결합을 수행하여 다이버시티 이득을 얻는 최대 율 수신결합부, 그리고  데이터 블록을 결정하는 데이터 결정부를 포함한다.

## 대 표 도



## *특허청구의 범위*

**청구항 1**

입력 비트 신호를 심볼 매핑하여 데이터 블록을 생성하는 심볼 매핑부, 상기 심볼 매핑부로부터 심볼 매핑된 상기 데이터 블록을 입력 받아 역 퓨리에 변환 하는 두 개의 IFFT 모듈, 상기 두 개의 IFFT 모듈에서 역 퓨리에 변환된 상기 데이터 블록을 멀티플렉싱하는 멀티플렉서, 상기 멀티플렉서로부터 수신한 상기 데이터 블록에 보호구간을 추가하는 보호구간 삽입부, 보호구간이 추가된 상기 데이터 블록을 아날로그 신호로 변환하는 디지털-아날로그 변환부, 상기 디지털-아날로그 변환부에서 변환된 기저대역의 상기 아날로그 신호를 무선신호로 변환하는 제1 무선신호 변환부, 상기 제1 무선신호 변환부에서 출력된 상기 무선신호를 외부로 송신하기 위한 두 개의 송신안테나, 그리고 상기 두 개의 송신안테나에서 교대로 무선신호를 출력하기 위한 스위칭 신호를 생성하는 스위치를 포함하는 송신기, 및

상기 송신기로부터 상기 무선신호를 수신하는 수신 안테나, 상기 수신 안테나가 수신한 상기 무선신호를 기저대역의 아날로그 신호로 변환하는 제2 무선신호 변환부, 상기 제2 무선신호 변환부에서 출력된 상기 아날로그 신호를 디지털 신호의 데이터 블록으로 변환하는 아날로그-디지털 변환부, 상기 아날로그- 디지털 변환부에서 출력된 상기 데이터 블록을 랩핑 어라운드 덧셈 연산하는 랩핑 어라운드 덧셈부, 상기 랩핑 어라운드 덧셈부에서 출력된 상기 데이터 블록을 퓨리에 변환하는 퓨리에 변환부, 상기 아날로그-디지털 변환부에서 출력된 상기 데이터 블록의 채널 값을 추정하는 채널 추정부, 상기 퓨리에 변환부에서 변환된 상기 데이터 블록과 상기 채널 추정부에서 추정된 채널 값을 이용하고 공간 시간 블록 코드와 최대율 수신 결합을 수행하여 다이버시티 이득을 얻는 최대 율 수신결합부, 그리고 상기 최대 율 수신결합부의 출력에 따라 상기 수신 안테나에 수신된 데이터 블록을 결정하는 데이터 결정부,

를 포함하는 스위치를 사용하는 공간 시간 블록 코드를 적용한 OFDM 송수신 시스템.

**청구항 2**

제 1항에서,

상기 멀티플렉서는 상기 두 개의 IFFT 모듈의 출력을 교대로 섞어서 배열하는 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템.

**청구항 3**

제 2항에서,

상기 두 개의 IFFT 모듈 중 하나의 IFFT 모듈을 통과하여 상기 멀티플렉서에서 출력된 상기 데이터 블록은 매 심볼 이후에 0을 삽입한 것이 되고,

상기 두 개의 IFFT 모듈 중 다른 하나의 IFFT 모듈을 통과하여 상기 멀티플렉서에서 출력된 상기 데이터 블록은 매 심볼 이전에 0을 삽입한 것이 되므로

주파수 영역에서 하나의 OFDM 심볼 내에 데이터 블록이 두 번씩 반복되어 상기 수신기에서 이득이 발생하게 되는 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템.

**청구항 4**

제 1항에서,

상기 스위치의 스위칭 신호에 따라 상기 무선신호 변환부가 상기 두 개의 송신 안테나 중 어느 하나의 송신 안테나에 연결되고,

상기 두 개의 송신 안테나 중 상기 스위칭 신호에 따라 상기 제1 무선신호 변환부에 연결되지 않는 다른 하나의 송신 안테나는 0을 송신하는 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템.

## *명 세 서*

## 기 술 분 야

[0001] 본 발명은 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템에 관한 것이다.

## 배 경 기 술

[0002] OFDM(Orthogonal Frequency Division Multiplexing) 시스템은 무선랜에 매우 효과적인 변조 기술로서 알려져 사용되고 있는 기술이다. OFDM의 결합기술, 즉 선택적 결합과 최대율 수신 결합(MRRC: Maximal Ratio Receive Combining)을 함께 구현한 기술은 단일 안테나 수신기에서의 성능향상을 위해 연구되고 있다.

[0003] 송신 안테나의 수가 증가하는 경우에도 수신기에서 MRC 성능을 얻기 위하여 Alamouti는 공간 시간 블록 코딩(STBC : Space-Time Block Coding)을 제안하였다.

[0004] 송신 안테나만을 증가시킴으로써 부가적인 공간 다이버시티를 얻기 위하여 반복 전송 시간 스위칭된 송신 다이버시티(R-TSTD : Repetition time-switched transmit diversity) 기술이 제안되었다. 반복 전송시간 스위칭된 송신 다이버시티 기술은 RF 블록 이후에 시간 스위치를 장착하는 기술이다.

[0005] 그러나 반복 전송 시간 스위칭된 송신 다이버시티 기술은 다중경로 페이딩 채널과 특히 오에프디엠 시스템에 대한 고려 없이 설계되어 무선랜과 같은 다중 경로 페이딩 환경에 적용할 수 없다는 단점이 있다.

## 발명의 내용

### 해결하려는 과제

[0006] 본 발명은 상기 기술한 단점을 보완하기 위하여 반복 전송 시간 스위칭된 송신 다이버시티 기술을 오에프디엠 시스템에 적용하기 위하여, 송신 심볼을 교대로 스위칭하여 전송하는 송신 다이버시티 기술인 스위치를 사용하여 공간 시간 블록 코드(Space-Time Block Code) 기술을 적용한 OFDM 송수신 시스템을 제공하는 것을 목적으로 한다.

### 과제의 해결 수단

[0007] 본 발명의 한 특징에 따른 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템은 입력 비트 신호를 심볼 매핑하여 데이터 블록을 생성하는 심볼 매핑부, 상기 심볼 매핑부로부터 심볼 매핑된 상기 데이터 블록을 입력 받아 역 퓨리에 변환 하는 두 개의 IFFT 모듈, 상기 두 개의 IFFT 모듈에서 역 퓨리에 변환된 상기 데이터 블록을 멀티플렉싱하는 멀티플렉서, 상기 멀티플렉서로부터 수신한 상기 데이터 블록에 보호구간을 추가하는 보호구간 삽입부, 보호구간이 추가된 상기 데이터 블록을 아날로그 신호로 변환하는 디지털-아날로그 변환부, 상기 디지털-아날로그 변환부에서 변환된 기저대역의 상기 아날로그 신호를 무선신호로 변환하는 제1 무선신호 변환부, 상기 제1 무선신호 변환부에서 출력된 상기 무선신호를 외부로 송신하기 위한 두 개의 송신안테나, 그리고 상기 두 개의 송신안테나에서 교대로 무선신호를 출력하기 위한 스위칭 신호를 생성하는 스위치를 포함하는 송신기, 그리고 상기 송신기로부터 상기 무선신호를 수신하는 수신 안테나, 상기 수신 안테나가 수신한 상기 무선신호를 기저대역의 아날로그 신호로 변환하는 제2 무선신호 변환부, 상기 제2 무선신호 변환부에서 출력된 상기 아날로그 신호를 디지털 신호의 데이터 블록으로 변환하는 아날로그-디지털 변환부, 상기 아날로그-디지털 변환부에서 출력된 상기 데이터 블록을 랩핑 어라운드 덧셈 연산하는 랩핑 어라운드 덧셈부, 상기 랩핑 어라운드 덧셈부에서 출력된 상기 데이터 블록을 퓨리에 변환하는 퓨리에 변환부, 상기 아날로그-디지털 변환부에서 출력된 상기 데이터 블록의 채널 값을 추정하는 채널 추정부, 상기 퓨리에 변환부에서 변환된 상기 데이터 블록과 상기 채널 추정부에서 추정된 채널 값을 이용하고 공간 시간 블록 코드와 최대율 수신 결합을 수행하여 다이버시티 이득을 얻는 최대 율 수신결합부, 그리고 상기 최대 율 수신결합부의 출력에 따라 상기 수신 안테나에 수신된 데이터 블록을 결정하는 데이터 결정부를 포함한다.

[0008] 상기 두 개의 IFFT 모듈 중 하나의 IFFT 모듈을 통과하여 상기 멀티플렉서에서 출력된 상기 데이터 블록은 매 심볼 이후에 0을 삽입한 것이 되고, 상기 두 개의 IFFT 모듈 중 다른 하나의 IFFT 모듈을 통과하여 상기 멀티플렉서에서 출력된 상기 데이터 블록은 매 심볼 이전에 0을 삽입한 것이 되므로 주파수 영역에서 하나의 OFDM 심볼 내에 데이터 블록이 두 번씩 반복되어 상기 수신기에서 이득이 발생하게 된다.

[0009] 상기 스위치의 스위칭 신호에 따라 상기 무선신호 변환부가 상기 두 개의 송신 안테나 중 어느 하나의 송신 안테나에 연결되고, 상기 두 개의 송신 안테나 중 상기 스위칭 신호에 따라 상기 제1 무선신호 변환부에 연결되지

않는 다른 하나의 송신 안테나는 0을 송신한다.

## 발명의 효과

[0010] 이러한 본 발명의 특징에 따르면, 본 발명의 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템은 매 심볼 타이밍마다 두 개의 송신안테나가 교대로 스위칭하여 송신 심볼을 전송함으로써, 스위치 OFF 된 시간 영역 동안 해당 송신 안테나에서 0을 송신하는 효과가 있다.

[0011] 그리고, 두 개의 송신안테나에서 교대로 송신 심볼을 송신함으로써 수신기에서 최대율 수신 결합(MRC)이 가능하다는 효과가 있다.

## 도면의 간단한 설명

[0012] 도 1은 본 발명의 한 실시 예에 따른 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템의 구조를 나타낸 블록도이다.

도 2는 본 발명의 한 실시 예에 따른 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템에서 송신기의 시간 영역 신호이다.

도 3은 본 발명의 한 실시 예에 따른 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템의 성능을 나타낸 그래프이다.

## 발명을 실시하기 위한 구체적인 내용

[0013] 아래에서는 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다. 그리고 도면에서 본 발명을 명확하게 설명하기 위해서 설명과 관계없는 부분은 생략하였으며, 명세서 전체를 통하여 유사한 부분에 대해서는 유사한 도면 부호를 붙였다.

[0014] 그러면 첨부한 도면을 참고로 하여 본 발명의 한 실시 예에 따른 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템에 대하여 설명한다.

[0015] 먼저, 도1을 참고로 하여 본 발명의 한 실시예에 따른 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템에 대하여 상세하게 설명한다.

[0016] 도 1을 참고로 하면 본 발명의 한 실시예에 따른 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템은 정보를 송신하는 송신기(10) 및 송신기(10)로부터 발송된 정보를 수신하는 수신기(20)로 구성된다.

[0017] 도1을 참조하여 설명하면, 본 발명의 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템에서 송신기(10)는 입력 비트 신호를 발생하는 입력 비트 발생부(110), 입력 비트 발생부(110)에서 발생된 입력 비트 신호를 전달 받아 심볼 매핑하여 데이터 블록을 생성하는 심볼 매핑부(120), 심볼 매핑부(120)에서 생성된 데이터 블록을 입력 받아 역 고속 퓨리에 변환 처리하는 제1 IFFT(Inverse Fast Fourier Transform) 모듈(130) 및 제2 IFFT 모듈(131), 제1 IFFT 모듈(130)과 제2 IFFT 모듈(131)에서 역 퓨리에 변환 처리되어 출력된 데이터를 교대로 배열하여 데이터 블록을 생성하는 멀티플렉서(140)를 구비한다.

[0018] 또한 송신기(10)는, 멀티플렉서(140)에서 생성된 데이터 블록에 보호구간을 추가하는 보호구간 삽입부(150), 보호구간 삽입부(150)에서 생성되어 출력되는 최종 데이터 블록을 디지털-아날로그 변환하는 디지털-아날로그 변환부(160), 디지털-아날로그 변환부(160)에서 디지털-아날로그 변환된 신호를 무선신호로 변환하는 제1 무선신호 변환부(170), 제1 무선신호 변환부(170)의 출력 무선신호를 수신하여 외부 즉, 수신기(20)로 전송하는 제1 송신 안테나(180) 및 제2 송신 안테나(181), 그리고 제1 무선신호 변환부(170)의 출력 무선신호를 제1 송신 안테나(180) 또는 제2 송신 안테나(181) 중 어느 안테나에 전달 할 지를 결정하는 스위치(190)를 구비한다.

[0019] 이와 같이 구성되는 송신기(10)에서 심볼 매핑부(120)는 입력 비트 발생부(110)에서 발생된 입력 비트 신호를 수신하고, 수신된 입력 비트 신호를 심볼로 매핑하여 블록의 길이가 $N$인 데이터 블록을 생성한다.

[0020] 심볼 매핑부(120)는 계속해서 입력 비트를 심볼 매핑하여 데이터 블록을 생성하므로, 심볼 매핑부(120)는 데이터 블록이 생성된 순서에 따라 $k$번째 데이터 블록 및 $k$ +1번째 데이터 블록을 출력한다.

[0021] 이 때, $k$는 자연수로, 심볼 매핑부(120)에서 출력되는 $k$번째 데이터 블록은 사용자 데이터이고, ($k$ +1)번째 데이터 블록은 $k$번째 데이터 블록을 변형한 데이터 블록으로, 주파수 영역에서 OFDM STBC(공간 시간 블록 코딩) 구현이 가능하도록 가공된 데이터 블록이다.

[0022] 심볼 매핑부(120)로부터 생성된 $k$번째 데이터 블록은 $N$ 크기의 데이터블록을 생성하여 두 개의 $N/2$크기의 데이터 블록으로 나뉘어져 제1 IFFT 모듈(130) 및 제2 IFFT 모듈(131)로 각각 입력되는데, $N$ 크기의 데이터블록 중 앞에서부터 $N/2$크기의 데이터 블록이 제1 IFFT 모듈(130)에 그리고 그 이후의 $N/2$크기의 데이터 블록이 제2 IFFT 모듈(131)에 입력된다.

[0023] 제1 IFFT 모듈(130) 및 제2 IFFT 모듈(131)은 심볼 매핑부(120)로부터 수신한 $N/2$ 크기의 데이터 블록을 역 고속 퓨리에 변환 처리한다.

[0024] 멀티플렉서(140) 는 제1 IFFT모듈(130)의 출력 데이터와 제2 IFFT 모듈 출력 데이터(131)를 교대로 하나씩 섞어서 배열하여 형성된 데이터 블록을 출력한다.

[0025] 심볼 매핑부(120)의 $k$번째 데이터 블록 신호와 제1 IFFT 모듈(130) 및 제2 IFFT 모듈(131)의 입력 신호는 수학식1과 같다.

*수학식 1*

$$\mathbf{X}^k = [X(0)\,X(1)\,X(2)\,X(3)\cdots X(N-2)\,X(N-1)]^T$$

$$\mathbf{X}^k_{\substack{1st\\half}} = \left[X(0)\,X(1)\cdots X\left(\frac{N}{2}-1\right)\right]^T$$

$$\mathbf{X}^k_{\substack{2nd\\half}} = \left[X\left(\frac{N}{2}\right)X\left(\frac{N}{2}+1\right)\cdots X(N-1)\right]^T$$

[0026] $$\mathbf{Q}^*\mathbf{X}^k_{\substack{1st\\half}} = \mathbf{x}^k_{\substack{1st\\half}},\quad \mathbf{Q}^*\mathbf{X}^k_{\substack{2nd\\half}} = \mathbf{x}^k_{\substack{2nd\\half}}$$

[0027] 여기서, $\mathbf{Q}$, $(\cdot)_N$, $\overline{(\cdot)}$, $(\cdot)^T$, $(\cdot)^*$ 은 각각 orthonormal discrete Fourier transform matrix, modulo-$N$, complex-conjugation, transpose, complex-conjugate transpose을 의미한다.

[0028] 계속해서, 멀티플렉서(140)에서 출력된 데이터 블록은 보호구간 삽입부(150)로 입력되고, 보호구간 삽입부(150)는 멀티플렉서(140)의 $k$번째 데이터 블록 또는 ($k$ +1)번째 데이터 블록의 제일 끝 심볼 뒤에 길이가 $v$인 보호구간을 삽입한다.

[0029] 이 때, 보호구간 삽입부(150)에서 데이터 블록에 보호구간을 추가함으로써 블록간 간섭(IBI: Inter-Block Interference)을 제거할 수 있다는 효과가 있다.

[0030] 그리고, 디지털-아날로그 변환부(160)는 보호구간(GP)이 삽입된 디지털 데이터 블록을 아날로그 신호로 변환하고, 제1 무선신호 변환부(170)는 디지털-아날로그 변환부(160)에서 생성되어 출력된 아날로그 신호를 무선신호로 변환한다.

[0031] 제1 무선신호 변환부(170)에서 출력된 무선신호는 제1 송신안테나(180) 또는 제2 송신안테나(181)로 전달되며, 스위치(190)에서 출력되는 스위칭 신호는 제1 무선신호 변환부(170)의 출력 무선신호를 두 개의 송신안테나(180, 181) 중 어느 송신안테나에 전달할 지를 결정한다.

[0032] 이 때, 스위치(190)는 제1 무선신호 변환부(170)의 출력 무선신호를 제1 송신안테나(180) 또는 제2 송신안테나(181)에 교대로 송신하기 위한 시간 스위치이다. 스위치(190)는 도2에 도시한 바와 같이, 매 심볼 주기마다 스위칭 신호를 발생하여 제1 무선신호 변환부(170)의 출력 무선신호를 제1 송신안테나(180) 또는 제2 송신안테나(181)에 연결한다. 따라서 제1 무선신호 변환부(170)에서 출력되는 $k$번째 데이터 블록의 무선신호와 $k$ +1번째 데이터 블록의 무선신호가 제1 송신안테나(180) 또는 제2 송신안테나(181)로 교대로 연결된다.

[0033] 또한, 스위치(190)가 제1 무선신호 변환부(170)에서 출력된 무선신호를 제1 송신 안테나(180) 또는 제2 송신 안테나(181)중 어느 하나에 전달할 때, 제1 무선신호 변환부(170)로부터 무선신호를 전달받지 않는 상태의 송신 안테나는 0을 전송한 것으로 간주한다.

[0034] 이 때, 제1 무선신호 변환부(170)에서 출력되어 제1 송신 안테나(180) 또는 제2 송신 안테나(181)를 통하여 출력되는 무선 신호의 기저대역 시간영역 신호, 즉 멀티플렉서(140)에서 생성되었던 $k$번째 데이터 블록의 송신 안테나 통과 신호는 다음의 수학식 2와 같다.

*수학식 2*

$$\mathbf{L}^k = [(\mathbf{X}^k_{1st\ half})^T\ (\mathbf{X}^k_{1st\ half})^T]^T$$

$$\mathbf{M}^k = [(\mathbf{X}^k_{2nd\ half})^T\ (\mathbf{X}^k_{2nd\ half})^T]^T$$

$$\mathbf{Q}^*\mathbf{L}^k = \left[ x^k_{1st\ half}(0)\ 0\ x^k_{1st\ half}(1)\ 0 \cdots x^k_{1st\ half}\left(\frac{N}{2}-1\right) 0 \right]^T$$

$$\mathbf{Q}^*\mathbf{M}^k = \left[ x^k_{2nd\ half}(0)\ 0\ x^k_{2nd\ half}(1)\ 0 \cdots x^k_{2nd\ half}\left(\frac{N}{2}-1\right) 0 \right]^T$$

$$\mathbf{m}^k_{delayed} = \left[ 0\ x^k_{2nd\ half}(0)\ 0\ x^k_{2nd\ half}(1)\ 0 \cdots x^k_{2nd\ half}\left(\frac{N}{2}-1\right) \right]^T$$

[0035]

[0036] 이하에서 $\mathbf{m}^k_{delayed}$ 는 $\mathbf{m}^k_d$ 로 표기한다.

[0037] 멀티플렉서(140)는 다음 수학식 3을 수행한다.

*수학식 3*

[0038] $$\mathbf{s}^k = \mathbf{l}^k + \mathbf{m}^k_d$$

[0039] 송신기(10)에서 입력비트 발생부(110), 심볼 매핑부(120), 제1 IFFT 모듈(130), 제2 IFFT 모듈(131), 멀티플렉서(140), 그리고 보호구간 삽입구(150)를 거쳐 출력되는 데이터 블록은 도2에 도시한 바와 같다. 이 때, (a)는 $k$번째 데이터 블록 신호이고, (b)는 $k$ +1번째 데이터 블록 신호이다.

[0040] 도 2의 데이터 블록 신호를 스위칭 펄스에 따라 제 1 송신안테나(180) 및 제 2 송신안테나(181)로부터 송신기(20)로 전송되는 최종 데이터 블록의 무선신호에 해당하는 기저대역 신호를 다음의 표1과 같이 표현한다.

*표 1*

| | $\mathbf{s}^k_1$ | $\mathbf{s}^k_2$ | $\mathbf{s}^{k+1}_1$ | $\mathbf{s}^{k+1}_2$ |
|---|---|---|---|---|
| Even Index | $l^k(n) = x^k_{1st\ half}\left(\frac{n}{2}\right)$ | 0 | 0 | $\bar{l}^k((-n)_N)$ |
| Odd Index | 0 | $m^k_d(n) = x^k_{2nd\ half}\left(\frac{n-1}{2}\right)$ | $-\bar{m}^k_d((-n)_N)$ | 0 |

[0041]

[0042] 위의 표 1에서, 짝수 인덱스(Even Index)는 $n$ = 0, 2, 4, , ($N$ -2)이고,

[0043] 홀수 인덱스(Odd Index)는 $n$ = 1, 3, 5, , ($N$ -1)이다.

[0044] 또한, 도2에 도시된 ($k$ +1)번째 데이터 블록은 $k$번째 데이터 블록, 수학식 2, 그리고 수학식3을 이용하여 생성한다. 이 때, ($k$ +1)번째 데이터 블록을 생성함으로써 추후 수신기(20)에서 공간 시간 블록 코딩(STBC) 이득과 추가적인 MRC(최대율 수신 결합) 이득을 얻을 수 있다는 효과가 있다.

[0045] 제1 송신안테나(180) 및 제2 송신안테나(181)에 전송되고 위의 표 1과 같이 표현되는 데이터 블록에서, 송신안테나 $i$에 전송되는 $k$번째 데이터 블록과 $k$ +1번째 데이터 블록을 각각 $\mathbf{s}_i^k$ 와 $\mathbf{s}_i^{k+1}$ 라 한다. 또한, 이 때의 $n$번째 심볼을 각각 $s_i^k(n)$ 와, $s_i^{k+1}(n)$ 라 한다.

[0046] 위의 표1과 같이 시간영역에서 최종적으로 송신된 신호는 다음 수학식 4와 같이 주파수 영역 신호로 해석되어 수신기에서 STBC 와 MRC 기능을 수행할 수 있게 된다.

*수학식 4*

$$\mathbf{Qs}_1^k = \left[ (\mathbf{X}_{1st}^k)^T \; (\mathbf{X}_{1st}^k)^T \right]^T$$

$$\mathbf{Qs}_2^k = \mathbf{R}\left[ (\mathbf{X}_{2nd}^k)^T \; (\mathbf{X}_{2nd}^k)^T \right]^T$$

$$\mathbf{Qs}_1^{k+1} = \overline{\mathbf{R}}\left[ -(\mathbf{X}_{2nd}^k)^* \; -(\mathbf{X}_{2nd}^k)^* \right]^T$$

$$\mathbf{Qs}_2^{k+1} = \left[ (\mathbf{X}_{1st}^k)^* \; (\mathbf{X}_{1st}^k)^* \right]^T$$

[0047]

[0048] 위의 수학식 4에서, $\mathbf{R} = diag\{R(n,n)\}, R(n,n) = \exp(-j2\pi m/N)$ 이다.

[0049] 수학식 4와 같이 송신기(10)에서 최종적으로 외부로 송출되는 데이터 블록의 무선신호를 수신기(20)가 수신한다.

[0050] 도1을 참조로 하는 본 발명의 스위치를 사용하여 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템에서의 수신기(20)의 구조는 송신기(10)에서 출력된 데이터 블록 무선신호를 수신하는 수신 안테나(210), 수신 안테나(210)에 입력된 데이터 블록 무선신호를 아날로그 신호로 변환하는 제2 무선신호 변환부(220), 제2 무선신호 변환부(220)에서 변환된 아날로그의 데이터 블록을 디지털 데이터 블록으로 아날로그-디지털 변환하는 아날로그-디지털 변환부(230)를 구비한다.

[0051] 그리고, 수신기(20)는 아날로그-디지털 변환부(230)에서 출력된 디지털 데이터 블록을 수신하여 환형 컨벌루션으로 변환하는 랩핑어라운드 덧셈부(240), 랩핑어라운드 덧셈부(240)에서 출력된 환형 컨벌루션 데이터 블록을 퓨리에 변환하는 퓨리에 변환부(250), 아날로그-디지털 변환부(230)에서 출력된 디지털 데이터 블록의 채널을 추정하는 채널 추정부(260), 채널 추정부(260)에서 추정된 채널에 따라 퓨리에 변환부(250)의 출력 데이터를 최대 율 수신결합 수행하는 최대 율 수신 결합부(270), 그리고 최대 율 수신 결합부(270)에서 수행된 최대율 수신 결합에 따라 수신 데이터를 최종 결정하는 데이터 결정부(280)를 구비한다.

[0052] 먼저, 수신 안테나(210)는 송신기(10)의 제1 송신 안테나(180)와 제2 송신 안테나(181)에서 송출된 신호를 수신한다. 이 때, 제1 송신 안테나(180) 및 제2 송신 안테나(181)와 수신 안테나(210) 사이에는 HiperLAN/2 채널 A 및 잡음이 존재한다. HiperLAN/2 채널 A는 유럽형 무선랜 규격인 HiperLAN/2에서 정의된 일반적인 실내 무선 환

경에서의 채널로, $k$번째 데이터 블록 및 $k$ +1번째 데이터 블록과 같이 연속되는 데이터 블록에서 고정적이라고 가정하고, 잡음은 백색 잡음이다.

[0053] 그리고, 송신기(10)의 출력신호가 HiperLAN/2 채널 A를 통과함에 따라 선형 컨벌루션이 수행되고, 이때 이루어지는 선형 컨벌루션의 출력은 송신기(10) 출력신호의 보호구간($v$)으로 넘어간다.

[0054] 따라서, 수신 안테나(210)는 송신기(10)의 출력 신호가 HiperLAN/2 채널 A(이하 채널 A)를 통과하여 백색 잡음이 더해진 신호를 수신한다.

[0055] 이와 같이, 송신기(10)의 제1 송신 안테나(180) 또는 제2 송신 안테나(181)에서 출력되고, 채널 A및 잡음이 더해져 수신기(20)의 수신 안테나(210)에 입력되는 시간 영역에서의 신호의 관계식을 다음의 수학식 5와 같이 표현한다.

*수학식 5*

[0056] $$\mathbf{y}^{k} = \mathbf{h}\mathbf{s}_1^{k} + \mathbf{g}\mathbf{s}_2^{k} + \mathbf{n}^{k},\ \mathbf{y}^{k+1} = \mathbf{h}\mathbf{s}_1^{k+1} + \mathbf{g}\mathbf{s}_2^{k+1} + \mathbf{n}^{k+1}$$

[0057] 수학식 5에서 $\mathbf{y}$는 길이가 $N$인 입력 데이터 블록이고, $\mathbf{n}$은 잡음 심볼 벡터를 의미한다. 그리고, $\mathbf{h}$는 는 첫 번째 열은 제1 송신 안테나(180)와 수신안테나(210) 간의 채널 임펄스 응답으로 구성하고 나머지 열을 ($N$-$v$-1)개의 0으로 구성한 $N\times N$ 의 circulant 행렬이며, $\mathbf{g}$는 첫 번째 열을 제2 송신 안테나(181)와 수신안테나(210) 간의 채널 임펄스 응답으로 구성하고 나머지 열을 ($N$-$v$-1) 개의 0으로 구성한 $N\times N$ 의 circulant 행렬이다.

[0058] 이 때, 채널 $\mathbf{h}$ 와 채널 $\mathbf{g}$는 eigen-decomposition(고유 분해)연산이 가능하므로, 이하의 수학식 6이 성립된다.

*수학식 6*

[0059] $$\mathbf{h} = \mathbf{Q}^{H}\mathbf{H}\mathbf{Q},\ \mathbf{g} = \mathbf{Q}^{H}\mathbf{G}\mathbf{Q}$$

[0060] 수학식 6에서, $\mathbf{Q}$는 정규직교(orthonormal) 이산 퓨리에 변환(DFT: Discrete Fourier Transform) 행렬이고, $\mathbf{H}$와 $\mathbf{G}$는 대각 행렬들로서 ($k$, $k$)요소는 채널 임펄스 응답의 $k$ 번째 DFT 계수가 된다.

[0061] 제2 무선신호 변환부(220)는 수신 안테나(210)가 외부로부터 수신한 무선신호를 기저대역의 아날로그 신호로 변환한다.

[0062] 아날로그-디지털 변환부(230)는 제2 무선신호 변환부(220)에서 출력된 기저대역의 아날로그 신호를 디지털 신호로 변환한다.

[0063] 아날로그-디지털 변환부(230)에서 출력된 디지털 신호는 랩핑 어라운드 덧셈부(240)로 전달되고, 랩핑 어라운드 덧셈부(240)는 아날로그-디지털 변환부(230)에서 출력된 디지털 신호를 일정한 디지털 데이터 블록(이하, 데이터 블록) 단위로 랩핑 어라운드 덧셈 연산한다.

[0064] 이 때, 랩핑 어라운드 덧셈부(240)에 입력된 디지털 신호는 위에서 설명한 바와 같이 채널 A와 선형 컨벌루션의 수행 결과를 데이터 블록의 보호구간 가지고 있다.

[0065] 주파수 영역에서 STBC 및 MRC 연산을 수행하기 위해서는 선형 컨벌루션을 환형 컨벌루션 변형하는 과정이 필요하다. 위에서 구한 선형 컨벌루션 데이터 블록을 환형 컨벌루션으로 변형하기 위하여, 랩핑어라운드 덧셈부(240)는 아날로그-디지털 변환부(230)에서 수신한 디지털 신호 중에서 보호구간으로 넘어간 데이터들을 데이터 블록의 앞부분에 더한다.

[0066] 퓨리에 변환부(250)는 랩핑어라운드 덧셈부(240)에서 환형 컨벌루션 수행된 데이터 블록을 수신하여 퓨리에 변환 한다.

[0067] 퓨리에 변환부(250)에서 퓨리에 변환 연산된 데이터 블록은 최대율 수신 결합부(270)에 전달되고, 최대율 수신

결합부(270)는 다음의 수학식 7을 수행한다. 이 때 수학식 7은 채널 추정부(260)에서 추정한 채널 값을 사용하게 되고, 수학식 7을 통해 STBC 와 MRC 기능을 수행하게 된다.

*수학식 7*

$$\begin{aligned}\mathbf{Y}^k &= \mathbf{Qy}^k = \mathbf{QQ}^*\mathbf{HQs}_1^k + \mathbf{QQ}^*\mathbf{GQs}_2^k + \mathbf{Qn}^k \\ &= \mathbf{HS}_1^k + \mathbf{GS}_2^k + \mathbf{N}^k \\ &= \mathbf{H}[(\mathbf{X}_{\substack{1st\\half}}^k)^T\ (\mathbf{X}_{\substack{1st\\half}}^k)^T]^T + \\ &\quad \mathbf{GR}[(\mathbf{X}_{\substack{2nd\\half}}^k)^T\ (\mathbf{X}_{\substack{2nd\\half}}^k)^T]^T + \mathbf{N}^k\end{aligned}$$

$$\begin{aligned}\mathbf{Y}^{k+1} &= \mathbf{Qy}^{k+1} \\ &= \mathbf{QQ}^*\mathbf{HQs}_1^{k+1} + \mathbf{QQ}^*\mathbf{GQs}_2^{k+1} + \mathbf{Qn}^{k+1} \\ &= \mathbf{HS}_1^{k+1} + \mathbf{GS}_2^{k+1} + \mathbf{N}^{k+1} \\ &= \mathbf{H}\overline{\mathbf{R}}[-(\mathbf{X}_{\substack{2nd\\half}}^k)^*\ -(\mathbf{X}_{\substack{2nd\\half}}^k)^*]^T + \\ &\quad \mathbf{G}[(\mathbf{X}_{\substack{1st\\half}}^k)^*\ (\mathbf{X}_{\substack{1st\\half}}^k)^*]^T + \mathbf{N}^{k+1}\end{aligned}$$

[0068]

$$\begin{aligned}\overline{\mathbf{H}}\mathbf{Y}^k + \mathbf{G}\overline{\mathbf{Y}}^{k+1} &= \overline{\mathbf{H}}\mathbf{H}[(\mathbf{X}_{\substack{1st\\half}}^k)^T\ (\mathbf{X}_{\substack{1st\\half}}^k)^T]^T + \\ &\quad \mathbf{G}\overline{\mathbf{G}}[(\mathbf{X}_{\substack{1st\\half}}^k)^T\ (\mathbf{X}_{\substack{1st\\half}}^k)^T]^T + \\ &\quad \overline{\mathbf{H}}\mathbf{N}^k + \mathbf{G}(\overline{\mathbf{N}}^{k+1})\end{aligned}$$

$$\begin{aligned}\overline{\mathbf{G}}\mathbf{Y}^k - \mathbf{H}\overline{\mathbf{Y}}^{k+1} &= \overline{\mathbf{G}}\mathbf{GR}[(\mathbf{X}_{\substack{2nd\\half}}^k)^T\ (\mathbf{X}_{\substack{2nd\\half}}^k)^T]^T - \\ &\quad \mathbf{H}\overline{\mathbf{H}}\mathbf{R}[-(\mathbf{X}_{\substack{2nd\\half}}^k)^T\ -(\mathbf{X}_{\substack{2nd\\half}}^k)^T]^T + \\ &\quad \overline{\mathbf{G}}\mathbf{N}^k - \mathbf{H}\overline{\mathbf{N}}^{k+1}\end{aligned}$$

[0069]

$$\hat{X}_{\substack{1st\\half}}^k(n) = \frac{\sum_{i=0}^{1}\left(\begin{array}{l}\overline{H}\left(\frac{N}{2}i+n\right)Y^k\left(\frac{N}{2}i+n\right)+\\ G\left(\frac{N}{2}i+n\right)\overline{Y}^{k+1}\left(\frac{N}{2}i+n\right)\end{array}\right)}{\sum_{i=0}^{1}\left(\left|H\left(\frac{N}{2}i+n\right)\right|^2+\left|G\left(\frac{N}{2}i+n\right)\right|^2\right)}$$

$$\hat{X}_{\substack{2nd\\half}}^k(n) = \frac{\overline{R}(n,n)\left[\sum_{i=0}^{1}\left(\begin{array}{l}\overline{G}\left(\frac{N}{2}i+n\right)Y^k\left(\frac{N}{2}i+n\right)\\ -H\left(\frac{N}{2}i+n\right)\overline{Y}^{k+1}\left(\frac{N}{2}i+n\right)\end{array}\right)\right]}{\sum_{i=0}^{1}\left(\left|H\left(\frac{N}{2}i+n\right)\right|^2+\left|G\left(\frac{N}{2}i+n\right)\right|^2\right)}$$

$$for\ n = 0, 1, \cdots, (N/2-1)$$

[0070]

[0071] 이와 같이, 최대율 수신 결합부(270)는 수학식 7을 수행하여 $\hat{\mathbf{X}}_{\substack{1st\\half}}^k$ 와 $\hat{\mathbf{X}}_{\substack{2nd\\half}}^k$ 를 얻게 된다. 그리고, 데이터 결정부(280)는 최대율 수신 결합부(270)에서 수학식 7을 수행하여 얻은 결과를 수신하여 $\hat{\mathbf{X}}_{\substack{1st\\half}}^k$ 을 앞부분(절반) 신호로

보고 $\hat{\mathbf{x}}^{k}_{2nd\ half}$ 을 뒷부분(절반) 신호로 위치시킨다. 따라서, 데이터 결정부(280)에서는 송신부(10)에서 송신된 송신 벡터를 $\hat{\mathbf{x}}^{k}$ 로 추정하고, 이 때의 데이터 블록을 수학식 8로 표현한다.

### 수학식 8

[0072] $$\hat{\mathbf{x}}^{k}=\left[\left(\hat{\mathbf{x}}^{k}_{1st\ half}\right)^{T}\left(\hat{\mathbf{x}}^{k}_{2nd\ half}\right)^{T}\right]^{T}$$

[0073] 전술한 바와 같이 구성되고 동작되는 본 발명의 스위치를 사용하여 공간 시간 블록 코드 기술을 적용한 OFDM 송수신 시스템의 바람직한 실시 예를 위한 실험에서, 20MHz의 전체 대역폭을 64개의 부반송파로 나누어 데이터 블록을 전송한다. 이 때, 유효 데이터 구간 3.2와 보호구간(GP; Guard period) 0.8을 포함하면 하나의 OFDM 심볼 구간은 4㎲가 된다.

[0074] 이 때, 송신기(20)는 80개의 심볼 데이터 블록(64개의 데이터 payload이고, 16개의 보호구간 블록)마다 그룹화한다.

[0075] 본 발명을 위한 실험에서 HiperLAN/2 채널 A를 사용하고, 수신기(20)에서 얻게 되는 전체 다이버시티 차수는 4이다. 특히 본 발명은 STBC 와 MRC 기능으로 인하여 다이버시티를 얻게 되는데 STBC로 인하여 얻게 되는 다이버시티 차수는 2이고, 스위치(190)를 스위칭하여 교대로 0을 삽입함으로써 얻게 되는 추가적인 MRC 다이버시티 차수는 2가 된다.

[0076] 위와 같은 조건을 갖는 본 발명의 공간 시간 블록 코드 기술을 이용한 OFDM 송수신 시스템의 성능은 도3의 그래프와 같다. 도3에서는 QPSK(Quaternary phase shift keying), 16 QAM(quadrature amplitude modulation), 64 QAM의 경우에 해당하는 비트오류율(BER)을 도시하였다. 이 때, 도3에 도시된 것처럼 1Tx 4Rx(MRC를 이용하고 하나의 송신기와 네개의 수신기를 갖는 송수신 시스템) MRC에서의 수신 성능보다 3dB 떨어진 성능을 얻을 수 있다.

[0077] 도1과 같이 구성되어, 도3과 같은 성능을 얻기 위한 본 발명의 동작 실시 예에서는, 송신 안테나를 두 개로 구성하므로, 제1 송신안테나(180)와 제2 송신안테나(181)의 송신 전력은 단일 송신 안테나 전력 값의 절반으로 구성한다.

[0078] 이상에서 설명한 바와 같이, 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시 예에 관하여 설명하였으나, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자라면 본 발명의 범주에서 벗어나지 않는 한도 내에서 여러 가지 변형이 가능함은 물론이다. 따라서 본 발명의 권리 범위는 설명된 실시 예에 국한되어 정해져서는 안되며, 후술하는 청구범위뿐만 아니라, 이와 균등한 것들에 의해 정해져야 한다.

### 부호의 설명

[0079]

110 : 입력비트 발생부

120 : 심볼매핑부

130, 131 : IFFT 모듈

140 : 멀티플렉서

150 : 보호구간 삽입부

160 : 디지털-아날로그 변환부,

170 : 제1 무선신호 변환부

180, 181 : 송신 안테나

190 : 스위치

210 : 수신 안테나

220 : 제2 무선신호 변환부

230 : 아날로그-디지털 변환부

240 : 랩핑 어라운드 덧셈부

250 : 퓨리에 변환부

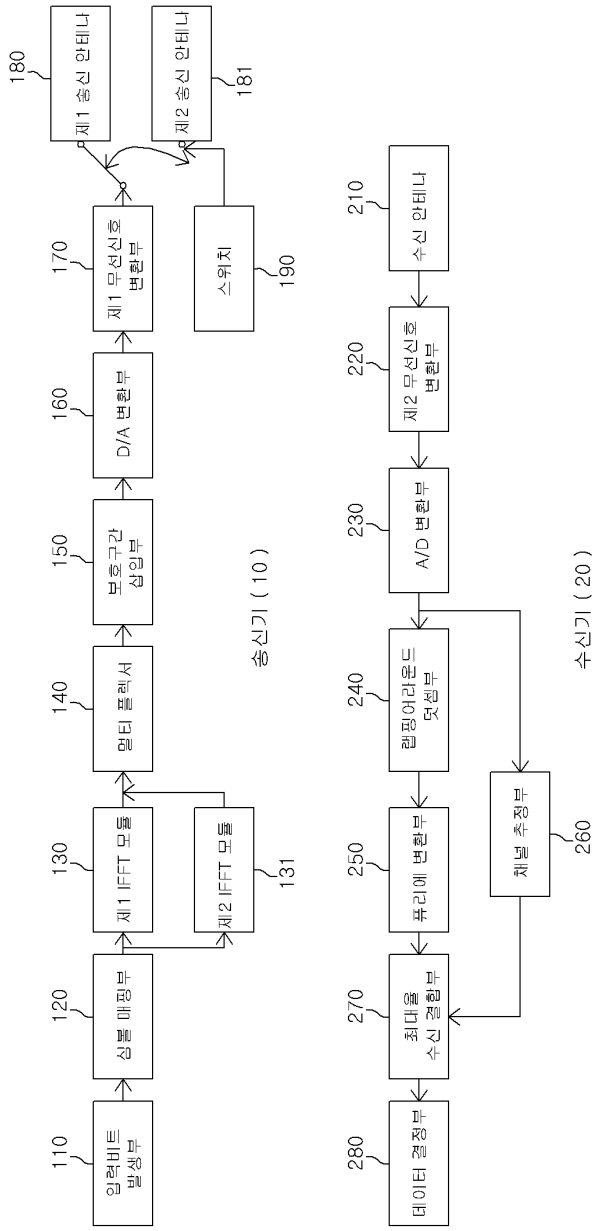
260 : 채널 추정부

270 : 최대율 수신 결합부

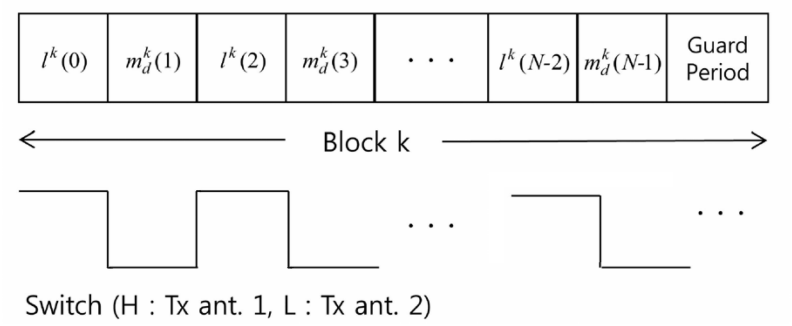
280 : 데이터 결정부

## 도면

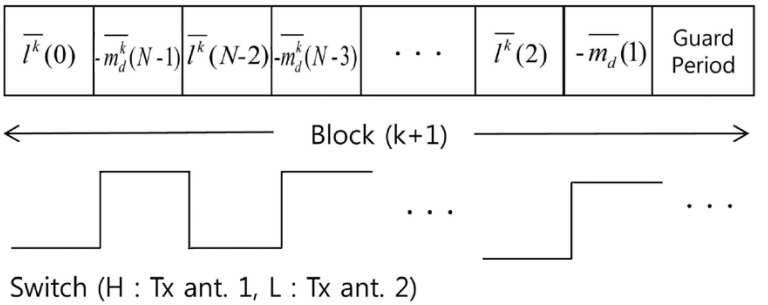
### 도면1


송신기 ( 10 )
수신기 ( 20 )
110 입력비트 발생부
120 심볼 매핑부
130 제1 IFFT 모듈
131 제2 IFFT 모듈
140 멀티 플렉서
150 보호구간 삽입부
160 D/A 변환부
170 제1 무선신호 변환부
180 제1 송신 안테나
181 제2 송신 안테나
190 스위치
210 수신 안테나
220 제2 무선신호 변환부
230 A/D 변환부
240 랩핑아라운드 덧셈부
250 퓨리에 변환부
260 채널 추정부
270 최대율 수신 결합부
280 데이터 결정부

도면2




(a) k번째 블록 신호




(b) (k+1)번째 블록 신호

도면3

