



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2022년08월19일  
(11) 등록번호 10-2434947  
(24) 등록일자 2022년08월17일

- (51) 국제특허분류(Int. Cl.)  
G06F 1/32 (2019.01) HO4W 52/02 (2009.01)
- (52) CPC특허분류  
G06F 1/3209 (2019.01)  
G06F 1/3243 (2013.01)
- (21) 출원번호 10-2019-7036334(분할)
- (22) 출원일자(국제) 2016년12월09일  
심사청구일자 2021년11월25일
- (85) 번역문제출일자 2019년12월09일
- (65) 공개번호 10-2019-0139333
- (43) 공개일자 2019년12월17일
- (62) 원출원 특허 10-2018-7019874  
원출원일자(국제) 2016년12월09일  
심사청구일자 2019년05월20일
- (86) 국제출원번호 PCT/US2016/065835
- (87) 국제공개번호 WO 2017/123354  
국제공개일자 2017년07월20일
- (30) 우선권주장  
62/278,899 2016년01월14일 미국(US)  
(뒷면에 계속)
- (56) 선행기술조사문헌  
US20120309325 A1\*  
US20150050897 A1\*  
\*는 심사관에 의하여 인용된 문헌

- (73) 특허권자  
퀄컴 인코포레이티드  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775
- (72) 발명자  
예헤즈켈리, 아론  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 (내)  
사순, 오론  
미국 92121-1714 캘리포니아주 샌 디에고 모어하우스 드라이브 5775 퀄컴 인코포레이티드 (내)
- (74) 대리인  
특허법인 남앤남

전체 청구항 수 : 총 24 항

심사관 : 한현명

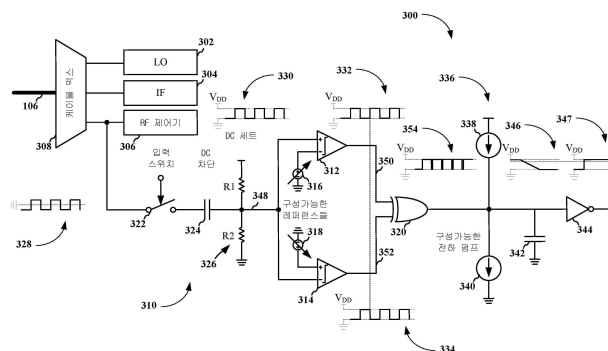
(54) 발명의 명칭 웨이크-업 검출기

(57) 요약

장치는, 입력 신호에 커플링되며 제1 비교 값과 입력 신호를 비교하도록 구성된 제1 비교기를 포함하는 웨이크-업 회로이다. 웨이크-업 회로는, 입력 신호에 커플링되며 제2 비교 값과 입력 신호를 비교하도록 구성된 제2 비교기를 포함한다. 웨이크-업 회로는 배타적 OR 게이트를 더 포함한다. 배타적 OR 게이트의 제1 입력이 제1 비교

(뒷면에 계속)

대표도 - 도3



기의 출력에 커플링된다. 배타적 OR 게이트의 제2 입력이 제2 비교기의 출력에 커플링된다. 웨이크-업 회로는 또한, 배타적 OR 게이트의 출력에 커플링되며, 모니터링되고 있는 회로를 웨이크 업하기 위해 배타적 OR 게이트로부터의 신호를 DC 값으로 변환하도록 구성된 조정가능한 전하 펌프를 포함한다.

(52) CPC특허분류

*H04W 52/0225* (2013.01)

*Y02D 30/70* (2020.08)

(30) 우선권주장

62/290,880 2016년02월03일 미국(US)

15/139,756 2016년04월27일 미국(US)

## 명세서

### 청구범위

#### 청구항 1

시스템에서 슬레이브 회로를 웨이크 업(wake up)하기 위한 장치로서,

고정된 세트의 케이블 연결들 중 적어도 하나의 연결을 사용하여 마스터 회로와 상기 슬레이브 회로 사이에 원격 웨이크-업 신호를 커플링하도록 구성된 커플러 - 상기 적어도 하나의 연결은 상기 마스터 회로와 상기 슬레이브 회로 사이에 제2 신호를 추가로 커플링함 -;

상기 슬레이브 회로에서, 제어 신호, 중간 주파수(IF) 신호, 또는 로컬 오실레이터(LO) 신호로부터 상기 원격 웨이크-업 신호를 선택하도록 구성된 선택 컴포넌트;

상기 슬레이브 회로에서, 상기 마스터 회로와 상기 슬레이브 회로 사이에 커플링된 상기 원격 웨이크-업 신호를 검출하도록 구성된 검출기 - 상기 검출기는:

제1 비교 결과를 생성하기 위해 입력 신호를 제1 비교 값과 비교하고;

제2 비교 결과를 생성하기 위해 상기 입력 신호를 제2 비교 값과 비교하고; 그리고

신호를 생성하기 위해 상기 제1 비교 결과 및 상기 제2 비교 결과를 결합하도록 추가로 구성됨 -; 및

상기 마스터 회로와 상기 슬레이브 회로 사이에 커플링된 상기 원격 웨이크-업 신호를 검출하는 것에 기초하여 상기 슬레이브 회로에서 로컬 웨이크-업 신호를 생성하고 그리고 상기 로컬 웨이크-업 신호를 이용하여 상기 슬레이브 회로를 웨이크 업하도록 구성된 웨이크-업 신호 생성기를 포함하는, 장치.

#### 청구항 2

제1 항에 있어서,

상기 제2 신호는 상기 슬레이브 회로가 어웨이크(awake)인 경우 적어도 일정 시간 기간 동안 상기 마스터 회로와 상기 슬레이브 회로 사이에 커플링되는, 장치.

#### 청구항 3

제1 항에 있어서,

상기 검출기는 에너지 검출기를 포함하는, 장치.

#### 청구항 4

제1 항에 있어서,

상기 원격 웨이크-업 신호는 직류(DC; direct current) 전압을 포함하는, 장치.

#### 청구항 5

제4 항에 있어서,

상기 검출기는 직류(DC) 전압을 검출하도록 추가로 구성되는, 장치.

#### 청구항 6

제1 항에 있어서,

상기 원격 웨이크-업 신호는 상기 제어 신호를 포함하는, 장치.

#### 청구항 7

제1 항에 있어서,

상기 원격 웨이크-업 신호는 상기 IF 신호를 포함하는, 장치.

**청구항 8**

제1 항에 있어서,

상기 원격 웨이크-업 신호는 상기 LO 신호를 포함하는, 장치.

**청구항 9**

제1 항에 있어서,

상기 제어 신호는 디지털 비트 시퀀스를 포함하는, 장치.

**청구항 10**

제9 항에 있어서,

상기 원격 웨이크-업 신호를 필터링하도록 구성된 필터를 더 포함하는, 장치.

**청구항 11**

시스템에서 슬레이브 회로를 웨이크 업하기 위한 방법으로,

고정된 세트의 케이블 연결들 중 적어도 하나의 연결을 사용하여 마스터 회로와 상기 슬레이브 회로 사이에 원격 웨이크-업 신호를 커플링하는 단계 - 상기 적어도 하나의 연결은 상기 마스터 회로와 상기 슬레이브 회로 사이에 제2 신호를 추가로 커플링함 -;

상기 슬레이브 회로에서, 제어 신호, 중간 주파수(IF) 신호, 또는 로컬 오실레이터(LO) 신호로부터 상기 원격 웨이크-업 신호를 선택하는 단계;

상기 슬레이브 회로에서, 상기 마스터 회로와 상기 슬레이브 회로 사이에 커플링된 상기 원격 웨이크-업 신호를 검출하는 단계 - 상기 검출하는 단계는:

제1 비교 결과를 생성하기 위해 입력 신호를 제1 비교 값과 비교하는 단계;

제2 비교 결과를 생성하기 위해 상기 입력 신호를 제2 비교 값과 비교하는 단계; 및

신호를 생성하기 위해 상기 제1 비교 결과 및 상기 제2 비교 결과를 결합하는 단계를 포함함 -; 및

상기 마스터 회로와 상기 슬레이브 회로 사이에 커플링된 상기 원격 웨이크-업 신호를 검출하는 것에 기초하여 상기 슬레이브 회로에서 로컬 웨이크-업 신호를 생성하고 그리고 상기 로컬 웨이크-업 신호를 이용하여 상기 슬레이브 회로를 웨이크 업하는 단계를 포함하는, 방법.

**청구항 12**

제11 항에 있어서,

상기 제2 신호는 상기 슬레이브 회로가 어웨이크인 경우 적어도 일정 시간 기간 동안 상기 마스터 회로와 상기 슬레이브 회로 사이에 커플링되는, 방법.

**청구항 13**

제11 항에 있어서,

상기 슬레이브 회로에서, 상기 원격 웨이크-업 신호를 검출하는 것은, 에너지 검출기를 사용하여 에너지를 검출하는 것을 포함하는, 방법.

**청구항 14**

제11 항에 있어서,

상기 원격 웨이크-업 신호는 직류(DC) 전압을 포함하는, 방법.

**청구항 15**

제14 항에 있어서,  
 상기 원격 웨이크-업 신호를 검출하는 단계는 직류(DC) 전압을 검출하는 단계를 포함하는, 방법.

**청구항 16**

제11 항에 있어서,  
 상기 원격 웨이크-업 신호는 상기 제어 신호를 포함하는, 방법.

**청구항 17**

제11 항에 있어서,  
 상기 원격 웨이크-업 신호는 상기 IF 신호를 포함하는, 방법.

**청구항 18**

제11 항에 있어서,  
 상기 원격 웨이크-업 신호는 상기 LO 신호를 포함하는, 방법.

**청구항 19**

제11 항에 있어서,  
 상기 제어 신호는 디지털 비트 시퀀스를 포함하는, 방법.

**청구항 20**

제19 항에 있어서,  
 상기 선택하는 단계 이후에 그리고 상기 검출하는 단계 이전에,  
 상기 원격 웨이크-업 신호를 필터링하는 단계를 더 포함하는, 방법.

**청구항 21**

시스템에서 슬레이브 회로를 웨이크 업하기 위한 장치로서,  
 고정된 세트의 케이블 연결들 중 적어도 하나의 연결을 사용하여 마스터 회로와 상기 슬레이브 회로 사이에 원격 웨이크-업 신호를 커플링하기 위한 수단 - 상기 적어도 하나의 연결은 상기 마스터 회로와 상기 슬레이브 회로 사이에 제2 신호를 추가로 커플링함 -;

상기 슬레이브 회로에서, 제어 신호, 중간 주파수(IF) 신호, 또는 로컬 오실레이터(LO) 신호로부터 상기 원격 웨이크-업 신호를 선택하기 위한 수단;

상기 슬레이브 회로에서, 상기 마스터 회로와 상기 슬레이브 회로 사이에 커플링된 상기 원격 웨이크-업 신호를 검출하기 위한 수단 - 상기 검출하기 위한 수단은:

제1 비교 결과를 생성하기 위해 입력 신호를 제1 비교 값과 비교하고;

제2 비교 결과를 생성하기 위해 상기 입력 신호를 제2 비교 값과 비교하고; 그리고

신호를 생성하기 위해 상기 제1 비교 결과 및 상기 제2 비교 결과를 결합하도록 구성됨 -; 및

상기 마스터 회로와 상기 슬레이브 회로 사이에 커플링된 상기 원격 웨이크-업 신호를 검출하는 것에 기초하여 상기 슬레이브 회로에서 로컬 웨이크-업 신호를 생성하고 그리고 상기 로컬 웨이크-업 신호를 이용하여 상기 슬레이브 회로를 웨이크 업하기 위한 수단을 포함하는, 장치.

**청구항 22**

제21 항에 있어서,

상기 제2 신호는 상기 슬레이브 회로가 어웨이크인 경우 적어도 일정 시간 기간 동안 상기 마스터 회로와 상기 슬레이브 회로 사이에 커플링되는, 장치.

**청구항 23**

제21 항에 있어서,

상기 슬레이브 회로에서, 상기 원격 웨이크-업 신호를 검출하는 것은, 에너지 검출기를 사용하여 에너지를 검출하는 것을 포함하는, 장치.

**청구항 24**

제21 항에 있어서,

상기 원격 웨이크-업 신호는 직류(DC) 전압을 포함하는, 장치.

**청구항 25**

삭제

**청구항 26**

삭제

**청구항 27**

삭제

**청구항 28**

삭제

**청구항 29**

삭제

**청구항 30**

삭제

**발명의 설명**

**기술 분야**

[0001] [0001] 본 출원은, "Wake-up Detector for Radio Module"이란 명칭으로 2016년 1월 14일자로 출원된 미국 가출원 일련 번호 62/278,899, "Wake-up Detector"란 명칭으로 2016년 2월 3일자로 출원된 미국 가출원 일련 번호 62/290,880, 그리고 "Wake-up Detector"란 명칭으로 2016년 4월 27일자로 출원된 미국 특허 출원 일련 번호 15/139,756을 우선권으로 주장하며, 이들은 그 전체가 본원에 인용에 의해 명시적으로 통합된다.

[0002] [0002] 본 개시내용은 일반적으로, 통신 시스템들에 관한 것이며, 더욱 상세하게는, 저전력 모드로부터 웨이크업(wake up)하기 위한 라디오 모듈 또는 다른 전자 모듈에 대한 회로소자에 관한 것이다.

**배경 기술**

[0003] 일부 경우들에서, 회로소자가 사용중이지 않을 때 그 회로소자를 파워 다운하는 것이 유리할 수 있다. 회로소자가 사용중이지 않을 때 그 회로소자를 파워 다운하는 것은 배터리 전력을 보존할 수 있다. 일부 예들에서, 배터리 전력을 보존하는 것은 더 긴 배터리 수명으로 이어질 수 있다. 다른 예들에서, 배터리 전력을 보존하는 것은 디바이스로 하여금, 요구되는 배터리 수명을 계속해서 제공하면서 더 작은 배터리를 사용하도록 할 수 있다.

[0004] 사용중이지 않을 때 회로소자를 파워 다운하는 것이 유리할 수 있지만, 파워 다운된 회로소자를 언제 파워 업할지를 결정하는 데 필요한 모니터링 회로소자는 일반적으로, 계속해서 전력을 소비할 것이다. 그에 따라서, 매우 적은 전력을 사용하여 모니터링 기능을 수행하는 모니터링 회로소자를 사용하는 것이 유리할 수 있다. 저-전력 모니터링 회로소자를 사용함으로써, 그리고 사용중이지 않은 회로소자를 파워 다운함으로써, 배터리 전력이 보존될 수 있다.

**발명의 내용**

[0005] 다음은, 하나 또는 그 초과와 양상들의 기본적인 이해를 제공하기 위하여 그러한 양상들의 간략화된 요약물을 제시한다. 이 요약물은 모든 고려된 양상들의 광범위한 개요가 아니며, 모든 양상들의 핵심 또는 중요 엘리먼트들을 식별하지도 임의의 또는 모든 양상들의 범위를 서술하지도 않는 것으로 의도된다. 이 요약물의 유일한 목적은, 이후에 제시되는 더 상세한 설명에 대한 서론으로서 간략화된 형태로 하나 또는 그 초과와 양상들의 일부 개념들을 제시하는 것이다.

[0006] 위에서 논의된 바와 같이, 일부 경우들에서, 배터리 전력을 보존하기 위해, 회로소자가 사용중이지 않을 때 그 회로소자를 파워 다운하는 것이 유리할 수 있다. 일부 예들에서, 배터리 전력을 보존하는 것은, 더 긴 배터리 수명으로 이어질 수 있거나, 또는 디바이스로 하여금, 요구되는 배터리 수명을 계속해서 제공하면서 더 작은 배터리를 사용하도록 할 수 있다. 위에서 논의된 바와 같이, 사용중이지 않을 때 회로소자를 파워 다운하는 것이 유리할 수 있지만, 파워 다운된 회로소자를 언제 파워 업할지를 결정하는 데 필요한 모니터링 회로소자는 일반적으로, 계속해서 전력을 소비할 것이다. 그에 따라서, 아주 적은 전력을 사용하여 모니터링 기능을 수행하는 모니터링 회로소자를 사용하는 것이 유리할 수 있다.

[0007] 본 개시내용의 양상에서, 방법 및 장치가 제공된다. 장치는, 입력 신호에 커플링되며 제1 비교 값과 입력 신호를 비교하도록 구성된 제1 비교기를 포함하는 웨이크-업 회로이다. 웨이크-업 회로는, 입력 신호에 커플링되며 제2 비교 값과 입력 신호를 비교하도록 구성된 제2 비교기를 포함한다. 웨이크-업 회로는 배타적 OR 게이트를 더 포함한다. 배타적 OR 게이트의 제1 입력이 제1 비교기의 출력에 커플링된다. 배타적 OR 게이트의 제2 입력이 제2 비교기의 출력에 커플링된다. 웨이크-업 회로는 또한, 배타적 OR 게이트의 출력에 커플링되며, 모니터링되고 있는 회로를 웨이크 업하기 위해 배타적 OR 게이트로부터의 신호를 직류(DC; direct current) 값으로 변환하도록 구성된 조정가능한 전하 펌프를 포함한다.

[0008] 전술한 그리고 관련된 목적들의 달성을 위해, 하나 또는 그 초과와 양상들은, 이하에서 완전히 설명되고 특히 청구항들에서 언급된 특징들을 포함한다. 다음의 설명 및 첨부된 도면들은, 하나 또는 그 초과와 양상들의 소정의 예시적인 특징들을 상세히 제시한다. 그러나, 이들 특징들은, 다양한 양상들의 원리들이 이용될 수 있는 다양한 방식들 중 단지 몇몇을 표시하며, 이 설명은 모든 그러한 양상들 및 그들의 등가물들을 포함하는 것으로 의도된다.

**도면의 간단한 설명**

- [0009] 도 1은 예시적인 전자 통신 시스템을 예시하는 다이어그램이다.
- [0010] 도 2는 코어 모듈과 라디오 모듈 사이의 단일 케이블 인터페이스 상에서 사용될 수 있는 신호들을 예시하는 다이어그램들의 세트이다.
- [0011] 도 3은 본원에서 설명된 시스템들 및 방법들에 따른 웨이크-업 회로소자의 예를 예시하는 다이어그램이다.
- [0012] 도 4는 본원에서 설명된 시스템들 및 방법들에 따른 웨이크-업 회로소자의 예를 예시하는 다이어그램이다.
- [0013] 도 5는 본원에서 설명된 시스템들 및 방법들에 따른 웨이크-업 회로소자의 예를 예시하는 다이어그램이다.
- [0014] 도 6은 본원에서 설명된 시스템들 및 방법들에 따른 웨이크-업 회로소자의 예를 예시하는 다이어그램이다.
- [0015] 도 7은 도 6의 다이어그램과 함께 사용될 수 있는 다양한 전압 신호들을 예시하는 다이어그램이다.
- [0016] 도 8은 도 3의 웨이크-업 회로에서 사용될 수 있는 구성가능한 전하 펌프의 예를 예시하는 다이어그램

이다.

[0017] 도 9는 본원에서 설명된 시스템들 및 방법들에 따른 예시적인 방법을 예시하는 흐름도이다.

[0018] 도 10은 본원에서 설명된 시스템들 및 방법들에 따른 다른 예시적인 방법을 예시하는 흐름도이다.

[0019] 도 11은 본원에서 설명된 시스템들 및 방법들에 따른 다른 예시적인 방법을 예시하는 흐름도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0010] [0020] 첨부된 도면들과 관련하여 아래에서 제시된 상세한 설명은 다양한 구성들의 설명으로서 의도되며, 본원에서 설명된 개념들이 실시될 수 있는 유일한 구성들을 표현하는 것으로 의도되지 않는다. 상세한 설명은 다양한 개념들의 완전한 이해를 제공하려는 목적을 위한 특정 세부사항들을 포함한다. 그러나, 이들 개념들이 이들 특정 세부사항들 없이 실시될 수 있다는 것이 당업자들에게 자명할 것이다. 일부 사례들에서, 잘 알려진 구조들 및 컴포넌트들은 그러한 개념들을 불명료하게 하는 것을 방지하기 위하여 블록 다이어그램 형태로 도시된다.
- [0011] [0021] 도 1은 예시적인 전자 통신 시스템(100)을 예시하는 다이어그램이다. 예시적인 전자 통신 시스템(100)은 코어 모듈(102), 라디오 모듈(104), 및 단일 케이블 인터페이스(106)를 포함한다. 코어 모듈(102)은 ASIC(application-specific integrated circuit)일 수 있다. ASIC의 일 예는, 하나 또는 그 초과 CPU(central processing unit)들 또는 예컨대 모바일 전화 핸드세트 또는 다른 전자 디바이스에 통합될 수 있는 다른 기능성을 포함할 수 있는 회로소자이다. 예컨대, 코어 모듈(102)은 MSM(mobile station modem)일 수 있다. 통신 시스템, 이를테면 전자 통신 시스템(100)에서, 코어 모듈(102)은 마스터 회로/슬레이브(slave) 회로 구성의 마스터 회로일 수 있다. 유사하게, 라디오 모듈(104)은 마스터 회로/슬레이브 회로 구성의 슬레이브 회로일 수 있다.
- [0012] [0022] 라디오 모듈(104)은 하나 또는 그 초과 트랜시버들, 하나 또는 그 초과 송신기들, 또는 하나 또는 그 초과 수신기들을 포함할 수 있다. 그에 따라서, 라디오 모듈(104)은 라디오 신호들을 송신하거나, 라디오 신호들을 수신하거나, 또는 라디오 신호들을 송신하는 것과 라디오 신호들을 수신하는 것의 결합을 제공할 수 있다. 예컨대, 라디오 모듈(104)은 모바일 전화 핸드세트 또는 다른 전자 통신 디바이스에 트랜시버 기능성을 제공할 수 있다. 라디오 모듈(104)은 음성 통신, IP(Internet protocol) 데이터 송신, 또는 다른 전자기 통신에 관련된 전자 신호들을 송신 및 수신할 수 있다.
- [0013] [0023] 일부 예들에서, 코어 모듈(102)은 라디오 모듈(104)을 제어할 수 있다. 그에 따라서, 코어 모듈(102)과 라디오 모듈(104)은 연결될 수 있다. 도 1의 예시된 예에서, 코어 모듈(102)과 라디오 모듈(104)은 단일 케이블 인터페이스(106)를 사용하여 연결된다. 그에 따라서, 코어 모듈(102)은 단일 케이블 인터페이스(106)를 통해 라디오 모듈(104)을 제어할 수 있다. 단일 케이블 인터페이스(106)는, 고정된 세트의 케이블 연결들 중 적어도 하나의 연결을 사용하여, 마스터 회로와 슬레이브 회로 사이에 원격 웨이크-업 신호를 커플링하도록 구성된 커플러로서의 역할을 할 수 있다. 적어도 하나의 연결은 추가로, 마스터 회로와 슬레이브 회로 사이에 제 2 신호를 커플링할 수 있다.
- [0014] [0024] 일부 예들에서, 단일 케이블 인터페이스(106)는 단일 연결, 이를테면, 단일 와이어 연결, 단일 광섬유 연결, 또는 다른 단일 신호 연결일 수 있다. 다양한 신호들은 단일 케이블 연결, 예컨대 단일 와이어 연결을 통해 멀티플렉싱될 수 있다. 다른 예들에서, 단일 케이블 인터페이스(106)는 복수의 연결들을 포함하는 단일 케이블일 수 있다. (다시 말해서, 본원에서 설명된 시스템들 및 방법들이 일반적으로, 단일 와이어 연결을 사용하는 시스템들에 적용될 수 있지만, 이들 시스템들 및 방법들은 또한, 예컨대, 단일 케이블 내의 고정된 복수의 연결들의 하나 또는 그 초과 개별적인 연결들에 적용될 수 있다.) 단일 케이블 인터페이스(106)는 코어 모듈(102)과 라디오 모듈(104) 사이에서, 복수의 와이어 연결들, 광섬유 연결들, 다른 신호 연결들, 또는 와이어 연결들, 광섬유 연결들, 또는 다른 신호 연결들의 어떤 결합을 포함할 수 있다. 그러나, 단일 케이블 인터페이스(106)는 고정될 수 있다. 다시 말해서, 단일 케이블 인터페이스(106)에 고정된 개수의 연결들이 있을 수 있으며, 추가적인 연결들을 단일 케이블 인터페이스(106)에 추가하는 것은 가능하지 않을 수 있다. 그러나, 단일 케이블 인터페이스(106)를 통해 추가적인 기능성을 제공하는 것이 필요할 수 있다.
- [0015] [0025] 일부 예들에서, 전력은 배터리 또는 배터리들에 의해 제공될 수 있다. 그에 따라서, 전력은 예컨대 배터리의 사이즈에 의해 제한될 수 있다. 전력이 제한될 수 있기 때문에, 전력, 예컨대 배터리 전력을 보존하는 것이 바람직할 수 있다. 일부 예들에서, 전력을 보존하기 위하여, 라디오 모듈(104)은 턴 오프(turn off)될 수 있다. 라디오 모듈(104)을 턴 오프하는 것은 배터리 전력을 보존할 수 있으며, 이는 배터리 재충전들 사이의

더 긴 기간들을 허용할 수 있다. 라디오 모듈(104)을 턴 오프하는 것은 또한, 더 작은 배터리의 사용을 허용할 수 있으며, 이는 무게를 감소시킬 수 있다. 추가적으로, 일부 예들에서, 라디오 모듈(104)을 턴 오프하는 것은 배터리 재충전들 사이의 더 긴 기간들과 더 작은 배터리의 사용의 어떤 결합을 제공할 수 있다.

[0016] [0026] 단일 케이블 인터페이스(106)가 고정되는 시스템에서, 라디오 모듈(104)을 턴 온(turn on) 및 턴 오프하는 것에 관련된, 코어 모듈(102)로부터의 신호들이 고정된 단일 케이블 인터페이스(106)를 통해 연결될 수 있도록, 추가적인 회로소자가 필요할 수 있다. 그에 따라서, 고정된 단일 케이블 인터페이스(106)는 코어 모듈(102)로 하여금 라디오 모듈(104)을 턴 온 및 턴 오프하는 것을 제어하도록 할 수 있다. 추가적인 회로소자는 웨이크업 회로(108)일 수 있다. 코어 모듈(102)로부터의 신호들이 라디오 모듈(104), 예컨대 라디오 모듈 내의 라디오 컴포넌트들(110)을 턴 온 및 턴 오프하기 위해 사용될 수 있도록, 웨이크업 회로(108)가 필요할 수 있다. 일부 예들에서, 본원에서 설명된 시스템들 및 방법들은, 로컬 웨이크업 신호들을 생성하기 위해, 단일 케이블 인터페이스에 걸쳐 송신되는 동작 신호들, 예컨대, 로컬 오실레이터(LO; local oscillator) 신호들, 중간 주파수(IF; intermediate frequency) 신호들, 라디오 주파수(RF; radio frequency) 제어 신호들, 또는 DC 신호들을 사용할 수 있다. 다른 예들에서, 본원에서 설명된 시스템들 및 방법들은, 로컬 웨이크업 신호들을 생성하기 위해, 단일 케이블 인터페이스에 걸쳐 송신되는 전용 원격 웨이크업 신호들을 사용할 수 있다. 어느 하나의 세트의 예들에서, 동작 신호들 및 웨이크업 신호들에 동일한 단일 케이블 인터페이스가 사용될 수 있다(동작 신호들은 하나의 세트의 예들에서 둘 모두에 사용됨).

[0017] [0027] 예에서, 라디오 모듈(104)은 60 GHz 라디오 모듈일 수 있다. 라디오 모듈(104)은 코어 모듈(102)과 떨어져 위치될 수 있으며, 링크 트랜잭션들, 예컨대, 라디오 모듈(104)을 턴 온 및 턴 오프하기 위해 단일 케이블 인터페이스(106)를 통해 전송된 신호들에 따라 턴 온 및 턴 오프될 수 있다. 전력 관점에서 볼 때, 유휴 기간들, 이를테면, 라디오 모듈(104)이 송신하거나 또는 수신하고 있지 않은 기간들 동안, 가능한 한 거의 전력을 소비하지 않는 것이 매력적일 수 있다. 본원에서 설명된 일부 예시적인 실시예들은 라디오 모듈(또는 다른 전자 회로소자)의 거의 완벽한 파워 다운을 허용한다. 일반적으로, 라디오 모듈(104)에서 파워 업될 필요가 있는 유일한 회로소자는, 트리거링될 때 웨이크-업 흐름을 개시하는 저-전력 스퀘일치(squelch) 검출기 모듈일 수 있다. 일 예에서, 저-주파수 클록이 사용될 수 있다. 저-주파수 클록은 예시적인 시스템의 회로소자를 동기화하기 위한 신호를 제공할 수 있다. 일부 예들에서, 저주파수 클록은, 라디오 모듈이 슬립(sleep)할 수 있을 때 그리고 라디오 모듈이 웨이크 업해야 할 때를 표시하기 위해 턴 오프 및 턴 온될 수 있다. (클록 신호의 존재는, 본원에서 설명된 시스템들 및 방법들을 사용하여 결정될 수 있다.) 추가적으로, 저주파수 클록은, 일부 예들에서 저속 클록을 포함하는 전력 공급 모듈에 의해 제공될 수 있다. 추가적으로, 클록의 주파수가 낮을 수 있으므로, 저-주파수 클록을 활용하고 있는 전력 회로소자에 필요한 전력의 추가적인 감소들이 가능할 수 있는데, 그 이유는 일반적으로, 더 빠르게 클로킹되는 유사한 회로소자와 비교할 때, 더 느리게 클로킹되는 회로소자가 더 적은 전력을 사용할 수 있기 때문이다.

[0018] [0028] 트리거링 메커니즘은 예컨대 라디오 모듈(104) 상의 라디오 칩과 코어 칩 사이의, 예컨대 코어 모듈(102) 내의 기존의 제어기를 활용할 수 있다. 추가적으로, 트리거링 메커니즘은, 단순히 코어 칩으로부터 라디오 모듈(104)로 특정 제어기 트랜잭션들을 전달함으로써 활성화될 수 있다.

[0019] [0029] 라디오 모듈(104)은 자신의 전압 공급을 단일 케이블 인터페이스(106)를 통해 얻을 수 있다. 단일 케이블 인터페이스는, 코어 모듈(102)로부터 라디오 모듈(104)로 데이터 및 제어 신호들을 전달하는 케이블일 수 있다. 유휴 기간들 동안 전력을 절약하기 위해, 시스템은 라디오 모듈(104)에 대한 라디오 전력 공급부를 스위칭 오프할 수 있다. 라디오 전력 공급부를 스위칭 오프하는 것은 절전(power savings)을 제공할 수 있지만, 라디오 전력 공급부를 스위칭 오프하는 것은 코어 측에 공급 스위치를 요구할 수 있으며, 이는 회로 카드 상에 영역을 요구하며 BOM(bill-of-materials) 상의 아이템들의 개수를 또한 증가시킨다. 회로 카드 상의 영역의 증가들 및 부품들의 개수의 증가들은 비용을 증가시킬 수 있다. 다른 옵션은, 라디오 모듈(104)의 라디오 회로소자를 턴 오프하는 것이다. 라디오 회로소자를 턴 오프하는 것은, 웨이크-업 요청에 응답하기 위하여 웨이크-업 회로를 대기 모드로 유지할 것을 요구할 수 있다.

[0020] [0030] 본원에서 설명된 일부 예들은 예컨대 라디오 모듈(104) 상의 예컨대 라디오 회로소자의 완벽한 파워 다운을 허용한다. 일부 예들은 또한, 라디오 모듈(104)의 단일 케이블 인터페이스(106)를 감지하는 것을 유지하는 저-전력 회로를 구현할 수 있다. 매우 낮은 전력의 회로가, 통신 시스템의 기존의 인터페이스에서의 RF 제어기에 의해 트리거링될 때 웨이크-업 시퀀스를 개시할 수 있다. 일부 예들에서, RF 제어 신호는 디지털 비트 시퀀스, 이를테면 125 MHz 디지털 비트 시퀀스일 수 있다. 다른 예들에서, 다른 주파수들을 갖는 다른 디지털

비트 시퀀스들이 사용될 수 있다.

- [0021] [0031] 일부 예들에서, 라디오 모듈은 본원에서 설명된 바와 같이 전용 웨이크-업 검출 회로를 포함할 수 있다. 파워 다운 동안, 일반적으로, 전용 검출기 및 모듈 DC/DC 전력 변환기를 제외한 모든 회로소자가 턴 오프될 수 있다.
- [0022] [0032] 예에서, 코어 모듈(102)은 라디오 모듈(104)로의 LO 신호를 예컨대 단일 케이블 인터페이스(106) 상에 구동한다. 코어 모듈(102)은, 예컨대 LO 신호를 생성하고 디바이스 동작을 동기화하기 위해, 웨이크-업 시퀀스의 일부로서 안정된 클록을 요구할 수 있다.
- [0023] [0033] 일부 예들에서, 코어 모듈(102) 또는 다른 회로소자는, 웨이크-업 전에 LO 신호를 분할 및 안정시킬 수 있다. LO 신호는, 필터링을 사용함으로써 그리고 검출기 히스테리시스를 사용함으로써, 웨이크-업 전에 분할 및 안정될 수 있다. 예에서, 코어 모듈(102)은 RF 제어기를 인에이블(enable)함으로써 125 MHz 클록을 구동하는 것을 시작할 수 있다.
- [0024] [0034] 예에서, 라디오 모듈(104)은 RF 제어기 트랜잭션을 식별할 수 있으며, 웨이크-업 신호를 어서트(assert)한다. 웨이크-업 신호가 검출될 때, 웨이크-업 시퀀스가 시작할 수 있다.
- [0025] [0035] 예에서, 기존의 RF 제어기, 예컨대 코어 모듈(102)은, 양단에 50Ω 종단들을 포함할 수 있는 50Ω 동축 인터페이스, 예컨대 단일 케이블 인터페이스(106)를 통해 라디오 모듈(104)에 연결될 수 있다. 50Ω 종단을 연결해제하는 것은, 비고기들(312, 314)(도 3 참조)에 대한 입력에서의 높은 게이트 커패시턴스에 기인하여 매우 높은 임피던스를 야기할 수 있다. 웨이크-업 검출 목적들을 위해, 높은 임피던스 부하를 유지하는 것이 유용할 수 있다. 높은 임피던스 부하는 검출기 입력들에서의 진폭을 증가시킬 수 있다. 예에서, 제어기 진폭은 매칭된 부하 상의 ~300 mV 피크일 수 있다. 더 높은 임피던스 부하는 일 예에서 부하 상의 진폭의 2 배까지, 예컨대 ~600 mV를 야기할 수 있다.
- [0026] [0036] 도 2는 코어 모듈(102)과 라디오 모듈(104) 사이의 단일 케이블 인터페이스(106) 상에서 사용될 수 있는 신호들을 예시하는 다이어그램들(200)의 세트이다. 다이어그램들(200)의 세트는 주파수 다이어그램(202)을 포함한다. 주파수 다이어그램(202)에서 예시된 바와 같이, 일 예에서, 신호들은 DC 신호들(예컨대, DC 전압), 예컨대 125 MHz의 주파수에 센터링된 제어 신호들, 예컨대 7.5 GHz에 센터링된 LO, 및 예컨대 13.7 GHz와 17.1 GHz 사이의 IF 신호들을 포함할 수 있다.
- [0027] [0037] 주파수 다이어그램(202) 상에 예시된 신호들은 단일 케이블 인터페이스(106) 상에서 전달될 수 있다. 주파수 다이어그램(202) 상에 예시된 신호들 중 하나 또는 그 초과는, 라디오 모듈(104)이 라디오 주파수 신호들을 송신 및/또는 수신하고 있을 때 신호의 일차 기능 외에도, 라디오 모듈(104) 상의 파워-업 시퀀스를 제어하기 위해 사용될 수 있다. 예컨대, 주파수 다이어그램(202) 상에 예시된 DC 신호는 코어 모듈(102)로부터 라디오 모듈(104)로 전력을 제공할 수 있다. 그러나, 일 예에서, DC 신호는 또한, 라디오 모듈(104) 상의 파워-업 시퀀스를 제어하기 위해 사용될 수 있다. 다른 예들에서, 라디오 모듈이 라디오 주파수 신호들을 송신 및/또는 수신하고 있을 때 LO 또는 IF 신호를 제공하기 위해 LO 또는 IF 주파수 범위들의 신호들이 사용될 수 있다. 추가적으로, LO 또는 IF 주파수 범위들의 신호들은 또한, 라디오 모듈(104)의 파워 업 시퀀스를 제어하기 위해 사용될 수 있다.
- [0028] [0038] 다른 예에서, 제어 신호들은 주로, 라디오 모듈(104)이 라디오 주파수 신호들을 송신 및/또는 수신하고 있을 때 라디오 모듈(104)을 제어하기 위해 사용될 수 있다. 제어 신호들은 또한, 위에서 논의된 바와 같이 고정될 수 있는 단일 케이블 인터페이스(106) 상에서 코어 모듈(102)과 라디오 모듈(104) 사이에 추가적인 연결들을 추가하지 않으면서, 라디오 모듈(104) 상의 파워-업 시퀀스를 제어하기 위해 사용될 수 있다. 예컨대, 도 2에서 예시된 바와 같이, 라디오 모듈(104)이 파워 업되어야 한다는 것을 표시하기 위해, 125 MHz 펄스 트레인이 단일 케이블 인터페이스(106)를 통해 송신될 수 있다.
- [0029] [0039] 도 3은 본원에서 설명된 시스템들 및 방법들에 따른 웨이크-업 회로소자(300)의 예를 예시하는 다이어그램이다. 웨이크-업 회로소자(300)는 도 1에 대해 논의된 라디오 모듈(104) 내에 있을 수 있다. 웨이크-업 회로소자(300)의 다이어그램은 RF 회로소자, 이를테면, LO(302), IF 생성기(304), 및 RF 제어기(306)를 포함한다. LO(302)는 예컨대 7.5 GHz의 LO 신호를 생성한다. IF 생성기(304)는 예컨대 13.7 GHz와 17.1 GHz 사이의 IF 신호들을 생성한다. RF 제어기(306)는, 라디오 모듈(104)이 RF 신호들을 송신 및/또는 수신하고 있을 때 도 1의 라디오 모듈(104)을 제어할 수 있는 로컬 제어 신호들을 생성한다. LO(302), IF 생성기(304), 및 RF 제어기(306)는 케이블 멀티플렉서(케이블 믹스(mux))(308)에 연결된다. 케이블 멀티플렉서(308)는 도 1의 코어 모

들(102)로부터의 신호들을 단일 케이블 인터페이스(106)를 통해 수신할 수 있다. 추가적으로, 케이블 멀티플렉서(308)는, 케이블 멀티플렉서(308)의 출력으로부터 LO(302), IF 생성기(304), 및 RF 제어기(306)에 대한 신호들을 멀티플렉싱하기 위해 사용될 수 있다. 케이블 멀티플렉서(308)는 도 1의 단일 케이블 인터페이스(106) 상의 연결에 커플링될 수 있다.

[0030] [0040] 도 3의 예시된 예에서, RF 제어기(306)의 입력은 회로소자(310)에 커플링된다. 회로소자(310)는, 도 1의 라디오 모듈(104)을 웨이크 업하기 위한 신호를 생성하기 위해 사용될 수 있다. 라디오 모듈(104)은 전력, 예컨대 배터리 전력을 보존하기 위해 파워 다운되거나 또는 부분적으로 파워 다운될 수 있다. 그에 따라서, 라디오 모듈은, RF 신호 또는 RF 신호들을 송신하거나 또는 수신하는 데 라디오 모듈(104)이 필요할 때 파워 업될 필요가 있을 수 있다.

[0031] [0041] 도 3의 예시된 예에서의 회로소자(310)는 2 개의 비교기들(312, 314), 2 개의 구성가능한 레퍼런스들(316, 318), 및 배타적 OR 게이트(320)를 포함한다. (단일 케이블 인터페이스(106)에 의해 연결된) 코어 모듈(102)로부터의 신호가 입력 스위치(322), DC 차단 커패시터(324), 및 한 쌍의 저항기들( $R_1$ ,  $R_2$ )을 포함하는 DC 세트(326)를 통해 비교기들(312, 314)에 커플링될 수 있다.

[0032] [0042] 입력 스위치(322)는, RF 제어기 신호를 비교기들(312, 314)에 연결 및 이로부터 연결해제하기 위해 사용될 수 있다. 입력 스위치(322)는 콰이어트(quiet) DC 교정을 위한 입력 격리(isolation)를 허용한다. DC 차단 커패시터(324)는, RF 제어기 신호 상의 임의의 DC 값을 차단하기 위해 RF 제어기 신호를 필터링하는 데 사용될 수 있다. DC 세트(326)는 저항기 디바이더이다. DC 세트(326)는 분압기로서의 역할을 하는 2 개의 저항기들( $R_1$ ,  $R_2$ )을 포함한다. DC 세트(326)는, 예컨대 DC 차단 커패시터(324) 후의 필터링된 RF 제어 신호 상에 특정 DC 값을 중첩(super impose)하기 위해 사용될 수 있다. DC 세트(326)에 의해 중첩된 특정 DC 값은 2 개의 저항기 값들( $R_1$ ,  $R_2$ )의 함수이다. 도 3의 예시된 예에서의 DC 값은 다음과 동일하다:

$$V_{DC} = \frac{R_2}{R_1 + R_2}$$

[0033] [0043] 도 3의 예에서 예시된 바와 같이, RF 제어기(306)는 접지에 센터링된 구형파(328)를 출력할 수 있다. 다시 말해서, 예시된 예에서 RF 제어기(306)로부터 출력된 구형파(328)는 제로 볼트에 센터링된, 네거티브 전압과 제로 볼트에 센터링된 포지티브 전압 사이의 전압 스윙을 가질 수 있다. 네거티브 전압의 크기와 포지티브 전압의 크기는 동일하거나 또는 거의 동일할 수 있다. DC 차단 커패시터(324)는 신호, 예컨대 구형파(328)로부터 임의의 DC 값을 제거하거나 또는 감소시켜서, 348에서의 신호를 야기할 수 있다. DC 세트(326)는, 신호, 예컨대 구형파(330)가 포지티브 전압, 이를테면  $V_{DD}$ 와 접지 전압, 예컨대 0 볼트 사이에서 스윙하도록, DC 차단 커패시터에 의한 필터링 후의 신호를 조절하기 위해 사용될 수 있다.

[0035] [0044] 비교기(312)는 구성가능한 레퍼런스(316)와 입력 신호를 비교할 수 있다. 예컨대, 구성가능한 레퍼런스(316)의 출력이 비교기(312)의 입력에 커플링될 수 있다. 더욱 구체적으로, 도 3의 예시된 예에서, 구성가능한 레퍼런스(316)의 출력은 비교기(312)의 네거티브 입력에 커플링된다. 입력 신호의 전압이 구성가능한 레퍼런스(316)의 출력 전압보다 더 높으면, 비교기(312)의 출력(350)은 하이(high)일 것이다. 비교기들(312, 314)은 웨이크-업 회로(300)의 동작 동안 히스테리시스를 제공할 수 있다. 일부 예들에서, 히스테리시스는, 비교기들(312, 314)의 출력에서 거짓 포지티브 결과들의 발생을 감소시킬 수 있다.

[0036] [0045] 도 3에서 예시된 바와 같이, 각각의 비교기(312, 314)는 구성가능한 레퍼런스(316, 318)를 갖는다. 이들 구성가능한 레퍼런스들(316, 318)은 2 개의 목적들을 제공할 수 있다. 첫째, 구성가능한 레퍼런스들(316, 318)은 비교기 오프셋을 세팅하기 위해 사용될 수 있다. 비교기들(312, 314)에 대한 입력들을 쇼트하며 레퍼런스를 항상 '0' 출력 레벨을 달성하는 최소 값으로 세팅함으로써, 최소 허용 레퍼런스가 결정될 수 있다. 둘째, 구성가능한 레퍼런스들(316, 318)은 검출 임계치를 결정하기 위해 사용될 수 있다. 상이한 환경들, 예컨대, 상이한 소스 공급부들, 케이블 길이들, 및/또는 잡음에서 상이한 레퍼런스들이 사용될 수 있다. 그에 따라서, 상이한 레퍼런스들은 도 3의 회로로 하여금 상이한 소스 공급부들, 케이블 길이들, 및 잡음에 기인하는 상이한 진폭들을 보상하도록 할 수 있다.

[0037] [0046] 유사하게, 비교기(314)는 구성가능한 레퍼런스(318)와 입력 신호를 비교할 수 있다. 예컨대, 구성가능한 레퍼런스(318)의 출력이 비교기(314)의 입력에 커플링될 수 있다. 더욱 구체적으로, 도 3의 예시된 예에서, 구성가능한 레퍼런스(318)의 출력은 비교기(314)의 포지티브 입력에 커플링된다. 입력 신호의 전압이 구성가능

한 레퍼런스(318)의 출력 전압보다 더 낮으면, 비교기(314)의 출력은 하이일 것이다.

- [0038] [0047] 배타적-OR 게이트(320)를 사용하여, 비교기들(312, 314)의 출력들(350, 352)이 결합될 수 있다. 배타적 OR 게이트(320)는, 배타적 OR 게이트(320)에 대한 입력들 중 한 개만(one, and only one)이 참(true)일 때, "참" 출력("1"/"하이")을 갖는다. 그에 따라서, 비교기들(312, 314) 중 어느 하나가 하이 출력을 갖지만 비교기들(312, 314) 둘 모두가 하이 출력들을 갖지는 않을 때, 배타적 OR 게이트(320)의 출력은 하이이다. 따라서, 배타적 OR 게이트(320)는, "상호 배타적인" 연속적인 비교들을 단일 신호, 예컨대 펄스 트레인으로 결합하기 위해 사용될 수 있다. 비교기들(312, 314) 둘 모두가 로우(low) 출력(350, 352)을 가질 때 그리고 비교기들(312, 314) 둘 모두가 하이 출력들을 가질 때, 배타적 OR 게이트(320)의 출력은 로우이다.
- [0039] [0048] 예에서, 잡음 여유 및 미스매치 정정을 위해 비교기들(312, 314)에서의 히스테리시스가 사용될 수 있다. 추가적으로, 구성가능한 레퍼런스들(316, 318)을 조정하는 것은, 신호가 수신될 때와 로컬 턴-온 신호가 생성될 때 사이의 변환 속력의 일부 제어를 허용할 수 있는데, 그 이유는 구성가능한 레퍼런스들(316, 318)을 변화시킴으로써 이루어진, 구형파(328)와 비교되고 있는 전압의 변화들이, 스위칭이 언제 발생하는지에 영향을 끼칠 수 있기 때문이다. (더 이른 스위칭은 더 빠른 변환 속력을 허용할 수 있다.)
- [0040] [0049] (필터링 및 DC 레벨링 세트 후의) 구형파(328)는 각각 비교기들(312, 314)에 의해, 구성가능한 레퍼런스들(316, 318)과 비교될 수 있다. 비교기(312)는 구형파(332)를 출력한다. 비교기(314)는 구형파(334)를 출력한다. 구형파(332)와 구형파(334)가 배타적 OR 게이트(320)에서 결합될 때, 파형(354)이 나온다. 도 3에서 예시된 바와 같이, 구형파(332)와 구형파(334)가 서로 역상(out of phase)이어서, 파형(346)은, 대부분의 시간 동안 하이 값으로 있으며, 잠시만, 예컨대, 일반적으로, 구형파들(332, 334)이 스위칭할 때 로우 값으로 있을 수 있다. 구성가능한 전하 펌프(336)는 한 쌍의 전류원들(338, 340)을 포함한다. 그에 따라서, 구성가능한 전하 펌프(336)는 파형(354)을 DC 값으로 변환하기 위해 사용될 수 있는 전류를 제공할 수 있다. 일반적으로, 충전 및 방전 변동(fluctuation)들이 계속해서 신호에 있을 수 있지만, 커패시터(342)에 의해 필터링될 수 있다. 커패시터(342)는 파형(346)에 대한 임의의 고-주파수 성분을 필터링할 수 있다. 그에 따라서, 파형(346)을 구성가능한 전하 펌프(336) 및 커패시터(342)에 커플링하는 것이 파형(346)을 야기할 수 있다.
- [0041] [0050] 비교기들(312, 314); 구성가능한 레퍼런스들(316, 318); 배타적 OR 게이트(320), 전하 펌프(336), 커패시터(342), 또는 인버터(344)를 포함하는 하나 또는 그 초과와 컴포넌트들이 웨이크-업 신호 생성기로서의 역할을 할 수 있으며, 이 웨이크-업 신호 생성기는, 마스터 회로와 슬레이브 회로 사이에 커플링된 원격 웨이크-업 신호를 검출하는 것에 기반하여, 슬레이브 회로에서 로컬 웨이크-업 신호를 생성하며, 로컬 웨이크-업 신호를 이용하여 슬레이브 회로를 웨이크 업하도록 구성된다. 일반적으로, 웨이크-업 신호 생성기는 로컬 웨이크-업 신호를 생성하기 위하여 이들 컴포넌트들 중 몇몇을 포함할 수 있다.
- [0042] [0051] 예컨대 파형(354)에 의해 표현된, 배타적 OR 게이트(320)의 출력은 구성가능한 전하 펌프(336)를 제어할 수 있다. 일 예에서, 비교기들(312, 314) 둘 모두의 출력들은 초기에, 둘 모두가 로우일 수 있다. 그에 따라서, 배타적 OR 게이트(320)에 대한 입력들 둘 모두가 로우일 수 있으며, 배타적 OR 게이트(320)의 출력은 초기에 로우일 수 있다. 배타적 OR 게이트(320)의 출력이 로우일 때, 전하 펌프의 전류 공급부(338)는 커패시터(342)에 대한 전류를 구동할 수 있다. 그에 따라서, 커패시터(342)는 전류원(338)으로부터의 전류에 의해 충전될 수 있다.
- [0043] [0052] 입력 신호가 검출될 때, 비교기(312)에 대한 입력은 비교기(312)에 대한 포지티브 임계치들을 초과하여 토글링(toggling)하기 시작할 수 있다. 유사하게, 입력 신호가 검출될 때, 비교기(314)에 대한 입력은 비교기(314)에 대한 네거티브 임계치들 미만으로 토글링하기 시작할 수 있다. 그에 따라서, 비교기들(312, 314)에 대한 출력들이 토글링하기 시작하며, 그에 따라서, 배타적 OR 게이트(320)의 출력이 토글링한다.
- [0044] [0053] 일반적으로, 파형(354)에 의해 예시된 바와 같이, 배타적 OR 게이트(320)의 출력이 토글링할 때, 배타적 OR 게이트(320)의 출력은, 그것이 로우인 것보다 더 길게 하이일 수 있다. 배타적 OR 게이트(320)의 출력이 하이일 때, 전류원(338)은 오프(off) 상태이다. 이후, 아래에서 논의된 바와 같이, 구성가능한 전하 펌프(336)의 전류원(340)이 커패시터(342)를 방전시킬 수 있다. 전류원(340)이 커패시터(342)를 방전시킬 때, 전하 펌프(336)의 출력 전압은 감소할 수 있다.
- [0045] [0054] 커패시터(342)가 구성가능한 전하 펌프(336)의 전류원(340)을 통해 방전될 때, 파형(346)의 전압은 로우 입력 값으로(예컨대, 접지와  $V_{DD}$  사이의 점선 아래로) 떨어진다. 그에 따라서, 인버터(344)에 대한 입력은 유효한 로우 입력일 수 있으며, (일반적으로, 인버터(344)를 통한 일부 지연 후의) 인버터(344)의 출력은, 파형

(347)에 의해 예시된 바와 같이, 논리 로우 값으로부터 논리 하이 값으로 상승할 수 있다. 인버터(344)는, 구성가능한 전하 펌프 출력을 유효한 디지털 레벨로 변환할 수 있다. 다른 예에서, 출력 버퍼가 인버터일 수 있다.

[0046] [0055] 도 4는 본원에서 설명된 시스템들 및 방법들에 따른 웨이크-업 회로소자(400)의 예를 예시하는 다이어그램이다. 웨이크-업 회로소자(400)는 도 1에 대해 논의된 라디오 모듈(104) 내에 있을 수 있다. 도 4의 다이어그램은 RF 회로소자(그 중 일부가 도 3에서 또한 예시됨), 이를테면, LO(302), IF 생성기(304), 및 RF 제어기(306)를 포함한다. 도 3에 대해 위에서 논의된 바와 같이, LO(302)는 LO 신호를 생성하고, IF 생성기(304)는 IF 신호들을 생성하며, RF 제어기(306)는 제어 신호들을 생성한다. LO(302), IF 생성기(304), 및 RF 제어기(306)는 케이블 멀티플렉서(308)에 연결된다. 케이블 멀티플렉서(308)는 도 1의 코어 모듈(102)로부터의 신호들을 단일 케이블 인터페이스(106)를 통해 수신할 수 있다. 추가적으로, 케이블 멀티플렉서(308)는, 케이블 멀티플렉서(308)의 출력으로부터 LO(302), IF 생성기(304), 및 RF 제어기(306)에 대한 신호들을 멀티플렉싱하기 위해 사용될 수 있다. 도 4의 예시된 예에서, LO(302)의 입력은, 도 1의 라디오 모듈(104)을 웨이크 업하기 위한 신호를 생성하기 위해 사용될 수 있는 회로소자에 커플링된다. LO(302)의 입력은 단일 케이블 인터페이스(106)를 통해 코어 모듈(102)에 커플링될 수 있다. 코어 모듈(102)은 입력 스위치(406)를 통해 에너지 검출기(406)에 커플링될 수 있다. 다른 예에서, IF(304)의 입력은, 예컨대, LO(302)의 입력 대신에, 이 회로소자에 커플링된다. IF 생성기(304)의 입력은 단일 케이블 인터페이스(106)를 통해 코어 모듈(102)에 커플링될 수 있다. 코어 모듈(102)은 입력 스위치(408)를 통해 에너지 검출기에 커플링될 수 있다. 도 4의 예시된 예에서의 회로소자는 에너지 검출기(402)를 포함한다. 에너지 검출기(402)는 코어 모듈(102)로부터 LO(302)로 입력되는 LO 신호로부터 에너지를 검출할 수 있다. 다른 예에서, 에너지 검출기(402)는 코어 모듈로부터 IF 생성기(304)로 입력되는 IF 신호로부터 에너지를 검출할 수 있다. 에너지 검출기(402)에 의해 검출된, LO 신호 또는 IF 신호로부터의 에너지의 존재는, 라디오 모듈(104)이 웨이크 업해야 한다는 표시를 제공할 수 있다. 에너지 검출기(402)의 출력은 커패시터(342)에 의해 필터링되어 인버터(404)에 의해 버퍼링될 수 있다. 인버터(404)는 어느 정도 양의 히스테리시스를 제공할 수 있다. 히스테리시스는 현재 입력 및 과거 입력에 대한, 시스템의 출력의 시간-기반 의존성이다. 히스테리시스는, 원치 않는 신속한 스위칭을 방지하기 위해 전자 회로에서 사용될 수 있다. 그에 따라서, 인버터(404)에서의 히스테리시스는 에너지 검출기(402)로부터 거짓 포지티브들을 방지하는 것을 도울 수 있다.

[0047] [0056] 에너지 검출기(402), 커패시터(342), 또는 커패시터(404)를 포함하는 하나 또는 그 초과 컴포넌트들이 웨이크-업 신호 생성기로서의 역할을 할 수 있으며, 이 웨이크-업 신호 생성기는, 마스터 회로와 슬레이브 회로 사이에 커플링된 원격 웨이크-업 신호를 검출하는 것에 기반하여, 슬레이브 회로에서 로컬 웨이크-업 신호를 생성하며, 로컬 웨이크-업 신호를 이용하여 슬레이브 회로를 웨이크 업하도록 구성된다. 일반적으로, 웨이크-업 신호 생성기는 로컬 웨이크-업 신호를 생성하기 위하여 이들 컴포넌트들 중 몇몇을 포함할 수 있다.

[0048] [0057] LO(302) 또는 IF 생성기(304)는 접지에 센터링된 정현파 신호(414)를 출력할 수 있다. 정현파 신호(414)로부터의 에너지가 에너지 검출기(402)에 의해 검출될 수 있다. 에너지 검출기(402)에 의해 검출된, 정현파 신호(414)로부터의 에너지의 존재는, 라디오 모듈(104)이 웨이크 업해야 한다는 표시될 수 있다. (도 3의 인버터가 또한, 일부 예들에서 히스테리시스를 가질 수 있다.)

[0049] [0058] 도 5는 본원에서 설명된 시스템들 및 방법들에 따른 웨이크-업 회로소자(500)의 예를 예시하는 다이어그램이다. 웨이크-업 회로소자(500)는 도 1에 대해 논의된 라디오 모듈(104) 내에 있을 수 있다. 다이어그램은 RF 회로소자(그 중 일부가 도 3 및 도 4에서 또한 예시됨), 이를테면, LO(302), IF 생성기(304), RF 제어기(306), 케이블 멀티플렉서(308), 및 입력 스위치(322)를 포함한다. 웨이크-업 회로소자(500)는 예컨대 LO 주파수, IF 주파수, 또는 RF 제어 주파수가 아닌 임의적인 주파수의 웨이크-업 신호를 허용하는 회로소자(500)의 예를 제공한다. (LO 주파수, IF 주파수, 또는 RF 제어 주파수는 위에서 설명된 도 3 및 도 4에 대한 예들 중 하나 또는 그 초과와 함께 사용될 수 있다.)

[0050] [0059] 케이블 멀티플렉서(308)의 입력은 회로소자(502)에 커플링될 수 있다. 예컨대, 케이블 멀티플렉서(308)의 입력은 입력 필터(504)를 통해 그리고 입력 스위치(322)를 통해 회로소자(502)에 커플링될 수 있다. 도 5에서 예시된 입력 필터(504)는 대역-통과 필터일 수 있다. 대역-통과 필터는 멀티플렉서(308)와 병렬일 수 있다. 대역-통과 필터의 주파수 범위의 선택은 LO 주파수, IF 주파수, 또는 RF 제어 주파수 외의 임의적인 주파수의 사용을 허용할 수 있다. 예컨대, 대역-통과 필터의 주파수 범위는, 웨이크-업 신호에 대한 원하는 임의적인 주파수에 매칭하도록 선택될 수 있다.

[0051] [0060] 도 5의 예시된 예에서의 회로소자(502)는 도 4에 대해 먼저 논의된 에너지 검출기(402)를 포함한다. 에너지 검출기(402)는 케이블 멀티플렉서(308)의 상태에 따라, 즉, 어느 신호 입력이 멀티플렉서에서 선택되어 멀티플렉서의 출력으로 라우팅되는지에 따라, LO 신호, IF 신호, 또는 RF 제어기 신호로부터 에너지를 검출할 수 있다. 일반적으로, 에너지 검출기(402)는, LO 신호 또는 IF 신호가 선택될 때 사용될 수 있다. 그러나, 일부 예들은 RF 제어 신호들을 선택할 수 있다. 에너지 검출기(402)에 의해 검출되는 에너지는, 라디오 모듈(104)이 웨이크 업해야 한다는 표시를 제공할 수 있다. 에너지 검출기(402)의 출력은 커패시터(342)에 의해 필터링되어 인버터(404)에 의해 버퍼링될 수 있다. 추가적으로, 인버터(404)는 어느 정도 양의 히스테리시스를 제공할 수 있다. 히스테리시스는 에너지 검출기(402)로부터 거짓 포지티브들을 방지하는 것을 도울 수 있다.

[0052] [0061] LO(302), IF 생성기(304), 또는 RF 제어기는 접지에 센터링된 정현파 신호(508)를 출력할 수 있다. 정현파 신호(508)로부터의 에너지가 에너지 검출기(402)에 의해 검출될 수 있다. 정현파 신호(508)로부터의 에너지의 존재는, 라디오 모듈(104)이 웨이크 업해야 한다는 표시일 수 있다.

[0053] [0062] 도 6은 본원에서 설명된 시스템들 및 방법들에 따른 예시적인 웨이크-업 회로소자(600)를 예시하는 다이어그램이다. 웨이크-업 회로소자(600)는 도 1에 대해 논의된 라디오 모듈(104) 내에 있을 수 있다. 다이어그램은 도 1의 라디오 모듈(104)을 웨이크 업하는 결정을 내리기 위해 단일 케이블 인터페이스(106)로부터의 DC 신호를 사용할 수 있는 예를 예시한다. 단일 케이블 인터페이스(106)로부터의 DC 신호는 한 쌍의 저항기들( $R_3$ ,  $R_4$ )을 통해 비교기(604)에 연결될 수 있다. 한 쌍의 저항기들( $R_3$ ,  $R_4$ )은 DC 신호( $V_{DD}$ )를 분할할 수 있는 분압기를 형성한다. 분압은 도 6에서  $V_{SUP}$ 으로 지칭된다.

[0054] 
$$V_{SUP} = \frac{R_4}{R_3 + R_4} V_{DD}$$

[0055] [0063] 생성된 분압 DC 신호( $V_{SUP}$ )는 비교기(604)의 포지티브 입력 라인에 대한 입력일 수 있다. 저-전력 레퍼런스(602)가 전압 레퍼런스( $V_{REF}$ )를 비교기(604)의 네거티브 입력에 제공할 수 있다. 그에 따라서, 비교기(604)에 의해  $V_{SUP}$ 와  $V_{REF}$ 가 비교될 수 있다. 비교기의 출력은  $V_{SUP}$ 와  $V_{REF}$ 의 비교에 기반하여 생성될 수 있다. 일부 예들에서,  $V_{DD}$ 의 감소는, 라디오 모듈(104)이 파워 업되어야 한다는 것, 그리고 더욱 상세하게는, 라디오 컴포넌트들(110)이 파워 업해야 한다는 것을 시그널링하기 위해 사용될 수 있다. 일부 다른 예들에서,  $V_{DD}$ 의 감소는, 파워 업을 시그널링하기 위해 사용될 수 있다. 일부 다른 예들에서, 예컨대 파워 다운 동안의  $V_{DD}$ 의 약간의 감소, 및 그 뒤에  $V_{DD}$ 에 대한 공칭 전압까지의 증가가, 파워 업을 개시하기 위해 사용될 수 있다. 또 다른 예들에서, 예컨대 파워 다운 동안의  $V_{DD}$ 의 약간의 증가, 및 그 뒤에  $V_{DD}$ 에 대한 공칭 전압까지의 감소가, 파워 업을 개시하기 위해 사용될 수 있다.

[0056] [0064] 비교기(604)의 출력은 인버터(606)에 의해 버퍼링될 수 있으며, 인버터(606)는 또한, 비교기(604)의 출력에 대한 의도하지 않은 또는 원치 않는 변화들을 유발할 수 있는 잡음을 필터링하는 것을 돕기 위해 히스테리시스를 제공할 수 있다. 저-전력 레퍼런스(602), 비교기(604), 또는 인버터(606)를 포함하는 하나 또는 그 초과분의 컴포넌트들이 웨이크-업 신호 생성기로서의 역할을 할 수 있으며, 이 웨이크-업 신호 생성기는, 마스터 회로와 슬레이브 회로 사이에 커플링된 원격 웨이크-업 신호를 검출하는 것에 기반하여, 슬레이브 회로에서 로컬 웨이크-업 신호를 생성하며, 로컬 웨이크-업 신호를 이용하여 슬레이브 회로를 웨이크 업하도록 구성된다. 일반적으로, 웨이크-업 신호 생성기는 로컬 웨이크-업 신호를 생성하기 위하여 이들 컴포넌트들 중 몇몇을 포함할 수 있다.

[0057] [0065] 도 7은 도 6의 다이어그램과 함께 사용될 수 있는 다양한 전압 신호들을 예시하는 다이어그램(700)이다. 라디오 모듈의 파워 다운 상태 동안,  $V_{DD}$ 는 계속해서 활성일 수 있다.  $V_{DD}$ 가 포지티브 전압이라고 가정하면, 전압( $V_{SUP}$ )은 전압( $V_{REF}$ )보다 높을 수 있다. 그에 따라서, 라디오 모듈(104)이 파워 다운 상태로 있을 때, 비교기(604)의 출력은 하이일 수 있으며, 인버터(606)의 출력은 로우일 수 있다. 도 1의 라디오 모듈(104)이 파워 업되어야 할 때, 코어 모듈(102)은 전압( $V_{DD}$ )을 잠깐 강하시킬 수 있다. 전압( $V_{DD}$ )이 잠깐 강해질 때, 전압( $V_{SUP}$ )은 또한, 도 7에서 표시된 바와 같이 잠깐 강해질 것이다. 전압( $V_{SUP}$ )이 전압( $V_{REF}$ )보다 낮을 때, 비교기(604)의 출력은 로우 값으로 전환될 것이며, 인버터(606)의 출력은 하이 값으로 전환될 것이다.

이후, 전압( $V_{DD}$ )이 상승될 때, 전압( $V_{SUP}$ )은 또한, 도 7에서 표시된 바와 같이 상승할 것이다. 전압( $V_{SUP}$ )이 전압( $V_{REF}$ )보다 높을 때, 비교기(604)의 출력은 하이 값으로 전환될 것이며, 인버터(606)의 출력은 로우 값으로 전환될 것이다.

[0058] [0066] 도 8은 도 3의 웨이크-업 회로에서 사용될 수 있는 구성가능한 전하 펌프(336)의 예를 예시하는 다이어그램이다. 도 3의 논의로부터, 구성가능한 전하 펌프(336)가 전류원(338) 및 전류원(340)을 포함한다는 것을 상기하라. PMOS 트랜지스터(802)가 도 3에서 예시된 전류원(338)을 제공할 수 있다. PMOS 트랜지스터(802)는 전압( $V_{DD}$ )에 커플링되며, 입력(IN)에 의해 제어된다. IN이 로우일 때, PMOS 트랜지스터(802)는 온(on) 상태이며, 전류가 PMOS 트랜지스터(802)를 통해 흐를 수 있다.

[0059] [0067] 전류원(340)은 NMOS 트랜지스터들(810, 812)에 의해 제공될 수 있다. IN이 하이이고, 컴포넌트(808)의 스위치가 활성일 때, NMOS 트랜지스터들(810)은 활성이다. NMOS 트랜지스터들(812)은 신호(rfc)에 의해 제어되며, 신호(rfc)는 컴포넌트(808)의 스위치들의 상태에 따라  $V_{CC}$  및 제어 입력(ctrl)의 함수일 수 있다. 인버터들(804, 806)은 제어 입력(ctrl)을 인버팅 및 버퍼링할 수 있다. 그에 따라서, rfc 신호는 제어 신호(ctrl)와 동일할 수 있다. 대안적으로, 컴포넌트(808)의 스위치들의 상태에 따라, rfc는 인버터(806)를 통한  $V_{SS}$ 의 인버전에 기반하여 로우 값일 수 있다.

[0060] [0068] 위에서 논의된 바와 같이, 예컨대 파형(354)에 의해 표현된, 배타적 OR 게이트(320)의 출력은 구성가능한 전하 펌프(336)를 제어할 수 있다. 일 예에서, 비교기들(312, 314) 둘 모두의 출력들은 초기에, 둘 모두가 로우일 수 있다. 그에 따라서, 배타적 OR 게이트(320)에 대한 입력들 둘 모두가 로우일 수 있으며, 배타적 OR 게이트(320)의 출력은 초기에 로우일 수 있다. 전류 공급부(338)는 PMOS 트랜지스터(802)에 의해 제공될 수 있다. PMOS 트랜지스터(802)가 온 상태일 때, PMOS 트랜지스터(802)는  $V_{DD}$ 를 커패시터(342)에 연결할 수 있다. 배타적 OR 게이트(320)의 출력이 로우일 때, PMOS 트랜지스터(802)는 온 상태일 수 있다. 그에 따라서, 커패시터(342)는 이 연결로부터  $V_{DD}$ 로의 전류로 충전될 수 있다.

[0061] [0069] 입력 신호가 검출될 때, 비교기(312)에 대한 입력은 비교기(312)에 대한 포지티브 임계치들을 초과하여 토글링하기 시작할 수 있다. 유사하게, 입력 신호가 검출될 때, 비교기(314)에 대한 입력은 비교기(314)에 대한 네거티브 임계치를 미만으로 토글링하기 시작할 수 있다. 비교기들(312, 314)의 출력들이 토글링하기 시작하며, 그에 따라서, 배타적 OR 게이트(320)의 출력이 토글링한다.

[0062] [0070] 위에서 논의된 바와 같이, 일반적으로, 배타적 OR 게이트의 출력이 토글링할 때, 배타적 OR 게이트(320)의 출력은, 그것이 로우인 것보다 더 길게 하이일 수 있다. 배타적 OR 게이트(320)의 출력이 하이일 때, PMOS 트랜지스터(802)는 오프 상태이다. 이후, 구성가능한 전하 펌프(336)의 NMOS 트랜지스터(들)(810, 812)는 커패시터(342)를 방전시킬 수 있으며, 커패시터(342)에 걸친 전압은 감소할 수 있다.

[0063] [0071] 일 예에서, 구성가능한 전하 펌프(336)의 구성가능성은, 적어도 부분적으로, 다수의 NMOS 트랜지스터들, 예컨대, NMOS 트랜지스터들(810, 812)의 병렬 어레이의 사용에 기인한다. 사용되는 NMOS 트랜지스터들(810, 812)의 개수, 사용되는 NMOS 트랜지스터들(810, 812)의 사이즈, 또는 개수와 사이즈 양쪽의 결합이 커패시터(342)에 걸친 전압 감소의 기율기를 제어할 수 있다. 사용되는 NMOS 트랜지스터들(810, 812)의 개수는 선택가능할 수 있다. (NMOS 트랜지스터들(810)은 전하 펌프를 구성하기 위해 사용된 일차 트랜지스터들일 수 있다. 일부 예들에서, NMOS 트랜지스터들(812)은 일반적으로, 동시에 온 상태일 수 있으며,  $V_{SS}$ 에 대한 잠재적인 전류 경로들 각각을 인에이블(enable) 또는 디스에이블(disable)하기 위해 사용될 수 있다.)

[0064] [0072] 커패시터(342)에 걸친 전압 감소가 파형(346)에서 예시된다. 더 많은 개수의 NMOS 트랜지스터들(810, 812) 또는 더 큰 NMOS 트랜지스터들(810, 812)을 사용하는 것은 커패시터(342)로부터의 방전의 속력을 증가시킬 수 있는데, 그 이유는 더 많은 개수의 트랜지스터들 또는 더 큰 트랜지스터들이 일반적으로, 더 적은 개수의 트랜지스터들 또는 더 작은 트랜지스터들보다 더 많은 전류를 운반할 수 있기 때문이다. 각각의 NMOS 트랜지스터(810)의 각각의 게이트는 하나 또는 그 초과에 제어 라인들: nctrl[0], nctrl[1], nctrl[2], nctrl[3]에 의해 제어될 수 있다. 예시적인 제어 라인들 nctrl[0], nctrl[1], nctrl[2], nctrl[3]은 스위치들(단일 스위치로서 예시됨)을 통해 배타적 OR(320) 출력에 연결될 수 있으며, 이 배타적 OR(320) 출력은 구성가능한 전하 펌프의 입력, 예컨대, 도 8의 "IN"이다. NMOS 트랜지스터들(810)이 인에이블되고, NMOS 트랜지스터가 커패시터(342)의 방전의 원인이 되는 것으로 의도될 때, IN에 대한 연결이 사용될 수 있다. 대안적으로, 예컨대, NMOS 트랜지스터들(810)이 디스에이블될 때, 예시적인 제어 라인들 nctrl[0], nctrl[1], nctrl[2], nctrl[3]은 접

지(또는 인버터(806)로부터의 로우 출력)에 연결될 수 있다. NMOS 트랜지스터들(812)은  $V_{SS}$ 에 대한 전류 경로를 인에이블 또는 디스에이블하기 위해 사용될 수 있다.

[0065] [0073] 인에이블된 NMOS 트랜지스터들(810) 및 단일 PMOS 트랜지스터(802)는 배타적 OR 게이트(320) 출력(도 8의 "IN")에 연결될 수 있다. 파형(346)에 대한 기울기는 커패시터(342)의 방전에 기반할 수 있다. 커패시터(342)의 방전의 기울기는 PMOS 트랜지스터들(802) 대 NMOS 트랜지스터들의 비(ratio)(또는 PMOS 트랜지스터들(802)을 통과하는 전류 대 NMOS 트랜지스터들을 통과하는 전류의 비)에 따라 좌우될 수 있다.

[0066] [0074] 구성가능한 전하 펌프(336)는 비교기들(312, 314)의 신호, 예컨대, 펄스 트레인(파형(346))을 DC 값(346)으로 변환할 수 있다. 구성가능한 전하 펌프(336)는 조정가능할 수 있다. PMOS 트랜지스터(802) 및 조정가능한 NMOS 트랜지스터(들)(810, 812)가 충전 및 방전 경로 관계들을 조절하여서, 더 느린 또는 더 빠른 펄스-DC 변환을 허용할 수 있다. 더 빠른 검출 또는 보상을 위해, 더 큰 NMOS 디바이스(또는 더 많은 개수의 NMOS 트랜지스터들(810, 812))가 사용될 수 있다. 거짓 알람들이 발생하면, 메커니즘의 응답을 느리게 하기 위해, 더 작은 NMOS 디바이스(또는 더 적은 개수의 NMOS 트랜지스터들)가 사용될 수 있다. 교정을 위해, 각각의 비교기(312, 314)가 별개로 교정될 수 있다.

[0067] [0075] 일부 예들에서, 실시예는, 라디오 모듈, 예컨대, 60 GHz 라디오 모듈에 임베딩되는 50  $\mu A$  미만의 전류 소비의 저-전력 웨이크-업 검출기로서의 역할을 한다. 저-전력 웨이크-업 검출기가 파워 다운 모드 동안 계속해서 동작할 수 있는 반면에, 칩의 나머지는 턴 오프될 수 있다. 저-전력 웨이크-업 검출기의 동작은, 파워 업 시퀀스를 개시하기 위해 사용되는 매칭된 50 $\Omega$  소스로부터의 125 MHz의 구형파 신호(예컨대, 도 3의 구형파(328))에 기반할 수 있다. 일부 예들은 코어 에지의 외부 온보드(onboard) 전력 스위치를 제거할 수 있는데, 그 이유는 라디오 모듈(104)이 본원에서 설명된 시스템들 및 방법들을 사용하는 스위치를 사용하여 파워 다운될 필요가 없기 때문이다. 본원에서 설명된 시스템들 및 방법들은, 매우 낮은 전류 소비를 갖는 라디오 모듈(104)의 깊은(deep) 파워 다운 모드를 계속해서 허용할 수 있다.

[0068] [0076] 웨이크-업 회로소자(300)의 일부 예들은 입력 신호(348)에 커플링된 제1 비교기(312)를 포함한다. 제1 비교기(312)는 제1 비교 값(316)과 입력 신호(348)를 비교하도록 구성된다. 예는 입력 신호(348)에 커플링된 제2 비교기(314)를 포함한다. 제2 비교기(314)는 제2 비교 값(318)과 입력 신호(348)를 비교하도록 구성된다. 예는 배타적 OR 게이트(320)를 포함한다. 배타적 OR 게이트(320)의 제1 입력이 제1 비교기의 출력(350)에 커플링된다. 배타적 OR 게이트(320)의 제2 입력이 제2 비교기의 출력(352)에 커플링된다. 예는, 배타적 OR 게이트(320)의 출력에 커플링되며, 모니터링되고 있는 회로를 웨이크 업하기 위해 배타적 OR 게이트(320)로부터의 신호, 예컨대 펄스 트레인(354)을 DC 값(346)으로 변환하도록 구성된 구성가능한 전하 펌프(336)를 포함한다. (본원에서 설명된 바와 같이, 모니터링되고 있는 회로를 웨이크 업하는 "DC 값"은, 예컨대, 배타적 OR 게이트(320)의 출력 뿐만 아니라 DC 값의 레벨 시프팅되거나, 필터링되거나, 또는 다른 방식으로 프로세싱된 버전들을 포함한다.)

[0069] [0077] 예는, DC 값을 디지털 전압 레벨(347)로 변환하도록 구성된 버퍼(344)를 포함할 수 있다. 버퍼(344)는 인버터(344)일 수 있다. 예는, DC 교정을 위해 입력 신호를 격리하도록 구성된 입력 스위치(322)를 더 포함할 수 있다. 예는, 입력 스위치(322)를 입력 신호(328)에 커플링하는 DC 차단 커패시터(324)를 더 포함할 수 있다. 예는 DC 세트 회로(326)를 더 포함할 수 있다.

[0070] [0078] 일부 예시적인 웨이크-업 회로들은 고정된 세트의 케이블 연결들(106)을 포함하며, 고정된 세트의 케이블 연결들(106)은, 이 고정된 세트의 케이블 연결들(106) 중 적어도 하나의 연결을 사용하여, 마스터 회로(102)와 슬레이브 회로(104) 사이에 원격 웨이크-업 신호(328)를 커플링하기 위한 것이다. 슬레이브 회로(104)는 마스터 회로(102)와 슬레이브 회로(104) 사이에 커플링된 원격 웨이크-업 신호(328)를 검출한다. 슬레이브 회로(104)는, 마스터 회로(102)와 슬레이브 회로(104) 사이에 커플링된 원격 웨이크-업 신호(328)를 검출하는 것에 기반하여, 로컬 웨이크-업 신호(354, 346, 347)를 생성한다. 예는 로컬 웨이크-업 신호(354, 346, 347)에 기반하여 슬레이브 회로(104)를 웨이크 업한다.

[0071] [0079] 적어도 하나의 연결은 추가로, 마스터 회로(102)와 슬레이브 회로(104) 사이에 제2 신호(328)를 커플링한다. (제1 신호는 라디오 모듈을 파워 업하기 위해 생성된 L0, IF, 또는 RF 제어 신호들일 수 있다. 제2 신호는 라디오 모듈의 동작 동안 생성된 L0, IF, 또는 RF 제어 신호들일 수 있다.)

[0072] [0080] 예는, 슬레이브 회로(104)가 어웨이크(awake)일 때 적어도 일정 시간 기간 동안 마스터 회로(102)와 슬레이브 회로(104) 사이에 제2 신호(328)를 커플링할 수 있다. 예는, 제1 비교 결과(350)를 생성하기 위해 제1

비교 값(326)과 입력 신호(348)를 비교할 수 있다. 예는, 제2 비교 결과(352)를 생성하기 위해 제2 비교 값(318)과 입력 신호(348)를 비교할 수 있다. 예는 신호, 예컨대 펄스 트레인(354)을 생성하기 위해 제1 비교 결과(350)와 제2 비교 결과(352)를 결합할 수 있다.

[0073] [0081] 예에서, 원격 웨이크-업 신호(328)를 검출하는 것은, 에너지 검출기(402)를 사용하여 원격 웨이크-업 신호로부터 에너지를 검출하는 것을 더 포함할 수 있다. 예에서, 원격 웨이크-업 신호는 DC 전압( $V_{DD}$ )을 포함한다. 예에서, 원격 웨이크-업 신호(328)를 검출하는 것은 DC 전압( $V_{DD}$ ,  $V_{SUP}$ )을 검출하는 것을 더 포함한다. 예에서, 원격 웨이크-업 신호는 RF 제어 신호(306)를 포함한다. 예에서, 원격 웨이크-업 신호는 IF 신호(304)를 포함한다. 예에서, 원격 웨이크-업 신호는 LO 신호(302)를 포함한다. 예에서, 원격 웨이크-업 신호는 RF 제어 신호(306), IF 신호(304), 또는 LO 신호(302) 중 하나를 선택적으로 포함한다. 예에서, 케이블 멀티플렉서(308)는 원격 웨이크-업 신호로서 RF 제어 신호(306), IF 신호(304), 또는 LO 신호(302) 중 하나를 선택할 수 있다. 추가적으로, 예는 원격 웨이크-업 신호(302, 304, 306)를 필터링(324, 504)할 수 있다.

[0074] [0082] 도 9는 본원에서 설명된 시스템들 및 방법들에 따른 예시적인 방법을 예시하는 흐름도(900)이다. 방법은, 파워 다운된 회로(104)를 웨이크 업하기 위한 웨이크-업 회로소자(300)로 구현될 수 있다. 블록(902)은, 제1 비교 결과(350)를 생성하기 위해 제1 비교 값(316)과 입력 신호(348)를 비교(312)한다. 비교되는 입력 값은 LO 신호(302), IF 신호(304), 또는 RF 제어 신호(306)일 수 있다. 비교되는 입력 값은, 커패시터(324)에 의해 DC 필터링되고 저항기들( $R_1$  및  $R_2$ )에 의해 DC 세팅될 수 있다.

[0075] [0083] 블록(904)은, 제2 비교 결과(352)를 생성하기 위해 제2 비교 값(318)과 입력 신호(348)를 비교(314)한다. 비교되는 입력 값은 LO 신호(302), IF 신호(304), 또는 RF 제어 신호(306)일 수 있다. 비교되는 입력 값은, 커패시터(324)에 의해 DC 필터링되고 저항기들( $R_1$  및  $R_2$ )에 의해 DC 세팅될 수 있다.

[0076] [0084] 블록(906)은, 신호, 예컨대 펄스 트레인(354)을 생성하기 위해 제1 비교 결과(350)와 제2 비교 결과(352)를 결합(320)한다. 배타적 OR 게이트(320) 또는 다른 논리 회로소자를 사용하여, 제1 비교 결과(350)와 제2 비교 결과(352)가 결합될 수 있다.

[0077] [0085] 블록(908)은, 신호(354)를 DC 값(346)으로 변환(336)한다. 신호, 예컨대 펄스 트레인, 전류원들(338, 340)을 포함할 수 있는 구성가능한 전하 펌프(336)에 의해 변환될 수 있다.

[0078] [0086] 블록(910)은, DC 값(346)에 기반하여, 파워 다운된 회로(104)를 웨이크 업한다. 예컨대, DC 값(346) 또는 DC 값의 디지털 버전(347)이 라디오 모듈(104)을 웨이크(wake)하기 위해 사용될 수 있다. 본원에서 설명된 바와 같이, 청구항들에서 사용된 DC 값이란 용어는 DC 값(346) 뿐만 아니라 DC 값(346)의 필터링되거나, DC 시프팅되거나, 또는 다른 방식으로 프로세싱된 버전들을 포함한다.

[0079] [0087] 일부 예들에서, 방법은, DC 값을 디지털 전압 레벨(346)로 변환하기 위해 DC 값(346)을 버퍼링(344)하는 단계를 더 포함할 수 있다. DC 값(346)을 버퍼링(344)하는 것은, 인버터를 사용하여 DC 값(346)을 버퍼링(344)하는 것을 포함할 수 있다. 일부 예들은, DC 교정을 위해서 입력 신호를 격리하기 위해 입력 신호를 스위칭(322)하는 것을 포함할 수 있다.

[0080] [0088] 도 10은 본원에서 설명된 시스템들 및 방법들에 따른 예시적인 방법을 예시하는 흐름도(1000)이다. 방법은, 파워 다운된 회로(104)를 웨이크 업하기 위한 웨이크-업 회로소자(300, 400, 500, 600)로 구현될 수 있다. 블록(1002)은, 고정된 세트의 케이블 연결들(106) 중 적어도 하나의 연결을 사용하여, 마스터 회로(102)와 슬레이브 회로(104) 사이에 원격 웨이크-업 신호(328)를 커플링한다. 적어도 하나의 연결(106)은 추가로, 마스터 회로(102)와 슬레이브 회로(104) 사이에 제2 신호를 커플링한다. 제2 신호는, 슬레이브 회로(104)가 어 웨이크일 때 적어도 일정 시간 기간 동안 마스터 회로(102)와 슬레이브 회로(104) 사이에 커플링될 수 있다.

[0081] [0089] 블록(1004)은, 슬레이브 회로(104)에서, 마스터 회로(102)와 슬레이브 회로(104) 사이에 커플링된 원격 웨이크-업 신호(328)를 검출한다. 일부 예들에서, 원격 웨이크-업 신호(328)를 검출하는 것은, 에너지 검출기(402)를 사용하여 원격 웨이크-업 신호로부터 에너지를 검출하는 것을 포함할 수 있다. 원격 웨이크-업 신호는 DC 전압( $V_{DD}$ )일 수 있다. 그에 따라서, 일 예에서, 원격 웨이크-업 신호를 검출하는 것은 DC 전압( $V_{DD}$ )을 검출하는 것을 포함할 수 있다. 다른 예에서, 원격 웨이크-업 신호는 RF 제어 신호(306)일 수 있다. 다른 예에서, 원격 웨이크-업 신호는 IF 신호(304)일 수 있다. 다른 예에서, 원격 웨이크-업 신호는 LO 신호(302)일 수 있다. 원격 웨이크-업 신호는 선택적으로, RF 제어 신호(306), IF 신호(304), 또는 LO 신호(302) 중 하나일 수 있다. 일 예에서, 원격 신호를 검출하는 것은, 원격 웨이크-업 신호(328)로서 RF 제어 신호(306), IF 신호

(304), 또는 LO 신호(302) 중 하나를 선택(308)하는 것을 포함할 수 있다. 일부 예들은 원격 웨이크-업 신호를 필터링(324, 504)할 수 있다.

- [0082] [0090] 블록(1006)은, 슬레이브 회로(104)에서, 마스터 회로(102)와 슬레이브 회로(104) 사이에 커플링된 원격 웨이크-업 신호(328)를 검출하는 것에 기반하여, 로컬 웨이크-업 신호(346, 412)를 생성한다. 원격 웨이크-업 신호(328)는 도 3-도 6 및 도 8에 대해 설명된 회로소자에 의해 생성될 수 있다.
- [0083] [0091] 블록(1008)은, 로컬 웨이크-업 신호(346, 412)에 기반하여 슬레이브 회로(104)를 웨이크 업한다. 도 3-도 6 및 도 8에 대해 설명된 회로소자에 의해 생성된 웨이크-업 신호(346, 412)는 회로소자, 이를테면 도 1의 라디오 모듈(104)을 웨이크 업하기 위해 사용될 수 있다.
- [0084] [0092] 도 11은 본원에서 설명된 시스템들 및 방법들에 따른 예시적인 방법을 예시하는 흐름도(1100)이다. 도 11의 방법은 도 10의 방법과 함께 사용될 수 있다. 도 11의 방법은, 도 10의 방법에 적용될 수 있는 도 9의 방법의 단계들의 서브세트를 포함한다. 방법은, 파워 다운된 회로(104)를 웨이크 업하기 위한 웨이크-업 회로소자(300)로 구현될 수 있다. 더욱 상세하게는, 도 11의 흐름도(1100)는 원격 웨이크-업 신호(328)를 검출하는 것에 관한 것이다. 블록(1102)은, 제1 비교 결과(350)를 생성하기 위해 제1 비교 값(316)과 입력 신호(348)를 비교(312)한다.
- [0085] [0093] 블록(1104)은, 제2 비교 결과(352)를 생성하기 위해 제2 비교 값(318)과 입력 신호(348)를 비교(314)한다.
- [0086] [0094] 블록(1106)은, 신호, 예컨대 펄스 트레인 신호(354)를 생성하기 위해 제1 비교 결과(350)와 제2 비교 결과(352)를 결합한다.
- [0087] [0095] 일부 예들에서, 웨이크-업 회로소자(300)는, 제1 비교 결과(350)를 생성하기 위해 제1 비교 값(316)과 입력 신호를 비교(312)하기 위한 수단을 포함한다. 예는, 제2 비교 결과(352)를 생성하기 위해 제2 비교 값(318)과 입력 신호를 비교(318)하기 위한 수단을 포함한다. 예는, 펄스 트레인 신호(354)를 생성하기 위해 제1 비교 결과(350)와 제2 비교 결과(352)를 결합(320)하기 위한 수단을 포함한다. 예는, 펄스 트레인 신호를 DC 값(346)으로 변환(336)하기 위한 수단을 포함한다. 예는, DC 값(346)에 기반하여 회로(104)를 웨이크 업(346)하기 위한 수단을 포함한다.
- [0088] [0096] 예는, DC 값(346)을 디지털 전압 레벨(347)로 변환하기 위해 DC 값(346)을 버퍼링(344)하기 위한 수단을 포함할 수 있다. 일부 예들에서, DC 값(346)을 버퍼링(344)하기 위한 수단은 인버터일 수 있다. 예는, DC 교정을 위해서 입력 신호를 격리하기 위해 입력 신호를 스위칭(322)하기 위한 수단을 포함할 수 있다. 예는, DC 필터링된 입력 신호(348)를 생성하기 위해, 입력 신호를 DC 필터링(324)하기 위한 수단을 포함할 수 있다. 예는, DC 필터링된 입력 신호(348)를 DC 세팅(326)하기 위한 수단을 포함할 수 있다.
- [0089] [0097] 일부 예들은, 고정된 세트의 케이블 연결들(106) 중 적어도 하나의 연결(106)을 사용하여, 마스터 회로(102)와 슬레이브 회로(104) 사이에 원격 웨이크-업 신호(328)를 커플링(106)하기 위한 수단을 포함한다. 적어도 하나의 연결(106)은 추가로, 마스터 회로(102)와 슬레이브 회로(104) 사이에 제2 신호(328)를 커플링한다. 예는, 슬레이브 회로(104)에서, 마스터 회로(102)와 슬레이브 회로(104) 사이에 커플링된 원격 웨이크-업 신호(328)를 검출(300)하기 위한 수단을 포함한다. 예는, 슬레이브 회로(104)에서, 마스터 회로(102)와 슬레이브 회로(104) 사이에 커플링된 원격 웨이크-업 신호(328)를 검출하는 것에 기반하여, 로컬 웨이크-업 신호(346)를 생성(320)하기 위한 수단을 포함한다. 예는, 로컬 웨이크-업 신호(346)에 기반하여 슬레이브 회로(104)를 웨이크 업(346)하기 위한 수단을 포함한다.
- [0090] [0098] 예는, 제1 비교 결과(350)를 생성하기 위해 제1 비교 값(316)과 입력 신호를 비교(312)하기 위한 수단을 포함할 수 있다. 예는, 제2 비교 결과(352)를 생성하기 위해 제2 비교 값(318)과 입력 신호를 비교(314)하기 위한 수단을 포함할 수 있다. 예는 신호, 예컨대 펄스 트레인 신호(354)를 생성하기 위해 제1 비교 결과(350)와 제2 비교 결과(352)를 결합(320)하기 위한 수단을 포함할 수 있다.
- [0091] [0099] 예는, 원격 웨이크-업 신호로서 RF 제어 신호(306), IF 신호(304), 또는 LO 신호(302) 중 하나를 선택(308)하기 위한 수단을 포함할 수 있다. 추가적으로, 예는 원격 웨이크-업 신호(328)를 필터링(324, 504)하기 위한 수단을 포함할 수 있다.
- [0092] [00100] 본원에서 설명된 시스템들 및 방법들은 동일한 케이블 연결, 예컨대 DC, 제어, LO, 또는 IF가 각각, 웨이크업 신호를 위해 그리고 DC, 제어, LO, 또는 IF 연결을 위해 사용되도록 할 수 있다. 더욱이, 일부 예들에

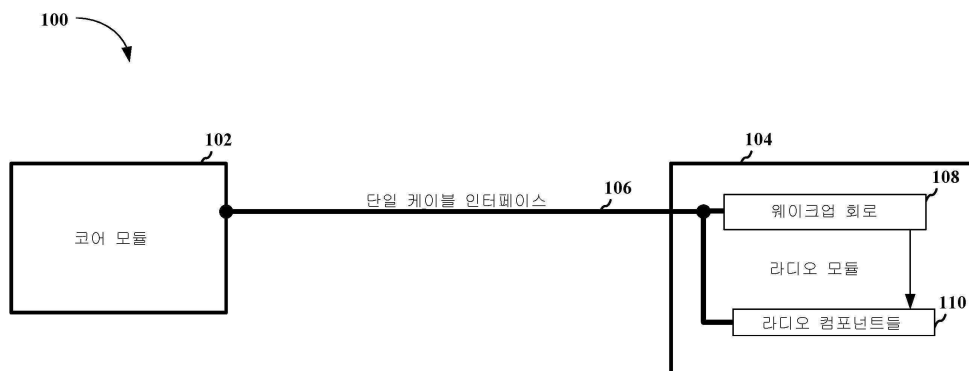
서, 본원에서 설명된 시스템들 및 방법들은 동일한 신호들, 예컨대 DC, 제어, LO, 또는 IF가 각각, 웨이크업 신호로서 그리고 DC 신호, 제어 신호, LO 신호, 또는 IF 신호를 위해 사용되도록 할 수 있다.

[0093] [00101] 개시된 프로세스들/흐름도들 내의 블록들의 특정 순서 또는 계층이 예시적인 접근법들의 예시임이 이해된다. 설계 신호도들에 기반하여, 프로세스들/흐름도들 내의 블록들의 특정 순서 또는 계층이 재배열될 수 있다는 것이 이해된다. 추가로, 일부 블록들은 결합되거나 또는 생략될 수 있다. 첨부한 방법 청구항들은 샘플 순서로 다양한 블록들의 엘리먼트들을 제시하며, 제시된 특정 순서 또는 계층으로 제한되는 것으로 여겨지지 않는다.

[0094] [00102] 이전의 설명은 임의의 당업자가 본원에서 설명된 다양한 양상들을 실시하는 것을 가능하게 하기 위해 제공된다. 이들 양상들에 대한 다양한 수정들은 당업자들에게 용이하게 자명할 것이며, 본원에서 정의된 일반적인 원리들은 다른 양상들에 적용될 수 있다. 따라서, 청구항들은 본원에서 도시된 양상들로 제한되는 것으로 의도되는 것이 아니라, 문언 청구항들에 일치하는 최대 범위와 부합되는 것으로 의도되며, 여기서, 단수형의 엘리먼트에 대한 참조는, 구체적으로 그렇다고 진술되지 않는 한, "한 개만(one and only one)"을 의미하는 것이 아니라 "하나 또는 그 초과"를 의미하는 것으로 의도된다. "예시적인" 것이란 단어는 "예, 사례, 또는 예시로서의 역할을 하는" 것을 의미하기 위해 본원에서 사용된다. "예시적인" 것으로서 본원에서 설명된 임의의 양상이 반드시 다른 양상들보다 바람직하거나 또는 유리한 것으로서 해석되는 것은 아니다. 달리 구체적으로 진술되지 않는 한, "일부"란 용어는 하나 또는 그 초과를 지칭한다. 결합들, 이를테면 "A, B, 또는 C 중 적어도 하나", "A, B, 또는 C 중 하나 또는 그 초과", "A, B, 및 C 중 적어도 하나", "A, B, 및 C 중 하나 또는 그 초과", 그리고 "A, B, C, 또는 이들의 임의의 결합"은 A, B, 및/또는 C의 임의의 결합을 포함하며, A의 배수들, B의 배수들, 또는 C의 배수들을 포함할 수 있다. 구체적으로, 결합들, 이를테면 "A, B, 또는 C 중 적어도 하나", "A, B, 또는 C 중 하나 또는 그 초과", "A, B, 및 C 중 적어도 하나", "A, B, 및 C 중 하나 또는 그 초과", 그리고 "A, B, C, 또는 이들의 임의의 결합"은 A만, B만, C만, A 및 B, A 및 C, B 및 C, 또는 A, B, 및 C 일 수 있으며, 여기서, 임의의 그러한 결합들은 A, B, 또는 C의 하나 또는 그 초과들의 멤버 또는 멤버들을 포함할 수 있다. 당업자들에게 알려져 있거나 또는 추후에 알려지게 될 본 개시내용 전체에 걸쳐 설명된 다양한 양상들의 엘리먼트들에 대한 모든 구조적 및 기능적 등가물들은, 인용에 의해 본원에 명시적으로 통합되고, 청구항들에 의해 포함되는 것으로 의도된다. 게다가, 본원에서 개시된 아무것도, 그러한 개시내용이 청구항들에서 명시적으로 언급되는지 여부에 관계없이, 공중에 전용되는 것으로 의도되지 않는다. "모듈", "메커니즘", "엘리먼트", "디바이스" 등의 단어들은 "수단"이란 단어에 대한 대체물이 아닐 수 있다. 그러므로, 어떤 청구항 엘리먼트도, 그 엘리먼트가 "하기 위한 수단"이라는 어구를 사용하여 명시적으로 언급되지 않는 한, 수단 더하기 기능(means plus function)으로서 해석되지 않아야 한다.

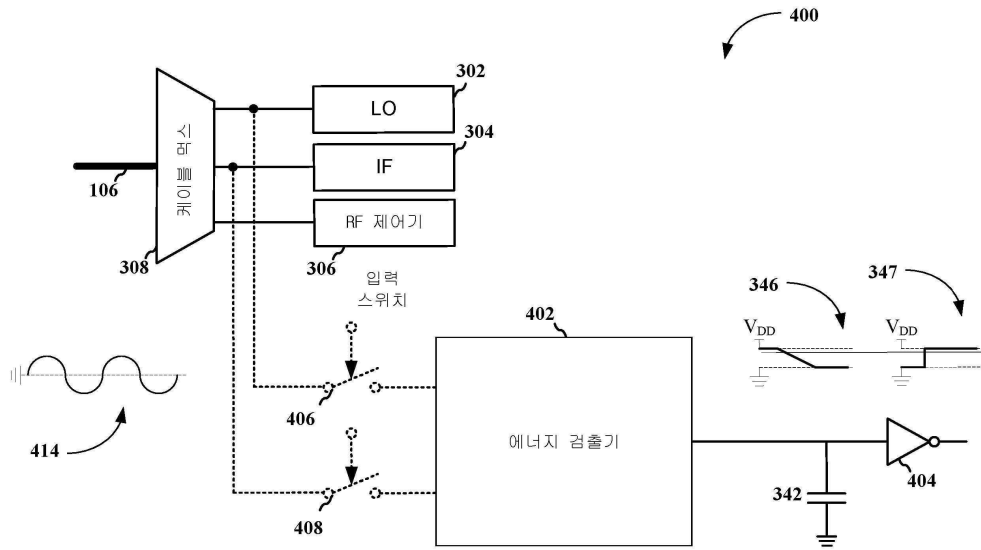
**도면**

**도면1**

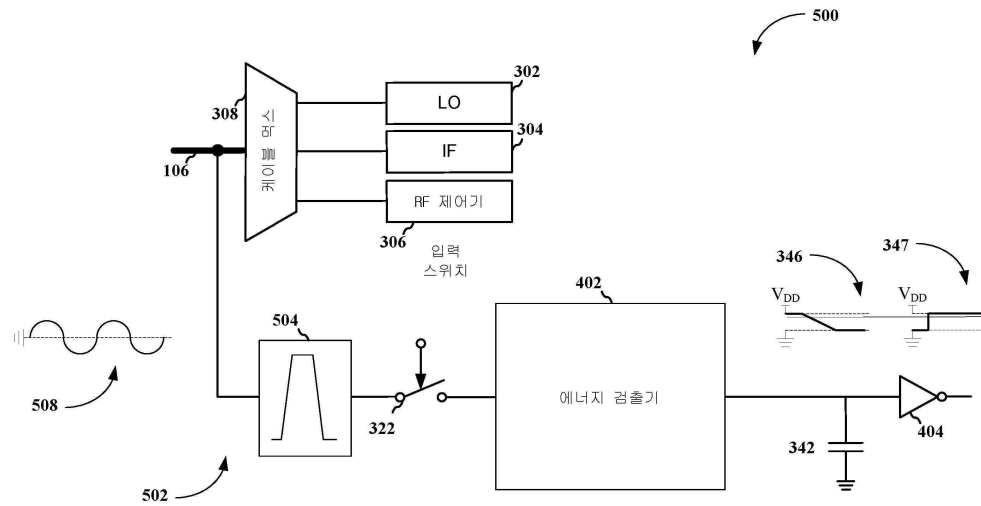




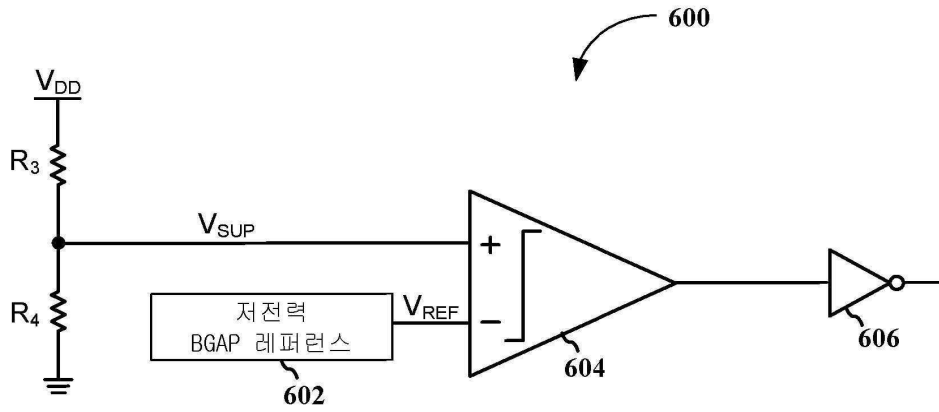
도면4



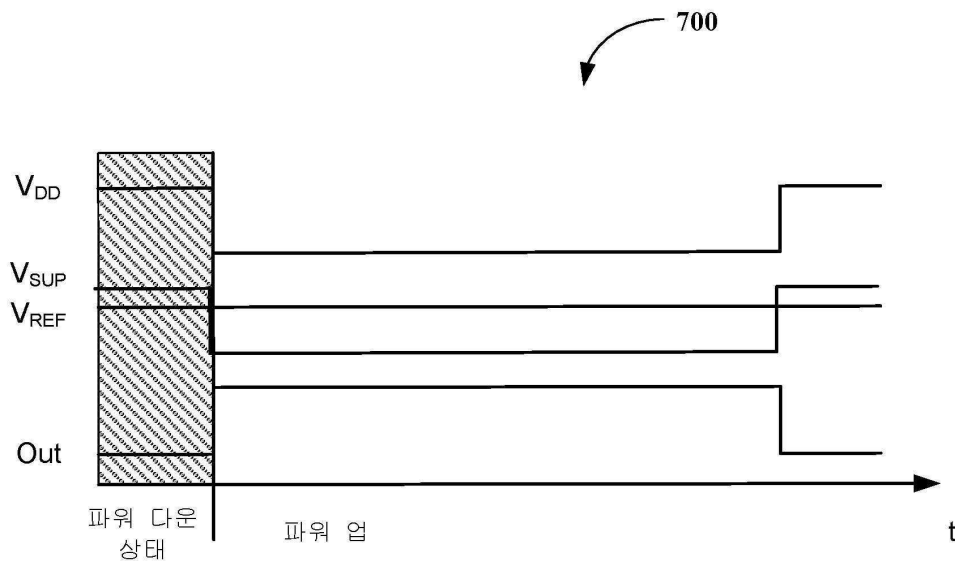
도면5



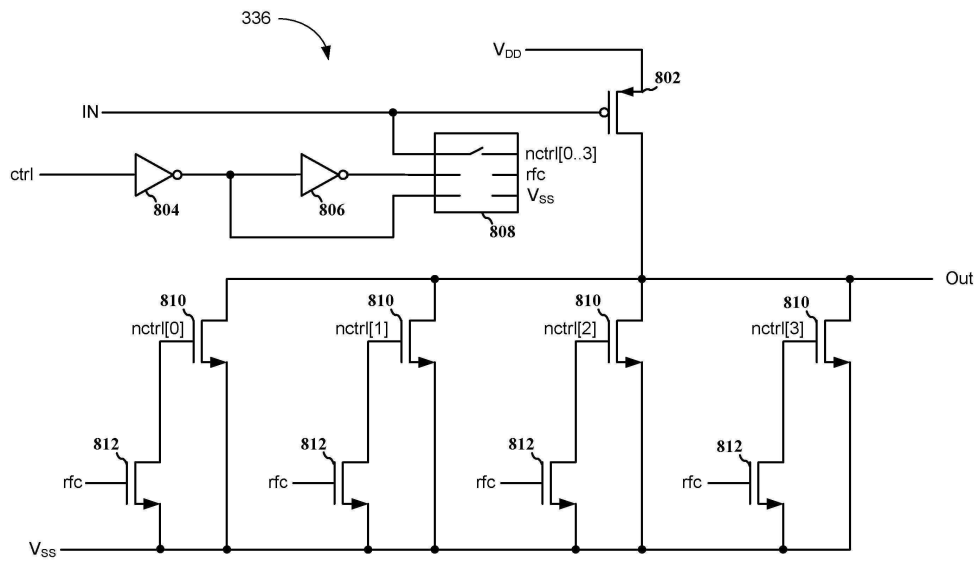
도면6



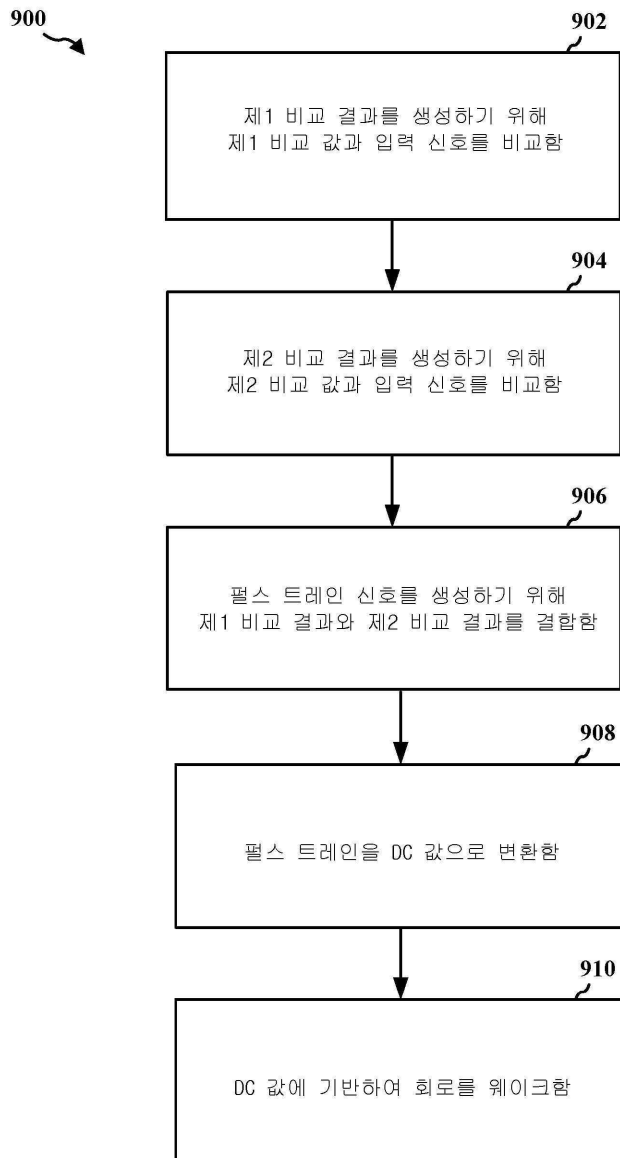
도면7



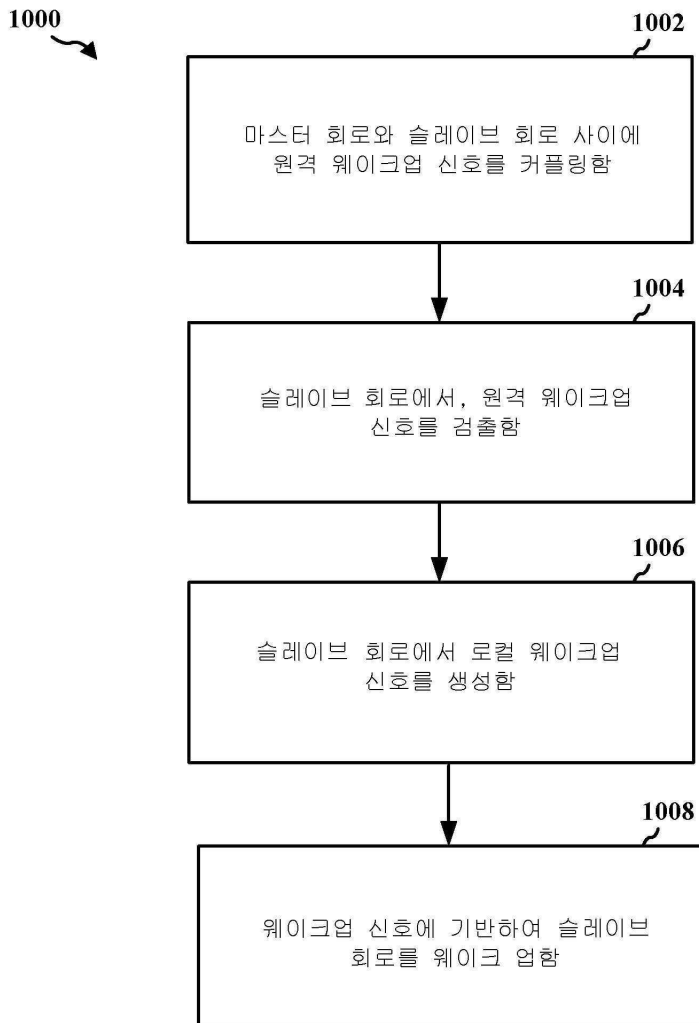
도면8



도면9



도면10



도면11

