

[19]中华人民共和国国家知识产权局

[51]Int. Cl⁶

H01L 21/320

H01L 21/60

[12] 发明专利申请公开说明书

[21] 申请号 97192033.8

[43]公开日 1999年3月10日

[11]公开号 CN 1210622A

[22]申请日 97.12.4 [21]申请号 97192033.8

[30]优先权

[32]96.12.4 [33]JP [31]339045/96

[32]96.12.26 [33]JP [31]356880/96

[86]国际申请 PCT/JP97/04438 97.12.4

[87]国际公布 WO98/25298 日 98.6.11

[85]进入国家阶段日期 98.8.3

[71]申请人 精工爱普生株式会社

地址 日本东京都

[72]发明人 桥元伸晃

[74]专利代理机构 中国专利代理(香港)有限公司

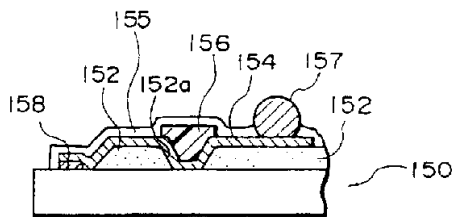
代理人 姜鄂厚 叶恺东

权利要求书 3 页 说明书 20 页 附图页数 24 页

[54]发明名称 半导体装置及其制造方法、电路基板和电子设备

[57]摘要

封装尺寸为接近芯片尺寸,除所谓应力缓冲层之外,能有效地吸收热应力的半导体装置。半导体装置(150)具有:有电极(158)的半导体芯片、设置于半导体芯片的上边用作应力缓冲层的树脂层(152)、从电极(158)直到树脂层(152)的上边所形成的布线(154)以及在树脂层(152)的上方在布线(154)上形成的焊料球(157),还形成树脂层(152)使得在表面上具有凹部(152a),并且经过凹部(152a)形成布线(154)。



权 利 要 求 书

1. 一种半导体装置的制造方法, 具有:

准备已形成电极的圆片的工序;

5 避开上述电极的至少一部分, 在上述圆片上设置第 1 应力缓冲层的工序;

从上述电极直到上述第 1 应力缓冲层的上边, 形成第 1 导通部的工序;

在上述第 1 应力缓冲层的上方, 形成与上述第 1 导通部连接的外部电极的工序; 以及

10 将上述圆片切断成各个小片的工序,

以设置上述第 1 应力缓冲层的工序和形成上述第 1 导通部的工序中的至少一个工序, 形成使应力缓和增长的构造。

2. 根据权利要求 1 所述的半导体装置的制造方法, 其特征是, 作为使上述应力缓和增长的构造, 在上述第 1 应力缓冲层表面上形成凹部, 并形成上述第 1 导通部, 使其通过上述凹部的上边。

3. 根据权利要求 1 所述的半导体装置的制造方法, 其特征是, 作为使上述应力缓和增长的构造, 在形成上述第 1 导通部的工序中, 在上述第 1 应力缓冲层上的平面方向使上述第 1 导通部弯曲形成。

4. 根据权利要求 2 所述的半导体装置的制造方法, 其特征是, 包括在位于上述凹部的上述第 1 导通部上填充弹性体的工序。

5. 根据权利要求 1 到 4 任一项所述的半导体装置的制造方法, 其特征是, 包括在形成了上述第 1 导通部的上述第 1 应力缓冲层的上边, 设置第 2 应力缓冲层和与上述第 1 导通部连接的第 2 导通部的工序。

25 6. 根据权利要求 5 所述的半导体装置的制造方法, 其特征是, 把上述第 1 导通部和上述第 2 导通部之中的至少 1 个导通部, 形成为具有比厚度还大的平面扩展的面状。

7. 根据权利要求 1 到 4 任一项所述的半导体装置的制造方法, 其特征是,

30 在形成了上述第 1 导通部的上述第 1 应力缓冲层的上边, 设置第 2 应力缓冲层和第 2 导通部;

在形成了上述第 2 导通部的上述第 2 应力缓冲层的上边, 设置第

3 应力缓冲层和第 3 导通部;

将上述第 2 导通部形成线状, 并将上述第 1 和第 3 导通部形成面状, 使其具有比上述第 2 导通部还大的平面扩展。

8. 根据权利要求 1 到 4 任一项所述的半导体装置的制造方法, 其特征是, 平行地形成接地电位的一对布线, 使其夹住上述第 1 导通部。

9. 一种半导体装置, 具有:

具有电极的半导体芯片;

在上述半导体芯片的上边, 避开上述电极的至少一部分而设置的第 1 应力缓冲层;

从上述电极直到上述第 1 应力缓冲层的上边形成的第 1 导通部;

以及

在位于上述第 1 应力缓冲层的上方的上述第 1 导通部上形成的外部电极,

15 将上述第 1 应力缓冲层形成为, 使其在表面上具有凹部, 并经过上述凹部之上形成上述第 1 导通部。

10. 根据权利要求 9 所述的半导体装置, 其特征是,

在位于上述凹部的上述第 1 导通部上, 设置弹性体使得填充到凹部内。

20 11. 根据权利要求 9 所述的半导体装置, 其特征是, 上述第 1 导通部, 在上述第 1 应力缓冲层上弯曲形成。

12. 根据权利要求 11 所述的半导体装置, 其特征是, 上述第 1 导通部, 形成折皱状。

13. 根据权利要求 9 所述的半导体装置, 其特征是,

25 在已形成上述第 1 导通部的上述第 1 应力缓冲层上, 具有第 2 应力缓冲层和与第 1 导通部连接的第 2 导通部。

14. 根据权利要求 13 所述的半导体装置, 其特征是,

30 由上述第 1 导通部和第 2 导通部构成的 2 个导通部之中的一方作成线状, 另一方形成具有比上述线状的导通部还要宽的平面扩展的面状。

15. 根据权利要求 14 所述的半导体装置, 其特征是,

上述面状的导通部为接地电位, 而信号输入上述线状的导通部。

16. 根据权利要求 9 所述的半导体装置, 其特征是,
具有: 在已形成上述第 1 导通部的上述第 1 应力缓冲层之上设置的第 2 应力缓冲层和第 2 导通部; 以及

5 在已形成第 2 导通部的第 2 应力缓冲层之上设置的第 3 应力缓冲层和第 3 导通部,

使上述第 2 导通部形成线状, 而上述第 1 和第 3 导通部形成面状, 以便具有比上述第 2 导通部还大的平面的扩展。

17. 根据权利要求 9 所述的半导体装置, 其特征是,

10 具有平行地形成, 作成接地电位的一对布线, 使其夹着上述第 1 导通部。

18. 根据权利要求 9 所述的半导体装置, 其特征是,

在与上述半导体芯片的具有上述电极的面相反的一侧面上具有保护膜。

19. 根据权利要求 9 所述的半导体装置, 其特征是,

15 在与上述半导体芯片的具有上述电极的面相反的一侧面上具有散热器。

20. 一种装配根据权利要求 9 到 19 任一项所述的半导体装置的电路基板。

21. 一种具有根据权利要求 20 所述的电路基板的电子设备。

说明书

半导体装置及其制造方法、 电路基板和电子设备

5 本发明涉及一种半导体装置及其制造方法、电路基板和电子设备，特别是，涉及封装尺寸接近芯片尺寸的半导体装置及其制造方法、电路基板和电子设备。

追求半导体装置高密度封装时，裸片封装是理想的。可是，裸片难以保证产品质量和处理。所以，已开发出了接近芯片尺寸的封装 CSP
10 (chip scale package)。

在以各种方案开发的 CSP 型的半导体装置中，作为一种方案，有在半导体芯片的有源面一侧上设置已制成图形的挠性基板，并在该挠性基板上形成多个外部电极的方案。另外，大家还知道，在半导体芯片的有源面与挠性基板之间注入树脂，以期吸收热应力。

15 但是，在只用树脂不能充分吸收热应力的场合下，其它办法才必要。

本发明就是解决上述这一课题的，其目的在于提供一种封装尺寸接近芯片尺寸，除所谓应力吸收层之外，能有效地吸收热应力的半导体装置及其制造方法、电路基板和电子设备。

20 本发明的半导体装置的制造方法，具有：

准备已形成电极的圆片的工序；

避开上述电极的至少一部分在上述圆片上设置第 1 应力缓冲层的工序；

25 从上述电极起直到上述第 1 应力缓冲层上形成第 1 导通部的工序；

在上述第 1 应力缓冲层的上边形成与上述第 1 导通部连接的外部电极的工序；以及

将上述圆片切断成各个小片的工序；

30 以设置上述第 1 应力缓冲层的工序和形成上述第 1 导通部工序中的至少一个工序，形成使应力缓和增大的构造。

根据本发明，由于在应力缓冲层上形成导通部和外部电极，故不需要预先设置外部电极和已制成图形的薄膜等的基板。

并且，连接电极与外部电极的导通部，由于可根据设计自由形成，故可以不管电极的配置而决定外部电极的配置。因而，即使不改变圆片上形成的器件的电路设计，也能简单地制造外部电极位置不同的各种半导体装置。

5 进而，根据本发明，由于在圆片上形成应力缓冲层、导通部和外部电极，所以可切断圆片得到各个半导体装置。因此，由于同时进行对许多半导体装置的应力缓冲层、导通部和外部电极的形成，故可以简化制造工序。

10 作为使上述应力缓和增强的构造，也可以在上述第1应力缓冲层表面上形成凹部，并形成上述第1导通部，使其通过上述凹部的上边。

这样，由于对应力缓冲层的表面向交叉方向弯曲而形成导通部，所以能以弯曲状态变化来吸收应力，防止断线。

15 作为增强上述应力缓和的构造，也可以在形成上述第1导通部的工序中，在上述第1应力缓冲层上的平面方向弯曲形成上述第一导通部。

还可以包括在位于上述凹部的上述第1导通部上填充弹性体的工序。用该弹性体进一步吸收应力。

还可以包括在形成了上述第1导通部的上述第1应力缓冲层上，设置第2应力缓冲层和与上述第1导通部连接的第2导通部的工序。

20 这样以来，将应力缓冲层形成为多级，容易使应力进一步分散。

也可以把上述第1导通部和上述第2导通部之中的至少1个导通部形成具有比厚度还大的平面扩展的面状。

这样以来，由于在面状的接地电位附近传输信号，故变成理想的传送通路。

25 在形成了上述第1导通部的上述第1应力缓冲层的上边，设置第2应力缓冲层和第2导通部；

在形成了上述第2导通部的上述第2应力缓冲层的上边，设置第3应力缓冲层和第3导通部；

30 将上述第2导通部形成线状，并将上述第1和第3导通部形成面状，使其具有比上述第2导通部还大的平面扩展。

这样以来，由于将线状形成的第2导通部，夹在一对面状的导通部中间，故做成为以接地的布线覆盖周围。这样一来，得到与同轴电

缆同样的构造，经过第 2 导通部的信号就变得难以受噪音的影响。

也可以夹着上述第一导通部平行地形成成为接地电位的一对布线。这样以来，由于形成线状的第一导通部用一对布线夹着，做成以接地的布线覆盖周围。这样，就得到与同轴电缆同样的结构，信号就

5 变得难以受噪音的影响。

本发明的半导体装置，具有：

具有电极的半导体芯片；

在上述半导体芯片上避开上述电极的至少一部分来设置的第 1 应力缓冲层；

10 从上述电极直到上述第 1 应力缓冲层上而形成的第 1 导通部；以及

在位于上述第 1 应力缓冲层的上方的上述第 1 导通部上形成的外部电极，

将上述第 1 应力缓冲层形成为，使其在表面上具有凹部，并经过

15 上述凹部之上形成上述第 1 导通部。

这样以来，由于使导通部对应力缓冲层的表面，向交叉的方向弯曲而形成，所以能以弯曲状态变化来吸收应力，并防止断线。

也可以在位于上述凹部的上述第 1 导通部上设置弹性体，使之填充到凹部内。

20 上述第 1 导通部，也可以在上述第 1 应力缓冲层上弯曲地形成。

上述第 1 导通部，也可以形成折皱状。

还可以在已形成了上述第 1 导通部的上述第 1 应力缓冲层上，具有第 2 应力缓冲层和与第 1 导通部连接的第 2 导通部。

25 这样以来，就将应力缓冲层形成为多段，变得容易进一步分散应力。

也可以使由上述第 1 导通部和第 2 导通部构成的 2 个导通部之中的一方作成线状，另一方形成具有比上述线状的导通部要宽的平面扩展的面状。

30 也可以使上述面状的导通部为接地电位，而把信号输入到上述线状的导通部里。

也可以具有：在已形成了上述第 1 导通部的上述第 1 应力缓冲层之上设置的第 2 应力缓冲层和第 2 导通部；以及

在已形成了第2导通部的第2应力缓冲层之上设置的第3应力缓冲层和第3导通部，

将上述第2导通部形成为线状，而上述第1和第3导通部形成面状，使其具有比上述第2导通部还大的平面的扩展。

5 这样以来，由于线状地形成的第2导通部被夹在一对面状的导通部中间，故变成为周围被接地电位的布线所覆盖。因此，得到与同轴电缆同样的构造，经过第2导通部的信号变得难以受噪音的影响。

也可以并行地形成使之夹着上述第1导通部，并且具有成为接地电位的一对布线。

10 这样以来，线状地形成的第1导通部由于用一对布线夹起来，所以变成周围被接地电位的布线所覆盖。因此，得到与同轴电缆同样的构造，信号变得难以受噪音的影响。

也可以在与上述半导体芯片具有上述电极的面相反的侧面上具有散热器。

15 在本发明的电路基板上封装上述半导体装置。

本发明的电子设备具有该电路基板。

图1A~图1E是说明成为本发明前提的半导体装置的制造方法的图；

20 图2A~图2E是说明成为本发明前提的半导体装置的制造方法的图；

图3A~图3D是说明成为本发明前提的半导体装置的制造方法的图；

图4A~图4C是说明成为本发明前提的半导体装置的制造方法的图；

25 图5是表示成为本发明前提的半导体装置平面图；

图6A~图6C是说明成为本发明前提的半导体装置的制造方法的图；

图7A~图7C是说明成为本发明前提的半导体装置的制造方法的图；

30 图8A~图8D是说明成为本发明前提的半导体装置的制造方法的图；

图9A~图9D是说明成为本发明前提的半导体装置的制造方法的图。

图；

图 10 是说明成为本发明前提的半导体装置的制造方法的图；

图 11A ~ 图 11C 是说明成为本发明前提的半导体装置的制造方法的图；

5 图 12A ~ 图 12C 是说明成为本发明前提的半导体装置的制造方法的图；

图 13A ~ 图 13D 是说明成为本发明前提的半导体装置的制造方法的图；

图 14A ~ 图 14D 是表示本发明的第 1 实施例的半导体装置的图；

10 图 15 是表示第 2 实施例的半导体装置的图；

图 16 是表示第 3 实施例的半导体装置的图；

图 17A 和图 17B 是说明第 3 实施例的半导体装置的制造方法的图；

15 图 18A 和图 18B 是说明第 3 实施例的半导体装置的制造方法的图；

图 19A 和图 19B 是说明第 3 实施例的半导体装置的制造方法的图；

图 20A 和图 20B 是说明第 3 实施例的半导体装置的制造方法的图；

20 图 21 是表示在表面封装的电子部件中应用本发明的例图；

图 22 是表示在表面封装的电子部件中应用本发明的例图；

图 23 是表示在已应用了本发明的半导体装置上形成了保护层的例图；

25 图 24 是表示在已应用了本发明的半导体装置上安装了散热器的例图；

图 25 是表示安装应用本发明的方法制造的电子部件的电路基板的图；

图 26 是表示备有装配应用本发明的方法所制造的电子部件的电路基板的电子设备。

30 用于实施本发明的最佳实施例

在说明本发明的最佳实施例之前，先说明作为本发明前提的技术。

(第1前提技术)

图5是表示成为本发明前提的半导体装置的平面图。该半导体装置，是被分类到所谓CSP中的装置，故从半导体芯片1的电极12，向有源面1a的中央方向形成布线3，并在各布线3上设置了外部电极5。由于把全部外部电极5都设在应力缓冲层7的上边，所以可以达到装配到电路基板(图未示出)上时的应力缓和。并且，在外部电极5上，形成抗焊剂层8作为保护膜。

还有，如该图所示，在半导体芯片1的有源区域(已形成有源器件的区域)上，而不是在半导体芯片1的电极12上设置外部电极5。因为在有源区域上设置应力缓冲层7，再在有源区域内配置布线3(引入)，故可以把外部电极5设置到有源区域内。因此，在配置外部电极5之际，变成为可以提供有源区域内，即作为规定面积的区域，极大地增加设定外部电极5位置的自由度。

而且，采用在应力缓冲层7的上边使布线3弯曲的办法，把外部电极5设置成格子状排列。并且在电极12与布线3的接合部，已图示出的电极12的尺寸和布线3尺寸，虽然变成了

布线3<电极12

但也可以作成

电极12≤布线3

特别是，成为

电极12<布线3

的场合下，不仅布线3的电阻值减少，还增加强度防止断线。

图1A~图4C是说明第1前提技术的半导体装置的制造方法的图，与图5的I-I线剖面对应。

首先，根据众所周知的技术，通常，在圆片10上形成电极12和其它的器件。还在本例中，用铝形成电极12。作为除电极12之外的例子，也可以用铝合金系的材料(例如，铝硅或铝硅铜等)。

并且，为了防止化学上的变化，在圆片10的表面上，形成由氧化膜等构成的钝化膜(图未示出)。钝化膜，不仅避开电极12，而且也要避开进行切割的划线来形成。由于没有在划线上形成钝化膜，故可以避免切割时发生粉尘，进而，可以防止发生钝化膜的破裂。

如图1A所示的那样，在具有电极12的圆片10上，涂覆感光性

的聚酰亚胺树脂，形成（例如用旋涂法）树脂层 14。树脂层 14，以 1~100 μm 的范围，最好以约 10 μm 的厚度来形成是理想的。还有，由于用旋涂法，变成无用的聚酰亚胺树脂很多，因而也可以使用用泵带状喷出聚酰亚胺树脂的装置。作为这样的装置，例如有 FAS 公司制造的 FAS 超精密喷出型涂覆系统（参照美国专利第 4696885 号）等。

如图 1B 所示的那样，在树脂层 14 上，形成对于电极 12 的接触孔 14a。具体地说，经过曝光、显影和烘焙处理，并从电极 12 的附近除去聚酰亚胺树脂，于是在树脂层 14 上形成接触孔 14a。又在同图上，在形成了接触孔 14a 时，树脂层 14 已完全没有残留与电极 12 重叠的区域。因为在电极 12 上完全没有残留树脂层 14，故下面工序以后，虽然有与所设的布线等的金属之间电接触成为良好状态的优点，但不一定必须作成这样的构造。即，在电极 12 的外周附近作为树脂层 14 要作成的构造，若形成了孔穴使电极 12 的一部分露出，就完全达到目的。在这样的情况下，由于布线层的弯曲数减少，所以可防止因断线等引起的布线可靠性下降。在这里，接触孔 14a 带有锥度。而且，在形成接触孔 14a 的端部，倾斜地形成了树脂层 14。通过设定曝光和显影的条件来形成这样的形状。进而，若对电极 12 上进行 O_2 等离子处理，例如即使在电极 12 上残留有若干聚酰亚胺树脂，也能完全除去该聚酰亚胺树脂。在作为制成品的半导体装置中，这样形成的树脂层 14 就变成了应力缓冲层。

还有，在本例中，虽然在树脂方面使用了感光性聚酰亚胺树脂，但也可以用不感光性树脂。例如用硅酮改性的聚酰亚胺树脂、环氧树脂或硅酮改性的环氧树脂等，固化时杨氏模量低（ $1 \times 10^{10} \text{Pa}$ 以下），起应力缓冲作用的材料也行。

如图 1C 所示的那样，用溅射法，在整个圆片 10 上形成铬（Cr）层 16。从电极 12 起直到树脂层 14 上，都形成铬（Cr）层 16。这里，选择了铬（Cr）层 16 的材料，是因为与构成树脂层 14 的聚酰亚胺之间的附着性良好。或者，如果考虑到耐裂纹性，也可以用象铝或铝硅、铝铜等的铝合金或铜合金，或铜或金那样的有延展性的金属。或者，如果选择耐湿性优良的钛，则可以防止因蚀刻而发生的断线。钛，从与聚酰亚胺之间的附着性的观点上看也是理想的，也可以用钛钨。

考虑与铬（Cr）层 16 之间的附着性时，则使聚酰亚胺等构成的

树脂层 14 的表面变粗糙化是理想的。例如，通过进行曝露于等离子体 (O_2 、 CF_4) 中的干法处理，和酸或碱的湿法处理，就可使树脂层 14 的表面粗糙化。

5 在接触孔 14a 内，由于树脂层 14 的端部是倾斜的，在该区域内同样也倾斜地形成铬 (Cr) 层 16。在作为成品的半导体装置中，铬 (Cr) 层 16 变成了布线 3 (参照图 5)，同时在制造过程中，此后变成对形成层时的聚酰亚胺树脂的扩散阻挡层。另外，作为扩散阻挡层也不限于铬 (Cr)，上述的布线材料全都有效。

10 如图 1D 所示的那样，在铬 (Cr) 层 16 上，涂覆抗蚀剂形成抗蚀剂层 18。

15 如图 1E 所示的那样，经过曝光、显影和烘焙处理，除去抗蚀剂层 18 的一部分。留下的抗蚀剂层 18 被形成为从电极 12 向着树脂层 14 的中央方向。详细地说，在树脂层 14 的上边，留下的抗蚀剂层 18 构造是，使一个电极 12 上的抗蚀剂层 18 和另一个电极 12 上的抗蚀剂层 18 不连续 (成为各自独立的状态)。

而且，仅留下由图 1E 所示的触点抗蚀剂层 18 覆盖着的区域 (即以抗蚀剂层 18 为掩模)，蚀刻铬 (Cr) 层 16，并剥离抗蚀剂层 18。以上，在这些前工序中，就是应用圆片工艺过程中的金属薄膜形成技术。而且刻蚀后的铬 (Cr) 层 16 就成为图 2A 所示的样子。

20 在图 2A 中，从电极 12 到树脂层 14，都形成了铬 (Cr) 层 16。详细地说，铬 (Cr) 层 16 构成为，使其一个电极 12 与另一个电极 12 之间不连续。也就是，象可以构成与各自电极 12 对应的布线一样地形成铬 (Cr) 层 16。

25 如图 2B 所示的那样，在至少含有铬 (Cr) 层 16 的最上层的上边，用溅射法形成铜 (Cu) 层 20。铜 (Cu) 层 20，成为用于形成外部电极的底层。或者，也可以形成镍 (Ni) 层，以替换铜 (Cu) 层 20。

30 如图 2C 所示的那样，在铜 (Cu) 层 20 的上边，形成抗蚀剂层 22，如图 2D 所示的那样，进行曝光、显影和烘焙处理，并除去抗蚀剂层 22 的一部分。这样一来，除去的区域，就是树脂层 14 的上方，而且，除去了位于铬 (Cr) 层 16 上方的抗蚀剂层 22 的至少一部分。

如图 2E 所示的那样，在已部分除去抗蚀剂层 22 的区域上，形成台座 24。台座 24，用镀铜 (Cu) 法来形成，其上形成焊料球。而且，

台座 24 形成在铜 (Cu) 层 20 的上边, 通过铜 (Cu) 层 20 和铬 (Cr) 层 16 与电极 12 导通。

如图 3A 所示, 在台座 24 的上边, 厚层状地形成作为外部电极 5 (参照图 5) 的将变成焊料球的焊料 26。其中, 厚度要由此后在焊料球形成时与所要求的球径对应的焊料量来决定。焊料 26 的层, 用电解电镀法或印制法等形式形成。

如图 3B 所示, 剥离图 3A 示出的抗蚀剂层 22, 蚀刻铜 (Cu) 层 20。这样一来, 台座 24 就成为掩模, 仅该台座 24 的下面的铜 (Cu) 层 20 留下来 (参照图 3C)。而且, 用液体回流法, 把台座 24 上的焊料 26 缩成半球以上的球形, 制成焊料球 (参照图 3D)。

通过以上的工序, 形成了作为外部电极 5 (参照图 5) 的焊料球。接着, 如图 4A 和图 4B 所示的那样, 进行为了防止铬 (Cr) 层 16 等的氧化、提高已完成的半导体装置中的耐湿性、或为了达到表面的机械保护等目的的处理。

如图 4A 所示, 在整个圆片 10 上面, 用涂覆法形成感光性的抗焊剂层 28。而且, 进行曝光、显影和烘焙处理, 除去抗焊剂层 28 之中, 已涂覆了焊料 26 的部分及其附近的区域。并且, 留下的抗焊剂层 28, 作为氧化阻挡膜, 还用作成为最终的半导体装置时的保护膜, 或进而成为以提高防湿性为目的的保护膜。而后, 进行电气特性的检测, 如有必要则印刷产品标号、制造人名等。

接着, 进行划片, 如图 C 所示, 切断成为各个半导体装置。这里, 进行划片的位置, 比较图 4B 和图 4C 就清楚了, 是避开树脂层 14 的位置。而且, 由于仅对圆片 10 进行划片, 故可以避免切断由性质不同的材料构成的多个层时的问题。按照现有的方法进行划片工序。

而且, 倘采用所形成的半导体装置, 则由于树脂层 14 变成了应力缓冲层 7 (参照图 5), 所以缓和了电路基板 (图未示出) 与半导体芯片 1 (参照图 5) 之间的热膨胀系数的差而引起的应力。

倘采用以上说明的半导体装置的制造方法, 则圆片工艺过程中几乎完成全部工序。换言之, 也可以形成与封装基板连接的外部端子的工序, 变成了在圆片工艺过程内进行, 处理现有的封装工序, 即各个半导体芯片, 而不对各个半导体芯片分别进行内引线键合工序、外部端子形成工序等。并且, 当形成应力缓冲层时, 不需要有制成了图形

的薄膜等的基板。由于这些理由，故可以获得低成本而高质量的半导体装置。

在本例中，虽然假定用作应力缓冲层的树脂为感光性聚酰亚胺树脂，但除此以外，也可以用非感光性树脂。并且，在本例中，也可以
5 设有二层以上的布线层。若使层重叠起来，一般地会增加层厚，并能降低布线电阻。特别是，在把布线之中的一层作成铬（Cr）的情况形下，由于铜（Cu）或金电阻比铬（Cr）低，可以通过使之组合而降低布线电阻。或者，也可以在应力缓冲层上形成钛层，在该钛层上形成镍层，或形成由铂和金组成的层。或者，也可以用铂和金的两层制成
10 布线。

（第2前提技术）

图6A～图7C是说明第2前提技术的半导体装置的制造方法的图。本技术与第1前提技术相比，在图3A以后的工序中变成不同，
15 而到图2E的工序与第1前提技术同样。而且，图6A所示的圆片110、电极112、树脂层114、铬（Cr）层116、铜（Cu）层120、抗蚀剂层122和台座124，与图2E所示的圆片10、电极12、树脂层14、铬（Cr）层16、铜（Cu）层20、抗蚀剂层22和台座24同样，由于制造方法也与图1A～图2E所示的方法同样，故说明从略。

在本技术中，如图6A所示，在台座124的上边，电镀薄焊料126，
20 并剥离抗蚀剂层122，作成如图6B的那个样子。进而，以薄焊料126为保护膜，如图6C所示，对铜（Cu）层120进行蚀刻。

接着，如图7A所示，在整个圆片110上，形成抗焊剂层128，又
如图7B所示，用曝光、显影和烘焙处理方法除去台座124区域的抗焊剂层128。

而且，如图7C所示，在薄焊料126留下的台座124的上边，电
25 镀比薄焊料126要厚的厚焊料129。对此用无电解电镀法进行之。而后，用液体回缩法，将厚焊料129制成与图3示出的状态同样地半球以上的球形。而且，厚焊料129变成用作外部电极5（参照图5）的焊料球。此后的工序，就与上述的第1前提技术同样了。

采用本技术，也可以在圆片工艺过程中进行几乎全部的工序。另
30 外，在本技术中，用无电解电镀法形成厚焊料129。而且，可省去台座124，而在铜（Cu）层120的上边直接形成厚焊料129。

(第3前提技术)

图8A~图9D是说明有关第3前提技术的半导体装置的制造方法的图。

图8A示出的圆片30、电极32、树脂层34、铬(Cr)层36、铜(Cu)层40和抗蚀剂层42,与图2C示出的圆片10、电极12、树脂层14、铬(Cr)层16、铜(Cu)层20和抗蚀剂层22同样,因为制造方法也与图1A~图2C的同样,故说明从略。

而且,用曝光、显影和烘焙处理方法,除去图8A示出的抗蚀剂层42的一部分。详细地说,如图8B所示,仅留下位于成为布线的铬(Cr)层36的上方的抗蚀剂层42,而除去其他位置的抗蚀剂层42。

接着,对铜(Cu)层40进行蚀刻并剥离抗蚀剂层42,如图8C所示,仅在铬(Cr)层36的上边留下铜(Cu)层40。而且,形成由铬(Cr)层36和铜(Cu)层40的两层构造而成的布线。

其次,如图8D所示,涂覆感光性的抗焊剂形成抗焊剂层44。

如图9A所示,在抗焊剂层44上形成接触孔44a。接触孔44a,是在树脂层34的上方,形成到作为两层构造的布线表面层的铜(Cu)层40上。另外,接触孔44a的形成,用曝光、显影和烘焙处理方法来进行。或者,也可以这样形成接触孔44a,在规定的孔边设置孔边印制抗焊剂。

接着,在接触孔44a上印制焊糊46(参照图9B),使之作成凸起的形状。该焊糊46,用液体回缩法,如图9C所示,变成焊料球。而且,进行划片,并获得图9D示出的各个半导体装置。

在本技术中,通过省去焊料球的台座,而且应用焊糊的印制法,故使焊料球的形成容易化,同时,也连带削减制造工序。

还有,所制造的半导体装置的布线是铬(Cr)和铜(Cu)的两层布线。在这里,铬(Cr)与由聚酰亚胺树脂构成的树脂层34的附着性好,而铜(Cu)耐裂纹性良好。由于耐裂纹性良好,故可以防止布线的断线、或电极32和有源器件的损坏。或者,也可以用铜(Cu)和金的两层、铬和金的两层、或铬、铜(Cu)和金的三层构成布线。

在本技术中,虽然举出了无台座的例子,但是不言而喻也可以设置台座。

(第4前提技术)

图 10 是说明第 4 前提技术的半导体装置的制造方法的图。

该图示出的圆片 130、电极 132、树脂层 134、铬 (Cr) 层 136、铜 (Cu) 层 140 和抗焊剂层 144，与图 9A 示出的圆片 30、电极 32、树脂层 34、铬 (Cr) 层 36、铜 (Cu) 层 40 和抗焊剂层 44 同样，因为制造方法也与图 8A ~ 图 9A 的同样，故说明从略。

在本技术中，在图 9B 中，是在已在抗焊剂层 144 上形成的接触孔 144a 上，涂覆焊剂 146 搭载焊料球 148，以代替用焊糊 46。而后，进行液态回缩、检测、打标记和划片工序。

倘采用本技术，则搭载预先形成的焊料球 148，将其制成外部电极 5 (参照图 5)。并且，与第 1 和第 2 前提技术比较的话，可以省去台座 24、124。还有，布线 3 (参照图 5)，变成了铬 (Cr) 136 和铜 (Cu) 层 140 的两层构造。

在本技术中，虽然举出无台座的例子，但是不言而喻也可以设置台座。

(第 5 前提技术)

图 11A ~ 图 12C 是说明第 5 前提技术的半导体装置的制造方法的图。

首先，如图 11A 所示，在具有电极 52 的圆片 50 上，粘合玻璃板 54。在玻璃板 54 上，形成与圆片 50 的电极 52 对应的孔穴 54a，并涂上粘合剂 56。

该玻璃板 54 的热膨胀系数成为半导体芯片的圆片 50 的热膨胀系数与装配半导体装置的电路基板的热膨胀系数之间的值。因此，按对圆片 50 进行划片获得的半导体芯片、玻璃板 54、和装配半导体装置的电路基板 (图未示出) 的顺序改变热膨胀系数的值，所以在连接部的热膨胀系数之差缩小并且热应力也减少。也就是，玻璃板 54 为应力缓冲层。另外，若具有同样的热膨胀系数的话，也可以用陶瓷片来代替玻璃板 54。

而且，要是把玻璃板 54 粘合到圆片 50 上，则用 O_2 等离子体处理法，除去进入孔穴 54a 中的粘合剂 56，作成如图 11B 所示的那个样子。

其次，如图 11C 所示，就是整个圆片 50 在玻璃板 54 上，用溅射法形成铝层 58。而后，在孔穴 54a 的表面上形成膜时，谋求保护比较容易发生断线的铝。其次，如图 12A 所示形成抗蚀剂层 59，如图 12B

所示，用曝光、显影和烘焙处理方法除去抗蚀剂层 59 的一部分。被除去的抗蚀剂层 59，为布线图形形成部分以外的位置是理想的。

在图 12B 中，从电极 52 的上方直到玻璃板 54 的上方的范围，留着抗蚀剂层 59。并且，将在一个电极 52 的上方与另一个电极 52 的上方之间间断，使之不连续。

并且，蚀刻铝层 58 时，如图 12C 所示，在成为布线区域留下铝层 58。即，从电极 52 直到玻璃板 54 的上边，形成铝层 58 作为布线。并且，形成了铝层 58，使其电极 52 互相不导通地，变成各自电极 52 的每一条布线。或者，若需要使多个电极 52 导通，则也可以与此对应，形成成为布线的铝层 58。另外，作为布线，除铝层 58 外，有可应用在第 1 前提技术中选择的全部材料之中的任何一种材料。

由于用以上的工序，形成从电极 52 起的布线，故在作为布线的铝层 58 上形成焊料球，并将圆片 50 切断成各个半导体装置。这些工序，就可以与上述第 1 前提技术同样进行。

倘采用本技术，则玻璃板 54 具有孔穴 54a，而孔穴 54a 的形成是容易的。而且，不需要给玻璃板 54 上预先形成象凸点或布线之类的图形。并且，在成为布线的铝层 58 等的形成工序中，应用圆片工艺过程中的金属薄膜形成技术，而且几乎全部的工序都以圆片工艺来完成。

另外，也可以在玻璃板 54 的上边，与第 1 前提技术同样进一步设置另外的应力吸收层，例如聚酰亚胺树脂等。在这样的情况下，由于再设置应力吸收层，因而玻璃板 54 的热膨胀系数也可以与硅相同。

(第 6 前提技术)

图 13A ~ 图 13D 是说明第 6 前提技术的半导体装置的制造方法的图。在本技术中，应力缓冲层选择了聚酰亚胺板。聚酰亚胺由于杨氏模量低，所以是作为应力缓冲层适合材料。还有，此外也可以用，例如塑料板或玻璃环氧树脂系等的复合板。这时，如果使用与封装基板相同材料，热膨胀系数上没有差别则是理想的。特别是目前，大多将塑料基板用作封装基板，所以应力缓冲层用塑料板是有效的。

首先，如图 13A 所示，在具有电极 62 的圆片 60 上，粘合聚酰亚胺板 64，制成为如图 13B 所示。还有，在聚酰亚胺板 64 上，预先涂覆粘合剂 66。

其次，如图 13C 所示，在与电极 62 对应的区域上，用激态复合物激光器等形成接触孔 64a，如图 13D 所示，用溅射法形成铝层 68。另外，除铝层 68 以外，也可以应用在第 1 前提技术中选择的所有材料之中的任一种材料。

5 而且，由于变成与图 11C 同样的状态，故此以后，可以进行图 12A 以后的工序来制造半导体装置。

倘采用本技术，由于使用不形成孔穴的聚酰亚胺板 64，故不需要制成了图形的基板。其它的效果与上述第 1~第 5 的前提技术同样。

10 另外，作为其它技术，在应力缓冲层上预先进行穿孔等的机械加工设置孔穴，然后，在圆片上进行粘合等的配置工艺也是可以的。而且除机械加工之外，也可以用化学蚀刻法或干式蚀刻法设置孔穴。另外，在用化学蚀刻法或干式蚀刻法形成孔穴的情况下，即使在圆片上也可以按此前的事前工序来进行。

(第 1 实施例)

15 本发明，由于已进一步改良开发了上述技术，下面，将参照附图说明本发明的最佳实施例。

图 14A~图 14D 是表示本发明的第 1 实施例的图。

20 在图 14A 示出的半导体装置 150 中，间断地形成由聚酰亚胺构成的树脂层 152。树脂层 152 成为应力缓冲层。作为应力缓冲层，虽然感光性聚酰亚胺树脂是理想的，但是也可以是非感光性树脂。例如也可以用硅酮改性聚酰亚胺树脂，环氧树脂、硅酮改性环氧树脂等，固化时的杨氏模量低的 (1×10^{10} Pa 以下)，起缓和应力作用的材料。

25 并且，在树脂层 152 上，形成了具有锥形的凹部 152a。而且，由于沿这个凹部 152a 的表面形状形成了布线 154，故在剖面形状方面，布线 154 已经弯曲了。另外，在布线 154 上也已形成了焊料球 157。这样的布线 154，被配置在作为应力缓冲层的树脂层 152 上，而且，由于弯曲，故与简单平坦地配置的情况相比较，变得容易伸缩了。于是，在把半导体装置 150 装配到电路基板上时，就容易吸收因热膨胀系数不同而产生的应力。从布线 154 发生位移的部分（弯曲部分等）直到焊料球 157 为止，选择弹性变形率较大的材料用作树脂层 152 是理想的。这已选择材料，即使在下面的实施例中也是共同适用。

30 进而，是在凹部 152a 的上方，具体地说相当于凹部 152a 的位置，

在形成凹状的布线区域上，如图 14A 所示，设置弹性体 156 是理想的。弹性体 156，如果以用于作为应力缓冲层的树脂层 152 的材料来形成也行。借助于该弹性体 156，可以进一步吸收使布线 154 伸缩的应力。使形成最外层（保护层）的例如光致抗蚀剂层，兼具弹性体 156 的功能也行。并且，弹性体 156 也可以与各个凹部 152a 对应，分别各自设置。

而且，防止布线 154 的断线，或者，防止因应力而通过布线 154 破坏电极 158 等。另外，电极 158 和布线 154 都覆以最外层（保护层）155 予以保护。

其次，在图 14B 示出的半导体装置 160 中，在从电极 169 到第 1 树脂层 162 上所形成的第 1 布线 164 的第 1 树脂层 162 上，形成第 2 树脂层 166 和第 2 布线 168。第 1 布线 164 与电极 169 连接，而第 2 布线 168 与第 1 布线 164 连接，且在第 2 布线 168 上形成焊料球 167。这样，如果形成多层树脂层和布线，就可增加布线设计的自由度。还有，电极 169 以及第 1 布线 164 和 168，都覆盖以最外层（保护层）165 予以保护。

并且，也能将几乎可忽略面积的细长布线，形成为具有平面扩展（宽度或大小）的面状。并且，树脂层为多层时，就变得容易分散应力了。还有，若将以面状形成的布线设定为 GND（接地）电位或电源电压电位，则容易控制阻抗，高频特性将非常优越。

其次，图 14C 示出的半导体装置 170，就是将半导体装置 150 和 160 组合起来的装置。即，在第 1 树脂层 172 上形成第 1 布线 174，在第 1 布线 174 的上边形成第 2 树脂层 176，使其具有凹部 176a。而且，形成于第 2 树脂层 176 上的第 2 布线 178，在剖面形状上具有弯曲。另外，在第 2 布线 178 上形成了焊料球 177。并且，电极 179 和布线 174 同 178 都覆以最外层（保护层）175 予以保护。倘采用本实施例，就能达到将上述半导体装置 150 和 160 组合的效果。

其次，在图 14D 示出的半导体装置 180 中，在以虚线示出的区域形成的应力缓冲层 187 的上边，从电极起 182 形成布线 184，使得在平面形状中进行弯曲，且在该布线 184 上形成了焊料球等的凸点 186。即使在本实施例中，对上述半导体装置 150（参照图 14A）而言，由于方向相反的，布线 184 也弯曲了，故在吸收应力的能力方面也很

优越。

另外，也可以如图 14A - 图 14C 所示的那样，立体地弯曲在图 14D 示出的平面形状弯曲的布线 184。这样一来，就进一步提高了防止断线的效果。但是，应力缓冲层 187 必须存在于布线 184 之下。并且，
5 电极 182 和布线 184 覆以图未示出的最外层（保护层）予以保护。

（第 2 实施例）

其次，图 15 示出的半导体装置 190，在连接铝焊盘 192 与设于应力缓冲层 194 上边的焊料球 196 的布线 200 方面，具有特点。布线 200 可以用在第 1 前提技术第中所选择的布线材料之中的任一种材料。该
10 布线 200 具有折皱式部分 200a。如图 14D 所示，折皱式部分 200a 是，布线之中已变成了空洞（狭缝）的状态，而插入通常的布线连续形成多个折皱式部分 200a。该折皱式部分 200a 在应力吸收性能上，比弯曲的布线 184 更优越。通过具有该折皱式部分 200a，在半导体芯片上在布线 200 中发生裂纹，或向铝焊盘 192 和对其它有源器件的损伤没
15 有了，提高作为半导体装置的可靠性。并且，由于将折皱式部分 200a 设置在一条布线上，所以用于应力吸收的构造的空间微不足道。因此，可以边维持半导体装置的小型化，边提高设计的自由度，使之不脱离 CSP 范畴。此外，在本实施例中，虽然折皱式部分 200a 是对平面方向的例子，但也可以设计在厚度方向。

20 在以上说明的实施例或前提技术中，作为电极虽然以焊料为例进行叙述，但是即使采用其它，例如用金凸点等公知的连接用材料也没有什么问题。并且，外部电极，是半导体芯片的有源区域，而如果是电极上以外，就哪儿也可以形成。

（第 3 实施例）

25 图 16 ~ 图 20 是表示本发明的第 3 实施例的图。图 16 是表示本实施例的半导体装置的剖面图。该半导体装置 300，在半导体芯片 302 上具有多层（4 层）构造，且表面是以抗焊剂 350 进行保护的。另外，在本实施例中，也可以应用对其它实施例和前提技术中已说明过的材料和制造方法等。

30 图 17A 和图 17B 是表示第 1 层的图。详细地说，图 17B 是平面图，图 17A 是图 17B 的 VII-VII 线的剖面图。在半导体芯片 302 上，形成了信号输入或输出的电极 304。在电极 304 的附近，形成了端部为倾

斜面的应力缓冲层 310。应力缓冲层 310 是绝缘体，具体地说，聚酰亚胺树脂是理想的。而且，从电极 304 直到应力缓冲层 310 上，形成了信号布线 312。信号布线 312，如图 17B 所示，在与电极 304 相反一侧的端部，有岛状的连接部 312a。并且，象把该连接部 312a 包围起来的方式，不接触地形成 GND 平面 316。GND 平面 316 与半导体芯片 302 的接地用电极（图未示出）连接。

图 18A 和图 18B 是表示第 2 层的图。详细地说，图 18B 是平面图，而图 18A 是图 18B 的 VIII-VIII 线剖面图。如这些图所示，在上述的第 1 层上形成了应力缓冲层 320。但是，应力缓冲层 320 要避免第 1 层的信号布线 312 的连接部 312a 的中央部分形成。而且，从第 1 层的连接部 312a 直到第 2 层的应力缓冲层 320，形成信号布线 322。信号布线 322 具有与连接部 312a 连接的连接部 322a 和又一个连接部 322b。并且，在应力缓冲层 320 上，形成不与信号布线 322 导通的信号布线 324。信号布线 324 具有连接部 324a、324b。进而，在应力缓冲层 320 上，虽然形成了另一布线 324 和 325，但是由于与本发明没有直接关系，故省略说明。并且，形成 GND 平面 326，使其包围，而又不接触信号布线 322、324 和布线 324、325。GND 平面 326，介以第 1 层的 GND 平面 316 与半导体芯片 302 的接地用电极（图未示出）连接。

图 19A 和图 19B 是表示第 3 层的图。详细地说，图 19B 是平面图，而图 19A 是图 19B 的 IX-IX 线剖面图。如这些图所示，在上述的第 2 层上形成了应力缓冲层 330。但是，应力缓冲层 330 要避免第 2 层的信号布线 322 的连接部 322b 的中央部分形成。而且，从第 2 层的连接部 322b 直到应力缓冲层 330，形成信号布线 332。信号布线 332 具有与第 2 层的连接部 332b 连接的连接部 332a 和又一个连接部 332b。并且，在应力缓冲层 330 上，形成不与信号布线 332 导通的信号布线 334。该信号布线 334 具有连接部 334a、334b。并且，形成 GND 平面 336，使其包围，而又不接触信号布线 332 和信号布线 334。GND 平面 336，介以第 1 层的 GND 平面 316 和第 2 层的 GND 平面 326 与半导体芯片 302 的接地用电极（图未示出）连接。

图 20A 和图 20B 是表示第 4 层的图。详细地说，图 20B 是平面图，而图 20A 是图 20B 的 X-X 线剖面图。如这些图所示，在上述的第 3 层

上形成应力缓冲层 340。但是，应力缓冲层 340 要避免第 3 层的信号布线 334 的连接部 334b 的中央部分来形成。而且，在第 3 层的连接部 334b 上，形成连接部 342，在该连接部 342 上形成由铜 (Cu) 构成的台座 344，在该台座 344 上形成了焊料球 348。焊料球 348 成为外部电极。并且，形成 GND 平面 346，使其包围，而且，不接触连接部 342。GND 平面 346，介以第 1 层的 GND 平面 316、第 2 层的 GND 平面 326 和第 3 层的 GND 平面 336 与半导体芯片 302 的接地用电极(图未示出)连接。

其次，说明本实施例中的导通状态。形成于半导体芯片 302 上的电极 304 与第 1 层的信号布线 312 连接，该信号布线 312 又与第 2 层的信号布线 322 连接。该信号布线 322，通过其连接部 322b 与第 3 层的信号布线 332 连接。该信号布线 332，通过其连接部 332b 与第 2 层的信号布线 324 连接。该信号布线 324，通过其连接部 324b 与第 3 层的信号布线 334 连接。而且，在该信号布线 334 的连接部 334b 上，介以连接部 342 和台座 344，形成了焊料球 348。

而且，形成于半导体芯片上的任意位置上作为外部电极的焊料球 348，与输入或输出信号的半导体芯片上任意位置的电极 304 连接。

不用说，外部电极也可以象其它实施例或前提技术中已说过的那样被配置成矩阵状。

且，第 1 层~第 4 层的 GND 平面 316、326、336 和 346，全都为相同接地电位。

而且，倘采用本实施例，则电极 304 与焊料球 348 之间的布线，通过绝缘体，成为使其包围接地电位的导体。也就是，由于内部导体，通过绝缘体，包围接地电位的外部导体，故具有与同轴电缆同样的构造。因此，信号难以受到噪音的影响，可以得到理想的传输电路。而且，例如如果是作为 CPU 的半导体装置，则可能以超过 1Ghz 这样的高速工作。

另外，为了降低形成层的成本，也可以省略形成第 1 层或第 4 层的 GND 平面 316、346 的一层。

(其它实施例)

本发明可以有各种各样的变形，而限于上述实施例。例如，上述实施例，虽然把本发明应用于半导体装置，但是可以把本发明应用

于各种表面装配用的电子部件中，而不管是有源部件还是无源部件。

图 21 是表示把本发明应用到表面装配用的电子部件中的例图。该图示出的电子部件 400，是在芯片部分 402 的两侧设置电极 404 而构成，例如电阻器、电容器、线圈、振荡器、滤波器、温度传感器、热敏电阻、变阻器、电位器和熔断器等。在电极 404 上，与上述实施
5 例同样，介以应力缓冲层 406，形成布线 408。在该布线 408 上，形成凸点 410。

并且，图 22 也是表示把本发明应用到表面装配用的电子部件中的例图。该电子部件 420 的电极 424，形成于芯片部分 422 的装配侧
10 的表面上，且通过应力缓冲层 426 形成布线 428。在该布线 428 上形成凸点 430。

另外，这些电子部件 400 和 420 的制造方法，因与上述实施例或前提技术同样，故省略说明。并且，形成应力缓冲层 406 和 426 的效果也与上述实施例或前提技术同样。

其次，图 23 是表示在应用本发明的半导体装置上形成保护层的例图。该图示出的半导体装置 440，由于在图 4C 示出的半导体装置上形成保护层 442，除保护层以外与图 4C 示出的半导体装置同样，故省略
15 说明。

在半导体装置 440 中，在与装配一侧相反面，即背面上形成了保护层 442。这样一来，可以防止背面受伤。
20

进而，可以防止以背面受伤为起点的裂纹导致的半导体芯片自身的损伤。

理想的是，在切断成用作单片的半导体装置 440 之前，将保护层 442 形成到圆片的背面。这样一来，可对多个半导体装置 440 同时形成保护层 442。详细地说，可以在金属薄膜形成工序全部结束后，在圆片上形成保护层 442。这样一来，就可以顺利地进行金属薄膜形成
25 工序。

保护层 442，以耐半导体装置 440 的软熔工序中的高温的材料为好。详细地说，以耐焊料的熔融温度为好。并且，保护层 442 由涂覆浇灌树脂形成。或者，也可以粘贴具有粘合性或附着性的薄片来形成
30 保护层。这种薄片无论是有机还是无机的。

如果这样，则由于半导体装置的表面覆以除硅酮以外的物质，因

而提高例如标识性能。

其次，图 24 是表示在应用本发明的半导体装置上安装散热器的例图。该图示出的半导体装置 450，在图 4C 示出的半导体装置上安装了散热器 452，由于除散热器 452 之外与图 4C 示出的半导体装置同样，故省去说明。

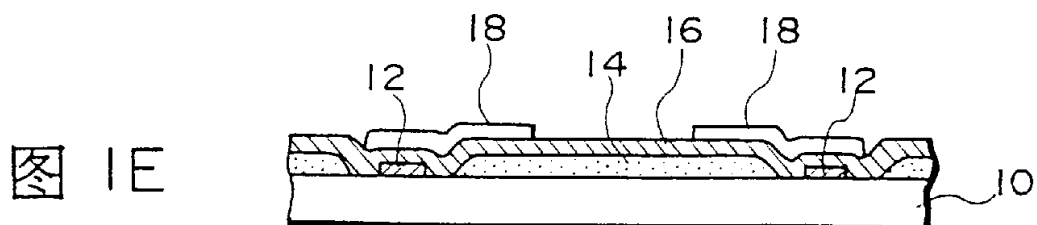
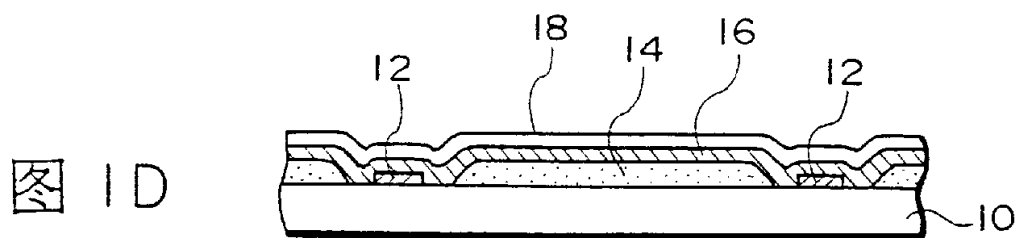
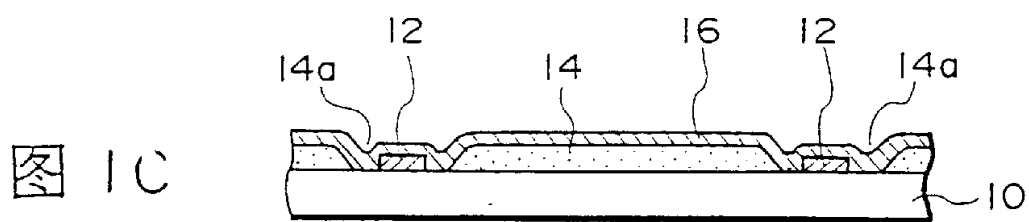
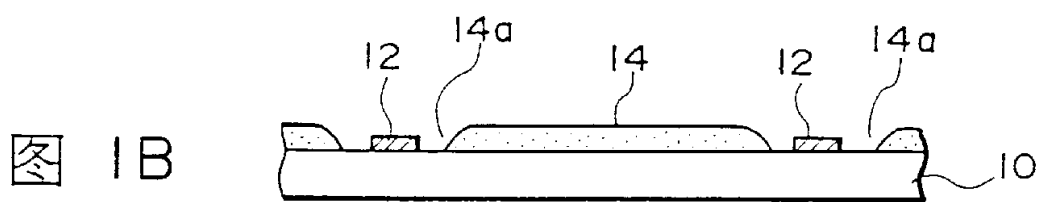
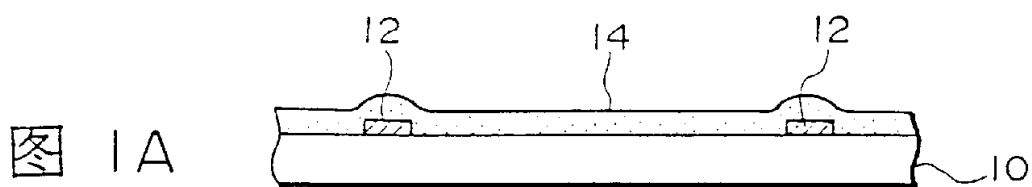
在半导体装置 450 中，散热器 452 介以热传导性粘合剂 454 被安装到与装配一侧相反面，即背面上。这样一来，散热性提高了。散热器 452 有多个散热片 456，并以铜或铜合金、氧化铝等形成为多。另外，在本例中，虽然举出带散热片做例子，但是即使安装没有散热片的简单板状的散热器（散热板），也能得到相应的散热效果。这时由于是安装简单的板状，所以容易加工，而且可以降低成本。

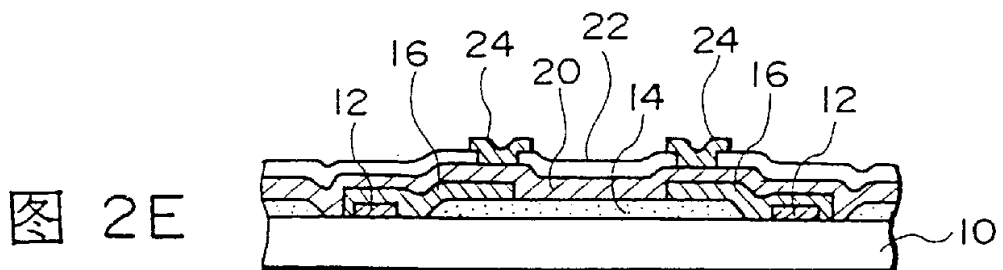
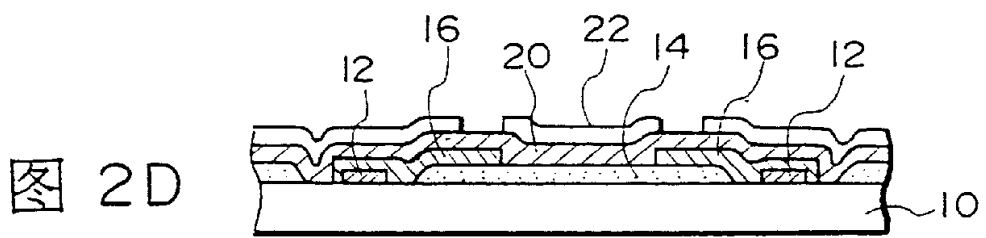
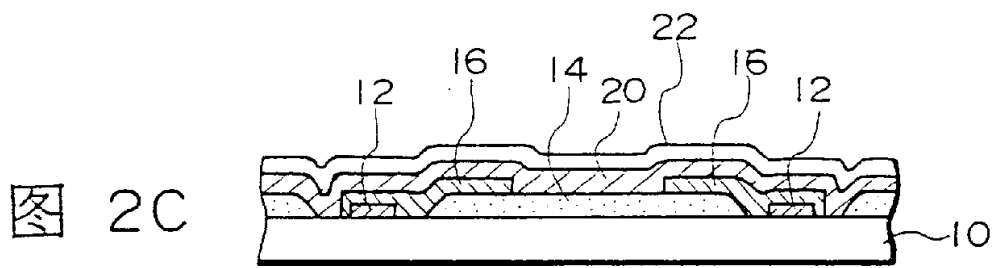
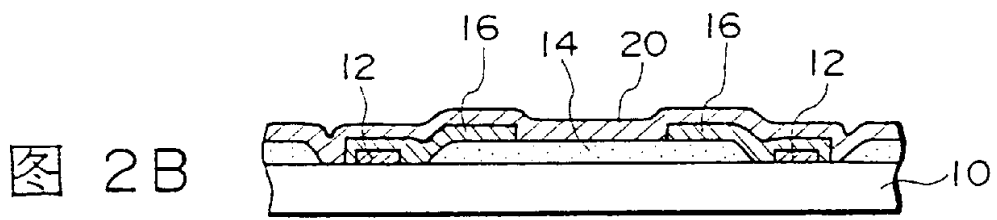
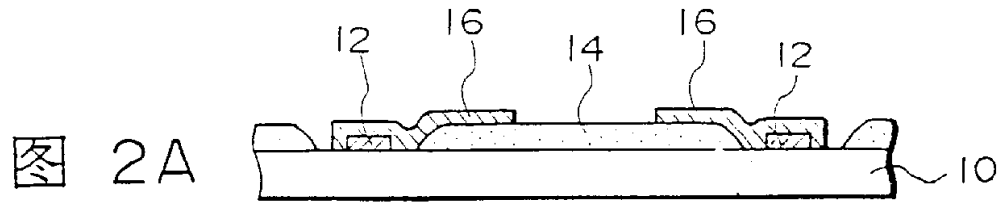
在上述实施例和前提技术中，虽然作为外部端子，预先在半导体装置侧设置焊料凸点或金凸点，但是作为其它例子，也可以在半导体装置一侧，用例如铜等的台座照样作为外部端子，而不用焊料球或金凸点。另外，这时，在半导体装置装配时之前，需要预先在装配半导体装置的封装基板（母板）的连接部（凸缘）上设置焊料。

并且，在上述实施例中所用的聚酰亚胺树脂可以是黑色的。通过使用黑色的聚酰亚胺树脂作为应力缓冲层，避免半导体芯片受光时的错误动作，同时可增加耐光性，提高半导体装置的可靠性。

此外，在图 25 中，已示出装配了用上述实施例的方法制造的半导体装置等的电子部件 1100 的电路板 1000。而且，作为配备有该电路板 1000 的电子设备，在图 26 中，已示出了笔记本型个人计算机 1200。

说明书附图





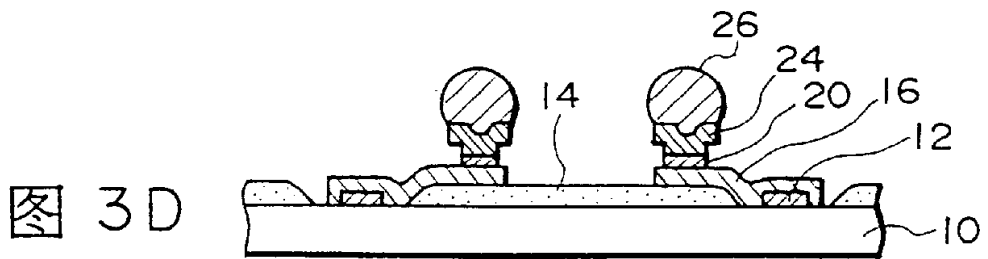
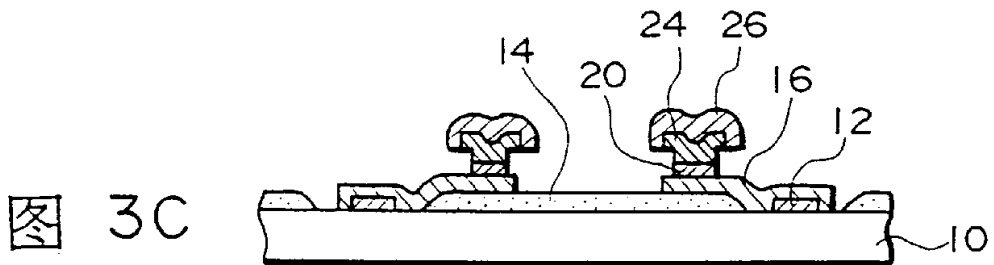
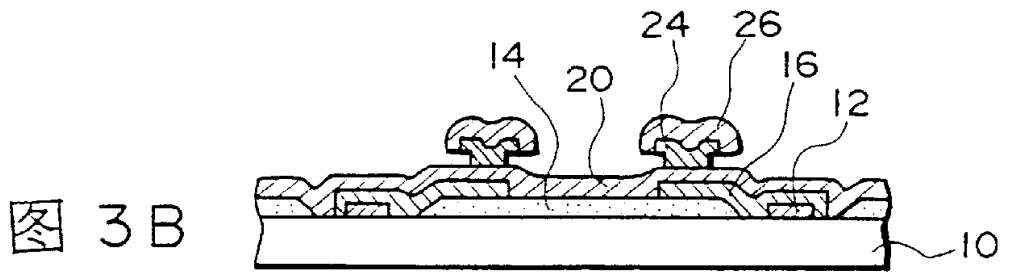
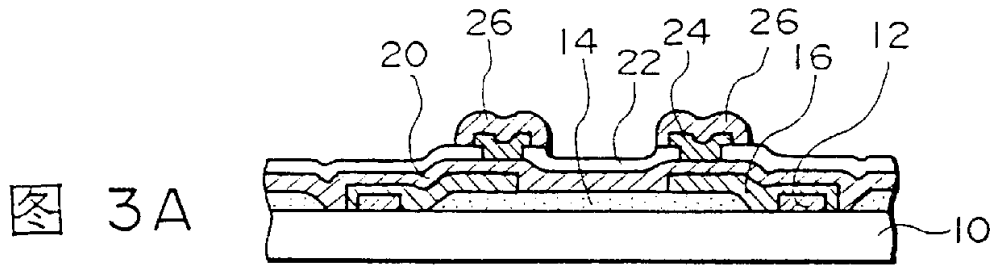


图 4A

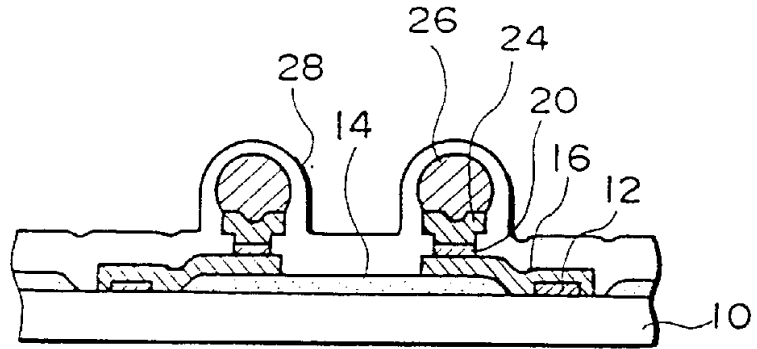


图 4B

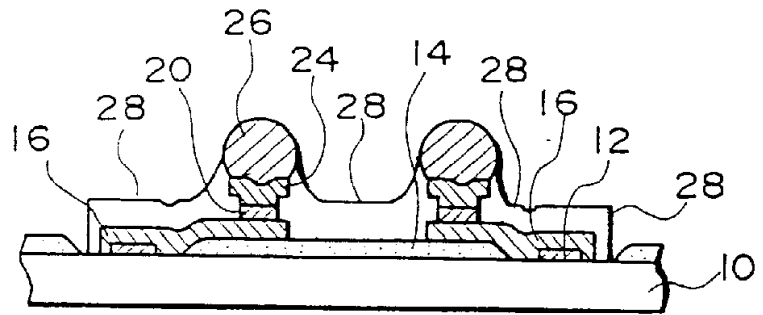
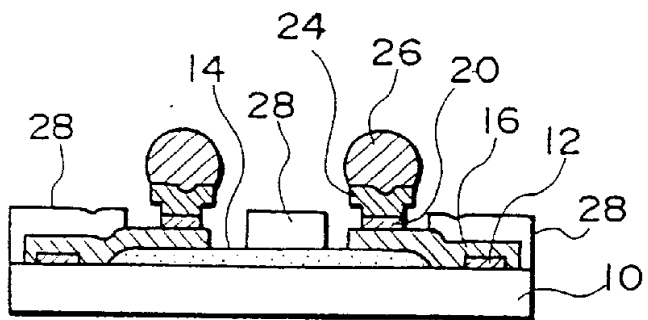


图 4C



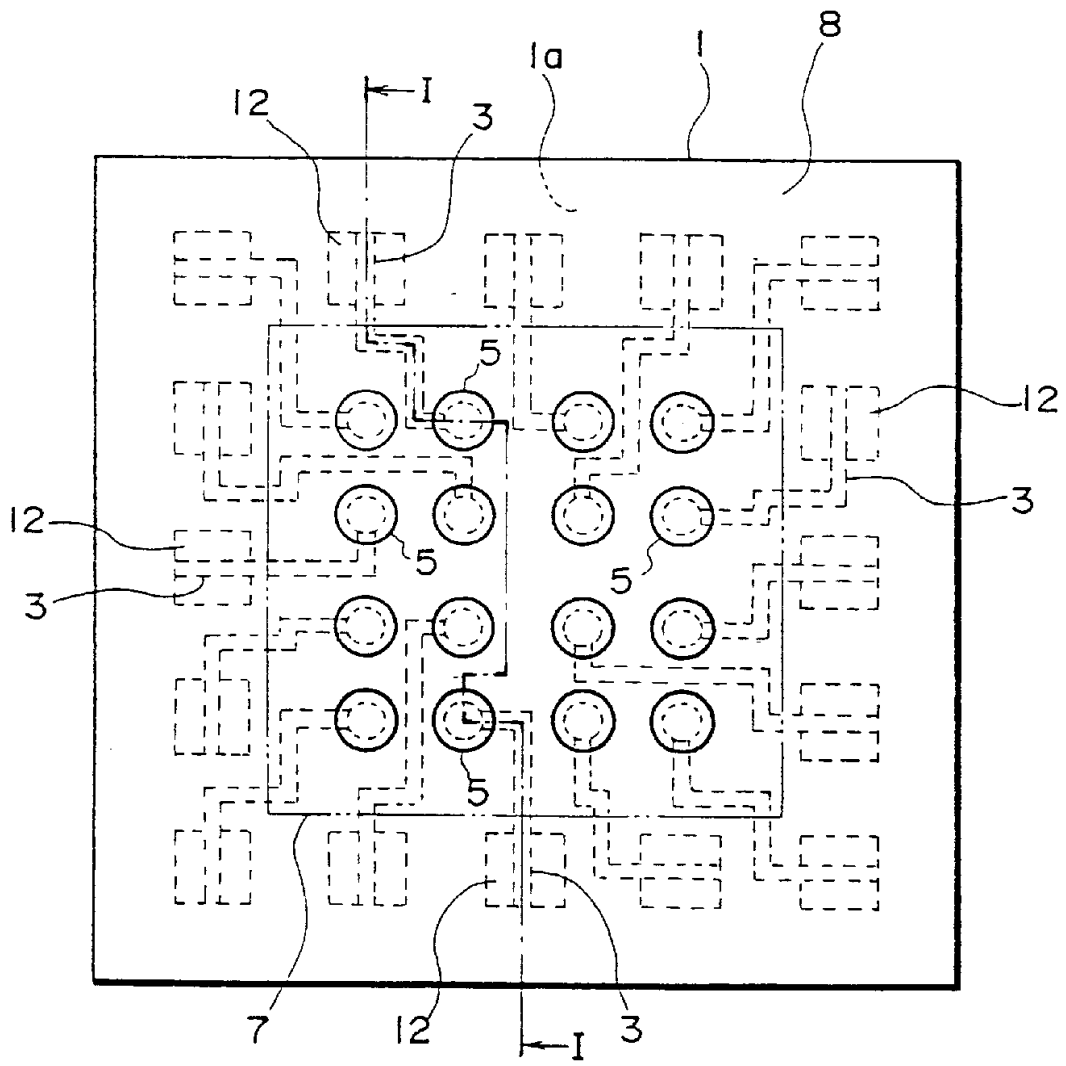
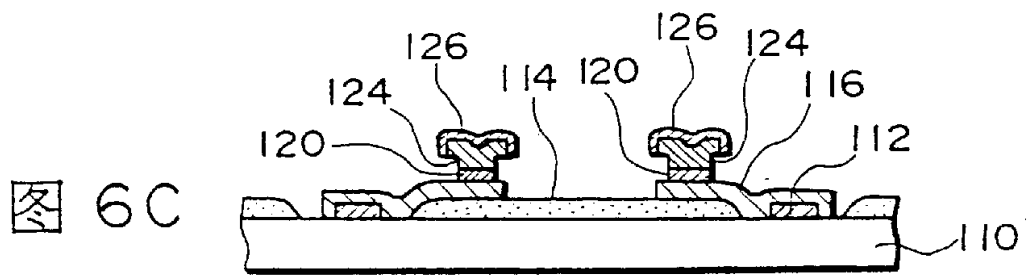
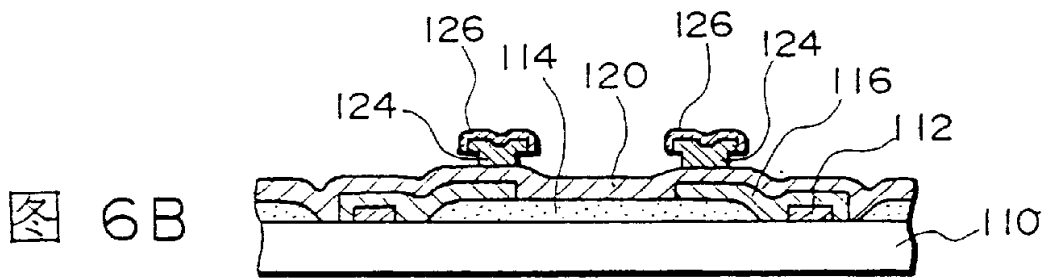
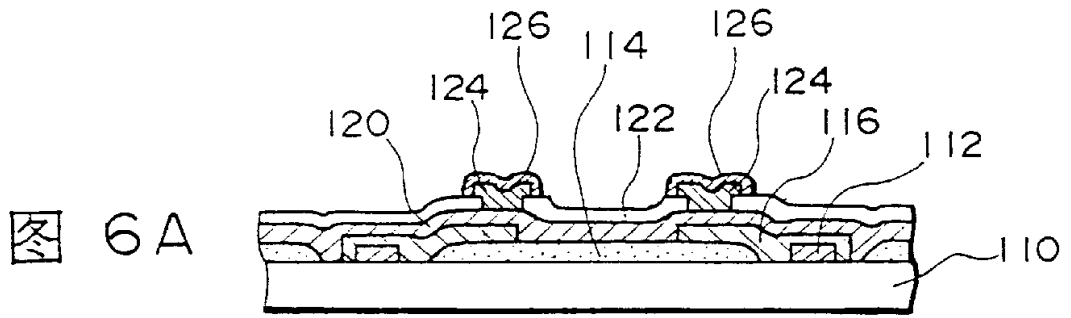
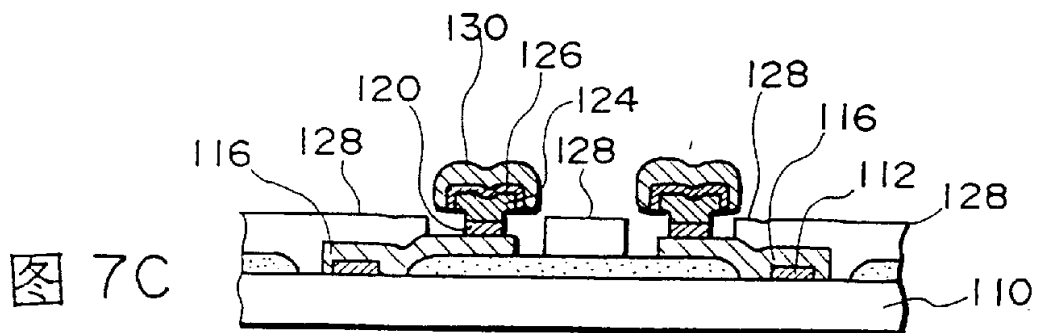
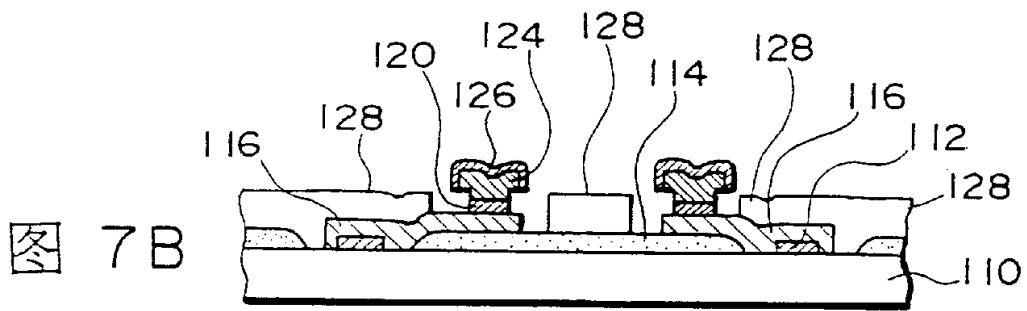
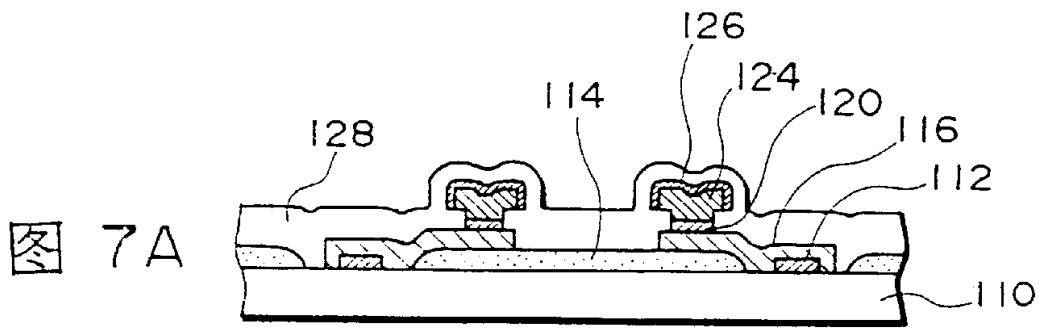


图 5





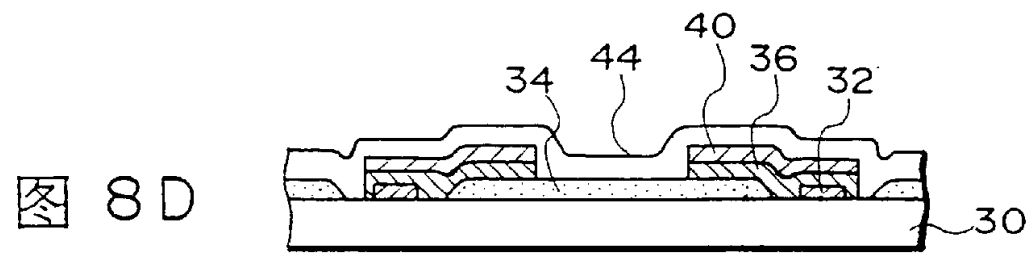
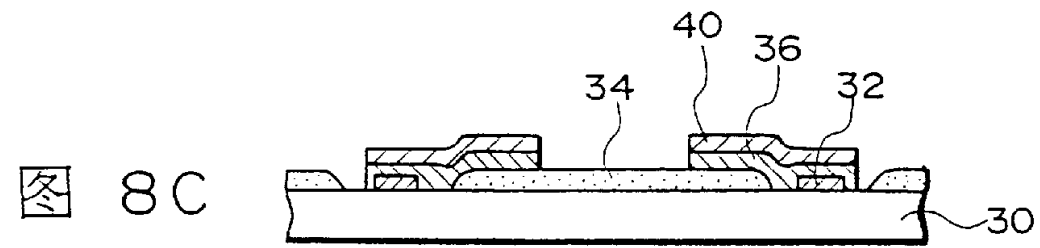
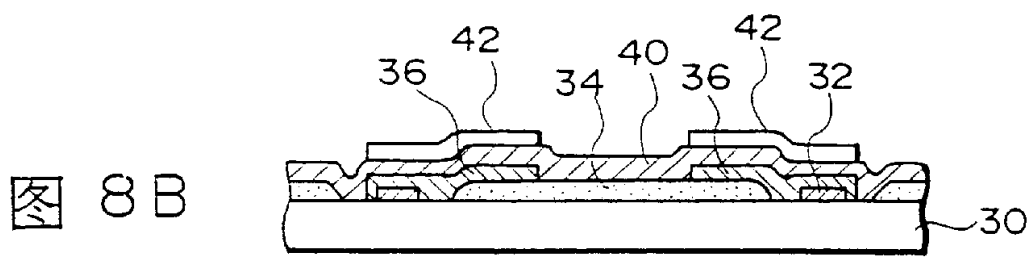
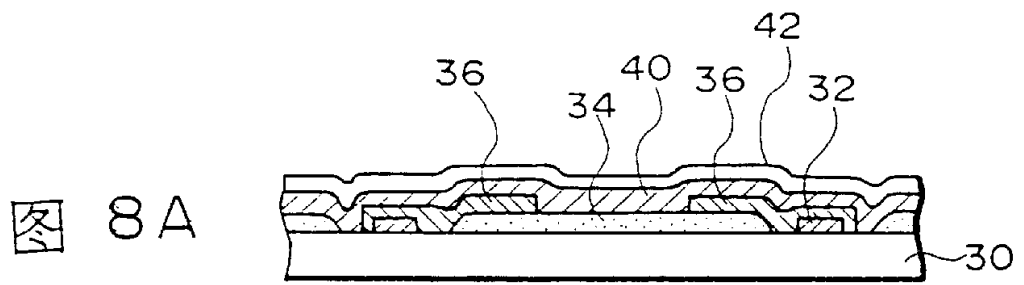


图 9A

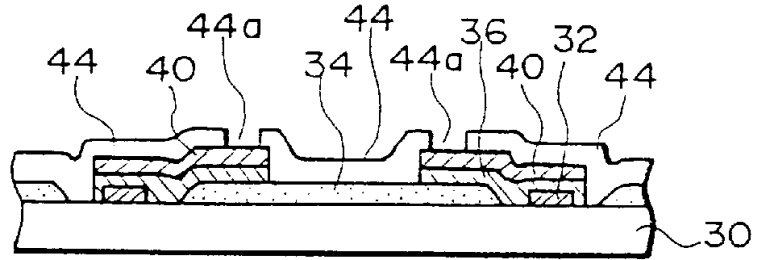


图 9B

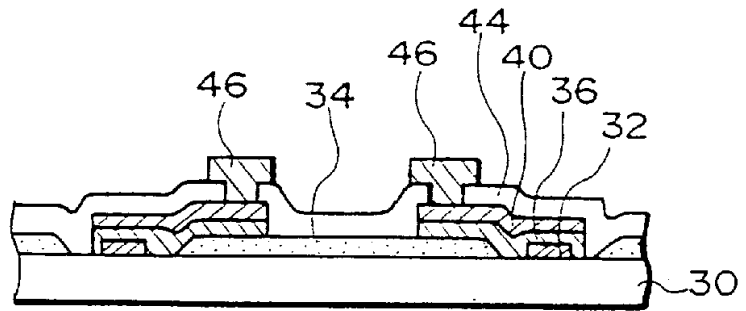


图 9C

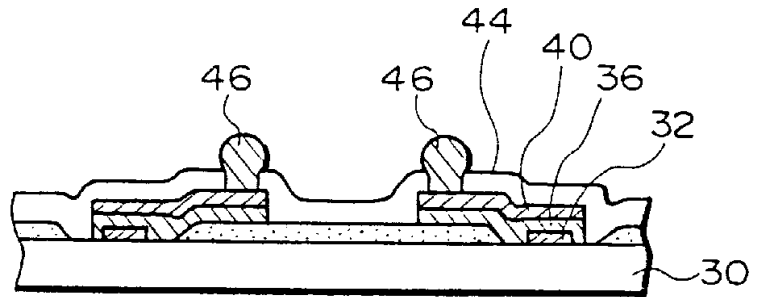
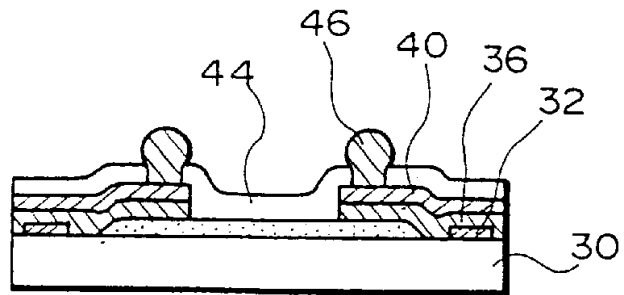
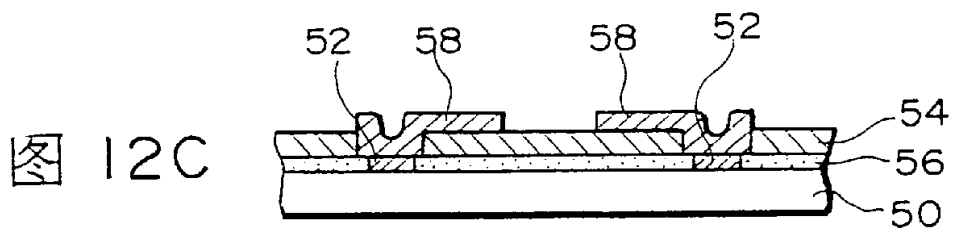
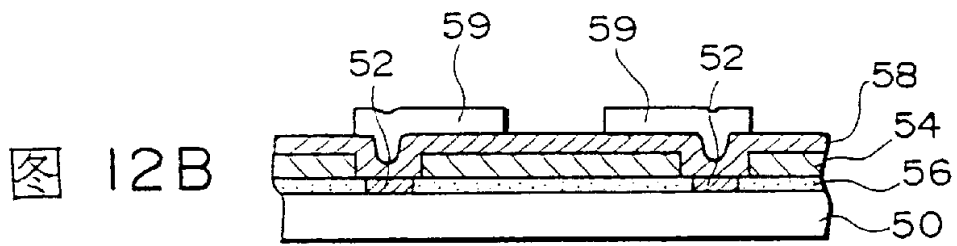
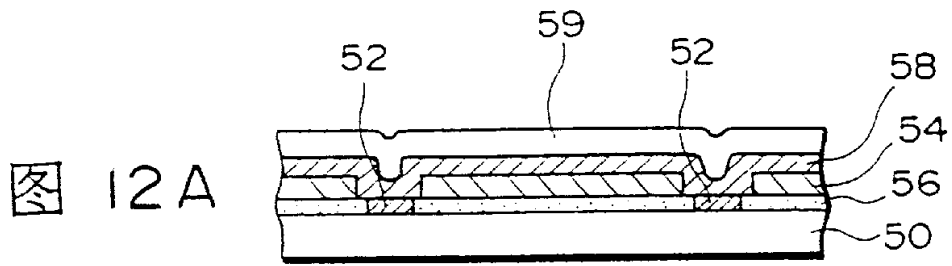


图 9D





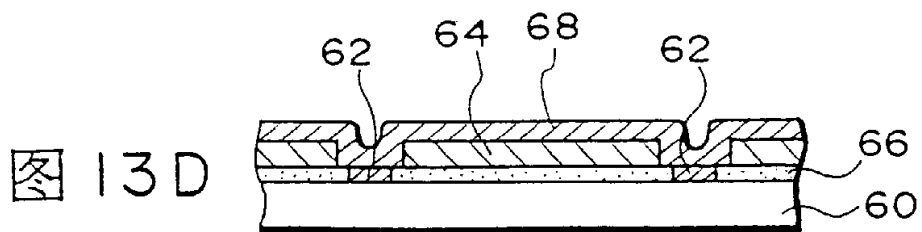
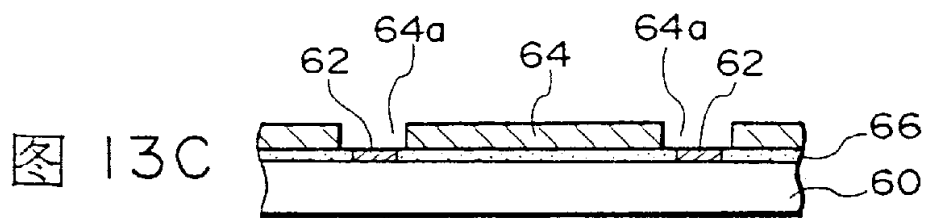
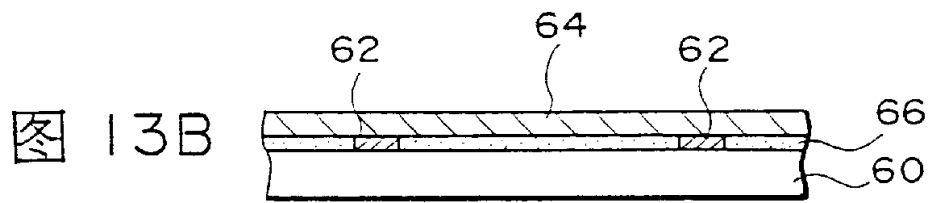
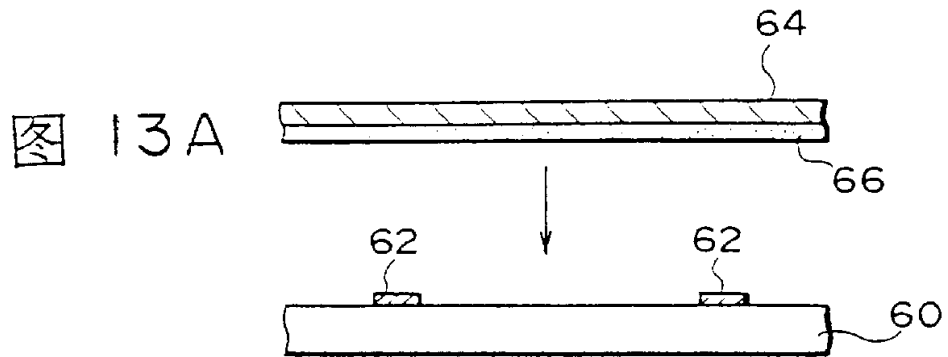


图 14A

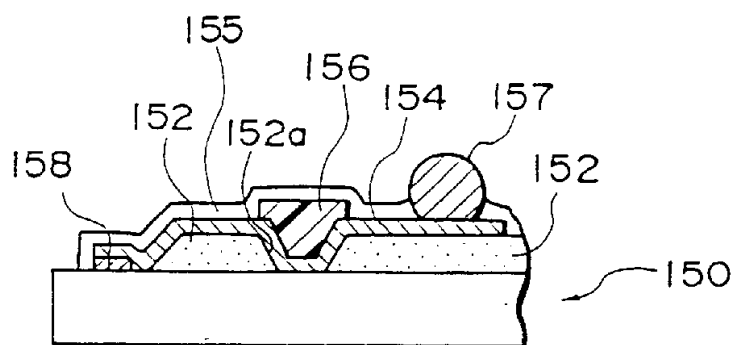


图 14B

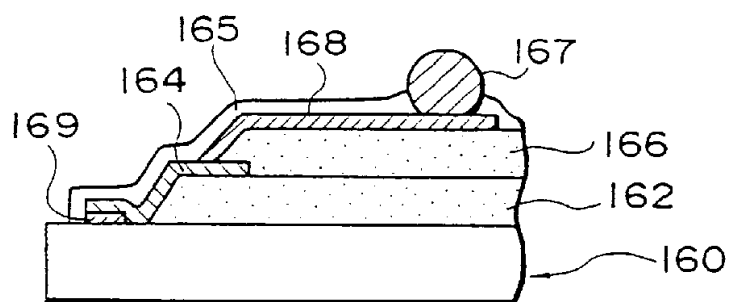


图 14C

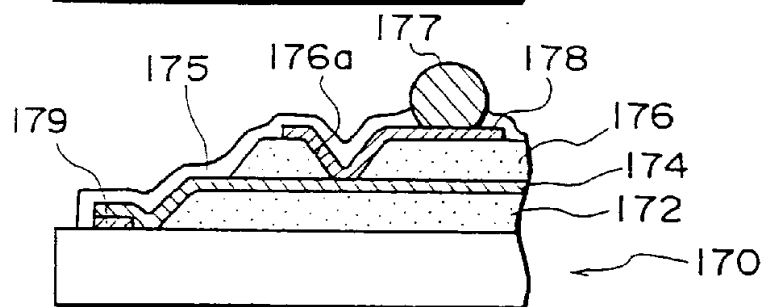
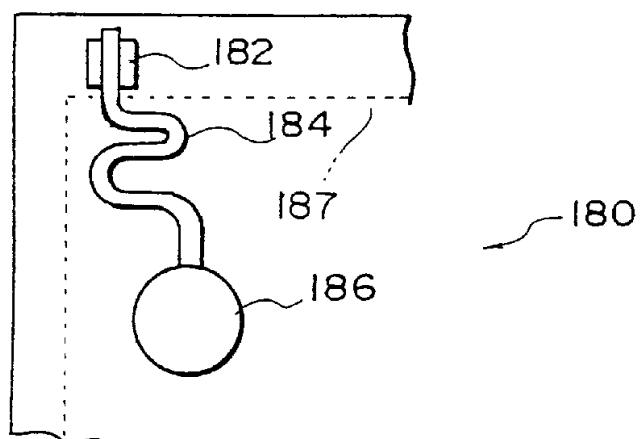


图 14D



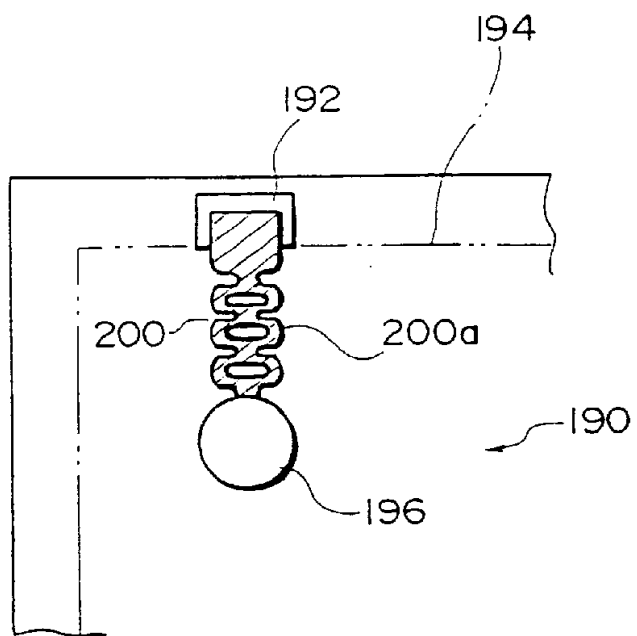


图 15

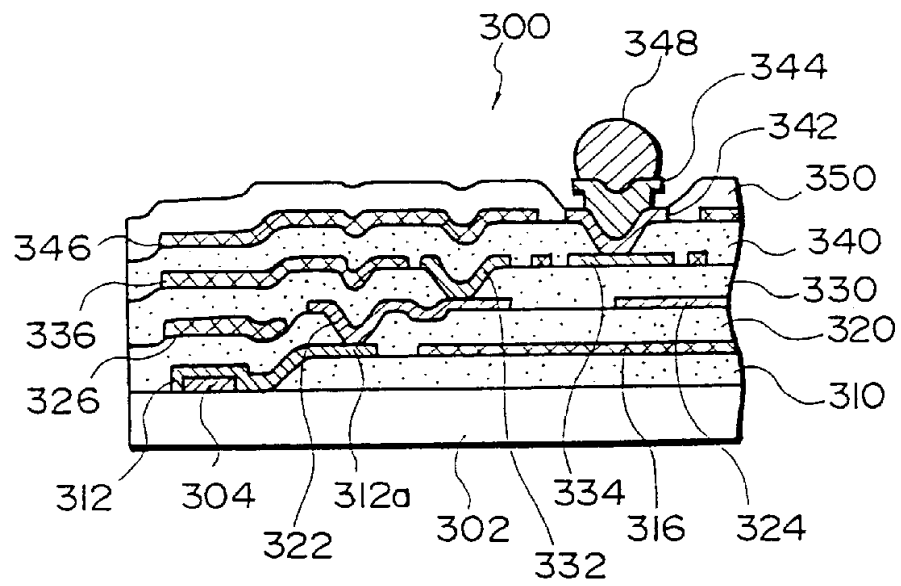


图 16

图 17A

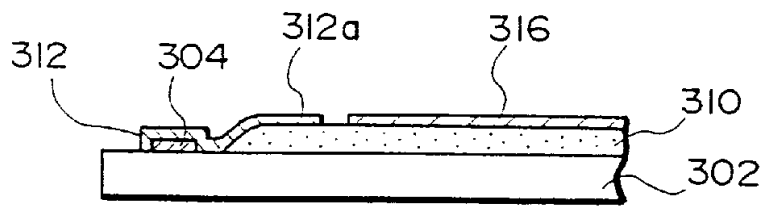


图 17B

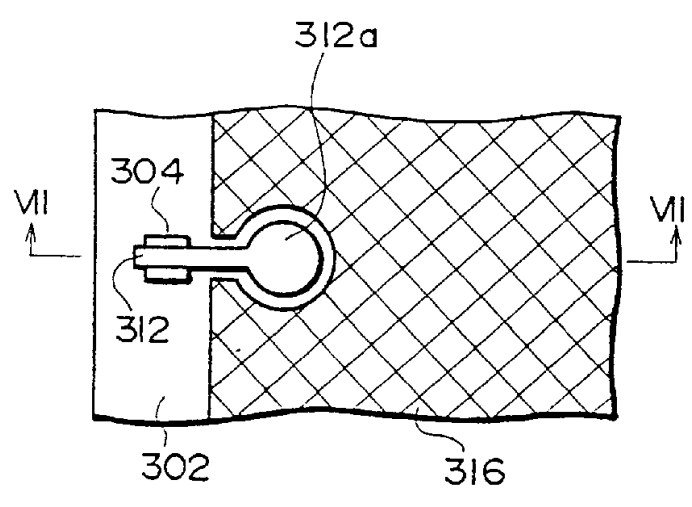


图 18 A

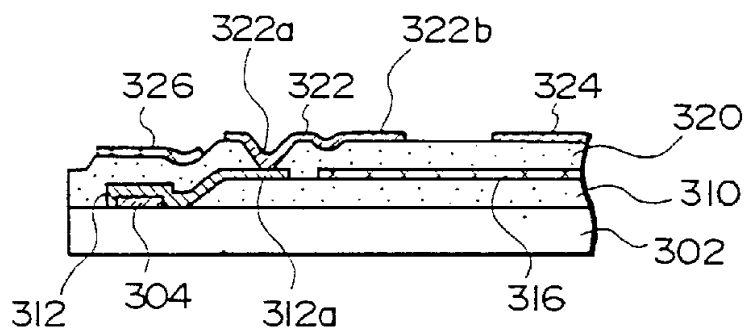


图 18 B

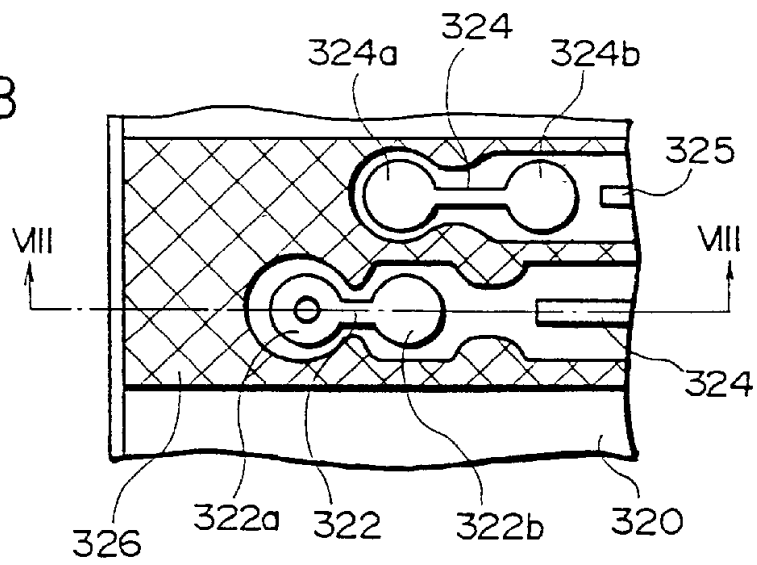


图 20A

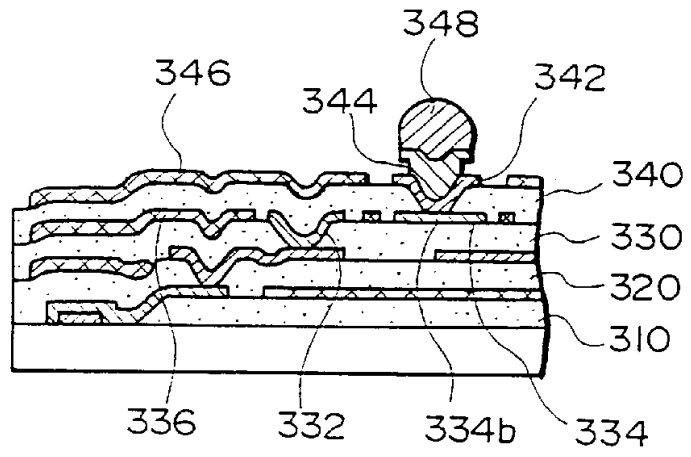
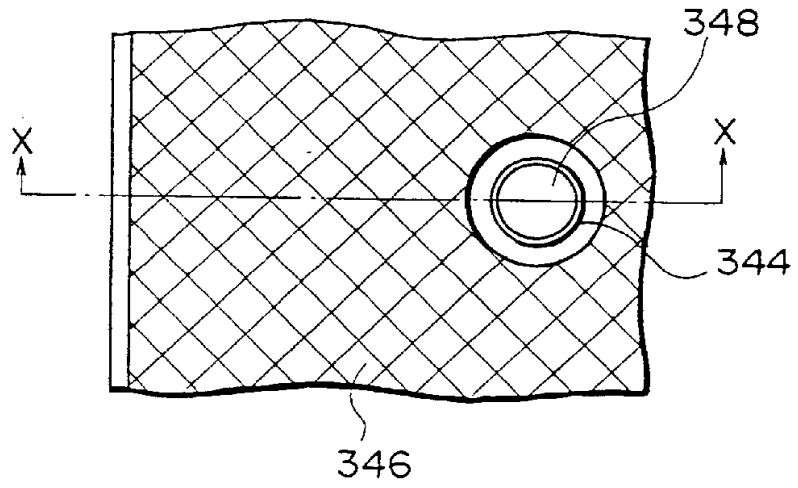


图 20B



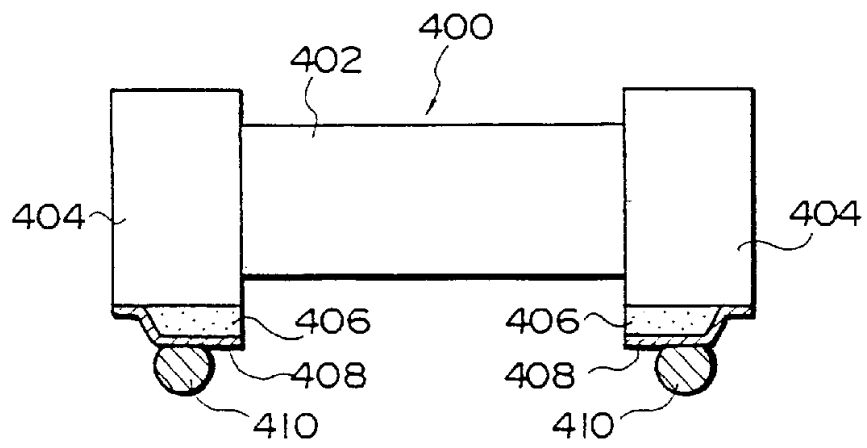


图 21

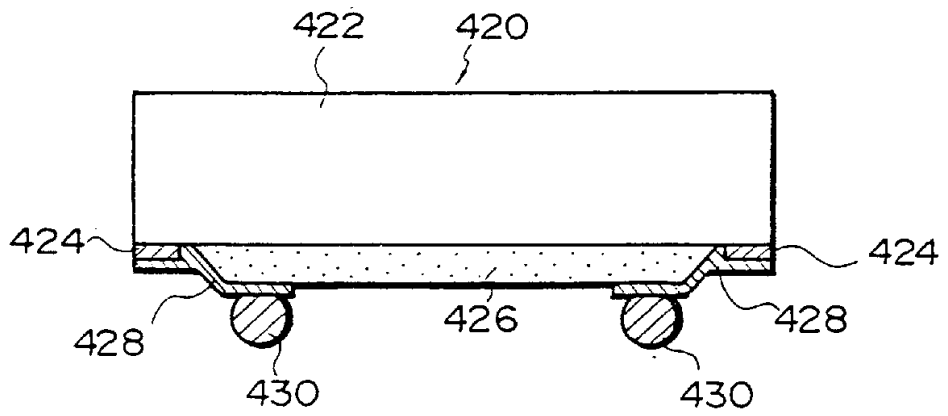


图 22

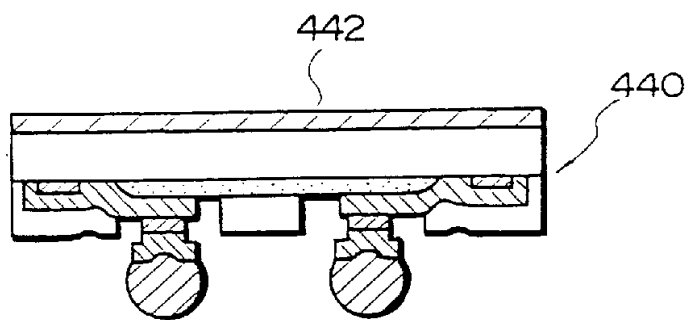


图 23

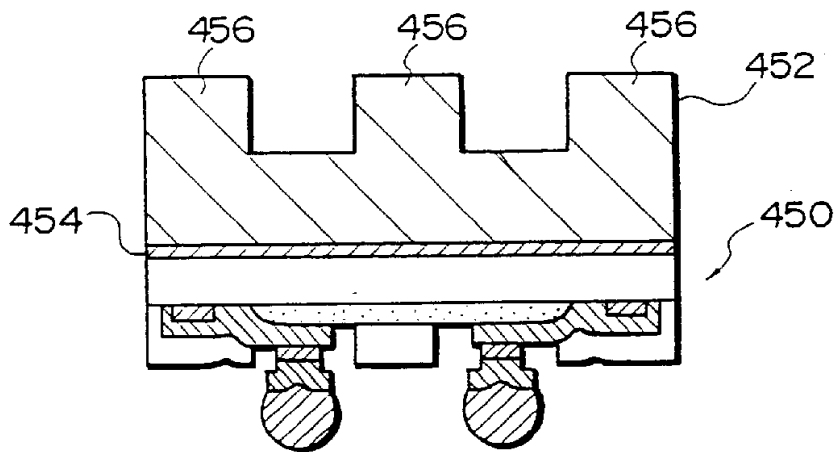


图 24

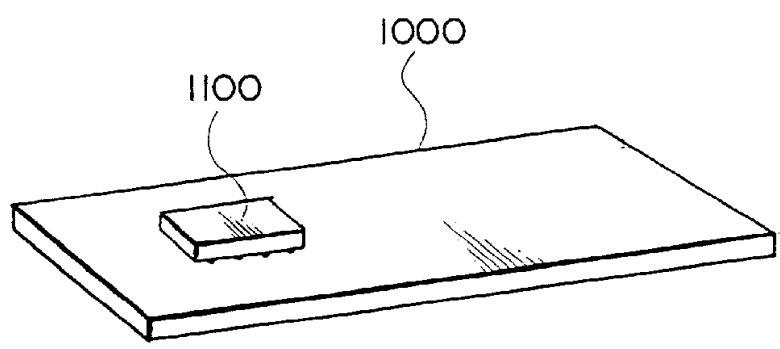


图 25

