

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-50112

(P2010-50112A)

(43) 公開日 平成22年3月4日(2010.3.4)

(51) Int.Cl.	F I	テーマコード (参考)
H O 1 L 29/786 (2006.01)	H O 1 L 29/78 6 1 6 V	4 M 1 0 4
H O 1 L 21/28 (2006.01)	H O 1 L 29/78 6 1 6 U	5 F 1 1 0
H O 1 L 29/417 (2006.01)	H O 1 L 21/28 3 0 1 R	
	H O 1 L 29/50 M	

審査請求 未請求 請求項の数 29 O L (全 43 頁)

(21) 出願番号	特願2008-210226 (P2008-210226)	(71) 出願人	504157024
(22) 出願日	平成20年8月19日 (2008.8.19)		国立大学法人東北大学
			宮城県仙台市青葉区片平二丁目1番1号
		(71) 出願人	507012870
			合同会社先端配線材料研究所
			宮城県仙台市青葉区荒巻字青葉6-6-4
			O-402
		(74) 代理人	100109634
			弁理士 舩谷 威志
		(72) 発明者	小池 淳一
			宮城県仙台市青葉区片平二丁目1番1号
			国立大学法人東北
			大学内
		最終頁に続く	

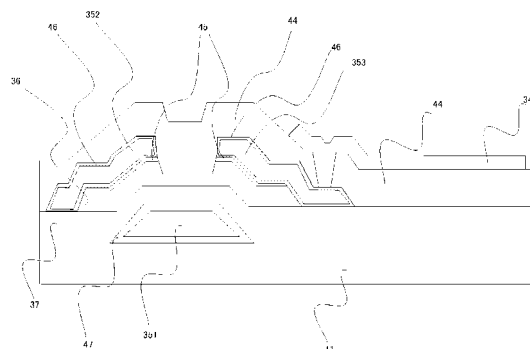
(54) 【発明の名称】 液晶表示装置及びその製造方法

(57) 【要約】 (修正有)

【課題】半導体層あるいは画素電極との密着性が高い酸化被膜を形成して、配線材料等の酸化を防止できると共に、アモルファス・シリコンなどの半導体層とパッシベーション層に挟持されたソース電極あるいはドレイン電極が安定なオーミック接合性を有するTFT構造からなる液晶表示装置を提供する。

【解決手段】液晶表示装置を構成するTFT基板上的のTFT電極において、ソース電極352あるいはドレイン電極353が、銅を主体とした層と、該銅を主体とした層を被覆する酸化物46からなることを特徴とする。さらに、前記TFT電極において、半導体層45あるいは画素電極34と、前記ソース電極352あるいはドレイン電極353とが、オーミック接合していることを特徴とする。

【選択図】 図10



【特許請求の範囲】

【請求項 1】

液晶表示装置を構成する T F T において、ソース電極およびドレイン電極が、銅を主体とする層と該銅を主体とする層を被覆する酸化物層からなり、半導体層と前記ソース電極あるいは前記ドレイン電極とが、電氣的にオーミック接合性を有していることを特徴とする液晶表示装置。

【請求項 2】

前記 T F T において、前記半導体層が $n^+ a-Si$ である請求 1 の液晶表示装置

【請求項 3】

前記 T F T において、前記半導体層が $a-Si$ である請求項 1 の液晶表示装置

10

【請求項 4】

前記 T F T において、前記半導体層がマイクロクリスタル Si である請求項 1 の液晶表示装置

【請求項 5】

液晶表示装置を構成する T F T において、ソース電極あるいはドレイン電極が、銅を主体とした層と該銅を主体とした層を被覆する酸化物層からなり、半導体層と前記ソース電極あるいは前記ドレイン電極との間に電圧が印加されて、該電圧と該電流との関係がほぼ直線的になる電氣的特性を有することを特徴とする液晶表示装置。

【請求項 6】

前記 T F T において、前記半導体層が $n^+ a-Si$ である請求 5 の液晶表示装置

20

【請求項 7】

前記 T F T において、前記半導体層が $a-Si$ である請求項 5 の液晶表示装置

【請求項 8】

前記 T F T において、前記半導体層がマイクロクリスタル Si である請求項 5 の液晶表示装置

【請求項 9】

液晶表示装置を構成する T F T において、ソース電極あるいはドレイン電極が、銅を主体とした層と該銅を主体とした層を挟持する酸化物層からなり、半導体層と前記ソース電極あるいは前記ドレイン電極とが、電氣的にオーミック接合性を有していることを特徴とする液晶表示装置。

30

【請求項 10】

前記 T F T において、前記半導体層が $n^+ a-Si$ である請求 9 の液晶表示装置

【請求項 11】

前記 T F T において、前記半導体層が $a-Si$ である請求項 9 の液晶表示装置

【請求項 12】

前記 T F T において、前記半導体層がマイクロクリスタル Si である請求項 9 の液晶表示装置

【請求項 13】

液晶表示装置を構成する T F T において、ソース電極あるいはドレイン電極が、銅を主体とした層と該銅を主体とした層を挟持する酸化物層からなり、半導体層と前記ソース電極あるいは前記ドレイン電極との間に電圧が印加されて、該電圧と該電流との関係がほぼ直線的になる電氣的特性を有することを特徴とする液晶表示装置

40

【請求項 14】

前記 T F T において、前記半導体層が $n^+ a-Si$ である請求 13 の液晶表示装置

【請求項 15】

前記 T F T において、前記半導体層が $a-Si$ である請求項 13 の液晶表示装置

【請求項 16】

前記 T F T において、前記半導体層がマイクロクリスタル Si である請求項 13 の液晶表示装置

【請求項 17】

50

液晶表示装置を構成する T F T において、ソース電極あるいはドレイン電極が、マンガンを含む銅を主体とした層と該マンガンを含む銅を主体とした層を被覆する酸化マンガンを含む酸化物層からなり、半導体層と前記ソース電極あるいは前記ドレイン電極とが、電氣的にオーミック接合性を有していることを特徴とする液晶表示装置。

【請求項 18】

前記 T F T において、前記半導体層が $n^+ a-Si$ である請求 13 の液晶表示装置

【請求項 19】

前記 T F T において、前記半導体層が $a-Si$ である請求項 13 の液晶表示装置

【請求項 20】

前記 T F T において、前記半導体層がマイクロクリスタル Si である請求項 13 の液晶表示装置

10

【請求項 21】

液晶表示装置を構成する T F T において、ソース電極あるいはドレイン電極が、マンガンを含む銅を主体とした層と該マンガンを含む銅を主体とした層を挟持する酸化マンガンを含む酸化物層からなり、半導体層と前記ソース電極あるいは前記ドレイン電極との間に電圧が印加されて、該電圧と該電流との関係がほぼ直線的になる電氣的特性を有することを特徴とする液晶表示装置。

【請求項 22】

前記 T F T において、前記半導体層が $n^+ a-Si$ である請求 13 の液晶表示装置

【請求項 23】

前記 T F T において、前記半導体層が $a-Si$ である請求項 13 の液晶表示装置

20

【請求項 24】

前記 T F T において、前記半導体層がマイクロクリスタル Si である請求項 13 の液晶表示装置

【請求項 25】

前記酸化物の主成分が Mn であり、かつ前記酸化物の副成分が Cu であることを特徴とする請求項 1～24 に記載の液晶表示装置。

【請求項 26】

前記酸化物は、組成式が $Cu_x Mn_y Si_z O$ ($0 < X < Y$, $0 < Z < Y$) であることを特徴とする請求項 1～24 に記載の液晶表示装置。

30

【請求項 27】

前記銅を主体とした層は、銅合金から形成され、該銅合金の添加元素は、Mn であることを特徴とする請求項 1～13 に記載の液晶表示装置。

【請求項 28】

前記 Mn の添加量が、 $0.5 - 25 at\%$ であることを特徴とする請求項 27 に記載の液晶表示装置。

【請求項 29】

前記酸化物が、Cu および Si を含むことを特徴とする請求項 1～24 に記載の液晶表示装置。

【発明の詳細な説明】

40

【技術分野】

【0001】

液晶表示装置を構成する T F T 基板上的 T F T 電極において、ソース電極あるいはドレイン電極が、銅を主体とした層と、該銅を主体とした層を被覆する酸化物からなり、半導体層とソース電極あるいはドレイン電極とが電氣的にオーミック接合性を有することを特徴とする液晶表示装置。

【背景技術】

【0002】

近年、薄くて軽量であり、しかも低電圧で駆動できる、消費電力が少ない液晶表示装置 (LCD) が広く使用されるようになった。そして、この液晶表示装置は、年々大画面化

50

し、TV画像のような動画を表示するように要求されている。それには、低抵抗で導電性の高い材料によって配線を構成する必要がある。それに応えて、近年では、この用途の配線は、アルミニウム合金よりも低抵抗である、すなわち、導電率のより高い銅(Cu)を用いて構成されている。

【0003】

このような、液晶表示装置の大画面化に伴って、ゲート配線材料は、モリブデン合金からアルミニウム合金又はアルミニウムクラッドなどへと変遷してきた。アルミニウム(Al)には、ヒロック、エレクトロマイグレーション等の問題がある。

【0004】

例えば、特許文献1に開示されたように、Al-Nd合金からなる配線材料が提案され、あるいは、陽極酸化したAl、あるいは、Mo合金でクラッド化したAl、二層化したAlが使用されている。そして、このAlNd合金の場合は、抵抗率が $5.1 \mu\Omega \cdot \text{cm}$ であり、純Alでは $2.5 \mu\Omega \cdot \text{cm}$ である。

【0005】

そのため、純Alを実際に用いるには、ヒロック、マイグレーション等の対策として、Ti/Al/TiあるいはMo/Al/Moの3層構造の配線を用いることになる。これによって、成膜の工程が増えることが問題として残る。

【0006】

一方で、これらのゲート電極材料よりも低い電気抵抗を有する材料として、銅が注目されるようになった。しかしながら、銅は、LCDのTFT基板である、ガラスとの密着性が悪いことに加え、絶縁層を形成する際に、酸化され易いとの問題がある。

【0007】

そこで、このような問題を解決するために、近年、TFT-LCDでは合金化した銅配線を用いる技術が試みられている。この技術は、合金元素が、基板と反応生成物を形成することによって、基板との密着性を確保し、同時に、添加元素がCu表面で酸化物を形成することによって、Cuの耐酸化性膜として作用することを狙ったものである。

【0008】

しかし、提案された技術では、狙った特性が十分に発現されていない。すなわち、Cu中に合金元素が残留することによってCuの電気抵抗が高くなり、Al又はAl合金を用いた配線材料に対する優位性を示すことができなかった。

【0009】

さらに、特許文献2に示すように、TFT-LCDに銅配線を用いるためには、Cuと基板との間にMo合金膜を形成し、これによって基板との密着性及びバリア性を、確保する技術が考えられている。

【0010】

しかしながら、この技術では、Mo合金を成膜する工程が増加すると共に、配線の実効抵抗が増加するという問題がある。さらに、ソース電極及びドレイン電極にはCu単層を用いているが、その安定性には問題が残る。

【0011】

また、特許文献3には、Cu配線に関するこれらの問題点を解決するために、Cuの周りにTa₂N₃、TiN、WNなどの高融点窒化物を形成する技術が提案されている。しかしながら、この技術では、従来の配線材料に比べるとバリア層を形成するための材料と、さらに付加的なプロセスが必要であること、及び高抵抗のバリア層を厚く成膜するため、配線の実効抵抗が上昇するという問題がある。

【0012】

また、特許文献4には、TFT-LCDの配線にCuにMg、Ti、Crのうち一種以上の元素を添加することによって密着性と耐酸化性を向上させることが開示されている。しかしながら、添加元素が配線中に残存して配線抵抗が増加するという問題がある。また、添加元素が基板の酸化物を還元し、還元された元素が配線中に拡散して配線抵抗が増大するという問題もある。

10

20

30

40

50

【0013】

特許文献5には、Cuに0.3～10重量%のAgを添加して、耐酸化性の向上を図ることが開示されている。しかしながら、ガラス基板との密着性が改善されておらず、液晶プロセスに耐え得る、十分な耐酸化性が得られないという問題がある。

【0014】

特許文献6には、密着性を向上させるために、Cuに0.5～5重量%のTi、Mo、Ni、Al、Agのうち少なくとも1種の元素を添加した銅合金が提案されている。しかしながら、添加元素によって配線の電気抵抗が上昇するという問題がある。

【0015】

特許文献7には、Cuに0.1～3.0重量%のMoを添加し、Moを粒界に偏析させることで、粒界拡散による酸化を抑制することが提案されている。しかしながら、この技術はCuの耐酸化性を向上させることは出来るものの、配線抵抗が増加するという問題がある。

10

【0016】

特許文献8では、Cuに適切な添加元素を添加した銅合金によって、この添加元素が酸化膜を形成して保護被膜となり、Cuの酸化を抑止し、保護被膜を隣接する絶縁層との界面に形成して、相互拡散を抑止する。これによって、高導電性で、かつ、基板との密着性に優れた銅配線を提供している。さらに、この銅配線を用いた液晶表示装置を提供する。この外添加元素の一つがMnであることが好ましいとの示唆がある。しかし、この技術では、液晶表示装置に用いる配線構造、TFTの電極構造の特徴を具現化するのに十分ではない。

20

【0017】

特許文献9では、TFT-LCDに用いるTFT構造を提案し、Cu合金をゲート電極に適用した場合、ゲート電極が酸化膜で被覆されるTFT構造を具体的に提示している。その中で、Cuを第1の金属とすると、第2の金属にはTi, Zr, Hf, Ta, Nb, Si, B, La, Nd, Sm, Eu, Gd, Dy, Y, Yb, Ce, Mg, Th, Crの中から選ばれた少なくとも1種であると提示している。しかしながら、この第2の金属は本発明の添加元素とは異なる。

【0018】

これらのいずれの文献においても、TFT電極におけるソース電極あるいはドレイン電極構造に言及していない。しかし、該ソース電極あるいはドレイン電極構造には、半導体層あるいは画素電極との高い密着性、使用される環境への耐性、ソース電極あるいはドレイン電極部の電氣的接合としての安定性が求められ、液晶表示装置の重要は構成要素である。

30

【特許文献1】特開2000-199054号公報

【特許文献2】特開2004-163901号公報

【特許文献3】特開2004-139057号公報

【特許文献4】特開2005-166757号公報

【特許文献5】特開2002-69550号公報

【特許文献6】特開2005-158887号公報

40

【特許文献7】特開2004-91907号公報

【特許文献8】WO 2006-025347

【特許文献9】特許3302894号公報

【発明の開示】

【発明が解決しようとする課題】

【0019】

上述したように、これらの従来技術では、Cuに合金添加元素を添加して半導体層あるいは画素電極との密着性及び耐酸化性を確保する試みがなされたが、いずれの場合も十分な結果が得られていない。また、TFT電極におけるソース電極あるいはドレイン電極構造に求められる、半導体層あるいは画素電極との高い密着性、使用される環境への耐性、

50

ソース電極あるいはドレイン電極の電氣的接合としての安定性について、十分な結果が得られていない。

【0020】

特に、文献8では、この銅配線を用いた液晶表示装置が示唆されているが、この示唆された技術のみでは、液晶表示装置に用いるゲート配線構造を具現化するに十分な構成を果たすことができない。また、文献9においては、ゲート電極を被覆する酸化膜は酸素雰囲気中での加熱処理によって形成される第2の金属を主体とする酸化層であることが明示されているが、本発明にあるように、加熱処理によってCu合金とそれが接するSi酸化膜とが反応してソース電極あるいはドレイン電極に酸化被膜を形成して半導体層あるいはソース電極およびドレイン電極との密着性を確保することは、まったく解明されておらず、その示唆すらない。

10

さらに、ソース電極およびドレイン電極と半導体層との電氣的に安定な接合については解明されておらず、その示唆すらない。

【0021】

すなわち、Cu合金を成膜する工程を少ないプロセスで実現する、配線の実効抵抗を低下させる、および、半導体層あるいはソース電極およびドレイン電極との密着性を改善すると同時に電氣的に安定な接合を形成すると言う、これらの課題の全てを解決することが必要であるが、上述の従来技術では、これらを解決することができず、実際の製品を製造するのは困難である。

【課題を解決するための手段】

20

【0022】

本発明は、かかる状況に鑑みてなされたものであって、その課題は、半導体層あるいは画素電極との密着性が高い酸化被膜を形成して、ソース電極あるいはドレイン電極を含む配線材料等の酸化を防止できると共に、アモルファス・シリコンなどの半導体層とパッシベーション層とに挟持されたソース電極あるいはドレイン電極が安定なオーミック接合性を有するTFT構造からなる液晶表示装置を提供することにある。

【0023】

以下に、本発明の目的を達成するための手段(1)～(29)を例示する。

(1) 液晶表示装置を構成するTFTにおいて、ソース電極およびドレイン電極が、銅を主体とした層と、銅を主体とした層を被覆する酸化物からなり、半導体層とソース電極あるいはドレイン電極とが、電極的にオーミック接合性を有していることを特徴とする液晶表示装置。

30

(2) TFTにおいて、半導体層が n^+a-Si である(1)に記載の液晶表示装置。

(3) TFTにおいて、半導体層が $a-Si$ である(1)に記載の液晶表示装置。

(4) TFTにおいて、半導体層がマイクロクリスタルSiである(1)に記載の液晶表示装置。

(5) 液晶表示装置を構成するTFTにおいて、ソース電極あるいはドレイン電極が、銅を主体とした層と銅を主体とした層を被覆する酸化物層からなり、半導体層とソース電極あるいはドレイン電極との間に電圧が印加され、電圧と電流との関係がほぼ直接的になる電氣的特性を有することを特徴とする液晶表示装置。

40

(6) TFTにおいて、半導体層が n^+a-Si である(5)の液晶表示装置。

(7) TFTにおいて、半導体層が $a-Si$ である(5)の液晶表示装置。

(8) TFTにおいて、半導体層がマイクロクリスタルSiである(5)に記載の液晶表示装置。

(9) 液晶表示装置を構成するTFTにおいて、ソース電極あるいはドレイン電極が、銅を主体とした層と銅を主体とした層を挟持する酸化物層からなり、半導体層とソース電極あるいはドレイン電極とが、電氣的にオーミック接合性を有していることを特徴とする液晶表示装置。

(10) TFTにおいて、半導体層が n^+a-Si である(9)に記載の液晶表示装置。

(11) TFTにおいて、半導体層が $a-Si$ である(9)に記載の液晶表示装置。

50

(12) TFTにおいて、半導体層がマイクロクリスタルSiである(9)に記載の液晶表示装置。

(13) 液晶表示装置を構成するTFT極において、ソース電極あるいはドレイン電極が銅を主体とした層を挟持する酸化物層からなり、半導体層とソース電極あるいはドレイン電極との間に電圧が印加され、電圧と電流との関係がほぼ直接的になる電気的特性を有することを特徴とする液晶表示装置。

(14) TFTにおいて、半導体層が n^+a-Si である(13)に記載の液晶表示装置。

(15) TFTにおいて、半導体層が $a-Si$ である(13)の液晶表示装置。

(16) TFTにおいて、半導体層がマイクロクリスタルSiである(13)に記載の液晶表示装置。

(17) 液晶表示装置を構成するTFTにおいて、ソース電極あるいはドレイン電極が、マンガンを含む銅を主体とした層とマンガンを含む銅を主体とした層を被覆する酸化マンガンを含む酸化物層からなり、半導体層とソース電極あるいはドレイン電極とが、電気的にオーミック接合性を有していることを特徴とするの液晶表示装置。

(18) TFTにおいて、半導体層が n^+a-Si である(13)の液晶表示装置。

(19) TFTにおいて、半導体層が $a-Si$ である(13)の液晶表示装置。

(20) TFTにおいて、半導体層がマイクロクリスタルSiである(13)の液晶表示装置。

(21) 液晶表示装置を構成するTFTにおいて、ソース電極あるいはドレイン電極が、マンガンを含む銅を主体とした層とマンガンを含む銅を主体とした層を挟持する酸化マンガンを含む酸化物層からなり、半導体層とソース電極あるいはドレイン電極との間に電圧が印加され、電圧と電流との関係がほぼ直線的になる電気的特性を有することを特徴とする液晶表示装置。

(22) TFTにおいて、半導体層が n^+a-Si である(13)に記載の液晶表示装置。

(23) TFTにおいて、半導体層が $a-Si$ である(13)に記載の液晶表示装置。

(24) TFTにおいて、半導体層がマイクロクリスタルSiである(13)の液晶表示装置。

(25) 酸化物の主成分がMnである、かつ酸化物の副成分がCuであることを特徴とする(1)～(24)に記載の液晶表示装置。

(26) 酸化物は、組成式が $Cu_xMn_ySi_zO$ ($0 < X < Y$, $0 < Z < Y$)であることを特徴とする(1)～(24)に記載の液晶表示装置。

(27) 銅を主体とした層は、銅合金から形成され、銅合金の添加元素は、Mnであることを特徴とする(1)～(13)に記載の液晶表示装置。

(28) Mnの添加量が、0.5～25 at %であることを特徴とする(27)に記載の液晶表示装置。

(29) 酸化物が、CuおよびSiを含むことを特徴とする(1)～(24)に記載の液晶表示装置。

【発明の効果】

【0024】

本発明によれば、配線あるいは電極の電気抵抗率を純銅に近くし、低抵抗とし、かつ、その配線表面にCuの酸化を防止すると共に、半導体層あるいは画素電極との密着性が高い酸化被膜層を形成した銅合金の配線あるいは電極を有した液晶表示装置を実現でき、ゲート電圧パルスの伝播遅延に起因する画像のムラを抑えることができる。さらに、配線及び電極の工程を短縮し、TFT工程の簡略化に寄与し、製造コスト低減の効果を期待できる。ソース電極あるいはドレイン電極構造を有することから、半導体層あるいは画素電極との高い密着性が得られ、被覆酸化物により使用環境から電極が保護され、高い耐環境性を有し、電気的にはオーミック接合を保持し電気的に接合が安定である。さらに、本発明

10

20

30

40

50

は有機EL表示装置に同様の効果をもたらす。

【発明を実施するための最良の形態】

【0025】

以下、本発明の実施例を、図面に基づき説明する。本実施例において、TFT基板上的のa-Si TFTに関する各電極及びマトリックスを構成する配線に、銅合金を適用する技術を説明する。先ず、本発明に利用される液晶表示装置について説明する。

【0026】

図1は、液晶表示装置(LCD: Liquid Crystal Display)モジュールの断面の概念図を示す。液晶表示装置は大画面化の動向になり、アクティブ・マトリックス方式LCDが用いられる。それを代表するのが、薄膜トランジスタ(TFT: Thin Film Transistor)によってLCDを駆動するTFT-LCDである。図1はそのTFT-LCDモジュールを表す。その構成は、LCDパネル1、駆動回路2、バックライト3及びシャーシ4からなる。LCDパネル1は、上下に配置されたTFT基板11とカラーフィルタ(CF)基板12からなる。

【0027】

駆動回路2は、外部からLCDパネル1に電気信号を与えて駆動するものである。その構成は、LCDドライバLSI・チップ21あるいはLCDドライバLSI、多層プリント板(PCB)22、コントロール回路23からなる。LCDドライバLSIチップ21あるいはLCDドライバLSIは異方性導電性フィルムによってLCDパネルの端子電極と電氣的に接続される。それに、バックライト・ユニット311および導光板39が付設され、シャーシ4によってモジュール構造が出来上がる。

【0028】

図2は、LCDパネル1の断面の概念図である。TFT基板11とCF基板12の間隙に液晶層(LC層)13が形成される。その間隙は、3~5μm程度であり、この間隙寸法は、スペーサ14をパネル内部に配置して制御する。液晶層は液状であり、周辺のシール15によって封着される。液晶層では液晶分子の配列を光学結晶として機能するように制御する。基板内面の界面に対して液晶分子を縦あるいは横に配列させる。これを配向という。

【0029】

その配向膜17がTFT基板11及びCF基板12の内面、いわゆる、液晶層側に塗布される。さらに、偏光フィルム18および19が、TFT基板11及びCF基板12の外面に配置されている。TFT基板には、TFT111、保持容量(C_s)112、画素電極113が配置される。TFT111、保持容量112、画素電極113が一つの画素の基本構成になる。一つのLCDパネルには、この画素が数100万個配置される。このため、これらの画素はTFT基板11上で配線によって、マトリックス状に接続されている。

【0030】

対向するCF基板12には、ブラックマトリクス(BM)121、三原色(赤、緑、青)からなるカラーフィルタ(CF)122、共通電極123からなる。共通電極123については、通常、CF基板側に配置されるが、IPS液晶(In-Plane Switching Nematic Liquid Crystal)モードでは、TFT基板11に配置される。図3にIPS液晶の模式図を示す。

【0031】

図2において、共通電極123は透明電極であり、ITO(酸化インジウム錫)あるいはIZO(酸化インジウム亜鉛)あるいはITZO(酸化インジウム錫亜鉛)が用いられる。これを外部に引き出すため、ショート部分161によって、TFT基板11に引き出される。各電極は、接続パッド162によって駆動回路2と電氣的に接続される。また、TFT基板11及びCF基板12には、光に対して透明性が要求され、硬質ガラスが用いられる。なお、図3に示すIPS液晶に関しては、USP2,701,698およびUSP5,598,285を参照されたい。

10

20

30

40

50

【0032】

図4は、画素部31及びTF T部32の平面図、断面図とその等価回路である。各画素はゲート配線33と信号配線34に接続している。従って、図4の平面図にみるように、TF T部は3種の電極であるゲート電極351、ソース電極352及びドレイン電極353を有する。ドレイン電極353はスルーホールを通して画素電極113に接続する。

【0033】

図5の断面図でわかるように、半導体はアモルファス・シリコン(a-Si)36であり、ゲート絶縁膜37は窒化シリコン(SiN_x)あるいはシリコン酸化膜(SiO_x)あるいはそれらの積層膜、または有機物層である。各画素部の等価回路(図6)に表わすと、TF Tの各電極間には寄生容量C_{gs}、C_{gd}、C_{ds}が付加される。対向基板との共通電極123との間には液晶層があり、等価回路ではC_{lc}になる。これと並列に、蓄積容量C_sが形成されている。

10

【0034】

図7、図8、図9には、3種類のa-Si TF T構造を示す、スタガ型であるトップゲート構造、逆スタガ型であるチャネルストップ構造、逆スタガ型であるチャネルエッチ構造がある。これらの中で、実用上は、図9のチャネルエッチ構造を用いることが多い。

[ゲート電極]

【0035】

次に、TF T電極のゲート配線に銅合金を適用する技術を説明する。アモルファス・シリコンを用いるTF T電極では、前記したように、逆スタガ型チャネルエッチ構造を適用することが多い。この場合、ゲート電極はガラス基板上のスパッタ法で成膜し、ウェットエッチングによってパターンを形成する。その場合には、ゲート電極は機械的ストレスを軽減するためテーパ形状を有する。

20

【0036】

本発明に係る銅合金の一つであるCuMnをゲート電極として用いた場合のTF T構造を説明する(図10、図12)。ガラス基板として、例えば、無アルカリ・ガラスを使用するのが好ましい。無アルカリ・ガラスの組成の一例を以下に示す。

成分	含有率(%)
SiO ₂	49.0
Al ₂ O ₃	11.0
B ₂ O ₃	15.0
金属(Feなど)	25.0
アルカリ	—

30

【0037】

次に、ガラス基板上にCuMn合金のスパッタリングによりCuMn薄膜を成膜する。膜厚は約200nm程度になる。その後に、ガラス基板を微量の酸化性雰囲気中で約200-450℃以上で約3分-50時間加熱処理することにより、MnがCu中を拡散して、ガラスの界面とCuMn薄膜の表面に2-10nmの厚みの酸化物層47を形成する。ゲート電極351とガラス基板11との界面では、CuMn中の添加元素であるMnが拡散して、該界面でガラス中のSiO₂と反応し、形成される酸化物は、(Cu, Mn, Si)O_xになる。この酸化物により、ゲート電極351とガラス基板11との密着性を確保できる。さらに、酸化マンガンMnO_xがCuのガラス中への拡散を防止する。

40

【0038】

一方、CuMn膜の表面では雰囲気中の酸素と反応して数nm厚みの酸化物層(Cu, Mn)O_xを形成する。その後に、ゲート電極はウェットエッチングによりパターニングされ、その両端はテーパ状になる。さらに、これを微量の酸素雰囲気中で約200-450℃に加熱処理して、同様にテーパ部に酸化物層47を形成する。

【0039】

ゲート電極351に酸化物層を形成する他の方法を説明する。ゲート電極の形成に続いて、ゲート絶縁膜及び半導体膜であるSiN/a-Si/n+a-Siの三層をプラズマ

50

CVD (chemical vapor deposition) (以下、単にプラズマ CVD という。) によって連続的に成膜する。このときの基板温度は約 $300-350^{\circ}\text{C}$ であり、加熱処理に十分な温度である。プラズマ CVD 装置に基板を投入する際の基板温度を約 $300-350^{\circ}\text{C}$ にし、微量な酸素雰囲気中で酸化物層 47 を形成することができる。ガラス基板との界面では前記と同様の酸化物層が形成される。

【0040】

一方、ゲート電極 351 とゲート絶縁膜 37 の界面に形成される酸化物層 47 は、最終的に $(\text{Cu}, \text{Mn}, \text{Si})\text{O}_x$ になる。この酸化物層 47 はゲート電極 351 とゲート絶縁膜 37 との密着性を確保し、かつ、Cu のゲート絶縁膜 37 への拡散を防止できる。また、ゲート絶縁膜 37 が SiON の場合もあり、このときには、CuMn 中を拡散した Mn はゲート絶縁膜 37 の酸素と反応して酸化膜 47 を形成する。この場合の酸化膜 47 も最終的には前記と同様に、 $(\text{Cu}, \text{Mn}, \text{Si})\text{O}_x$ になる。

【0041】

このようにして、CuMn 合金中の Mn は拡散して酸化物層 47 に固定されることから、ゲート電極 351 は純 Cu に近くなる。純 Cu の抵抗率が $1.7\mu\Omega\cdot\text{cm}$ であるのに対して、微量の酸素雰囲気中で約 $200-250^{\circ}\text{C}$ の加熱処理により、抵抗率 $2.2\mu\Omega\cdot\text{cm}$ のゲート電極を得ることができる。この値は十分に Al の抵抗率よりも低い。ゲート電極 351 はこの状態でゲート配線を形成することから、前記したゲート電圧パルスの伝播遅延を軽減し、その結果、シェーディングによる LCD の明るさのムラを軽減できる。

【0042】

上記技術は、ガラス基板 11 とゲート絶縁膜 37、いわゆる異種の絶縁層に挟持されたゲート電極 351 あるいはゲート配線に銅合金である CuMn を適用し、電極を被覆する酸化物層 47 を形成し、接する絶縁層であるガラス基板 11 及びゲート絶縁膜 37 への Cu の拡散侵入を防ぎ、かつ、ゲート電極 351 に接する絶縁層との密着性を確保したものである。

【0043】

さらに、ゲート電極 351 及びゲート配線である銅合金 CuMn は、Mn が被覆酸化物層 47 に拡散することにより純銅に近い状態となり、純銅に近い低抵抗値を実現できる。

【0044】

さらに、ゲート電極である CuMn 層は単層の成膜でよく、被覆する酸化物層 47 を形成することにより、純銅に近い低抵抗を実現し、画像のシェーディングを軽減することができる。また、従来の Cu 配線では Cu 合金／純 Cu／Cu 合金の 3 層を成膜したのに対し、該技術においては銅合金 (例えば CuMn 合金) の単層の成膜でよく、この成膜工程を短縮でき、コスト低減に有効である。

【0045】

[ソース電極あるいはドレイン電極]

次に、本発明に係わる液晶表示装置を構成する TFT 基板上的 TFT 電極において、銅合金 (特に CuMn) を TFT のソース電極あるいはドレイン電極に適用した本発明について説明する (図 10、図 11、図 12、図 13)。

【0046】

本発明に用いられるパッシベーション層としては、例えば、窒化シリコン (SiN_x) 層、シリコン酸化物 (SiO_x) 層、シリコン窒素酸化物 (SiN_yO_x) 層または有機層などが挙げられる。該有機層としては、例えば、流動性のよいポリイミドなどが挙げられる。本発明に用いられる半導体層としては、例えば、アモルファス・シリコン ($a\text{-Si}$) 層または不純物を含むアモルファス・シリコン ($n+a\text{-Si}$) 層などが挙げられる。さらに、本発明に用いられる画素電極としては、例えば、ITO (酸化インジウム錫)、IZO (酸化インジウム亜鉛) あるいは ITZO (酸化インジウム錫亜鉛) などが挙げられる。これらのうち、ITO (酸化インジウム錫) を用いることが最も好ましい。ただし、加工性等の問題を解決する上では、IZO (酸化インジウム亜鉛) あるいは ITZO

10

20

30

40

50

(酸化インジウム錫亜鉛)が好ましい。

【0047】

次に、銅合金(例えば、CuMn)をソース電極あるいはドレイン電極として適用する本発明の製造工程について、一例を挙げて説明する。

【0048】

SiH/a-Si/n+a-Siからなる3層をドライエッチングによってパターンニングした後に、スパッタリングによって銅合金(例えば、CuMn)を成膜し、これをウエットエッチングによってソース電極あるいはドレイン電極のパターンを形成する。この後に、微量の酸素雰囲気中で約200-450℃の加熱処理をすることにより、ソース電極あるいはドレイン電極を被覆する数nm厚みの酸化物層として(Cu, Mn, Si)O_xあるいは(Cu, Mn)O_xを形成する。このとき、半導体層(例えば、a-Si層)あるいは絶縁層(例えば、SiN層)とソース電極あるいはドレイン電極が接する界面では、半導体層(例えば、a-Si層)あるいは絶縁層(例えば、SiN層)に残存する酸素と銅合金(例えばCuMn合金)が反応して酸化物層を形成する。

【0049】

続いて、TFTのチャンネルを形成した後に、パッシベーション膜(例えば、SiN層)を基板温度約250-300℃でプラズマCVDによって成膜し、パターンニングする。この過程において、基板温度約250-300℃のプロセスを経ることにより、酸化物層は、最終的に数nm厚みの(Cu, Mn, Si)O_xになる。または、ソース電極あるいはドレイン電極をパターンニングした後、特別の加熱処理をすることなくパッシベーション膜を形成するときは、約250-300℃の基板加熱によってMnが拡散し酸化物層が形成されて、ソース電極あるいはドレイン電極に被覆層が形成される。

【0050】

この結果得られた酸化物層によって、絶縁層及び半導体層と、ソース電極あるいはドレイン電極との密着性が確保される。さらに、半導体層(例えば、n+a-Si層)と、ソース電極あるいはドレイン電極との電気的な接続においては、酸化物層が数nm厚みの高抵抗層として機能するので、電気的な接続においてオーミック接合を阻害することにはならない。

【0051】

ソース電極あるいはドレイン電極と半導体層(例えば、n+a-Si層)との界面において酸化物被膜層が形成されるが、ここでの絶縁膜(例えば、窒化シリコン)と半導体層(例えば、アモルファス・シリコン)とに挟持された銅合金(例えば、CuMn)からなる薄膜は、加熱処理によって絶縁膜(例えば、窒化シリコン)と半導体層(例えば、アモルファス・シリコン)の界面に酸化物層を形成し、その組成は(Cu, Mn, Si)O_xになる。

【0052】

さらに、該界面の酸化物層には、CuとSiが銅合金薄膜及びシリコン薄膜から相互に拡散しており、これによって、該酸化物層は高抵抗層として作用し、オーミック接合の接続は確保される。さらに、TFT基板あるいはTFT-LCDパネル完成後のエージングによって、数10Vの電圧が印加されることにより、膜厚が数nmと薄い該酸化物層は絶縁破壊し、結果として該酸化物層の導通が取れて、該酸化物層を介してオーミック接合の接続は確保される。

【0053】

さらに、ソース電極あるいはドレイン電極は、前記したのと同様に純Cuに近い低抵抗となり、伝播遅延による不具合を軽減できる。さらにまた、銅合金(例えば、CuMn)の単層を成膜することによって、従来に比較して、成膜工程を短縮し、コスト低減に有効である。

【0054】

次に、本発明である液晶表示装置におけるTFT電極のソース電極あるいはドレイン電極の例を、図10、図11、図12および図13に基づいて説明する。

【0055】

図10は、半導体層がアモルファス・シリコン(a-Si)層36および不純物を含むアモルファス・シリコン(n+a-Si)層45であって、かつゲート電極351の周囲に酸化物層47を有する場合の、酸化物層46で被膜されたソース電極およびドレイン電極構造を示した図である。

【0056】

図11は、半導体層がアモルファス・シリコン(a-Si)層36および不純物を含むアモルファス・シリコンn+a-Si層45であって、ゲート電極351の周囲に酸化物層を有さない場合の、酸化物層46で被膜されたソース電極およびドレイン電極構造を示した図である。

10

【0057】

図12は、半導体層がアモルファス・シリコンa-Si層36であって、かつゲート電極351の周囲に酸化物層47を有する場合の、酸化物層46で被膜されたソース電極およびドレイン電極構造を示した図である。

【0058】

図13は、半導体層がアモルファス・シリコンa-Si層36であって、ゲート電極351の周囲に酸化物層を有さない場合の、酸化物層46で被膜されたソース電極およびドレイン電極構造を示した図である。

また、図10, 11, 12, 13の半導体層が微結晶(マイクロクリスタル)シリコンであっても、同様の効果が得られる。

20

【0059】

上記に例示した本発明のTFTE電極構造の製造プロセスは、例えば次のとおりである。まず、半導体層(例えば、アモルファス・シリコンa-Si層36あるいは不純物を含むアモルファス・シリコンn+a-Si層)45の上部面に約1-2nmの薄い酸化シリコン層SiO_xを形成した後に、銅合金(例えば、CuMn)の薄膜を形成し、約200℃~350℃の熱処理をすることによって、半導体層(例えば、a-Si層あるいはn+a-Si層)と銅合金(例えば、CuMn)との中間層にMnがCuMn層から移動して、MnO_xを主体とする酸化物層である(Mn, Cu, Si)O_x層を数nmの厚みで形成する。

(オーミック接合)

30

【0060】

該酸化物層は電氣的に高抵抗層であり、半導体層(例えば、アモルファス・シリコン層あるいは不純物を含むアモルファス・シリコン)と銅を主体としたソース電極352あるいはドレイン電極353との界面は、電氣的にオーミック接合として接続される。

【0061】

該界面に膜厚約1~2nmの薄い該酸化シリコン層SiO_xを形成する手段としては、オゾン酸化法あるいはプラズマ酸化法などが挙げられる。あるいは、水蒸気の噴霧によって、該アモルファス・シリコンa-Si層あるいは不純物を含むアモルファス・シリコンn+a-Si層の上部面に水酸化基(-OH)を付着させる手段も有効である。

【0062】

40

次に、本発明である上記TFTE電極構造において、半導体層とソース電極あるいはドレイン電極とがオーミック接合していることを実証している実験例を図14及び図15に示し、その実験およびその結果を説明する。

図14では、アモルファス半導体層(a-Si層)にn⁺a-Si層を形成し、該n⁺a-Si層をプラズマ酸化し、1.5nmのSiO₂を形成し、その上にCuMn層を形成してパターニングし、二つのCuMn電極を構成する。さらに、微量酸素雰囲気中で250℃、30分の熱処理を行う。この熱処理によって、CuMn電極の周囲には微量のCu及びSiを含む1~2nm厚みのMnO_x層で被覆される。これが実験サンプルになる。

該実験サンプルの二つのCuMn電極の間に電圧を印加し、その電極間に流れる電流を測

50

定する。その結果を図15に示す。その結果、CuMn電極間の電圧—電流特性はほぼ直線的になる。この結果から、CuMnと半導体層である $n^+ a-Si$ 層との接合が電氣的にオーミック性を有することがわかる。すなわち、ソース電極あるいはドレイン電極を形成するCuMn電極とTF Tの半導体層との接合は電氣的にオーミック性であることを実証している。

【0063】

本発明であるTF T電極構造において、ソース電極あるいはドレイン電極構造では、電氣的な接合の安定性が求められる。それには、各接合部が電氣的にオーミック接合であることが望ましい。本発明になる、銅を主体としたソース電極あるいはドレイン電極は酸化マンガンを主とした酸化物層で被覆されている。このように薄い酸化物層が介在するが、

10

【0064】

図16に実験サンプルの拡大写真および分析結果を示す。この結果から、(1)、(2)のXEDS分析では弱いSiのピークが見えるが、これは検出器から発生したものであり、試料の(1)、(2)にSiが存在するのではない。(1)のCuのピークは下部のCuMn層で電子線が輻射されたことによるピークと見てよく、(1)にCuが存在するのではない。従って、(1)にはMnが存在し、MnOx層である。(2)のCuMn層にはSiの拡散は見られない。(3)にはMnが検出され、一方ではSiも検出されており、これからMnOx層が $n^+ a-Si$ 層に食い込むように形成されていると考えられる。また、(3)にはCuが拡散している。(4)の $a-Si$ 層にはCuもMnも検出されず、Cuの拡散は見られない。すなわち、CuとSiの相互拡散は見られず、MnOxはCuの拡散を止める拡散バリアの役割を果たしている。まとめると、Mnは主に(1)の表面に存在し、表面にはMnOxが形成されている。(2)のCuMn層と(3)の界面層ではMnの量がほぼ同じである。界面には極薄のMnOx層が存在すると考えられる。CuMnと半導体層との接合部を拡大して図17に示した。

20

【0065】

図14、15、16、17の実験の結果として得られる界面のモデルを図18、19に示す。図18では、 $a-Si$ 層1に $n^+ a-Si$ 層2を積層した上に、プラズマ酸化によって膜厚1~2nmの極薄のSiOx層3を形成する。その上にCuMn層5を形成して、200℃~350℃の加熱処理した結果、該 $n^+ a-Si$ 層2と該CuMn層5との界面には、膜厚2~3nmの酸化物層4が形成される。該酸化物層4の組成は酸化マンガンのMnOxを主としてCuおよびMnを含む。該CuMn層5の上面には、MnOxからなる酸化物層6が形成される。図14及び図15の実験結果から、該CuMn層5と該 $n^+ a-Si$ 層2との界面には膜厚2~3nmの酸化物層が介在するにもかかわらず、電氣的にはオーミック接合性を示すことを裏付けている。この結果、本発明のソース電極部およびドレイン部は電氣的にはオーミック接合性を有していると考えてよい。

30

図19には、MnOx層4が $n^+ a-Si$ 層3に食い込むように形成されたモデルを示す。

MnOx層4にはCuおよびSiが拡散され、CuおよびSiを含む酸化マンガ層になる。

40

【0066】

次に、液晶表示装置において、TF T-LCDパネルと駆動回路であるドライバLSIと接続する、外部への引出し用の電極端子に、この銅合金を適用する内容について説明する。液晶表示装置のTF T-LCDにおいて、CuMnに代表される銅配線を用いたゲート配線及び信号配線の電極端子33は、後述の製造工程を経ることによって、配線を酸化物47によって被覆した構造を成す。

【0067】

この酸化物47は酸化マンガンを主体としており、これに銅(Cu)あるいは珪素(Si)等が含まれることがある。これによって、大気雰囲気に対して安定であり、さらに、駆動回路との接続性に関してはこの酸化物層47が数nmの厚みであることから、熱圧着

50

あるいは電圧印加によって十分なコンタクト部の導電性を確保できる。さらに、ガラス等の絶縁物である基板との間に該酸化物を形成し、該基板との高い密着性を有する。

【0068】

その実施例を図20乃至図24に示す。さらに、耐環境性を確保するのは、通常、図20、図21のように透明電極71であるITOあるいはIZOあるいはITZOとの積層構造が採用される。この構造において、この酸化物層47は厚みが数nmであり、電圧印加によって十分な導電性を確保できる。なお、図25に図示する構成にすることにより、本発明のTFTE電極の製造方法として、既存の工程をそのまま利用することができるので、製造プロセスを大きく変更することなく実施することが可能になる。

【0069】

さらにまた、この酸化物層47は、透明電極71へのCuの侵入を防止する役割を持っており、耐環境性に優れた端子構造を提供する。さらにまた、図21、23に示すように、この酸化物層の膜圧が10nm～数10nmである場合には耐環境性の確保が可能であり、銅電極の単層で電極端子を形成できる。この場合、異方性導電フィルムとの電気的な接続は熱圧着によって可能である。さらに、図24には、パッシベーション層（保護膜）44を除去した電極端子の構造を示す。

[Cu合金]

【0070】

本発明の液晶表示装置に適用する、銅合金における添加元素について説明する。本発明の液晶表示装置に関して、TFTE-LCDにおけるゲート配線33、信号配線34、ゲート電極351、ソース電極352及びドレイン電極353に適用される、銅合金における添加元素は、酸化物形成自由エネルギーはCuより負の大きい値をとり、かつ、Cu中における添加元素の拡散係数（以下、特に断らない限り単に、拡散係数という。）がCuの自己拡散係数より大きい金属である。

【0071】

添加元素の拡散係数をCuの自己拡散係数より大きなものを選択することによって、Cu表面に速く到達させて、Cu合金表面に添加元素による酸化被膜層を優先的に形成させることができる。

【0072】

すなわち、これは、添加元素の拡散係数がCuの自己拡散係数より小さいと、添加元素がCu合金表面に到達するまでに相当の時間が必要なために、Cu合金表面ではCuO、Cu₂O等のCu酸化被膜層を形成してしまう。

【0073】

この場合、Cu酸化被膜層は強固でないために、酸素がCu酸化被膜層の内部に侵入し、Cu合金内部で添加元素の酸化物を形成する。さらに、Cuの酸化が進行すると金属状態のCuが次第に少なくなり、液晶表示装置の配線等を使用されている場合には、電気抵抗が大きくなる。

【0074】

そこで、本発明に適用する銅合金では、添加元素の拡散係数をCuの自己拡散係数より大きなものを選択することによって、この課題の解決を図った。

【0075】

次に、本発明に適用される銅合金の添加元素を、具体的に説明する。銅合金における添加元素としては、Cu合金中の添加量が0.1～25at %の範囲で固溶する添加元素が好適である。さらに、Cu合金中の添加量が0.5～15at %の範囲で固溶する添加元素がより好適である。最も好ましいCu合金中の添加量は、0.5～5at %である。Cu合金中で固溶状態にないと、添加元素が拡散しにくいからである。特に、Cuと金属間化合物を形成すると、添加元素は殆ど拡散しなくなるからである。

【0076】

さらに、Cu合金中の添加元素の添加量が0.1at %未満では、形成される酸化被膜層が薄くなってCuの酸化進行を阻止することができなくなる。一方、添加元素の添加

10

20

30

40

50

量が 25 at % を越えると、常温近傍で添加元素の固相が析出することがある。

【0077】

本発明に適用する Cu 合金における添加元素は、具体的に、Mn、Zn、Ga、Li、Ge、Sr、Ag、In、Sn、Ba、Pr 及び Nd からなる群から選択される、少なくとも 1 種である。また、添加元素は、Mn、Zn および Ga からなる群から選択される少なくとも 1 種の金属とすることがより好ましい。これらは単独でもよいし、複数の添加元素を同時に適用することもできる。特に、添加元素は、マンガン (Mn) であることが最も好ましい。Cu 合金には、不可避免的に、例えば、S、Se、Te、Pb、Si 等の不純物が混入する場合があるが、これらについて、例えば銅合金の電気伝導度、引張強度等の低下を招かない限り、許容される。

10

【0078】

本発明において、Cu 合金を形成する方法は、特に限定されない。すなわち、電界メッキ法、溶解メッキ法等のメッキ法、真空蒸着法、スパッタリング法等の物理蒸着法を用いることができる。このようにして成膜された Cu 合金を熱処理することで酸化被膜層が形成される。

【0079】

熱処理温度は、例えば、約 150 ~ 400 °C、好ましくは約 150 ~ 350 °C であり、さらに好ましくは約 150 ~ 300 °C である。本発明において、CuMn の配線を形成するために独立した熱処理を行うことも可能であるが、CuMn 上にパッシベーション層を形成する時に 150 ~ 400 °C の CVD 処理を行うので、CuMn 配線を形成するための独立した熱処理を製造工程から省くことができる。さらに、本発明において、かかる CVD 熱処理温度は 150 ~ 300 °C であることが好ましいが、この温度帯であっても CuMn 配線の形成が十分可能である。これは、近年の CVD 熱処理温度を下げるという要望に応えるものである。

20

【0080】

熱処理時間は、例えば 2 分 ~ 5 時間の範囲である。熱処理温度が 150 °C 未満では酸化被膜の形成に時間がかかり、生産性が低下する。一方、450 °C を越えると Cu 合金の添加元素が表面に拡散、到達する前に、Cu が酸化して酸化被膜を形成するという問題がある。また、熱処理時間が 2 分未満では酸化物膜厚が薄く、一方、5 時間を越えると酸化物被膜の形成に時間がかかり過ぎる。

30

【0081】

次に、本発明の銅合金の 1 種である CuMn において、低抵抗率を実現する一例を示す。熱処理によって CuMn は、配線あるいは電極本体とそれを被覆する酸化膜層になる。熱処理時間 (秒) とその配線本体の抵抗率 ($\mu\Omega \cdot \text{cm}$) との関係を加熱雰囲気中の酸素濃度 (ppm) をパラメータに実施例を図 26 に示す。

【0082】

図 26 の測定では、配線本体の上側の表層部にも Cu と Mn とを含む酸化物を形成し、この上層表層部の酸化物層を除去し、Cu 配線本体を露出させて Cu 配線本体の電気抵抗率を測定した。その結果によると、Cu 配線本体の抵抗率は極めて低く、酸素濃度 50 ppm、熱処理時間 4 分において $2.2 \mu\Omega \cdot \text{cm}$ であり、純粋な Cu バルク材料の電気抵抗率 $1.7 \mu\Omega \cdot \text{cm}$ に近い値になった。すなわち、TFT-LCD において、低抵抗配線を実現し、画質向上を図るに、十分な数値を実現することができた。

40

【0083】

CuMn の薄膜から Mn のほとんどが加熱処理によって逃げ出していまい、酸化物層を形成するので、配線本体は、純銅に近い抵抗率を実現することができるのである。

【0084】

また、図 27 には、同様に、熱処理時間に対する相対抵抗率を加熱時間をパラメータとした実施例を示す。加熱時間 150 °C ~ 400 °C において、加熱時間約 2 分で低抵抗率に飽和することがわかる。これは、工程時間としては十分に短く、TFT-LCD の製造に十分な数値である。

50

[シェーディング]

【0085】

次に、本発明の顕著な効果である、配線の低抵抗化による画像品質の向上のうち、特に、シェーディングの削減効果について、説明する。先ず、TFT-LCDの動作について、具体的に説明する。本発明に用いる表示装置は、画素がマトリックス状に配置されたLCDを用い、これをアクティブ・マトリックス方式(Active Matrix)LCD(AM-LCD)という。

【0086】

例えば、デジタルTV用TFT-LCDの場合、フルHD仕様ではその画素数が(1920×3)×1080になる。すなわち、走査線が1080であり、一方、1つの絵素は3原色(赤、緑、青)からなるために、水平方向を3倍し、信号線が5760になる。このTFT-LCDでは、画素を構成するTFTのゲート電極には、図28に示すゲート電圧 V_G が印加される。通常、 V_G は10-15Vとなる。

【0087】

一方、ソース電極には信号電圧 V_S が印加され、ゲート電圧パルスが走査信号になる。1画面を表示するフレーム周波数を60Hzとすると、フレーム時間は16.7msとなる。線順次走査で1080本の走査線を走査すると、ゲート電圧パルス幅は約16μsになる。

【0088】

図28のように、ゲート電圧パルスの周期は16.7ms、パルス幅は約16μsである。一方、液晶を駆動するために、ソース電極に印加される信号電圧は、LCD駆動電圧 V_{1c} を約5Vとすると、電圧振幅が2倍の約10Vになる。図28では、信号電圧と共通電極に印加される共通電圧 V_{com} との差分が液晶層駆動電圧 $V_p(t)$ になり、これを交流するためにフレーム毎に $V_p(t)$ の極性を反転する、フレーム反転方式での駆動波形の一例を示す。

【0089】

この場合、LCDの透過率は信号電圧を電圧変調して、ディスプレイの輝度を変調する。さらに、ゲート電圧パルスがオフの期間(これはほぼフレーム時間に相当する約16msになる)は、液晶層駆動電圧は保持される。

【0090】

この様子を図28に示す。液晶層駆動電圧は、書き込み時と保持状態からなる。また、LCDの透過率は液晶層駆動電圧 $V_p(t)$ の実効値に依存する。このため、LCD駆動電圧 V_{1c} は次式のように表わす。

$$\langle V_{1c} \rangle_{\text{rms}} = \frac{1}{2T_f} \sqrt{\int_{t=0}^{2T_f} \{V_p(+)-V_{com}\}^2 dt}$$

----- (1)

ところで、a-Si TFTのスイッチング時間は容量負荷を駆動することとa-Siの移動度が低く0.3-1.0cm²/Vsecであることからμsオーダーである。従って、ゲート電圧パルス幅16.7μsの間にTFTのスイッチ・オンに数μsを要する。

【0091】

さらに、液晶層が容量負荷であるために信号電圧の印加に遅れが生ずる。その結果、液晶層駆動電圧 $V_p(t)$ の立ち上がりに遅れが生ずることになる。さらに、フルHD仕様のTV用TFT-LCDでは、一つの行に5760個の画素が配置されている。ゲート配線には、配線の端部にゲート電圧パルスを印加して、一つの行に配置された複数のTFT

10

20

30

40

50

を同時に励起する。

【0092】

このとき、ゲート電圧パルスは、端部から各画素のゲート電極に伝播する。その伝播速度は、ゲート配線の抵抗値とゲート配線に寄生する電気容量が増大すると遅くなる。これをゲート電圧パルスの伝播遅延という。この伝播遅延が大きくなると、液晶層駆動電圧の書き込み時に書き込みに十分な時間を得られなくなり、各画素の液晶駆動電圧が所定の値に達することが出来なくなる。このため、液晶層の透過率にムラが生じ、すなわち、画面の明るさにムラが生ずる、シェーディングの原因になる。もちろん、上述したIPS液晶およびVA液晶でも、同様にシェーディングの原因になり得る。

【0093】

上述のゲート電圧パルスの伝播遅延のモデルを図29に示す。ゲート配線の各画素毎を抵抗Rと寄生容量Cとで等価的に表わすことができる。この各段毎のRCのゲート電圧パルスの遅延が累積し、終端のノードn5760では、その伝播遅延が数 μ sに達する。

【0094】

このときのLCDの明るさの分布を模式的に表わすと、ノーマリ・ホワイト・モードのLCDでは、ゲート配線に沿って明るさが徐々に変化し、終端では液晶層駆動電圧が十分でなく、本来の黒表示ではなく、明るくなってしまう。このため、ゲート配線の抵抗値を小さくすることによって、ゲート電圧パルスの伝播遅延が小さくなる。その結果、画面の明るさのムラ、つまりシェーディングが抑えられる。

【0095】

本発明では、上述の純銅に近い銅配線を用いることによって、このシェーディングを図示する図29のように、削減することができる。

【0096】

一方、ソース配線ではノード数が1080であり、ゲート配線に比較すると伝播遅延の問題は軽い。しかし、LCDパネルが大画面化するに伴い、ソース配線での伝播遅延が1-3 μ sと無視し得ない値になることから、CuMn合金をソース配線に適用して、この伝播遅延を軽減することはLCD画面の明るさのムラを軽減するのに有効である。

[ガラスとの密着性]

【0097】

次に、銅合金CuMnとガラスとの密着性について説明する。銅合金CuMnによって形成される薄膜配線及び電極は、加熱処理によって形成される酸化物層によって被覆される。

【0098】

液晶表示装置において、この配線及びこの電極は、ガラス基板及びこの絶縁層との間で、良好な密着性を有することが必須となる。その密着性は、一般に、テープテストによって判断される。表1に示すように、純Cu薄膜を絶縁膜SiO₂上に形成した場合には、密着性が得られずに剥離が生ずる。

【0099】

【表1】

表1:絶縁膜SiO₂上のCu及びCu/Mn二層膜のテープテスト結果

材質 (膜厚 nm)	加熱処理温度 (°C)						
	150°C	200°C	250°C	300°C	350°C	400°C	450°C
Cu(150nm)	×	×	×	×	×	×	×
Cu(150)/Mn(2)積層	△	○	○	○	○	○	○
Cu(150)/Mn(20)積層	△	○	○	○	○	○	○

○:密着性良好

×:剥離あり(密着性不良)

△:一部剥離あり

【0100】

一方、CuとMnの二層薄膜では、加熱処理によってそれらの界面にCuとSiとの相互拡散が生じ、それらの界面にはその組成式が $Cu_xMn_ySi_zO$ ($0 < X < Y$, $0 < Z < Y$) からなる酸化物層を形成する。これにより、絶縁層 SiO_2 との間で良好な密着性が得られる。

【0101】

密着性を評価するテープテスト試験法として、テープをCu薄膜表面につけて、引き剥がす際に薄膜の剥離状態を評価した。テープは、爪で押さえつけるくらい接着させてからはがす。

【0102】

この作業を薄膜の同一箇所でも10回程度繰り返し行い、基板と密着しているかどうか確認する。この試験法で、テープテスト試験法の結果を詳細に分析した。

10

【0103】

それによると、CuMn二層薄膜では、200℃以上の加熱処理によって低い電気抵抗率を示した。一方、密着性に関しては、150℃の加熱処理では、一部に剥離が見られた。250℃の加熱処理では、加熱時間が3分、30分、1時間、20時間、100時間の全ての条件において良好な密着性を示した。同様に、350℃の加熱処理においても良好な密着性を示した。

【0104】

Cu-4at%Mn合金を、 SiO_2 基板に成膜して400℃で30分熱処理した場合の界面密着強度を純Cuと SiO_2 の間に、半導体配線で多用されるTaを形成した場合と比較した例を図30に示す。密着強度は、ナノスクラッチ法によって測定し、横軸には6ミクロンの距離をスクラッチする時間をプロットし、スクラッチ速度を変化して測定したことを示す。どのスクラッチ速度においても、Cu-Mn/ SiO_2 の方がCu/Ta/ SiO_2 に比べて、大きい荷重を必要とし、密着強度が高いことを示している。

20

【0105】

絶縁膜 SiO_2 上のこの配線及びこの電極との界面を成すこの酸化物層では、図31、図32に示すように、組成式が $Cu_xMn_ySi_zO$ になり、非晶質である。このように、その界面では、Mnを主体とした酸化物層が形成されることによってCu配線と絶縁層との相互拡散を防止できる。さらにCuとSiが酸化物層との界面付近で連続的な濃度変化をしており、これによって良好な密着性が得られていると思われる。

30

【0106】

これにより、半導体層あるいは画素電極との密着性が高い酸化被膜を形成して、配線材料等の酸化を防止できると共に、導電率が高い配線、電極又は端子電極（特に、ソース電極あるいはドレイン電極）を備えた液晶表示装置及びその製造方法を提供することができる。そして、これらの課題を同時に満たし、実際の製造プロセスに適用可能な配線、電極又は端子電極（特に、ソース電極あるいはドレイン電極）を形成することが可能となる。

【0107】

なお、本実施例では、Cu-4at%Mn合金をスパッタ装置を用いてガラス基板上に成膜した。その後、純アルゴン雰囲気中において150～350℃の温度範囲で熱処理を行った。熱処理に要した時間は10分から60分とした。成膜後に熱処理を行わない試料、および熱処理を行った試料において、合金薄膜表面にスコッチテープを貼り付けてテープを剥がすことによって、薄膜が剥離するかどうかの評価（テープテスト）を行った。その結果、熱処理を行わない合金薄膜はガラス基板から剥離した。一方で、図34に示すように、200℃で20分以上、あるいは250℃以上の温度で10分以上の熱処理を行った場合は、合金薄膜はガラス基板に密着していた。同様のテープテストを純Cu薄膜においても行ったところ、全ての熱処理条件で剥離が生じた。このことから、Cu-Mn合金を用いて、200℃以上の温度で熱処理を行うことによって、ガラス基板に対して良好な密着性を示すことが明らかになった。

40

【0108】

図33に、Cu-Mn合金を250℃で10分の熱処理を行った後の断面TEM組織を

50

示す。上がCu-Mn合金薄膜の部分であり、下がガラス基板である。両層の界面には均一なコントラストを有する反応層が観察される。TEMに付属のX線エネルギー分散分光(XEDS)装置を用いて分析した結果、界面の反応層はMnを主体とする酸化物であることが判明した。この酸化物の形成が界面の密着性を改善できた理由である。

【0109】

抵抗率を減少するためには、界面層を形成するのに十分なだけのMnを添加するのが最適である。例えば、200nmの合金膜を250℃で10分の熱処理を行う場合には、6nmの厚さの界面層が形成される。界面層に含有されるMn量は約50%であるので、厚さにして3nm程度の純Mnが存在するのと同様である。よって、合金に添加されるべきMn濃度は体積比にして3/200のMnとなり、CuとMnの密度を考慮すると、Cu-Mn(1~2)原子%Mnが最適である。合金膜の厚さが100nmの場合は、この2倍のMn濃度が必要であり、合金膜の厚さが300nmの場合には、この1.5倍のMn濃度が必要である。

【0110】

また、Cu-Mn合金をガラス基板に成膜後、各温度で所定の時間の熱処理を行なった後の、テープテストによる密着性評価の結果を、図34に示す。この図では、剥離が生じたケースはXとして、場合によっては剥離が起こる場合は△として、剥離が全く生じない場合は○として表示している。なお、純Cuは、全条件で剥離が生じている。図34から、本発明においては、250℃以上の場合に、剥離が全く生じなくなる。

【0111】

なお、界面層を形成するのに必要な量以上のMnが添加されている合金の場合は、酸素を不可避不純物として含有する高純度Arガス(酸素濃度が0.1ppm以下)雰囲気中で熱処理を行えばよい。図35に350℃で熱処理を行った場合のガラス基板上の合金薄膜の抵抗率、ならびに表面に形成されたMn酸化物の厚さの時間変化を示す。図35に示したように、界面層を形成して合金膜中に残留したMnは、純Ar中に含まれる0.1ppm以下の酸素と反応して表面に酸化物を形成することによって、合金膜中から排出できる。図35に示したように、表面のMn酸化物の成長に伴って抵抗率が減少することが明らかになった。30分の熱処理後の抵抗率は純Cu薄膜と同等の値まで減少する。この状態での合金膜中のMn濃度をXEDSで調べたところ、Mnを検出することができず、Mn酸化物の形成によって余剰Mnは完全に合金膜中から排出できることが明らかになった。

〔製造プロセス〕

【0112】

本発明の液晶表示装置に関して、TFT-LCD(thin film transistor-liquid crystal display)の配線材料及び電極材料として用いる、銅合金に係わる酸化物層及び酸化物層の製造プロセスを説明する。

【0113】

図36には、TFT製造プロセスの基本を示す。金属、半導体、絶縁体の薄膜51を成膜し、マスク52およびレジスト53を用いたホットエッチングによってパターンを形成する。金属の成膜にはスパッタが用いられ、半導体と絶縁膜の成膜にはCVD(Chemical Vapor Deposition)が用いられる。エッチングには、ドライエッチングあるいはウェットエッチングが用いられる。配線となる金属にはウェットエッチングを用いることが多い。これを、4-5回繰り返して、TFTを製造する。

【0114】

その中から、露光用ホットマスクを5種用いる、5マスクのプロセスを図37に示す。その順序は、(1)マスク1により、ウェットエッチングに用いてゲートパターンを形成する。(2)マスク2により、ドライエッチングを用いてSiN/a-Si/n+a-Siの3層を一括加工し、パターンを形成する。(3)マスク3によって、ウェットエッチングを用いてソース/ドレイン電極のパターンを形成する。(4)マスク3によって、不純物を含むアモルファス・シリコン(n+a-Si)をドライエッチングを用いてチャネル

の構造を作る。(5)マスク4によって、パッシベーション層(保護膜)であるSiN膜をパターンニングする。(6)マスク5によって、透明電極であるITO(Indium Tin Oxide)膜をパターンニングする。これによって、TFT基板が製造される。

【0115】

図38に、標準的な5マスクのプロセスによって形成したTFT構造の断面を示す。図39に示すように、外部電極となるゲート端子部では、金属薄膜とITO膜との積層構造になる。図40には各画素の平面図を示す。

【0116】

本発明に係わる銅合金の添加元素を酸化物層の元素よりも酸化物形成自由エネルギーを負の大きい値にすることによって、上述の酸化物を還元して酸化被膜層を形成することができる。また酸化雰囲気であれば酸化物を還元することなく酸化被膜層を形成することができる。

10

【0117】

そして、本発明に関するTFT-LCDの配線材料及び電極材料として適用するCu合金を、酸素を含有する絶縁膜と接触させておくと、その界面でCu合金が拡散してきて添加元素が酸化して酸化被膜層を形成する。

【0118】

さらに、絶縁層に含まれる金属元素、Cu合金中のCu、添加元素がそれぞれ酸化物を形成して一つになって複合酸化物被膜を形成する。例えば、TFT基板がSiO₂等の酸化物を含む場合、基板上にCu合金中のゲート配線を設け、これを熱処理すると、ゲート配線を形成するCu合金中の添加元素が、基板とゲート配線の界面に拡散して、基板の酸素と反応して酸化物となり、これによって酸化被膜層を形成する。

20

【0119】

また、例えば、ゲート電極351の上には、SiNO等によって構成されたゲート絶縁膜37が設けられるが、製造過程で加熱処理を施すことで、ゲート電極351とゲート絶縁膜37との界面に(Cu、Si、添加元素)O_xで表される酸化物層を形成する。このようにして、TFT-LCDの配線材料および電極材料として銅合金を用いてその表面に酸化物層を設けることができる。

【0120】

本発明に係る液晶表示装置の製造方法を提供する。本発明に係わるTFT-LCDのTFT基板11の製造において、基板上に、Cuを主成分とし、その表面または基板との界面に、Cuに添加した添加元素の酸化物層を形成する銅合金を物理蒸着法又は化学気相成長法によって成膜する工程と、得られた銅合金膜をホットエッチングして各配線及び各電極のうち少なくとも一つを形成する。

30

【0121】

この場合において、銅合金は、添加元素がMn、Zn、Ga、Li、Ge、Sr、Ag、In、Sn、Ba、PrおよびNdからなる群から選択される少なくとも1種の金属であることが好ましい。また、この場合において、前記形成された配線あるいは電極のうち少なくとも一つの表面に酸化物層を形成する工程を有するものとすることができる。

【0122】

酸化物層形成工程における雰囲気ガスは、1ppm以上100ppm以下の酸素を含有するアルゴンなどの不活性ガスが望ましい。さらに、該雰囲気ガス中の酸素濃度は、5～50ppmであることが好ましい。あるいは、酸素を不可避不純物として含有するアルゴンガスを用いることもできる。さらにまた、酸化物形成工程は、配線あるいは電極のうち少なくとも一つを形成した後、150～400℃で、2分～50時間加熱して、配線あるいは電極の少なくとも一つの表面に、銅合金における添加元素の酸化物層を形成する工程とすることができる。

40

【0123】

絶縁膜SiO₂上に、純度99.9999%のCuと純度99.98%のMnからなるCu-2at%, Mn合金をターゲット材料として用いて、その合金の薄膜を成膜

50

し、150℃以上、450℃以下の温度で熱処理を施した。その後、オージェ電子分光法によって薄膜表面から深さ方向の組成を分析した。

【0124】

さらに、断面試料を作製して、その断面写真を図41に示す。透過電子顕微鏡とX線エネルギー損失分光器（EELS）を用いて組織観測と組成分析を行った。その結果の一例を図42に示す。Cu-Mn合金と絶縁基板との界面付近及びCu-Mn合金表面付近においてMnを主元素とする安定な酸化物層が数nm～20数nmの厚みで形成されている。

【0125】

図43には、熱処理時間に対する酸化物層の膜厚の変化を示す。表2には、CuMn合金中のMn原子濃度、熱処理時間、熱処理温度に対して、得られた酸化物層の膜厚を示す。図31および32には、酸化層の組成分布の拡大図を示す。Mnは、酸化物層のほぼ中心にピークを有する分布を示す。Cuは、配線本体側から酸化物層に侵入するが、絶縁膜へのCuの侵入を防止していることがわかる。

【0126】

【表2】

表2 形成された酸化被覆層の厚み

CuMn合金中の 原子濃度 (at・%)	熱処理時間 (分)	熱処理温度 (℃)	
		350℃	450℃
10%	20分	3.2nm	6.1nm
20%	30分	-	8.2nm

【0127】

本発明の液晶表示装置において、この銅合金としてCuMnを用いる場合、スパッタリング・ターゲットに関する要件を提供する。本発明に係わるTFTLCDでは、特に、ゲート配線での伝播遅延が大きくなる。これを軽減するには、上述のように、銅配線を用い、かつ、純銅に近い低抵抗の配線を実現するのが好ましい。

【0128】

図44は、CuMnを用いたゲート配線の断面図を示す。配線本体171及び酸化膜被覆層172からなる。その図44中のパラメータa, b, h, t₁, t₂は各部の寸法を表わす。a, bは数μm～10数μmであり、hは200～500nmである。t₁およびt₂は2～10nmである。この場合、配線本体171純銅に近い抵抗率を実現するには、熱処理によって形成される酸化膜被覆層172に含有されるMn量に相当するMn量が、熱処理前の配線本体171であるCuMnに含有されることが好ましい。したがって、スパッタリングのターゲットに含有される添加元素であるMnの含有量が規定される。

【有機EL】

【0129】

本発明は、TF型液晶表示装置に限定されるものではなく、有機EL表示装置にも適用が可能である。本発明に係わる有機ELの一例を図45に示す。ガラス基板201と、このガラス基板201上に順次積層された陽極（ITO）202、ホール輸送層（HTL

） 203、発光層（EML）204、電子輸送層（ETL）205及び電子輸送層205の上部に配置された陰極206から主として構成されている。発光層としては、例えばジアミン類等の有機物が用いられる。陽極202と陰極206とは電源を介して電極線によって電氣的に接続されている。各層の厚さは、例えば、数十nm程度である。

【0130】

有機EL表示装置には、基板181上でマトリックス状に交叉する走査線194と信号線195及び電源線196があり、走査線194と信号線195と電源線196に囲まれた画素領域198があり、一例としてこの画素領域198に有機EL素子191、駆動TFT192、スイッチTFT193がある。

【0131】

有機ELはガラス基板上に積層された陽極、正孔輸送層、有機発光層、電子輸送層及び陰極とを有する。1画素がTFT回路と有機EL素子からなり、複数の画素がマトリックス状に配置される、いわゆる、アクティブ・マトリックス有機EL表示装置である。

【0132】

1画素の等価回路を図46に示す。また、図47には、この画素の断面図を示す。例えば、ガラス基板181上に駆動用TFT部182と有機EL素子184、ここにTFTの電極183、金属からなる陰極185及び透明電極186があり、この例では光187は基板の下部へ発光される。

【0133】

アクティブ・マトリックス方式有機EL表示装置において、アクティブ・マトリックス方式液晶表示装置に発生したゲート電圧パルスの伝播遅延に起因する画像のムラが発生する。それに対処するに、導電率の高い配線材料として銅合金が用いられる。

【0134】

本発明の銅合金は、走査線及び信号線に有用である。本発明に係る有機EL表示装置において、走査線、信号線、電源線及びTFTの電極の少なくとも一つは、銅を主成分とし、配線あるいは電極を被覆した、銅に添加した添加元素の酸化物層を形成する銅合金からなる。その配線の断面は図44のような構造になる。

【0135】

さらにまた、銅合金は、添加元素が銅合金表面に拡散して、添加元素の酸化被膜層が形成される銅合金であってよい。さらにまた、添加元素は、Mn、Zn、Ga、Li、Ge、Sr、Ag、In、Sn、Ba、PrおよびNdからなる群から選択される少なくとも1種の金属とすることができる。また、添加元素は、Mn、ZnおよびGaからなる群から選択される少なくとも1種の金属とすることがより好ましい。さらに、添加元素をMnとすることが最も好ましい。

【0136】

さらにまた、外部引き出し電極端子の構造は、図20あるいは図21あるいは図22あるいは図23あるいは図24であることが好ましい。

【図面の簡単な説明】

【0137】

【図1】液晶表示装置（LCD）モジュールの断面の概念図

【図2】LCDパネルの断面の概念図

【図3】IPS液晶の概念図

【図4】画素部及びTFT部の平面図

【図5】画素部及びTFT部の断面図

【図6】画素部及びTFT部の等価回路図

【図7】TFTの断面図（スタガ型トップゲート構造）

【図8】TFTの断面図（逆スタガ型チャネルストップ構造）

【図9】TFTの断面図（逆スタガ型チャネルエッチ構造）

【図10】本発明になる画素部及びTFT部の断面の一例

10

20

30

40

50

【図 1 1】	本発明になる画素部及び T F T 部の断面の一例	
【図 1 2】	本発明になる画素部及び T F T 部の断面の一例	
【図 1 3】	本発明になる画素部及び T F T 部の断面の一例	
【図 1 4】	実験サンプルの断面図	
【図 1 5】	C u - M n 電極間の電圧 - 電流特性	
【図 1 6】	拡大写真および分析結果	
【図 1 7】	C u M n と半導体層との接合部の拡大図	
【図 1 8】	界面モデルの断面図	
【図 1 9】	界面モデルの断面図	
【図 2 0】	液晶表示装置 (L C D) モジュールの端子部の断面図	10
【図 2 1】	液晶表示装置 (L C D) モジュールの端子部の断面図	
【図 2 2】	液晶表示装置 (L C D) モジュールの端子部の断面図	
【図 2 3】	液晶表示装置 (L C D) モジュールの端子部の断面図	
【図 2 4】	液晶表示装置 (L C D) モジュールの端子部の断面図	
【図 2 5】	画素部及び T F T 部の断面の一例	
【図 2 6】	銅合金 (C u M n) における抵抗率 (1)	
【図 2 7】	銅合金 (C u M n) における抵抗率 (2)	
【図 2 8】	T F T の動作波形図	
【図 2 9】	ゲート電圧パルスの伝播遅延のモデル図	
【図 3 0】	半導体配線で多用される T a を形成した場合と比較した例である。	20
【図 3 1】	配線構造の組成図	
【図 3 2】	配線構造の組成の拡大図	
【図 3 3】	ガラス基板上の C u - M n 合金を 2 5 0 ° C で 2 0 分の熱処理を行った後の断面 T E M 組織写真	
【図 3 4】	C u - M n 合金をガラス基板に成膜後、各温度で所定の時間の熱処理を行なった後の、テープテストによる密着性評価の結果	
【図 3 5】	3 5 0 ° C で熱処理を行った場合の合金薄膜の抵抗率、ならびに表面に形成された M n 酸化物の厚さの時間変化	
【図 3 6】	T F T 製造プロセスの基本図	
【図 3 7】	T F T 製造の 5 マスク・プロセス	30
【図 3 8】	5 マスク・プロセスによる T F T の断面図	
【図 3 9】	外部へ引き出す電極端子の断面図	
【図 4 0】	画素部の平面図	
【図 4 1】	配線の酸化物被覆層の断面写真	
【図 4 2】	配線の酸化物皮膜層の組成	
【図 4 3】	酸化物被覆層の膜厚	
【図 4 4】	本発明になる配線構造の断面のモデル図	
【図 4 5】	有機 E L 素子の断面の一例	
【図 4 6】	有機 E L ディスプレイの画素の等価回路の一例	
【図 4 7】	有機 E L ディスプレイの断面の一例	40
【符号の説明】		
【 0 1 3 8 】		
1	L C D パネル	
2	駆動回路	
3	バックライト	
4	シャーシ	
5	a - S i 層	
6	n + a - S i 層	
7	S i O x 層	
8	酸化物層 : C u 、 S i を含む M n O x	50

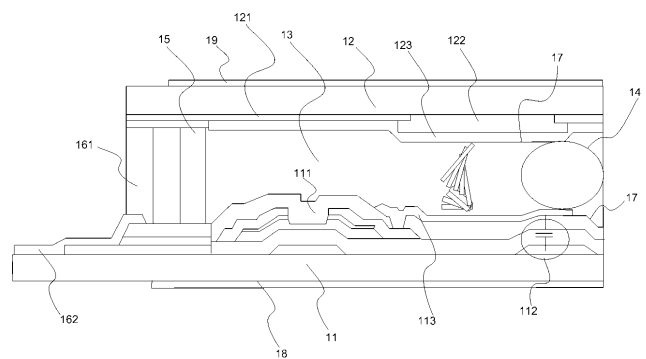
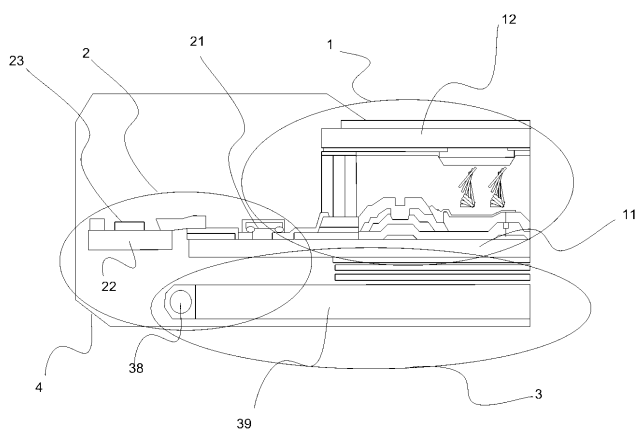
9	Cuを主体とする層	
10	酸化物層MnO _x	
11	TFT基板	
12	カラーフィルタ基板	
13	液晶層(LC層)	
14	スペーサ	
15	シール	
17	配向膜	
18	偏光フィルム	
19	偏光フィルム	10
21	LCDドライバLSI・チップ	
22	多層プリント板(PCB)	
23	コントロール回路	
31	画素部	
32	TFT部	
33	ゲート配線	
34	信号配線	
36	アモルファス・シリコン(a-Si)	
37	ゲート絶縁膜	
38	ランプ	20
39	導光板	
44	パッシベーション層(保護膜)	
45	不純物を含むアモルファス・シリコン(n+a-Si)	
46	ソース及びドレイン電極の酸化物層	
47	ゲート電極の酸化物層	
51	薄膜	
52	マスク	
53	レジスト	
71	ITO膜	
111	TFT	30
112	保持容量(C _s)	
113	画素電極	
121	ブラックマトリックス(BM)	
122	カラーフィルタ(CF)	
123	共通電極	
161	ショート部分	
162	接続パッド	
171	配線本体	
172	酸化膜被覆層	
181	基板	40
182	駆動TFT部	
183	TFTの電極	
184	有機EL素子	
185	陰極	
186	陽極(透明電極)	
187	発光	
191	有機El素子	
192	駆動TFT	
193	スイッチTFT	
194	走査線	50

- 195 信号線
- 196 電源線
- 198 画素領域
- 201 ガラス基板
- 202 陽極 (ITO)
- 203 ホール輸送層 (HTL)
- 204 発光層 (EML)
- 205 電子輸送層 (ETL)
- 206 陰極
- 311 バックライトユニット
- 351 ゲート電極
- 352 ソース電極
- 353 ドレイン電極

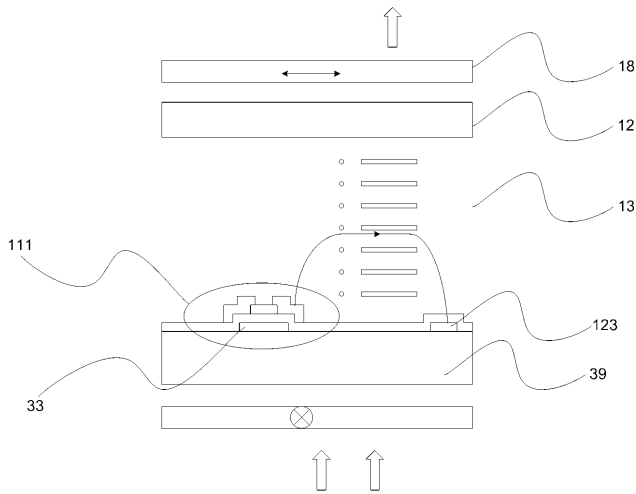
10

【図 1】

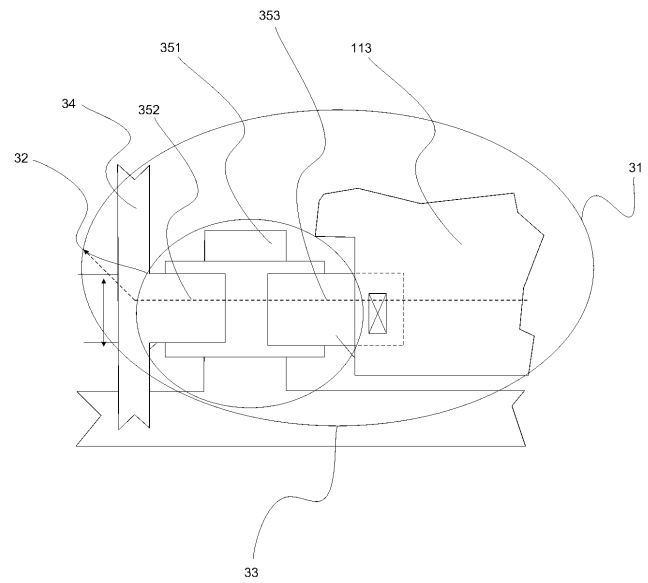
【図 2】



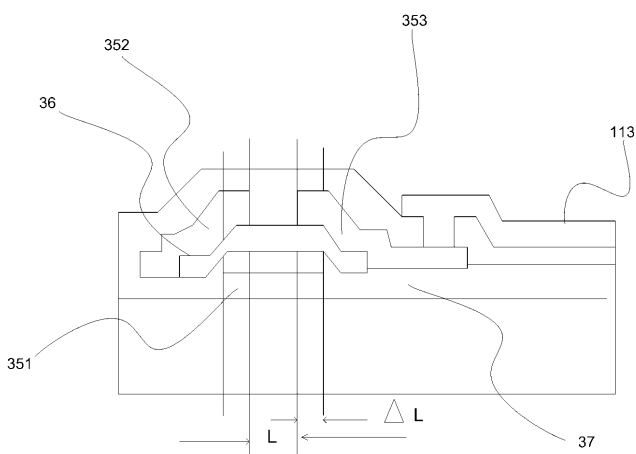
【図 3】



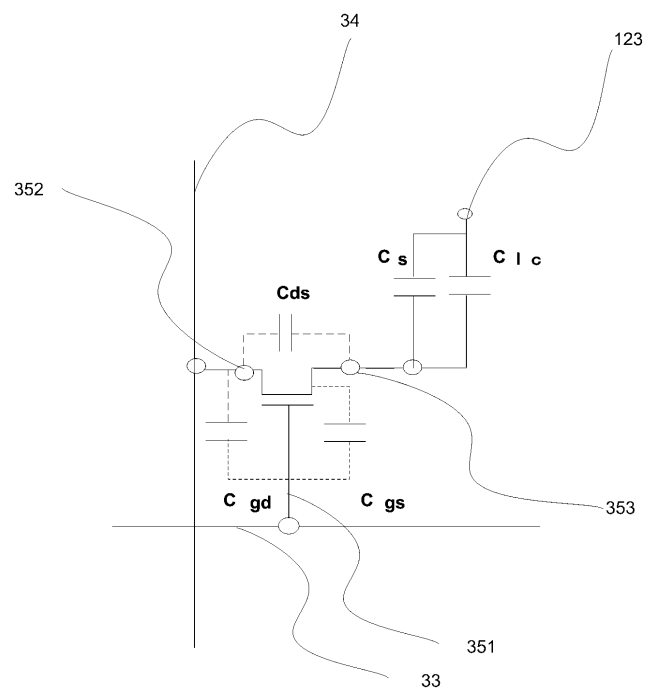
【図 4】



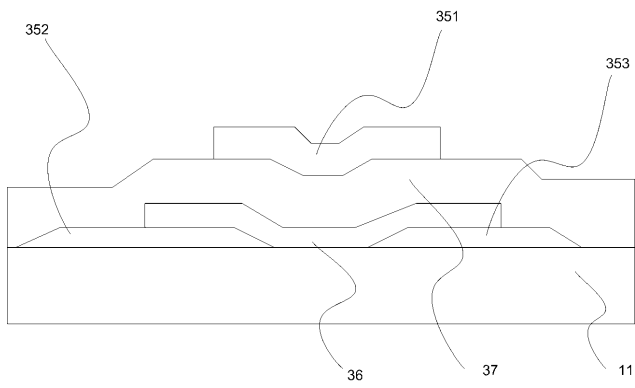
【図 5】



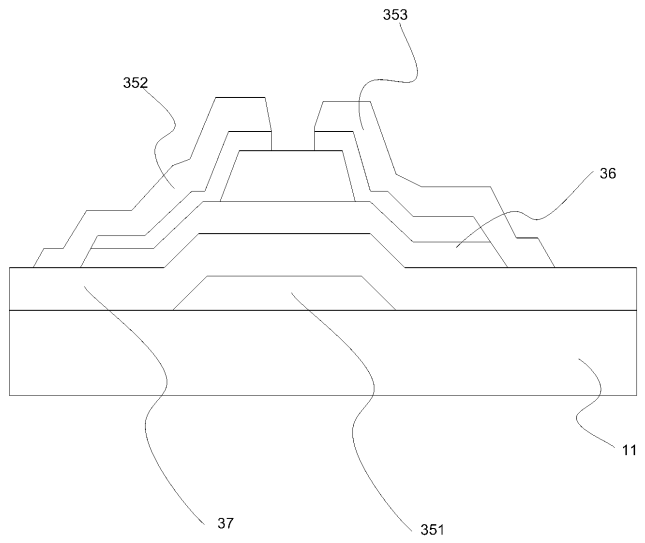
【図 6】



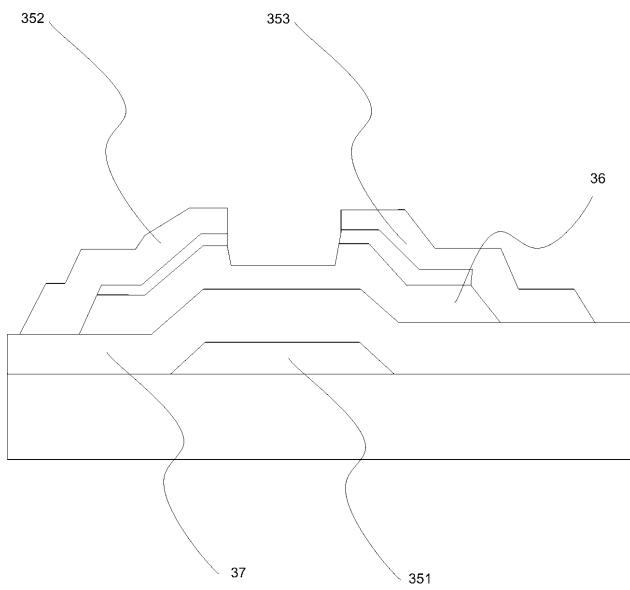
【図 7】



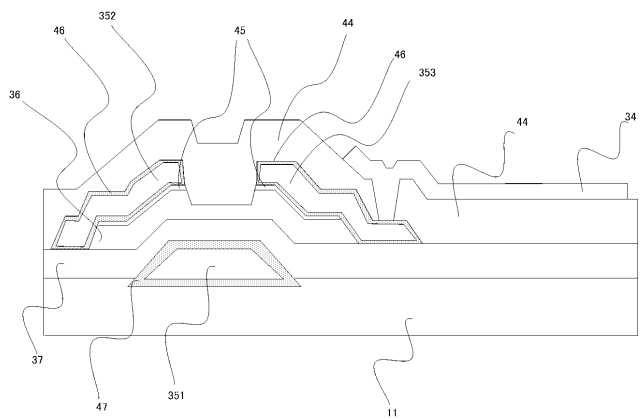
【図 8】



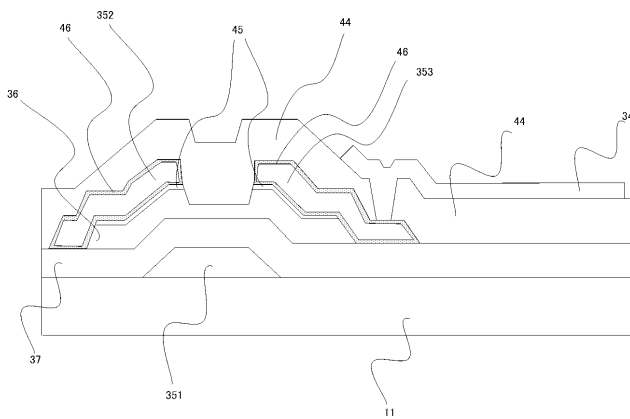
【図 9】



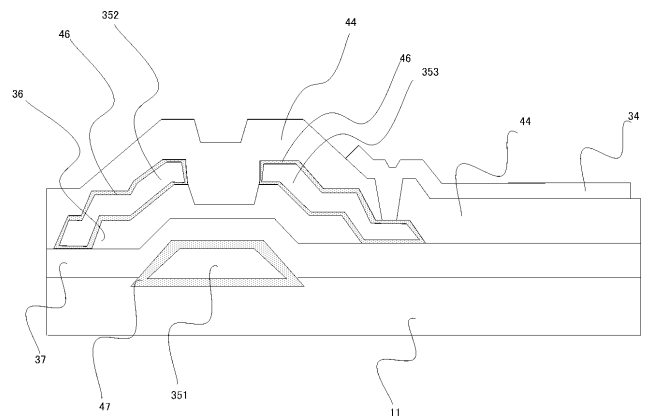
【図 10】



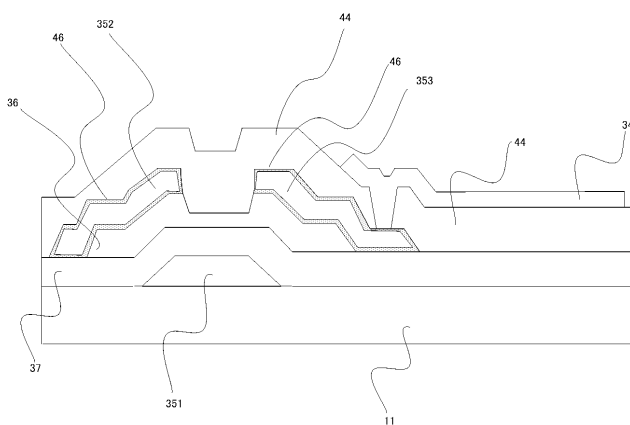
【図 1 1】



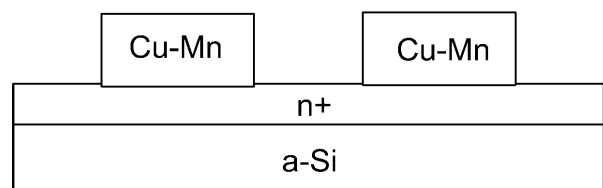
【図 1 2】



【図 1 3】



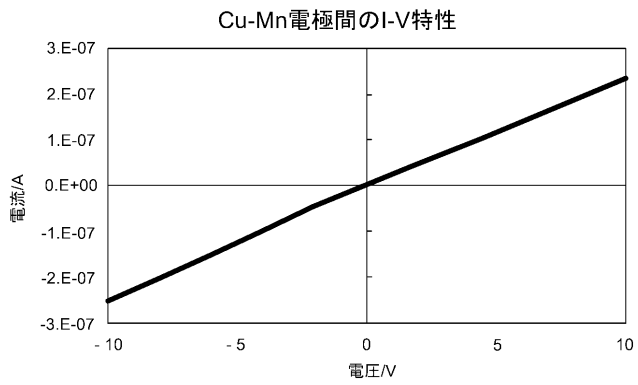
【図 1 4】



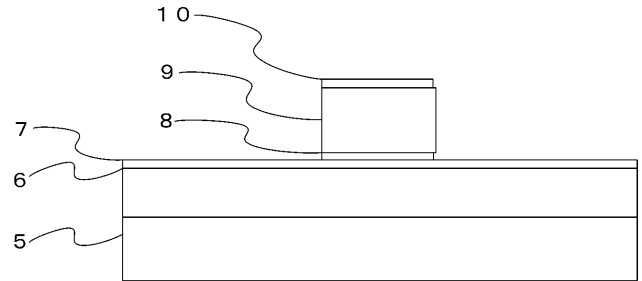
n+層をプラズマ酸化し、1.5nmのSiO₂層を形成
Cu-4at.%Mn合金を成膜
微量酸素雰囲気、250℃、30min熱処理

パッド間距離 40μm
接触抵抗 0.85Ωcm²

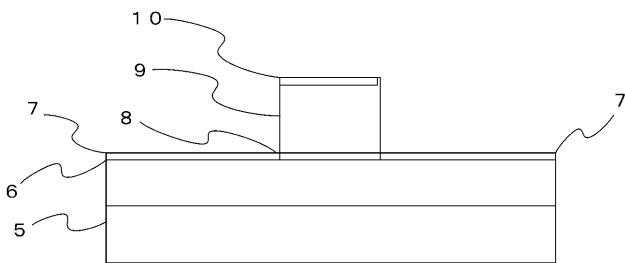
【図 15】



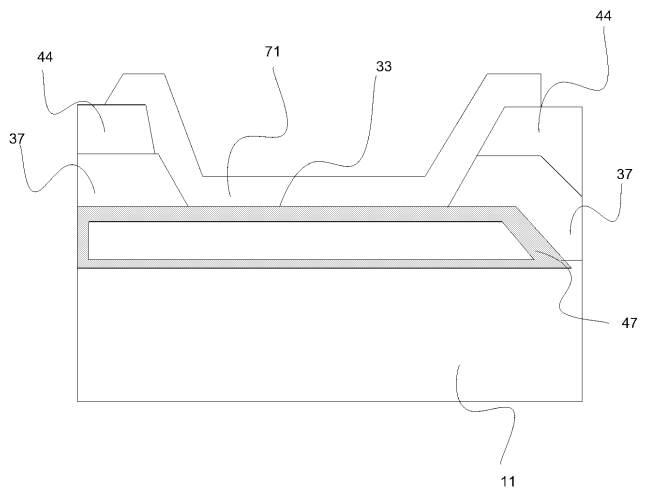
【図 18】



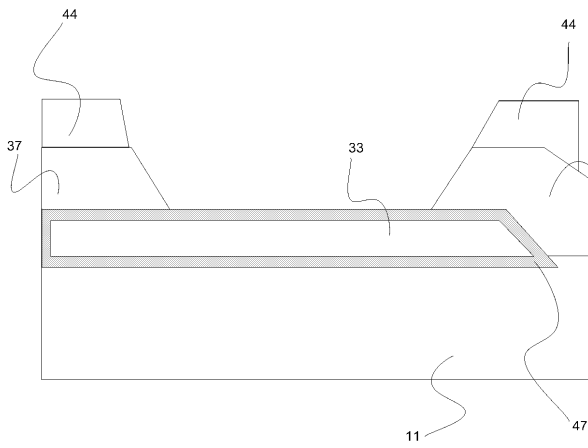
【図 19】



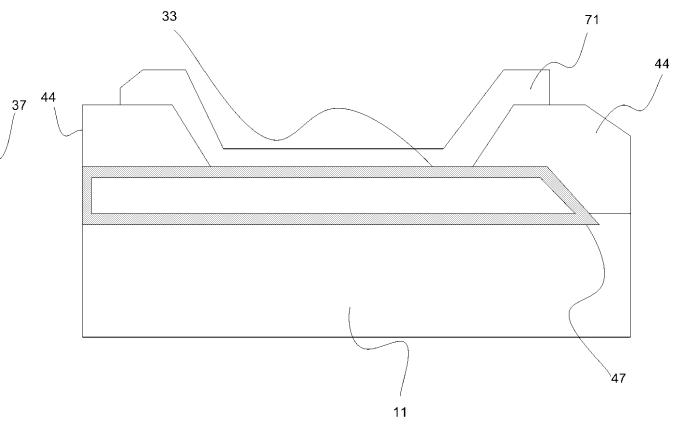
【図 20】



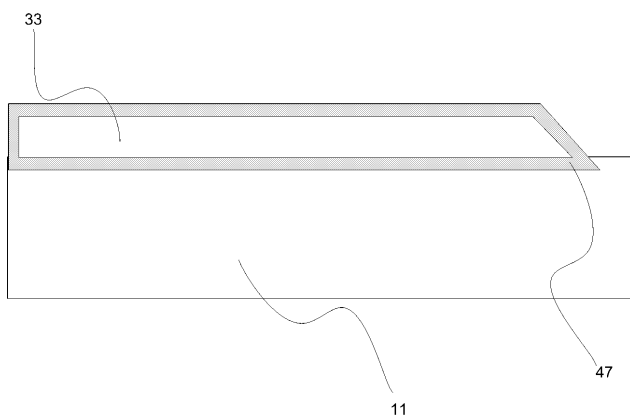
【図 2 1】



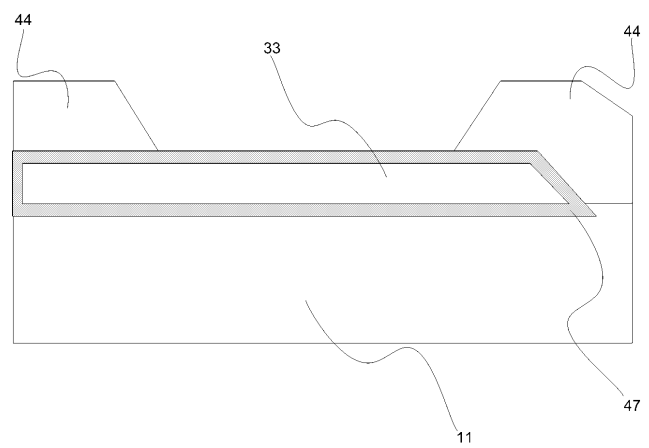
【図 2 2】



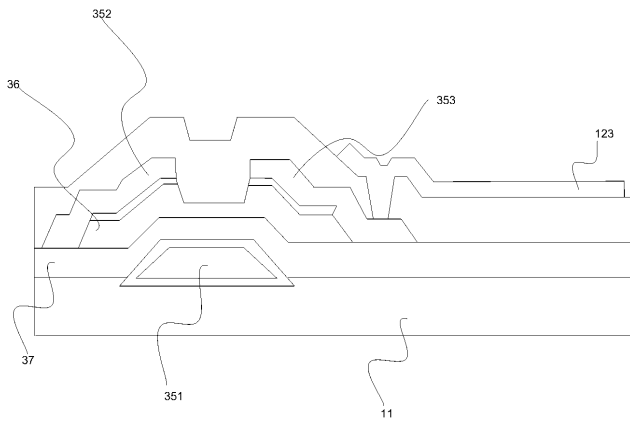
【図 2 3】



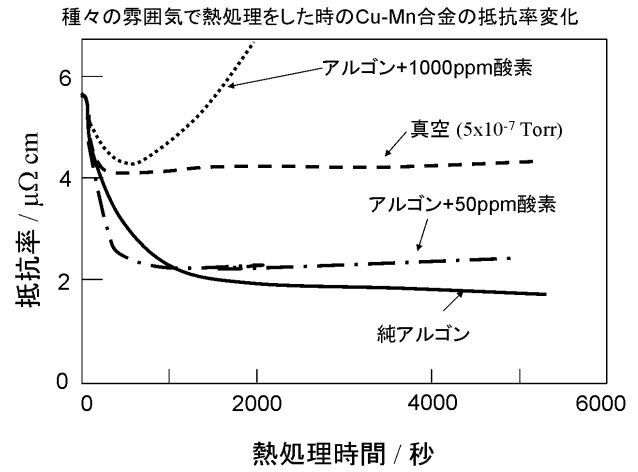
【図 2 4】



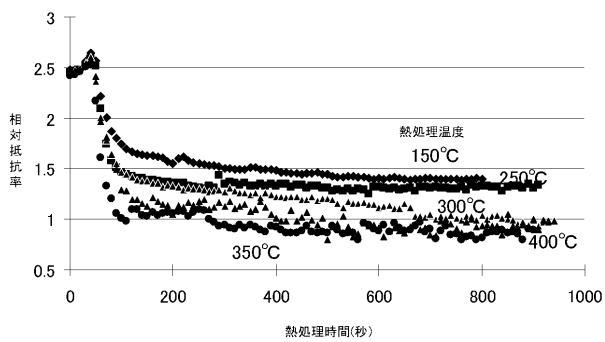
【図 2 5】



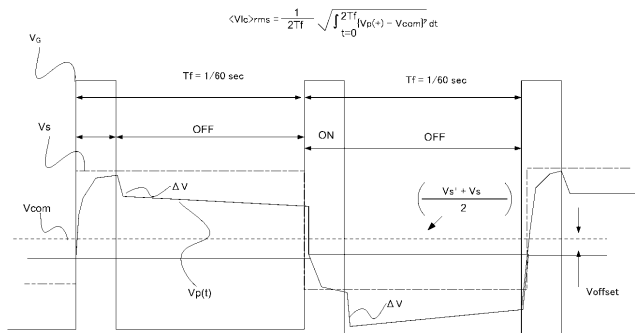
【図 2 6】



【図 2 7】



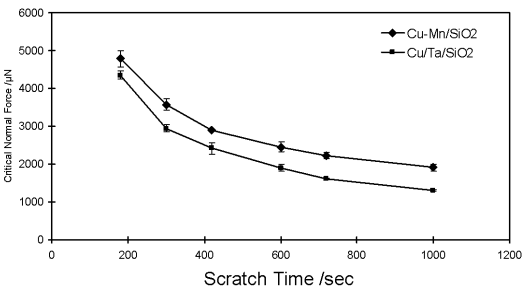
【図 2 8】



【図 3 0】

【図 3 4】

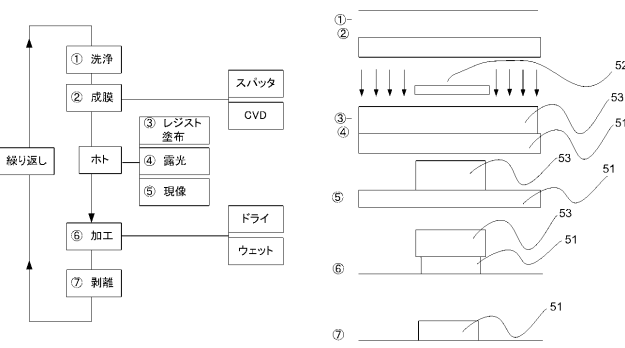
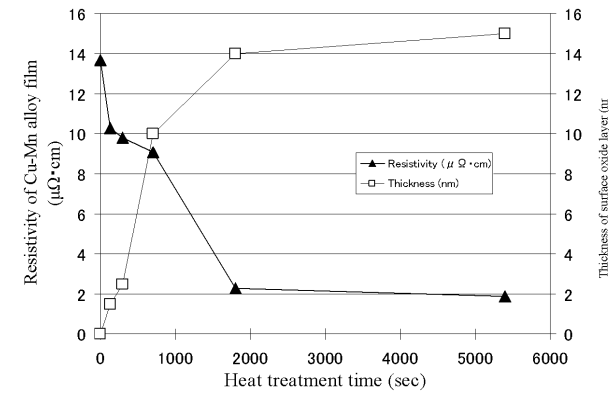
ナノスクラッチ法によって界面剥離に要する荷重値を測定した。スクラッチ時間(速度)を変化してもCu-Mnを剥がすほうがより大きい荷重を要する。



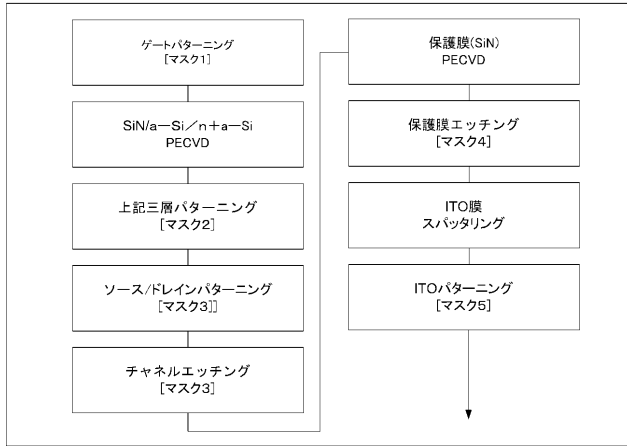
加熱時間(分) 加熱温度(℃)	10	20	30	60
150	×	×	×	×
200	×	△	○	○
250	○	○	○	○
300	○	○	○	○
350	○	○	○	○

【図 3 5】

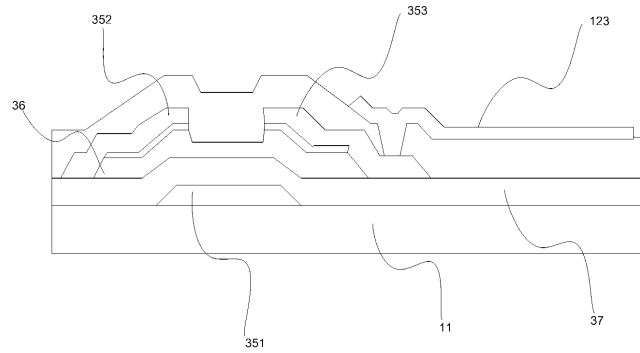
【図 3 6】



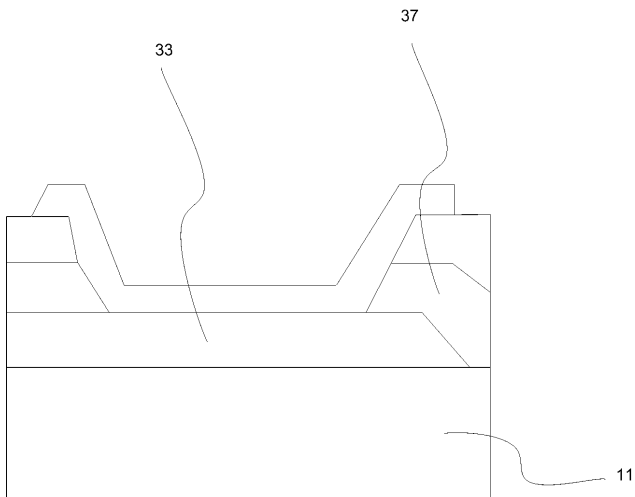
【図 37】



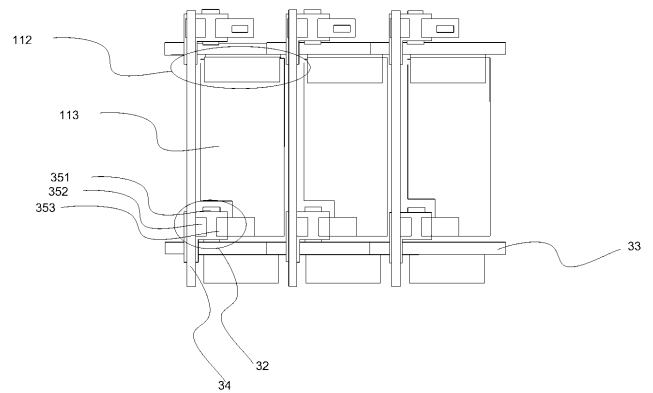
【図 38】



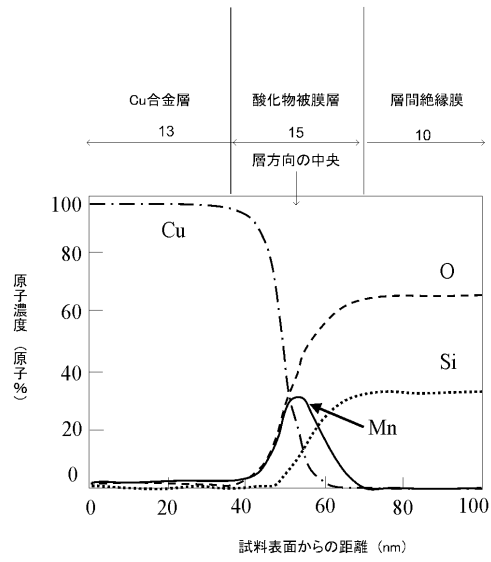
【図 39】



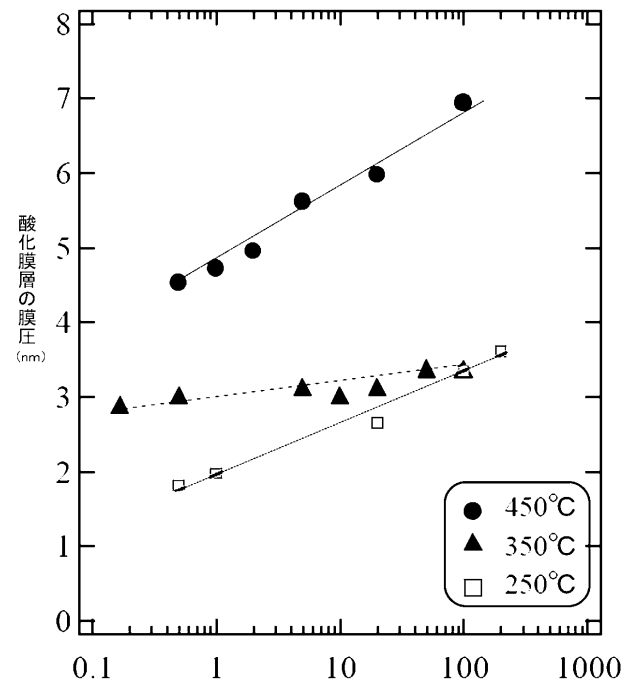
【図 40】



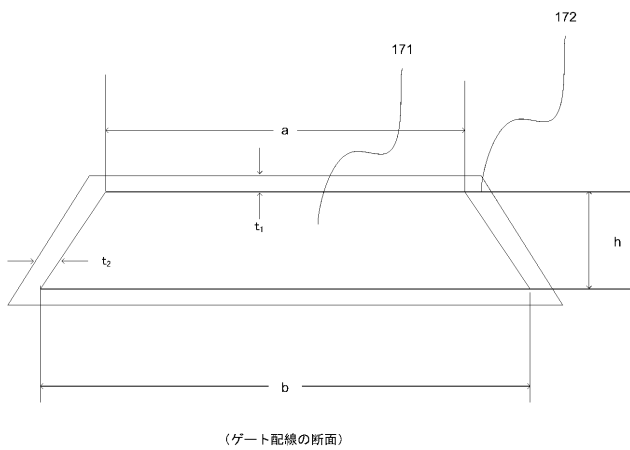
【図 4 2】



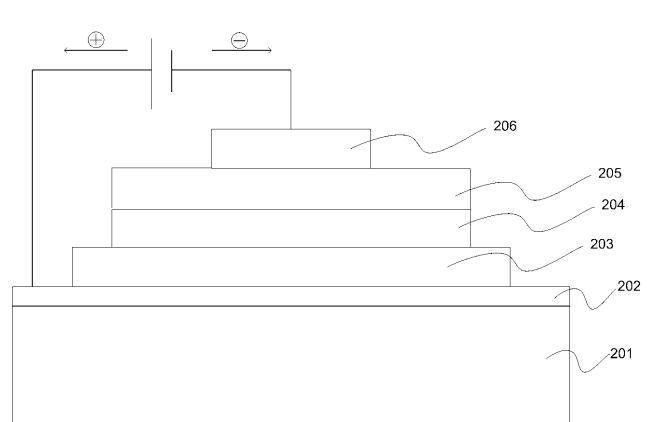
【図 4 3】



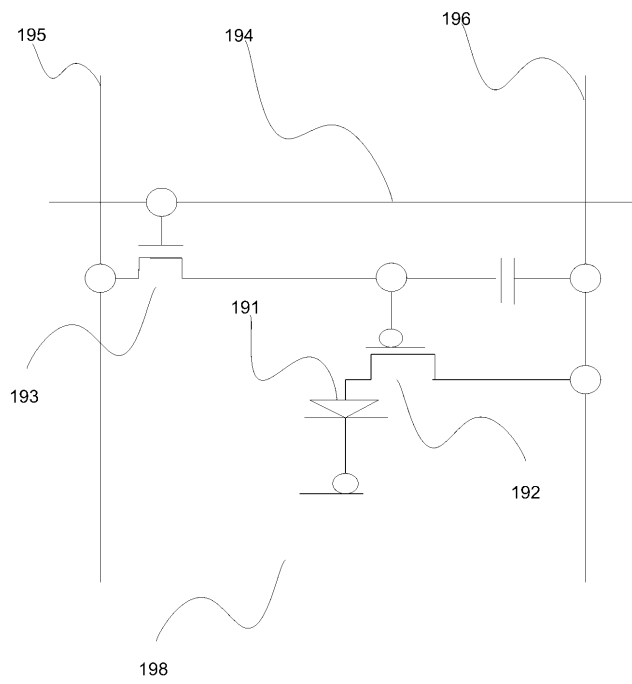
【図 4 4】



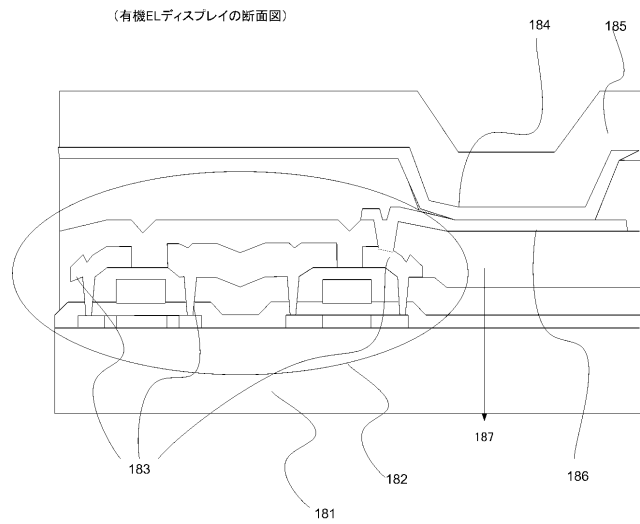
【図 4 5】



【図 4 6】

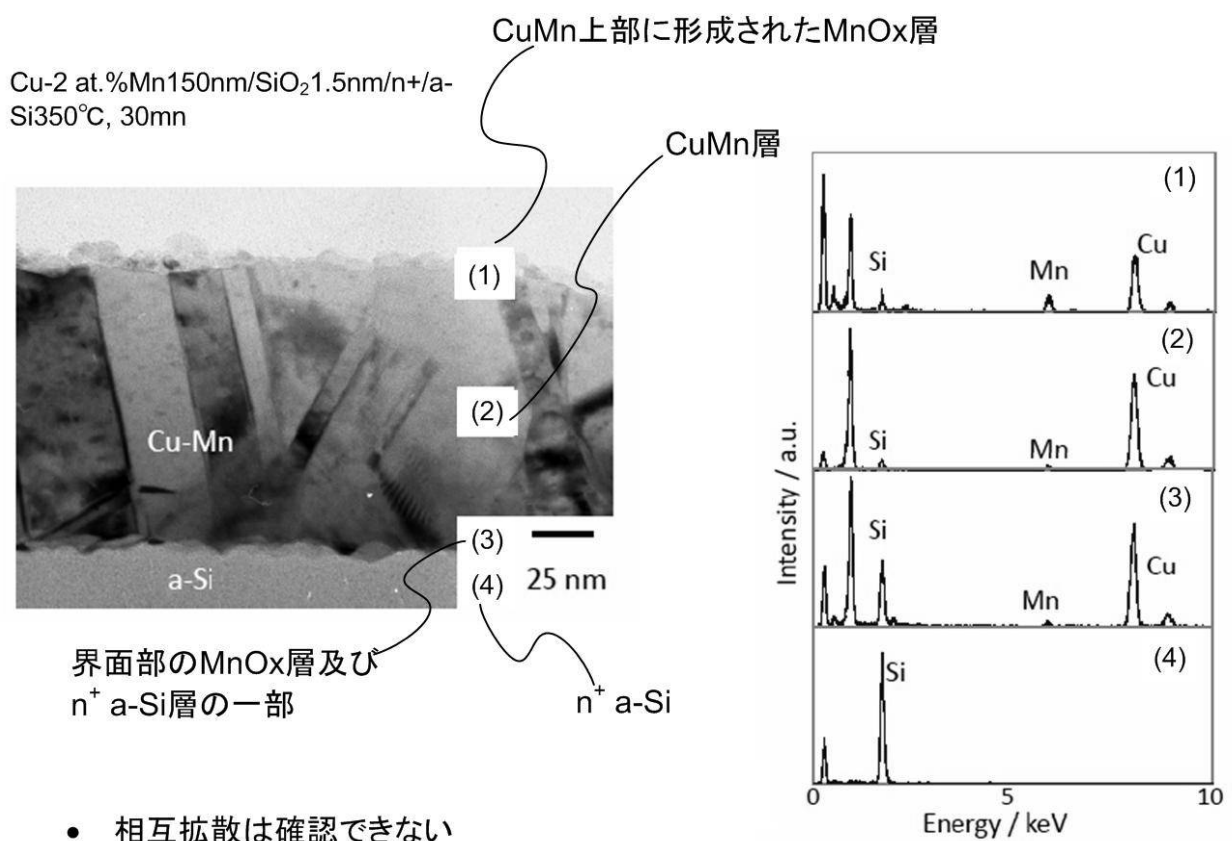


【図 4 7】



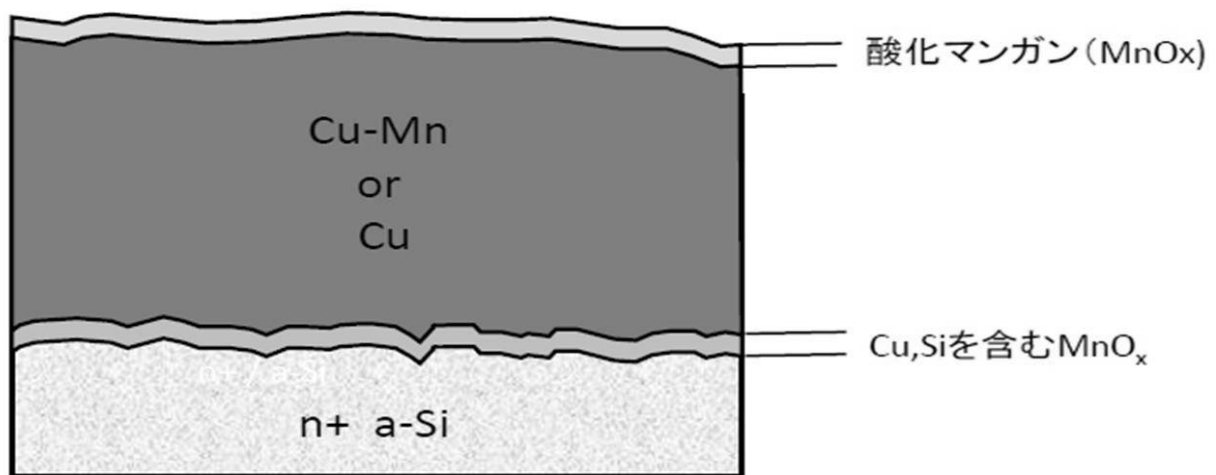
【図 16】

CuMnと半導体層との接合部の拡大写真と各部のXEDSによる分析結果
 XEDS: X線エネルギー分散分光法

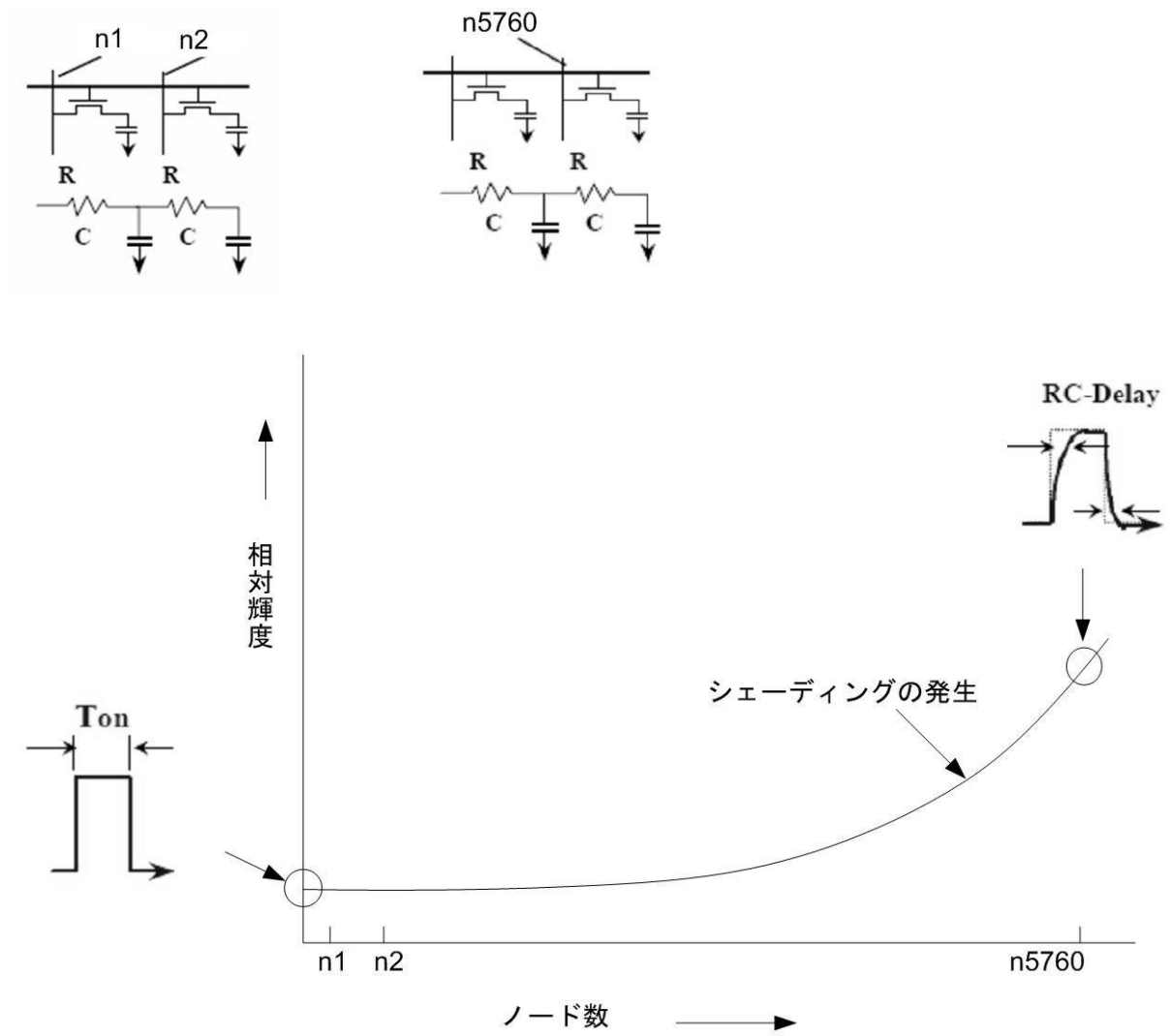


- 相互拡散は確認できない
- Mnは主に表面に存在する
- Cu-Mn膜中と界面とでMn量は余り変わらない

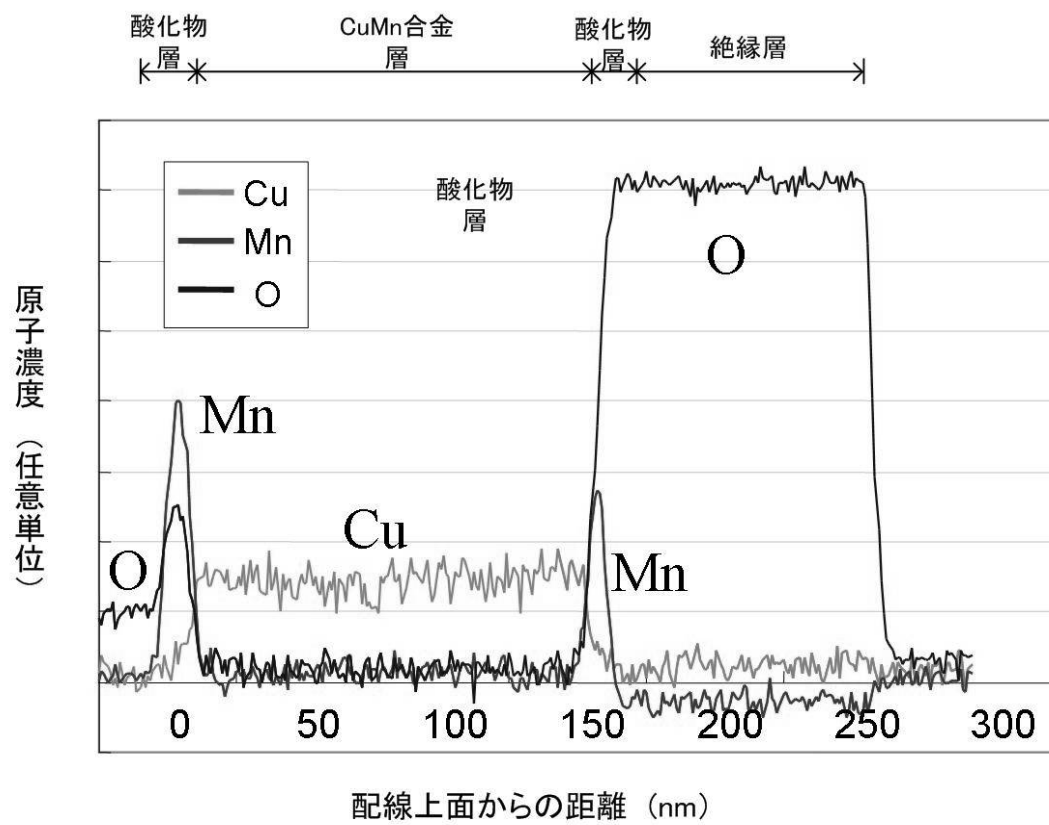
【図 17】



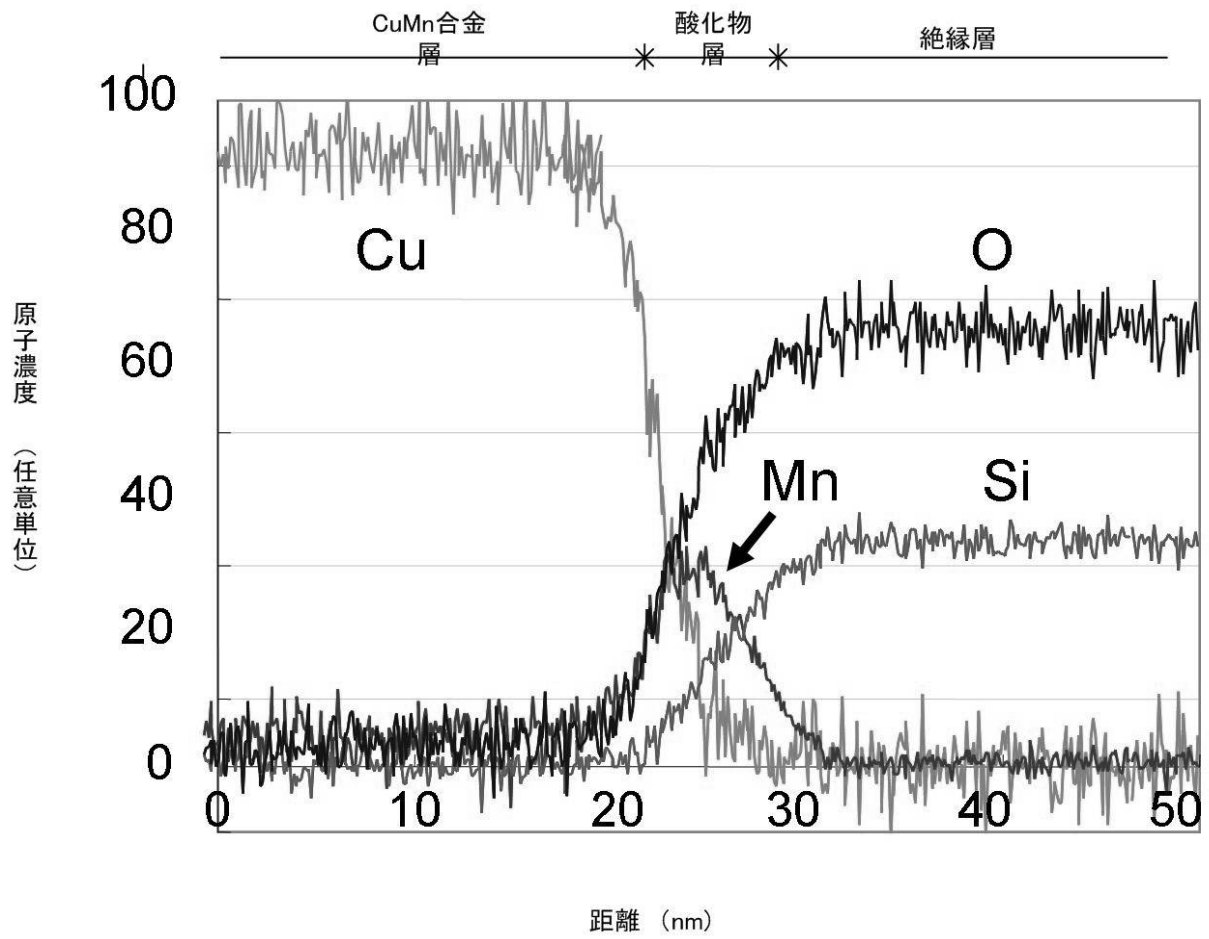
【図 29】



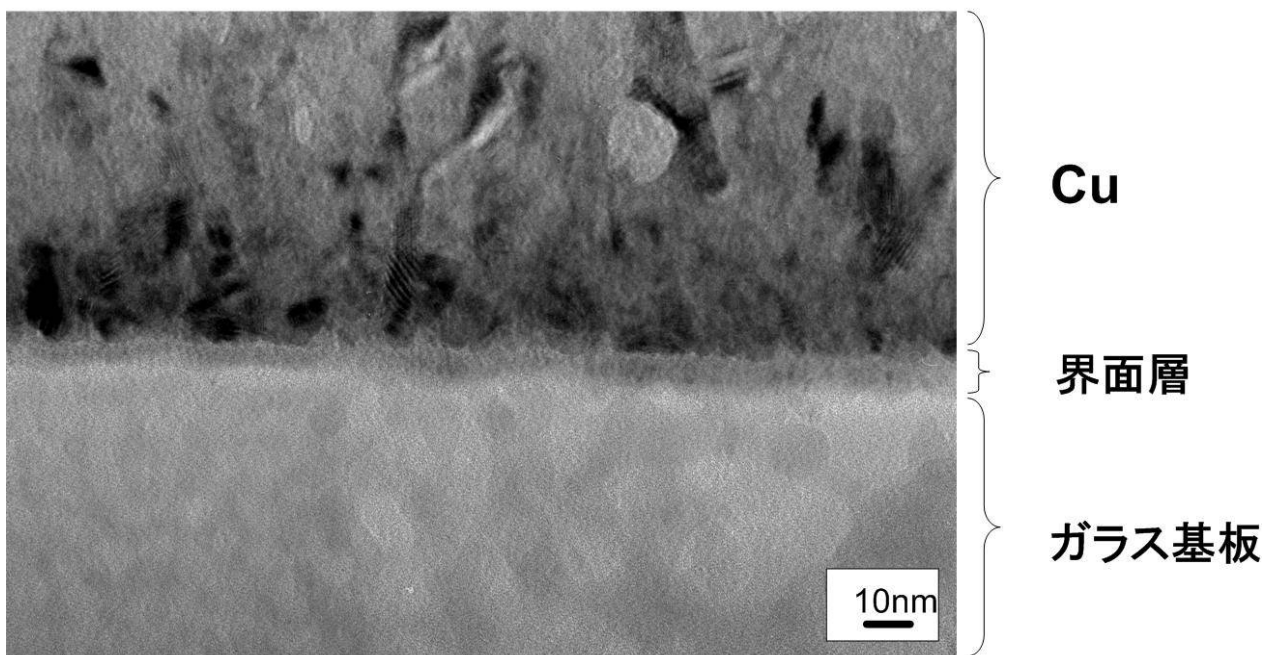
【図 3 1】



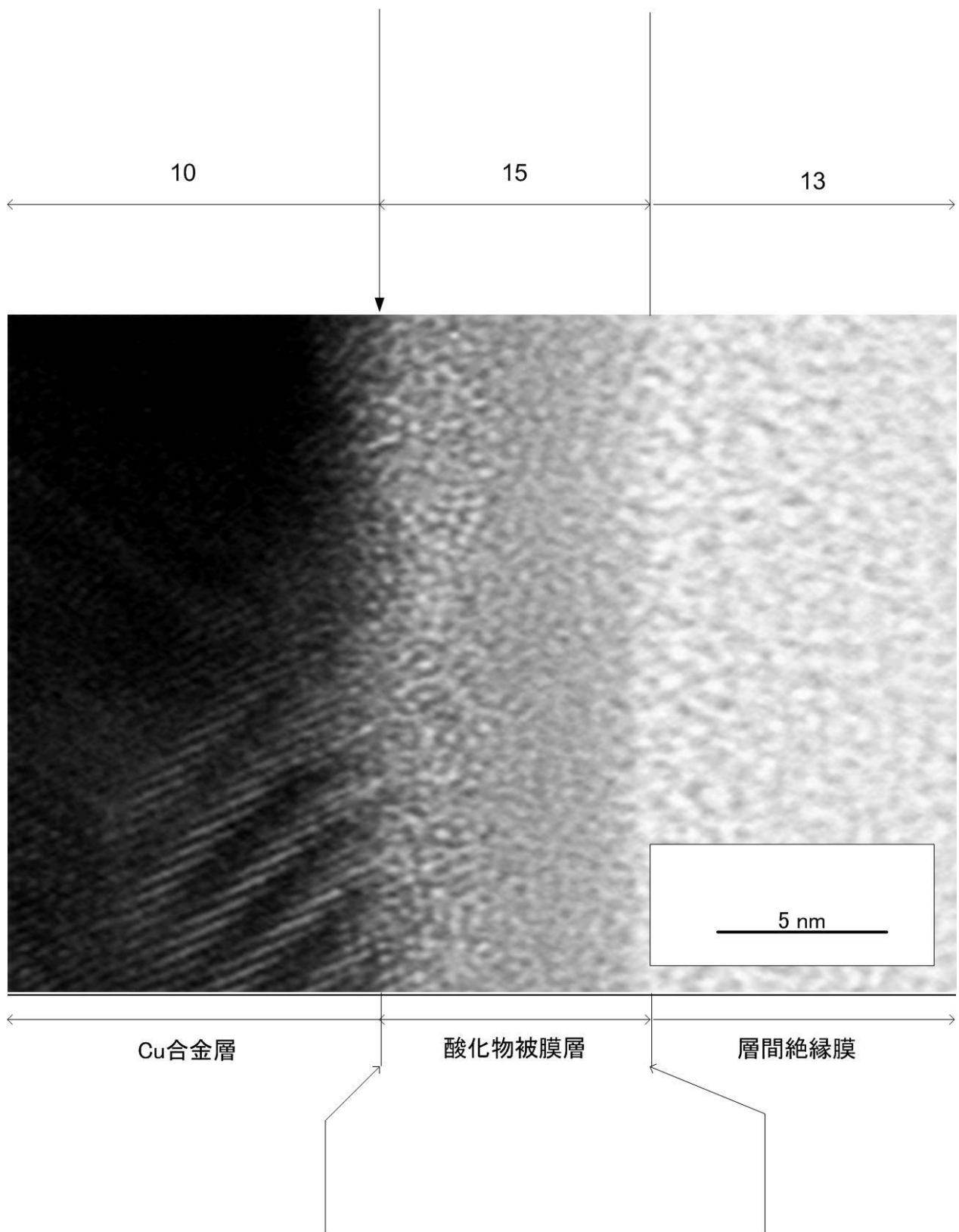
【図 3 2】



【図 3 3】



【図 4 1】



フロントページの続き

(72)発明者 川上 英昭

千葉県千葉市中央区千葉寺町三番地 1

コスモハイム千葉寺 3 0 1 号

Fターム(参考) 4M104 AA01 AA09 BB04 BB36 BB38 CC01 DD64 DD78 FF18 GG09
GG10 GG14 HH08 HH20
5F110 AA03 AA16 AA26 BB01 CC05 CC07 DD02 EE01 EE06 EE11
EE14 EE23 EE44 FF01 FF02 FF03 FF04 FF09 FF30 GG02
GG14 GG15 GG45 HK01 HK02 HK06 HK09 HK16 HK17 HK18
HK22 HK33 HK35 HK42 HL07 NN02 NN12 NN22 NN23 NN24
NN27 NN35 NN73 QQ09