(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年4月14日(14.04.2022)

WIPO | PCT

(10) 国際公開番号
WO 2022/075239 A1

(51) 国際特許分類:
B32B 15/088 (2006.01) *H05K 3/24* (2006.01)
H05K 1/03 (2006.01) *H05K 3/38* (2006.01)
H05K 3/18 (2006.01)

(21) 国際出願番号： PCT/JP2021/036551

(22) 国際出願日： 2021年10月4日(04.10.2021)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願 2020-171170 2020年10月9日(09.10.2020) JP

(71) 出願人: 住友電気工業株式会社 (**SUMITOMO ELECTRIC INDUSTRIES, LTD.**) [JP/JP]; 〒5410041 大阪府大阪市中央区北浜四丁目５番３３号 Osaka (JP).

(72) 発明者: 部谷 拓斗(**HIDANI Takuto**); 〒5410041 大阪府大阪市中央区北浜四丁目５番３３号 住友電気工業株式会社内 Osaka (JP). 三浦 宏介(**MIURA Kousuke**); 〒5410041 大阪府大阪市中央区北浜四丁目５番３３号 住友電気工業株式会社内 Osaka (JP).

(74) 代理人: 森田 剛史, 外(**MORITA Takeshi** et al.); 〒5540024 大阪府大阪市此花区島屋一丁目１番３号 住友電気工業株式会社内 Osaka (JP).

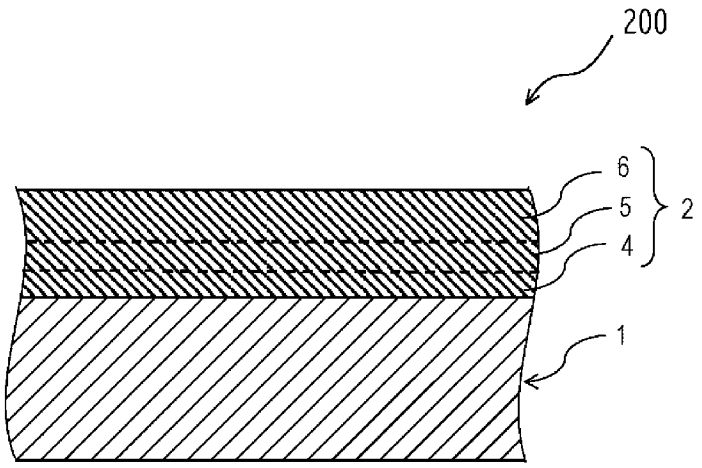
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY,

WO 2022/075239 A1

(54) **Title:** PRINTED CIRCUIT SUBSTRATE, PRINTED CIRCUIT, AND METHOD FOR MANUFACTURING PRINTED CIRCUIT SUBSTRATE

(54) 発明の名称： プリント回路用基材、プリント回路、及びプリント回路用基材の製造方法

FIG. 1



(57) **Abstract:** The disclosed printed circuit board is provided with: a base film mainly composed of polyimide; and a conductive layer formed on at least one surface side of the base film. The conductive layer has a metal sintered layer formed on the base film, and an electroless plating layer formed on the metal sintered layer. In the base film, the number of voids having a maximum width of 5 μm or more in a plane view is 10 or less per a reference unit area of 0.25 mm^2 in the surface of the base film.

［続葉有］

MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約:開示のプリント回路用基板は、ポリイミドを主成分とするベースフィルムと、前記ベースフィルムの少なくとも一方の面側に形成された導体層とを備え、前記導体層は、前記ベースフィルム上に形成された金属焼結層と、前記金属焼結層上に形成された無電解めっき層とを有し、前記ベースフィルム内において、平面視において最大幅５μｍ以上のボイドの数が、前記ベースフィルムの表面における０．２５ｍｍ^{2}の基準単位面積あたり１０個以下である。

明　細　書

発明の名称 ：

プリント回路用基材、プリント回路、及びプリント回路用基材の製造方法

技術分野

[0001] 本開示は、プリント回路用基材、プリント回路、及びプリント回路用基材の製造方法に関する。本出願は、２０２０年１０月０９日出願の日本出願第２０２０－１７１１７０号に基づく優先権を主張し、前記日本出願に記載された全ての記載内容を援用するものである。

背景技術

[0002] 特許文献１は、ポリイミドを主成分とするベースフィルムと導電層とを備えたプリント回路用基材を開示している。

[0003] 特許文献１の導電層は、金属粒子を含む導電性インクの塗布及び焼成により形成される第１導電層と、第１導電層の一方の面側に無電解めっきにより形成される第２導電層と、を有する。

[0004] 特許文献１のプリント回路用基材の製造方法は、ベースフィルム上の一方の面側への導電性インクの塗布及び焼成により第１導電層を形成する工程と、第１導電層形成後に、パラジウムを触媒として無電解めっきを施すことにより、第１導電層の表面に第２導電層を形成する工程と、無電解めっき後に、熱処理によりベースフィルム中にパラジウム分散させる工程と、を備える。

[0005] 特許文献１において、無電解めっきにより第２導電層を形成する工程は、第１導電層にパラジウムを吸着させる工程と、第１導電層が形成された積層体を無電解めっき液に浸漬することで、第１導電層の表面に、第２導電層となる銅などの金属を析出させる工程と、を備える。

先行技術文献

特許文献

[0006] 特許文献1：特開２０１６－１１９４２４号公報

発明の概要

[0007] 本開示のある側面は、プリント回路用の基材である。開示の基材は、ポリイミドを主成分とするベースフィルムと、前記ベースフィルムの少なくとも一方の面側に形成された導体層とを備え、前記導体層は、前記ベースフィルム上に形成された金属焼結層と、前記金属焼結層上に形成された無電解めっき層と、を有し、前記ベースフィルム内において、平面視において最大幅５μｍ以上のボイドの数が、前記ベースフィルムの表面における０．２５ｍｍ^{2}の基準単位面積あたり１０個以下である。

[0008] 本開示の他の側面は、プリント回路である。開示のプリント回路は、ポリイミドを主成分とするベースフィルムと、前記ベースフィルムの少なくとも一方の面側に形成された導電パターンを備え、前記導電パターンは最小導体幅及び最小導体間隔を有し、前記最小導体幅及び前記最小導体間隔のいずれか一方又は両方が２０μｍ以下であり、前記導電パターンは、前記ベースフィルム上に形成された金属焼結層と、前記金属焼結層上に形成された無電解めっき層を含み、前記ベースフィルム内において、平面視において最大幅５μｍ以上のボイドの数が、前記ベースフィルムの表面における０．２５ｍｍ^{2}の基準単位面積あたり１０個以下である。

[0009] 本開示の他の側面は、プリント回路用基材の製造方法である。開示の製造方法は、ポリイミドを主成分とするベースフィルムの一方の面側に、金属焼結層である第１導体層を形成する工程と、前記第１導体層上に、触媒を用いた無電解めっきにより第２導体層を形成する工程と、を備え、前記第２導体層を形成する工程は、無電解めっき液中の前記第１導体層に電位を印加する電解アシストによって前記無電解めっき液から前記触媒となる導体を前記第１導体層上に析出させることを含む。

図面の簡単な説明

[0010] [図1]図１は、実施形態に係るプリント回路用基材の概略断面図である。

[図2]図２は、実施形態に係るプリント回路用基材の製造方法を示すフローチャートである。

[図3]図３は、無電解めっき装置を示す概略平面図である。

[図4]図４は、プリント回路の概略断面図である。

[図5]図５は、ベースフィルムに含まれるスルーホールの内壁と周囲を示す概略断面図である。

[図6]図６は、参考例に係るプリント回路用基材の製造方法を示すフローチャートである。

[図7]図７は、参考例に係るプリント回路用基材の概略断面図である。

[図8]図８は、参考例に係るプリント回路用基材におけるボイド発生箇所の拡大断面図である。

[図9]図９は、図８に示す回路用基材からエッチングによって導体層を除去した後のベースフィルムの拡大断面図である。

[図10]図１０は、ベースフィルム表面におけるボイド発生箇所の拡大画像（模式図）である。

発明を実施するための形態

[0011] ［本開示が解決しようとする課題］

特許文献１のように無電解めっきにより導電層を形成すると、ポリイミドを主成分とするベースフィルム内にボイドが発生する。ボイドは、ベースフィルムの内部に生じる空洞である。ボイドは、ベースフィルムと導電層との界面近傍に形成され、ベースフィルム表面を局所的に膨張させる。

[0012] 本発明者らは、ベースフィルムに存在するボイドが、ファインパターンを有するプリント回路における回路不良の原因になることを見出した。ボイドは、数μｍ程度であって比較的小さい。このため、導電パターンの導体幅又は導体間隔がボイドに比べて十分に大きい通常のプリント回路の場合には、ボイドの存在はほとんど問題にならない。しかし、ファインパターンの場合、導体幅又は導体間隔が微細であるため、ボイドの存在によって回路不良が生じる。例えば、ボイドの大きさが、狭い導体幅と同程度かそれ以上である場合、ボイドにより膨張したベースフィルム表面上に導体が存在すると、導体が剥離し、導通不良が生じるおそれがある。また、導体の剥離により導体

間の絶縁不良が生じるおそれもある。

[0013] したがって、ポリイミドを主成分とするベースフィルムと無電解めっき層とを備えるファインパターンのプリント回路用の基板において、回路不良を抑制することが望まれる。

［本開示の効果］

[0014] 本開示によれば、ファインパターンを有するプリント回路の回路不良を抑制できる。

[0015] ［本開示の実施形態の説明］

[0016] （１）実施形態に係るプリント回路用基材は、ポリイミドを主成分とするベースフィルムと、前記ベースフィルムの少なくとも一方の面側に形成された導体層とを備え、前記導体層は、前記ベースフィルム上に形成された金属焼結層と、前記金属焼結層上に形成された無電解めっき層と、を有し、前記ベースフィルム内において、平面視において最大幅５μｍ以上のボイドの数が、前記ベースフィルムの表面における０．２５ｍｍ^{2}の基準単位面積あたり１０個以下である。特に、実施形態に係るプリント回路用基材が、ファインパターン（たとえば、最小導体幅及び最小導体間隔のいずれか一方又は両方が２０μｍ以下）のプリント回路に用いられたときに、回路不良を生じさせるおそれのあるボイドの数が少ないことで、ファインパターンのプリント回路における回路不良を抑制できる。ここでファインパターンとは、２０μｍ以下の最小導体幅と２０μｍ以下の最小導体間隔のうち両方又はいずれか一方を備える。

以下、本明細書で記載する「ボイド」は、特に記載がない限り、ベースフィルム内における、ベースフィルムと導体層との界面近傍に形成されるボイドである。

[0017] （２）前記導体層は、前記無電解めっき層上に電気めっき層又は金属箔層をさらに有してもよい。前記無電解めっき層上に電気めっき層又は金属箔層をさらに有する。前記電気めっき層又は金属箔層を形成することにより、導体層全体の厚さの調整が容易かつ正確に行える。金属箔層は極薄金属箔層であ

ってもよく、例えば、極薄銅箔層である。

[0018] （３）前記ボイドの数は、前記基準単位面積あたり５個以下であってもよい。ボイドの数がより少ないことにより、回路不良をより抑制できる。

[0019] （４）前記ベースフィルムはパラジウムを含まない。「ベースフィルムはパラジウムを含まない」とは、ベースフィルムにパラジウムを全く含まない、又はベースフィルムにパラジウムを実質的に含んでいないことをいう。「ベースフィルムにパラジウムを実質的に含んでいない」とは、ベースフィルムは、パラジウムが不可避的に含まれる含有量を除いて含んでいない。不可避的に含まれる含有量とは、例えば、導体層側のベースフィルム表面のポリイミドを切り出しＩＣＰ分析した結果である０．０５ｐｐｍ以上１０ｐｐｍ以下の含有量である。パラジウムを含まないことにより、ベースフィルムにおけるボイドの発生を抑制できる。

[0020] （５）前記ベースフィルムにおいて前記ボイドが存在しない箇所におけるベースフィルム表面に対する、前記ボイドが存在する箇所におけるベースフィルム表面の高さが、１．５μｍ以上であってもよい。ボイドの高さが１．５μｍ以上であると、ボイドによって回路不良が生じ易いが、前述のようにボイドの数が少ないことで、回路不良が適切に抑制される。ここで、ボイドの高さは、導体層が除去されたベースフィルムの表面をレーザ顕微鏡観察することによって計測される。

[0021] （６）実施形態に係るプリント回路は、ポリイミドを主成分とするベースフィルムと、前記ベースフィルムの少なくとも一方の面側に形成された導電パターンを備え、前記導電パターンは最小導体幅及び最小導体間隔を有し、前記最小導体幅及び前記最小導体間隔のいずれか一方又は両方が２０μｍ以下であり、前記導電パターンは、前記ベースフィルム上に形成された金属焼結層と、前記金属焼結層上に形成された無電解めっき層を含み、前記ベースフィルム内にいて、平面視の最大幅５μｍ以上のボイドの数が、前記ベースフィルムの表面における０．２５ｍｍ^{2}の基準単位面積あたり１０個以下である。回路不良を生じさせるおそれのあるボイドの数が少ないことで、ファイン

パターンプリント回路における回路不良を抑制できる。

[0022] （７）実施形態に係るプリント回路は、前記最小導体幅及び前記最小導体間隔のいずれか一方又は両方が１５μｍ以下である。回路不良を生じさせるおそれのあるボイドの数が少ないことで、ファインパターンプリント回路における回路不良を抑制できる。

[0023] （８）前記ベースフィルムは、厚さ方向に貫通するスルーホールを備える。

[0024] （９）実施形態に係るプリント回路用基材の製造方法は、ポリイミドを主成分とするベースフィルムの一方の面側に、金属焼結層である第１導体層を形成する工程と、前記第１導体層上に、触媒を用いた無電解めっきにより第２導体層を形成する工程とを備え、前記第２導体層を形成する工程は、無電解めっき液中の前記第１導体層に電位を印加する電解アシストによって前記無電解めっき液から前記触媒となる導体を前記第１導体層上に析出させることを含む。

[0025] ［本開示の実施形態の詳細］

[0026] 以下、本開示の実施形態の詳細を、図面を参照しつつ説明する。

[0027] ［プリント回路用基材］

[0028] 図１に示すプリント回路用基材２００は、絶縁性を有するベースフィルム１と、このベースフィルム１の少なくとも一方の面側に積層される導体層２とを備える。プリント回路用基材２００の導体層２に、回路の導電パターンを形成することで、プリント回路３００が製造される。プリント回路３００は、例えば、フレキシブルプリント回路（ＦＰＣ）である。

[0029] ［ベースフィルム］

[0030] ベースフィルム１は、シート状の部材である。このベースフィルム１は、プリント回路用基材２００を用いて形成されるプリント回路３００において、導電パターンを支持する。

[0031] 実施形態において、ベースフィルム１の材料は、ポリイミドである。ベースフィルム１は、主成分がポリイミドであれば足り、他の成分を含んでいてもよい。ここでいう「主成分」とは、含有量が５０ｗｔ％以上である成分を

いう。または「主成分」とは、含有されている成分のうち最も含有量が大きい成分をいう。導体層２の表面に形成される金属酸化物等との結合力が大きいという理由で、ポリイミドを用いてもよい。

[0032] ベースフィルム１の厚さは、プリント回路用基材２００を利用するプリント回路３００によって設定されるものであり特に限定されないが、例えばベースフィルム１の平均厚さの下限としては、５μｍであってもよく、１２μｍであってもよい。一方、ベースフィルム１の平均厚さの上限としては、２ｍｍであってもよく、１．６ｍｍであってもよい。ベースフィルム１の平均厚さが５μｍに満たない場合、ベースフィルム１の強度が不十分となるおそれがある。逆に、ベースフィルム１の平均厚さが２ｍｍを超える場合、プリント回路３００の薄板化が困難となるおそれがある。

[0033] 上記ベースフィルム１には、導体層２を積層する側の表面に親水化処理を施してもよい。上記親水化処理は、例えばプラズマを照射して表面を親水化するプラズマ処理であってもよいし、アルカリ溶液で表面を親水化するアルカリ処理であってもよい。ベースフィルム１に親水化処理を施すことにより、導電性インクのベースフィルム１に対する表面張力が小さくなるので、導電性インクをベースフィルム１に均一に塗り易くなる。

[0034] ［導体層］

[0035] 導体層２は、少なくとも、第１導体層４と、第２導体層５とを有する。導体層２は、第１導体層４と、第２導体層５と、この第２導体層５上に形成された第３導体層６をさらに有してもよい。第１導体層４は、金属粒子などの導体粒子を含む導電性インクの塗布及び焼成により形成される導体焼成層である。第１導体層４は、ベースフィルム１上に形成される。第２導体層５は、第１導体層４の一方の面側（ベースフィルム１と反対側）に無電解めっきにより形成される無電解めっき層である。第３導体層６は、例えば、第２導体層５の一方の面側（ベースフィルム１と反対側）に電気めっきにより形成される電気めっき層である。

[0036] 導体層２の厚さは、プリント回路用基材２００を用いてどのようなプリン

ト回路３００を作成するかによって定められる。導体層２の平均厚さの下限としては、特に限定されないが、１μｍであってもよく、２μｍであってもよい。一方、導体層２の平均厚さの上限としては、特に限定されないが、１００μｍであってもよく、５０μｍであってもよい。導体層２の平均厚さが１μｍに満たない場合、導体層２が損傷し易くなるおそれがある。逆に、導体層２の平均厚さが１００μｍを超える場合、プリント回路３００の薄板化が困難となるおそれがある。

[0037] ［第１導体層］

[0038] 第１導体層４は、金属焼結層である。金属焼結層は、例えば、金属粒子の焼結層である。第１導体層４は、例えば、金属粒子を含む導電性インクの塗布及び焼成により形成される。第１導体層４は、ベースフィルム１の一方の面に積層されている。プリント回路用基材２００では、導電性インクの塗布及び焼成により第１導体層４が形成されているので、ベースフィルム１の一方の面を容易に導電性の皮膜で覆うことができる。なお、導電性インク中の不要な有機物等を除去して金属粒子を確実にベースフィルム１の一方の面に固着させるため、第１導体層４は導電性インクの塗布後に焼成されることにより形成される。

[0039] 第１導体層４を形成する導電性インクは、導電性をもたらす導電性物質として金属粒子を含んでいる。本実施形態では、導電性インクとして、金属粒子と、その金属粒子を分散させる分散剤と、分散媒とを含むものを用いる。このような導電性インクを用いて塗布することで、微細な金属粒子による第１導体層４がベースフィルム１の一方の面に積層される。

[0040] 導電性インクに含まれる金属粒子を構成する金属は、特に限定されるものではないが、第１導体層４とベースフィルム１との間の密着力向上の観点より、その金属に基づく金属酸化物又はその金属酸化物に由来する基並びにその金属に基づく金属水酸化物又はその金属水酸化物に由来する基が生成されるものであるものであってよく、例えば銅、ニッケル、アルミニウム、金又は銀を用いることができる。この中でも、導電性がよく、ベースフィルム１

との密着性に優れるため、銅を用いてもよい。

[0041] 導電性インクに含まれる金属粒子の平均粒子径の下限としては、１ｎｍであってもよく、３０ｎｍであってもよい。一方、上記金属粒子の平均粒子径の上限としては、５００ｎｍであってもよく、１００ｎｍであってもよい。上記金属粒子の平均粒子径が１ｎｍに満たない場合、導電性インク中での金属粒子の分散性及び安定性が低下するおそれがある。逆に、上記金属粒子の平均粒子径が５００ｎｍを超える場合、金属粒子が沈殿し易くなるおそれや、導電性インクを塗布した際に金属粒子の密度が均一になり難くなるおそれがある。

[0042] 第１導体層４の平均厚さの下限としては、０．０５μｍであってもよく、０．１μｍであってもよい。一方、上記第１導体層４の平均厚さの上限としては、２μｍであってもよく、１．５μｍであってもよい。上記第１導体層４の平均厚さが０．０５μｍに満たない場合、第１導体層４に切れ目が生じて導電性が低下するおそれがある。逆に、上記第１導体層４の平均厚さが２μｍを超える場合、導体層２の薄膜化が困難となるおそれや、第１導体層４の空孔に後述する第２導体層５形成時に金属を充填できず、第１導体層４ひいては導体層２の導電性及び強度が不十分となるおそれがある。

[0043] ［第２導体層］

[0044] 第２導体層５は、無電解めっきにより第１導体層４の表面、つまりベースフィルム１と反対側の面に積層されている。このように第２導体層５が無電解めっきにより形成されているので、第１導体層４を形成する金属粒子間の空隙には第２導体層５の金属が充填されている。第１導体層４に空隙が残存していると、この空隙部分が破壊起点となって第１導体層４がベースフィルム１から剥離し易くなるが、この空隙部分に第２導体層５を構成する金属が充填されていることにより第１導体層４の剥離が抑制される。

[0045] 無電解めっきに用いる金属として、導通性のよい銅、ニッケル、銀等を用いることができるが、第１導体層４を形成する金属粒子に銅を使用する場合には、第１導体層４との密着性を考慮して、銅又はニッケルを用いてもよい

。なお、無電解めっきに用いるめっき液は、ニッケル以外の金属を無電解めっきに用いる場合、めっき金属に加えてニッケル又はニッケル化合物を含有させたものを用いてもよい。

[0046] 無電解めっきにより形成する第２導体層５の平均厚さの下限としては、０．２μｍであってもよく、０．３μｍであってもよい。一方、無電解めっきにより形成する第２導体層５の平均厚さの上限としては、１μｍであってもよく、０．５μｍであってもよい。無電解めっきにより形成する第２導体層５の平均厚さが０．２μｍに満たない場合、第２導体層５が第１導体層４の空隙部分に十分に充填されず導電性が低下するおそれがある。逆に、無電解めっきにより形成する第２導体層５の平均厚さが１μｍを超える場合、無電解めっきに要する時間が長くなり生産性が低下するおそれがある。

[0047] ［第３導体層］

[0048] 第３導体層６は、例えば、無電解めっきにより形成される第２導体層５の表面に、電気めっきにより積層して形成される。この場合の第３導体層６は、電気めっきにより形成される電気めっき層である。また、第３導体層６は、第２導体層５の表面に設けられた金属箔層であってもよい。金属箔層は極薄金属箔層であってもよく、例えば、極薄銅箔層である。金属箔層の厚さは、例えば、０．５μｍ以上１０μｍ以下である。このように、第２導体層５の表面に第３導体層６を積層することによって、導体層２の厚さの調整が容易かつ正確に行え、また比較的短時間でプリント回路３００を形成するのに必要な厚さの導体層を形成することができる。

[0049] 第３導体層６を形成する電気めっきに用いる金属として、導通性のよい銅、ニッケル、銀等を用いることができる。第３導体層６が極薄銅箔層である場合は、熱圧着等で接合させることで積層させることができる。

[0050] 第３導体層６の厚さは、必要とされる導体層２全体の厚さに応じて定められる。

[0051] ［プリント回路用基材の製造方法］

[0052] 図２は、図１に示すプリント回路用基材の製造方法の手順を示している。

[0053] 実施形態において、プリント回路用基材の製造方法は、導電性インク調製工程（ステップＳ１１）と、導電性インク塗布焼成工程（ステップＳ１２）と、無電解めっき工程（ステップＳ１４）と、熱処理工程（ステップＳ１５）と、電気めっき工程（ステップＳ１６）と、を備える。

[0054] ［調製工程（ステップＳ１１）］

[0055] ステップＳ１１の調整工程では、金属粒子を含む導電性インクが調整される。調製工程では、分散媒に分散剤を溶解し、上述の金属粒子を分散媒中に分散させる。つまり、分散剤が金属粒子を取り囲むことで凝集を抑制して金属粒子を分散媒中に良好に分散させる。

なお、分散剤は、水又は水溶性有機溶媒に溶解した溶液の状態で反応系に添加することもできる。

[0056] 導電性インクの分散媒としては、水、高極性溶媒、又はこれらの２種若しくは３種以上を混合したものを使用することができ、中でも水を主成分とし、水と相溶する高極性溶媒を混合したものが好適に使用される。

[0057] 導電性インクに含まれる分散剤としては、当該プリント回路用基材の劣化防止の観点より、硫黄、リン、ホウ素、ハロゲン及びアルカリを含まないものであるとよい。このような分散剤としては、ポリエチレンイミン、ポリビニルピロリドン等のアミン系の高分子分散剤、ポリアクリル酸、カルボキシメチルセルロース等の分子中にカルボン酸基を有する炭化水素系の高分子分散剤、ポバール（ポリビニルアルコール）、スチレン－マレイン酸共重合体、オレフィン－マレイン酸共重合体、１分子中にポリエチレンイミン部分とポリエチレンオキサイド部分とを有する共重合体等の極性基を有する高分子分散剤等を挙げることができる。

[0058] ［塗布焼成工程（ステップＳ１２）］

[0059] ステップＳ１２の塗布焼成工程では、絶縁性を有するベースフィルム１の一方の面側への導電性インクの塗布及び焼成により第１導体層４が形成される。塗布焼成工程では、ステップＳ１１で調製した導電性インクをベースフィルム１の表面に塗布し、乾燥した後、加熱して焼成する。なお、導電性イ

ンクが塗布されるベースフィルム１の表面は、前述のアルカリ処理などの親水化処理が予め施されており、改質されている。

[0060] 金属粒子を分散させた導電性インクをベースフィルム１の一方の面に塗布する方法としては、スピンコート法、スプレーコート法、バーコート法、ダイコート法、スリットコート法、ロールコート法、ディップコート法等の従来公知の塗布法を用いることができる。

またスクリーン印刷、ディスペンサ等によりベースフィルム１の一方の面の一部のみに導電性インクを塗布するようにしてもよい。

[0061] 続いて、ベースフィルム１に塗布した導電性インク中の分散媒を蒸発させて、この導電性インクを乾燥する。

[0062] 導電性インクの乾燥方法としては、自然乾燥、加熱による乾燥、温風による乾燥等を適用することができる。但し、乾燥前の導電性インクにその表面を荒らすような強い風を当てないような方法とされる。

[0063] さらに、乾燥した導電性インクを加熱することによって導電性インク中の分散媒を熱分解すると共に金属粒子を焼成し、第１導体層４を形成する。この焼成により、金属粒子が焼結状態又は焼結に至る前段階にあって相互に密着して固体接合したような状態となる。

このため、この導電性インク塗布焼成工程後の第１導体層４は、上記金属粒子の粒子間の隙間に相当する空孔を有するものとなり得る。

[0064] 上記焼成は、一定量の酸素が含まれる雰囲気下で行う。焼成時の雰囲気の酸素濃度の下限は、１体積ｐｐｍであり、１０体積ｐｐｍであってもよい。また、上記酸素濃度の上限としては、１０，０００体積ｐｐｍであり、１，０００体積ｐｐｍであってもよい。上記酸素濃度が１体積ｐｐｍに満たない場合、第１導体層４の界面近傍における金属酸化物の生成量が少なくなり、金属酸化物による第１導体層４とベースフィルム１との密着力の向上効果が十分に得られないおそれがある。一方、上記酸素濃度が１０，０００体積ｐｐｍを超える場合、金属粒子が過剰に酸化してしまい第１導体層４の導電性が低下するおそれがある。

[0065] 上記焼成の温度の下限としては、１５０℃であってもよく、２００℃であってもよい。また、上記焼成の温度の上限としては、５００℃であってもよく、４００℃であってもよい。上記焼成の温度が１５０℃未満になると、第１導体層４の界面低剥離強度近傍における金属酸化物の生成量が少なくなり、金属酸化物による第１導体層４とベースフィルム１との密着力の向上効果が十分に得られないおそれがある。一方、上記焼成の温度が５００℃を超えると、ベースフィルム１がポリイミド等の有機樹脂の場合にベースフィルム１が変形するおそれがある。

[0066] ［無電解めっき工程（ステップＳ１４）］

[0067] ステップＳ１４の無電解めっき工程では、無電解めっき液を用いて、無電解めっきを施すことにより、第１導体層４の表面及び第１導体層４の内部の空孔に金属を析出させることにより第２導体層５を形成する。なお、ステップＳ１４の無電解めっき工程の前に、第１導体層４が表面に形成されたベースフィルム１に対して、脱脂洗浄および酸洗処理がなされてもよい。

[0068] 無電解めっき液は、金属を析出させる。析出する金属としては、上述したように、銅、ニッケル、銀等が挙げられる。例えば銅を析出させる場合、無電解めっきで用いる銅めっき液として、微量のニッケルを含有する銅めっき液を用いる。ニッケル又はニッケル化合物を含有させた銅めっき液を用いることにより、低応力の第２導体層５を形成することができる。銅めっき液として、例えば１００モルの銅に対し０．１モル以上６０モル以下のニッケルを含有するものであってもよい。また、銅めっき液に、錯化剤、還元剤、ｐＨ調整剤等の他の成分を適宜配合させてもよい。

[0069] ステップＳ１４の無電解めっき工程は、電解アシストによって無電解めっき液から触媒となる金属（導体）を第１導体層４上に析出させる工程（ステップＳ１４－１）を有する。ステップＳ１４の無電解めっき工程では、ステップＳ１４－１の電解アシストによって析出した金属（導体）を触媒として、無電解めっきによって第１導体層４の表面及び内部に金属（導体）を析出させる。一般的な無電解めっき工程ではパラジウムなどの触媒を付着させる

前処理が必要であるが、ステップＳ１４の無電解めっき工程では無電解めっきから析出される金属を触媒として利用するため、パラジウムなどの触媒を付着させる前処理が不要である。一般的な無電解めっき工程で使用され得る触媒として、パラジウム以外では、例えば、白金（Ｐｔ）、ニッケル（Ｎｉ）、コバルト（Ｃｏ）、鉄（Ｆｅ）、クロム（Ｃｒ）、銀（Ａｇ），金（Ａｕ）がある。本開示のプリント回路用基材の製造方法により製造されプリント回路用基材２００は、ベースフィルム１において、パラジウム（Ｐｄ）、白金（Ｐｔ）、ニッケル（Ｎｉ）、コバルト（Ｃｏ）、鉄（Ｆｅ）、クロム（Ｃｒ）、銀（Ａｇ），金（Ａｕ）のうち少なくとも一種が全く含有されていない、又は実質的に含有されていない。

[0070] 電解アシストは、無電解めっきの初期析出の際に、無電解めっき液による処理品（被めっき物）に電位を印加してめっきする手法である。電解アシストを行うことで、無電解めっき液を用いつつも、電気めっき（電解めっき）のように電気エネルギーを利用して、無電解めっき液から第１導体層４上に金属が析出する。つまり、電解アシストでは、無電解めっき液を用いて、通電によって、補助的に、めっきが行われる。実施形態に係る製造方法では、ステップＳ１４の無電解めっき工程の前に、無電解めっき液による処理品であるベースフィルム１１０は、その表面に第１導体層４が形成されており、導電性を有する。

電解アシストでは、無電解めっきの処理品が、第１導体層４により通電可能であることを利用し、電気エネルギーによって、無電解めっき液から金属を第１導体層４に析出させる。

[0071] 図３は、電解アシスト工程（ステップＳ１４－１）を含む電解めっき工程（ステップＳ１４）を行える無電解めっき装置１００の例を示している。無電解めっき装置１００は、無電解めっき液が入れられた無電解めっき処理槽１０１を備える。無電解めっき装置１００は、第１導体層４が形成されたベースフィルム１１０を、無電解めっき処理槽１０１へ搬送するローラ１０２を備える。第１導体層４が形成されたベースフィルム１１０は、ローラ１０

２によって、無電解めっき処理槽１０１内へ搬送され、無電解めっき液に浸漬される。

[0072] ローラ１０２は、導電性を有する材料、例えば、ＳＵＳによって構成されている。ローラ１０２は、直流電源１０５の負極に接続されており、第１導体層４が形成されたベースフィルム１１０に負電位を印加する。このようにローラ１０２は、無電解めっき処理槽１０１外において、第１導体層４に負電位を印加する第１電極として働く。また、無電解めっき処理槽１０１内には、対極１０３（第２電極）となるＴｉ板が設けられている。対極１０３は、直流電源１０５の正極に接続されており、無電解めっき液に正電位が印加される。

[0073] 第１導体層４に、第１電極としてのローラ１０２から負電位が印加されることで、無電解めっき液に浸漬された第１導体層４の電位が下がる。これにより、無電解めっき液から銅などの金属が、無電解めっき液に浸漬された第１導体層４上に析出する。電解アシストにより析出した金属は、無電解めっきのための触媒となる。このように、電解アシスト工程は、無電解めっきのための触媒を、第１導体層４に付着させる工程でもある。

[0074] 無電解めっき処理槽１０１では、電解アシストによって析出した金属を触媒として、無電解めっきが行われる。この無電解めっきにより、第１導体層４表面に金属を析出させることによって第２導体層５が形成されると同時に、第１導体層４内部の空孔内にも金属が析出することによって、第１導体層４が緻密化される。この第１導体層４の緻密化によって、第１導体層４の導電性が向上するだけでなく、ベースフィルム１に対する第１導体層４の密着面積が増加することにより、この第１導体層４ひいては導体層２のベースフィルム１からの剥離強度が増大する。

[0075] ステップＳ１４の無電解めっき工程では、第１導体層４が形成されたベースフィルム１１０が無電解めっき液に浸漬されると、瞬時に、第１導体層４の表面に電解アシストによるめっきが形成され、その後、無電解めっき液による無電解めっきが形成される。このため、無電解めっき液が、ベースフィ

ルム１に侵入することが抑制される。この結果、無電解めっき液がベースフィルム１に与えるダメージを抑制できる。ベースフィルム１に与えるダメージを抑制することでベースフィルム１の熱分解が抑制される。このように、ベースフィルム１に電解アシストによるめっきが形成されていることで、ベースフィルム１に無電解めっきが施されていても、無電解めっきによるダメージが抑制されて、熱分解が抑制されたベースフィルム１が得られる。

[0076] なお、ステップＳ１４の無電解めっき工程の後には、後酸洗処理が行われてもよい。

[0077] ［熱処理工程（ステップＳ１５）］

[0078] 図２に戻り、無電解めっき工程後に、ステップＳ１５の熱処理工程が行われる。熱処理工程における処理温度の下限としては、１５０℃であってもよく、２００℃であってもよい。一方、熱処理工程における処理温度の上限としては、５００℃であってもよく、４００℃であってもよい。熱処理工程における熱処理時間の下限としては、１５分であってもよく、３０分であってもよい。一方、熱処理工程における熱処理時間の上限としては、７２０分であってもよく、３６０分であってもよい。

[0079] ［電気めっき工程（ステップＳ１６）］

[0080] ステップＳ１６の電気めっき工程では、ステップＳ１４の無電解めっき工程において形成した第２導体層５の表面に電気めっきにより金属をさらに積層することによって、第３導体層６を形成する。このとき、第１導体層４の内部に残る空孔に電気めっきにより金属を充填することで第１導体層４をより緻密化し、第１導体層４のベースフィルム１からの剥離強度をさらに増大させる。この電気めっき工程により、導体層２の厚さを所望の厚さまで、容易かつ確実に成長させられる。

[0081] この電気めっき工程における電気めっきの具体的方法としては、公知の電気めっき方法を適用することができる。なお、電気めっき工程（ステップＳ１６）の代わりに、極薄銅箔の熱圧着を実施することができる。この場合、第３導体層６として極薄銅箔層が形成される。

[0082] ［プリント回路］

[0083] プリント回路３００は、図１に示す上記プリント回路用基材２００に導電パターンを形成する回路パターン形成加工を施すことにより製造される。

[0084] 図４はプリント回路３００を示す。ベースフィルム１上に、導電パターン２Ａ，２Ｂ，２Ｃが形成される。実施形態に係るプリント回路３００における導電パターン２Ａ，２Ｂ，２Ｃは、ファインパターンであり、非常に小さい最小導体幅Ｗと、同じく非常に小さい最小導体間隔Ｓと、を有する。ここで、最小導体幅Ｗは、導電パターン２Ａ，２Ｂ，２Ｃに含まれる導体幅のうち、最小のものをいう。また、最小導体間隔は、導電パターン２Ａ，２Ｂ，２Ｃで形成される導体間の間隔のうち、最小のものをいう。

[0085] 最小導体幅Ｗは、２０μｍ以下であってもよく、１５μｍ以下であってもよく、１０μｍ以下であってもよい。また、最小導体間隔Ｓは、２０μｍ以下であってよく、１５μｍ以下であってもよく、１０μｍ以下であってもよい。最小導体幅及び最小導体間隔のいずれか一方が、上記数値であれば足りるが、最小導体幅及び最小導体間隔の両方が、上記数値であってもよい。

[0086] 導電パターン２Ａ，２Ｂ，２Ｃそれぞれは、ベースフィルム１の上に、導体層２を備える。導体層２は、第１導体層４、第１導体層の上に第２導体層５を備える。第２の導体層５の上にさらに第３の導体層６を備えてもよい。導電パターン２Ａ，２Ｂ，２Ｃそれぞれは、導体層２の上にさらなる１又は複数の第４導体層７を備えてもよい。ベースフィルム１は、厚さ方向に貫通するスルーホールを備えてもよい。図５は、スルーホールを備えた場合の、スルーホール内壁と周囲を示す概略断面図である。

[0087] ［プリント回路の製造方法］

[0088] 回路パターン形成加工は、例えば、サブトラクティブ法又はセミアディティブ法である。

[0089] サブトラクティブ法では、プリント回路用基材２００の一方の面に、感光性のレジストを被覆形成し、露光、現像等によりレジストに対して導電パターンに対応するパターニングを行う。続いて、パターニングしたレジストを

マスクとしてエッチングにより導電パターン以外の部分の導体層２を除去する。そして最後に、残ったレジストを除去することにより、図１の当該プリント回路用基材２００の導体層２の残された部分から形成される導電パターンを有する当該プリント回路３００が得られる。

[0090] セミアディティブ法では、プリント回路用基材２００の一方の面に、感光性のレジストを被覆形成し、露光、現像等によりレジストに対して導電パターンに対応する開口をパターニングする。続いて、パターニングしたレジストをマスクとしてめっきを行うことにより、このマスクの開口部に露出している導体層２に選択的に導体層を積層する。その後、レジストを剥離してからエッチングにより上記導体層の表面及び導体層が形成されていない導体層２を除去することにより、図１の当該プリント回路用基材２００の導体層２の残された部分にさらなる導体層が積層されて形成される導電パターンを有する当該プリント回路が得られる。

[0091] 図２の製造方法により製造されたプリント回路用基材２００におけるベースフィルム１はパラジウムを含まない。これは、図２の製造方法では、ステップＳ１４の無電解めっきのための触媒としてのパラジウムを付着させる工程がないためである。「ベースフィルムはパラジウムを含まない」とは、ベースフィルムにパラジウムを全く含まない、又はベースフィルムにパラジウムを実質的に含んでいないことをいう。「ベースフィルムにパラジウムを実質的に含んでいない」とは、ベースフィルムに、パラジウムは不可避的に含まれる含有量を除いて含まれていない。不可避的に含まれる含有量とは、例えば、導体層側のベースフィルム表面のポリイミドを切り出しＩＣＰ分析した結果である０．０５ｐｐｍ以上１０ｐｐｍ以下の含有量である。

[0092] ベースフィルム１においてパラジウムを含まないことにより、ベースフィルム１におけるボイド（図８から図１０参照）の発生を抑制できる。ボイドの発生については、後述の参考例に係るプリント回路用基材の製造方法の説明において詳述する。

[0093] 図２の製造方法により製造されたプリント回路用基材２００におけるベー

スフィルム１は、ベースフィルム１内に発生する、ボイドの数が、ベースフィルム表面における０．２５ｍｍ^{2}の基準単位面積Ｄあたり１０個以下である。基準単位面積Ｄあたりのボイドの数は、５個以下であってもよく、１個以下であってもよい。ボイドの数はゼロであるのが好適である。

[0094] ボイドは、ベースフィルムの平面視におけるボイド最大幅Ｌ（図８及び図９参照）が、５μｍ以上１０μｍ以下であってよい。最大幅Ｌが５μｍ以上１０μｍ以下であるボイドは、上記のようなファインパターンにおいて回路不良を生じさせ易いが、上記ボイドが基準単位面積Ｄあたり１０個以下であることで、回路不良の発生確率を十分に抑えることができる。

[0095] なお、ボイドの最大幅Ｌは、最小導体幅Ｗの１／４倍以上であってもよく、最小導体間隔Ｓの１／４倍以上であってよい。また、ボイドの最大幅Ｌは、最小導体幅Ｗの１／２倍以下であってもよく、最小導体間隔Ｓの１／２倍以下であってよい。ボイドの最大幅Ｌがこの程度に大きいと、ファインパターンにおいて回路不良を生じさせ易いが、上記ボイドが基準単位面積Ｄあたり１０個以下であることで、回路不良の発生確率を十分に抑えることができる。

[0096] ボイドの面積は、２０μｍ^{2}以上１００μｍ^{2}以下であってよい。この程度に大きいと、ファインパターンにおいて回路不良を生じさせ易いが、上記ボイドが基準単位面積Ｄあたり１０個以下であることで、回路不良の発生確率を十分に抑えることができる。

[0097] また、ボイドは、高さＨ（図８及び図９参照）が、１．５μｍ以上で５μｍ以下あってよい。高さＨが大きいボイドは、回路不良の原因になり易い。図９に示すように、高さＨは、ベースフィルムにおいてボイドが存在しない箇所１Ａにおけるベースフィルム表面に対する、ボイドが存在する箇所１Ｂにおけるベースフィルム表面の高さとして定義される。なお、図９は、図８のプリント回路用基材２００から、エッチングによって導体層２を除去した後のベースフィルムの断面を示している。ベースフィルムにおいてボイドが存在しない箇所１Ａとしては、ベースフィルム表面において最も高さが低い

箇所を選択すればよい。高さＨは、レーザ顕微鏡によってベースフィルム表面を走査することで求めることができる。

[0098] ［参考例に係るプリント回路用基材の製造方法］

[0099] 図６は、参考例に係るプリント回路用基材の製造方法の手順を示している。図６に示す製造方法が、図２に示す製造方法と異なる点は、無電解めっき工程の前に前処理工程（ステップＳ１３）が行われることと、無電解めっき工程において電解アシストが行われない点である。なお、図６に示す製造方法において、導電性インク調製工程（ステップＳ１１）、導電性インク塗布焼成工程（ステップＳ１２）、電気めっき工程（ステップＳ１６）は、図２に示す製造方法と同様である。以下では、図６に示す、前処理工程（ステップＳ１３）、無電解めっき工程（ステップＳ１４Ａ）、熱処理工程（ステップＳ１５）について説明する。

[0100] ［前処理工程（ステップＳ１３）］

[0101] ステップＳ１３の前処理工程では、第１導体層４に、無電解めっきにおける触媒となる例えばパラジウムが吸着される。前処理工程では、第１導体層４を、パラジウムを含む触媒溶液に接触させることによりパラジウムイオンを吸着させ、このパラジウムイオンを金属パラジウムに還元する。この触媒溶液のパラジウム濃度としては、例えば２０質量ｐｐｍ以上１０００質量ｐｐｍ以下とすることができる。

[0102] 浸漬時の触媒溶液の温度の下限としては、浸漬時間にもよるが、３０℃であってもよく、４０℃であってもよい。一方、浸漬時の触媒溶液の温度の上限としては、７０℃であってもよく、６０℃であってもよい。

[0103] 触媒溶液への浸漬時間の下限としては、触媒溶液の温度にもよるが、１分であってもよく、２分であってもよく、３分であってもよい。一方、触媒溶液への浸漬時間の上限としては、１０分であってもよく、７分であってもよく、５分であってもよい。

[0104] ［無電解めっき工程（ステップＳ１４Ａ：電解アシスト無）］

[0105] ステップＳ１４Ａの無電解めっき工程では、ステップＳ１３の前処理工程

にて第１導体層４に吸着されたパラジウムを触媒として、第１導体層４の表面及び内部に金属を析出させる。参考例に係る製造方法では、パラジウムが触媒として用いられるため、電解アシストは行われない。

[0106] ステップＳ１４Ａの無電解めっき工程では、無電解めっき液を用いて、無電解めっきを施すことにより、第１導体層４の表面及び第１導体層４の内部の空孔に金属を析出させることにより第２導体層５を形成する。なお、ステップＳ１４の無電解めっき工程の前に、第１導体層４が表面に形成されたベースフィルム１に対して、脱脂洗浄および酸洗処理がなされてもよい。

[0107] パラジウムは、無電解めっき時に、ベースフィルム１内に侵入する。また、無電解めっき液は、第１導体層４を通って、ベースフィルム１に侵入する。

[0108] ［熱処理工程（ステップＳ１５）］

[0109] 図６に示すステップＳ１５の熱処理工程は、図２に示す熱処理工程と同様に行われる。

ただし、熱処理によって、導体層２のベースフィルム１との界面近傍に存在するパラジウムのベースフィルム１内の侵入が促進される。

[0110] 図７は、ベースフィルム１の内部にパラジウムが分散したプリント回路用基材を示している。図７に示すベースフィルム１は、その中にパラジウムが分散して存在する分散部分３を有する。図６に示す参考例の製造方法の場合、分散部分３において、ＩＣＰ質量分析によるベースフィルム１中のパラジウム含有量が２９０ｐｐｍ以上になる。

[0111] 分散部分３は、ベースフィルム１の表面からベースフィルム１の内部にパラジウムが導入及び分散されて形成される。この分散部分３は、ベースフィルム１の導体層２との界面からパラジウムが略均等に導入及び分散され、導体層２との界面を基端として厚さ方向にベースフィルム１の一部又は全部を占めるよう、略一定の厚さを有する層状に形成される。つまり、分散部分３は、ベースフィルム１の導体層２との界面から一定の深さまでの領域を含んでもよい。

[0112] 参考例に係る製造方法によってプリント回路用基材を製造すると、図８から図１０に示すように、ベースフィルム１内にボイド１０が発生する。ボイド１０は、ベースフィルム１の内部に生じる空洞である。ボイド１０は、ベースフィルム１と導体層２との界面１１近傍に形成され、ベースフィルム１表面を導体層２側へ局所的に膨張させる。ボイド１０は、ベースフィルム１表面において散点的に発生する。ボイド１０は、不定形であるが、概ね点状に形成される。

[0113] 本発明者らは、ボイド１０の発生原因が、ポリイミドを主成分とするベースフィルム１内に侵入したパラジウムにあることを見出した。パラジウム触媒は、無電解めっき時にベースフィルム１に侵入する。ベースフィルム１内に侵入しパラジウムの触媒作用で還元反応が生じた際にベースフィルム１内でガスが発生する。ガスの発生により、ベースフィルム１内にボイド１０が発生する。

[0114] 図８は、参考例に係るプリント回路用基材におけるボイド発生箇所の拡大断面図である。参考例において、ボイド１０は、ベースフィルム平面視における最大幅Ｌが、概ね、１μｍから１０μｍ程度である。また、ボイド１０は、高さＨが、概ね、０．１μｍから５μｍである。参考例に係るプリント回路用基材のベースフィルム内においてボイド１０が多数確認される。一方で、本開示のプリント回路用基材のベースフィルム１において、平面視において最大幅Ｌが５μｍ以上のボイド１０が抑制されている。ここで、参考例にかかるボイド１０及び本開示のプリント回路用基材において抑制されているボイドの最大幅Ｌは例えば、製造されたプリント回路用基材の導体層２をエッチングによって除去し、ベースフィルム１の表面を蛍光顕微鏡観察することによって計測される。また、ボイド１０の高さＨは、例えば、導体層２が除去されたベースフィルム１の表面をレーザ顕微鏡観察することによって計測される。

[0115] ボイド１０は、比較的小さい。このため、導体幅又は導体間隔がボイドに比べて十分に大きい通常のプリント回路であれば、ボイド１０の存在はほと

んど問題にならない。しかし、プリント回路がファインパターンを有する場合、導体幅又は導体間隔が微細であるため、ボイド１０の存在によって回路不良が生じるおそれがある。例えば、図８から図１０に示すボイド１０の直上に、ボイド１０の大きさと同程度又はそれ以下の導体幅の導電パターンが存在すると、導電パターンの導通不良が生じるおそれがある。このような回路不良は、ボイド１０の最大幅Ｌが大きいほど生じ易く、ボイド１０の高さＨが大きいとより生じ易い。

[0116] このように、図６に示す参考例に係る製造方法によってファインパターンプリント回路用基材を製造すると、ベースフィルム１にボイド１０が発生し、ファインパターンプリント回路に回路不良を生じさせるおそれがある。これに対して、図２に示す製造方法によってファインパターンプリント回路用基材を製造すると、ボイド１０の発生を抑制できる。

図２に示す製造方法では、無電解メッキ工程において、パラジウム等の金属触媒を用いずに、電解アシストにより生じた触媒を用いる。ボイド１０の発生原因となるパラジウムが存在しないため、ベースフィルム１におけるボイド１０の発生が抑制される。ボイド１０がほとんど存在しないプリント回路用基材からファインパターンプリント回路を製造すると、回路不良の発生を抑えることができる。

実施例

[0117] 以下、プリント回路用基材を試作した結果を説明する。

[0118] ［第１、第２、第３試作品（電解アシスト有：銅触媒）］

[0119] プリント回路用基材の第１、第２、第３試作品は、図２に示すステップＳ１１，Ｓ１２，Ｓ１４に従って製造された。具体的には、次の要領で製造された。まず、平均粒子径が６０ｎｍの銅粒子を溶媒の水に分散させ、銅濃度が２６質量％の導電性インクを調製した。また、絶縁性を有するベースフィルムとして平均厚さ２５μｍのポリイミドフィルム（東レ・デュポン株式会社のカプトン「ＥＮ－Ｓ」）の両面をアルカリ処理により改質した。改質されたポリイミドフィルムの両面に上記導電性インクを塗布し、大気中で乾燥

した後、酸素濃度が１００体積ｐｐｍの窒素雰囲気中において３５０℃で２時間加熱することにより上記導電性インク中の銅粒子を焼成して平均厚さ０．１５μｍの焼結層である第１導体層を形成した。

[0120] 次に、図３に示す無電解めっき装置１００を用いて、電解アシスト（ステップＳ１４－１）を含む無電解めっき（ステップＳ１４）を行った。第１、第２、第３試作品の製造では、無電解めっきのための触媒として、パラジウムは用いずに、電解アシストにより無電解銅めっき液から析出した銅を用いた。無電解銅めっき液としては、銅１００モルに対してニッケル０．１モルを含有するものを用いた。無電解めっきによって、ベースフィルム両面の第１導体層上それぞれに、平均厚さ０．４μｍの第２導体層を形成した。第３導体層の形成は省略し、ベースフィルム上に第１導体層及び第２導体層が形成されたプリント回路用基材を得た。第１、第２，第３試作品は、全て上記の製造方法により製造したが、それぞれ異なる製造ライン（めっき液槽）により製造した。

[0121] ［第４試作品（電解アシスト無：パラジウム触媒）］

[0122] プリント回路用基材の第４試作品は、図６に示すステップＳ１１，Ｓ１２，Ｓ１３，Ｓ１４Ａに従って製造された。第４試作品の製造において、金属粒子の焼結層である第１導体層を製造するところまでは、第１、第２，第３試作品と同様に行われた。

[0123] 第４試作品の製造においては、第１導体層の形成後、前処理（ステップＳ１３）として、パラジウムを第１導体層に吸着させた。触媒溶液として、パラジウムを５０質量ｐｐｍ含有するものを用い、液温４０℃で１２０秒間浸漬することにより、第１導体層にパラジウムを吸着させた。

[0124] 第４試作品の製造においては、図３に示す無電解めっき装置１００を用いて、電解アシスト（ステップＳ１４－１）を行うことなく、パラジウムを触媒とする無電解めっき（ステップＳ１４Ａ）を行った。無電解銅めっき液としては、第１、第２、第３試作品の製造に用いたものと同じものを用いた。無電解めっきによって、ベースフィルム両面の第１導体層上それぞれに、平

均厚さ０．４μｍの第２導体層を形成した。第３導体層の形成は省略し、ベースフィルム上に第１導体層及び第２導体層が形成されたプリント回路用基材の第２試作品を得た。

[0125] ［第５試作品］

[0126] プリント回路用基材の第５試作品は、第４試作品から第１導体層を省略したものである。その他の点において、第５試作品は、第４試作品と同様である。すなわち、第５試作品は、ベースフィルムと、ベースフィルム上に直接形成された第２導体層を備える。第５試作品の製造は、第４試作品の製造工程から、第４試作品の製造工程における導電インク調整工程（ステップＳ１１）及び導電性インク塗布焼成工程（ステップＳ１２）を、省略することによって行われた。なお、第２導体層の形成には、図３に示す無電解めっき装置１００を用いて、パラジウムを触媒とする無電解めっき（ステップＳ１４Ａ）を行った。ただし、第５試作品の製造において、電解アシスト（ステップＳ１４－１）は行っていない。

[0127] ［第６試作品］

[0128] プリント回路用基材の第６試作品は、第１、第２、第３試作品における第１導体層を、金属粒子の焼結層に替えて、真空蒸着層によって構成したものである。真空蒸着は、ＳＡＮＶＡＣ社製、高真空蒸着装置ＲＤ－１４００を用いて、純度４Ｎの銅を真空度５×１０$^{-4}$Ｐａ以下で行った。真空蒸着層は厚さ１００ｎｍとした。その他の点において、第６試作品は、第１、第２、第３試作品と同様である。すなわち、第６試作品は、ベースフィルムと、ベースフィルム上に形成された真空蒸着層である第１導体層と、電解アシスト工程（ステップＳ１４－１）を含む無電解めっき工程（ステップＳ１４）によって形成された第２導体層と、を備える。

[0129] ［パラジウム含有率の測定］

[0130] 試作品それぞれについて、ＩＣＰ質量分析によりパラジウム含有量を測定した。ＩＣＰＭＳ分析装置としてアジレントテクノロジー社製 ＩＣＰＭＳ７７００Ｘを使用した。前処理としては、ベースフィルムのポリイミド露出部

分（導体層２との界面）を切り取り、切り出したポリイミドを濃硫酸８ｍＬ中でマイクロウェーブにて全分解した。全分解後の液に超純水を加え５０ｍＬに定容した。

[0131] ［二酸化炭素発生量の測定］

[0132] 電解アシストを用いた第１試作品は、熱分解が抑制されていることを評価するため、高温状態において第１試作品及び第４試作品から放出される二酸化炭素の量を測定した。測定に用いた第１試作品のサイズは、２０×２０ｍｍ（両面で８ｃｍ^2）とした。

[0133] 測定には、熱天秤－質量分析装置(ＴＧ－ＭＳ)を用いた。熱天秤－質量分析装置としては、ＮＥＴＺＳＣＨ製 ＳＴＡ４４９ Ｆ５ Ｊｕｐｉｔｅｒと日本電子製ＪＭＳ－Ｑ１５００ＧＣとを用いた。測定雰囲気ガスとして、ヘリウムを用いた。発生ガス成分のイオン化法としては、電子イオン化法を用いた。温度条件としては、室温（Ｒ．Ｔ．）から、１０℃／ｍｉｎの速度で１００℃まで昇温し、その後、５℃／ｍｉｎの速度で３５０℃まで昇温し、３５０℃で９０分保持した。３５０℃で９０分保持したときに、第１試作品及び第４試作品それぞれから発生した二酸化炭素量を測定した。なお、二酸化炭素発生量の計算は、既知量の二酸化炭素を熱天秤－質量分析装置に導入し、その検出強度から検量線を作成した。そして、第１試作品及び第４試作品それぞれの測定時の検出強度から検量線を用いて二酸化炭素発生量に換算した。

[0134] 第１試作品では、３５０℃で９０分置いた際の二酸化炭素発生量は、０．５μｇ／ｃｍ^{2}であった。また、第４試作品では、３５０℃で９０分置いた際の二酸化炭素発生量は、８．３μｇ／ｃｍ^{2}であった。このように、第１試作品では、３５０℃で９０分置いた際の二酸化炭素発生量を１μｇ／ｃｍ^{2}以下にできており、無電解めっきによるダメージが抑制されて、熱分解が抑制されていることがわかる。

[0135] ［試作品の観察結果］

[0136] 第１から第６試作品それぞれの導体層にエッチングを施し、ベースフィル

ム表面を露出させた。エッチングは、塩化鉄含有エッチング液(比重１．３３ｇ／ｃｍ^3、遊離塩酸濃度０．２ｍｏｌ／Ｌ、温度４５℃)に２分間浸漬することにより行われた。浸漬後、水洗及び乾燥をした。エッチングにより除去して現れたベースフィルム表面を観察した。ベースフィルム表面の観察には、ＯＬＹＭＰＵＳ社製の金属顕微鏡ＢＸ５１を用い、明視野にて撮像した。

[0137] 金属顕微鏡画像において、０．２５ｍｍ^{2}の基準単位面積Ｄあたりのボイドの数Ｎを目視にて計測した。ここで、最大幅が５μｍ未満のボイドは計測対象としなかった。つまり、計測したボイドは、ベースフィルムを平面視した金属顕微鏡画像において、ボイド最大幅Ｌが、５μｍ以上であり、高さＨが、１．５μｍ以上であるものとした。

[0138] ボイドの最大幅Ｌは、ボイド領域を抽出する画像処理を金属顕微鏡画像に施し、抽出されたボイド領域の最大幅を計測することによって求めた。また、ボイドの面積は、抽出されたボイド領域の画素数をカウントすることによって求めた。高さＨは、レーザ顕微鏡によってベースフィルム表面を走査することで求めた。

[0139] 基準単位面積Ｄあたりのボイドの数は、金属顕微鏡画像中に存在するボイドの総数Ｔを、基準単位面積Ｄあたりのボイドの数Ｎに換算することで求めた。具体的には、金属顕微鏡画像には、ベースフィルム表面の０．０２ｍｍ^{2}分の広さＸの領域が現れていることから、基準単位面積Ｄあたりのボイドの数Ｎを、Ｔ／（Ｘ／Ｄ）の演算によって求めた。

[0140] 第１試作品のベースフィルム表面には、最大幅が５μｍ以上のボイドは観察されなかった。つまり、第１試作品において、基準単位面積Ｄあたりのボイドの数Ｎは０であった。

[0141] 第２試作品において、基準単位面積Ｄあたりのボイドの数Ｎは３個であった。第２試作品において確認されたボイドのうち最大のボイドの最大幅Ｌは６μｍであり、高さＨは、３μｍであった。

[0142] 第３試作品において３、基準単位面積Ｄあたりのボイドの数Ｎは９個であった。第３試作品において確認されたボイドのうち最大のボイドの最大幅Ｌ

は８μｍであり、高さＨは、４μｍであった。

[0143] 第４試作品のベースフィルム表面には、ボイドが散点的に存在していた。第４試作品において、基準単位面積Ｄあたりのボイドの数Ｎは７６個であった。第４試作品において確認されたボイドのうち最大のボイドの最大幅Ｌは８μｍであり、高さＨは、２μｍであった。

[0144] 第５試作品において、基準単位面積Ｄあたりのボイドの数Ｎは１３５個であった。

第５試作品において確認されたボイドのうち最大のボイドの最大幅Ｌは、２５μｍであり、高さＨは、２．５μｍであった。

[0145] 第６試作品において、基準単位面積Ｄあたりのボイドの数Ｎはゼロであった。

[0146] 基準単位面積Ｄあたりのボイドの数ＮをＡ～Ｄの４段階で評価した。これら４段階のうち、評価結果としては、Ａ又はＢが良好である。評価結果を以下に示す。

[0147] [表1]

	第1試作品	第2試作品	第3試作品	第4試作品	第5試作品	第6試作品
ボイド数	0	3	9	76	135	0
剥離強度(N/cm)	9.0	9.1	9.0	5.3	4.2	0.6
Pd量(ppm)	0.7	3	7	291	1485	0.1
ボイド評価	A	A	B	C	D	A
密着力	A	A	A	C	D	E
トータル	A	A	B	C	D	D

[0148] Ａ：ボイド数Ｎが５個以下である

Ｂ：ボイド数Ｎが６個以上１０個以下である

Ｃ：ボイド数Ｎが１１個以上１００個以下である

Ｄ：ボイド数Ｎが１０１個以上である

[0149] 第１、第２、第３試作品は、第４試作品及び第５試作品に比べて、ボイドの数が少ないため、ファインパターンを有するプリント回路における回路不良を抑制することができ好適である。特に、第５試作品は、ボイドの数が非常に多く、ボイドのサイズも大きいため、回路不良が多発し易く、不利であ

る。

[0150] ［Ｐｄ量の評価］

Ｐｄ量は、電解アシストにより無電解めっきを実施した第１、第２，第３、第６試作品において、７ｐｐｍ以下であった。これらは、各製造ライン（めっき液槽）に意図せず含まれるＰｄであり、不可避的に導入されたものである。一方、Ｐｄ触媒を使用して無電解めっきを実施した第４試作品、第５試作品は、それぞれ２９１ｐｐｍ、１４８５ｐｐｍであった。

[0151] ［試作品の密着力の評価］

[0152] 第１から第６試作品それぞれの第２導体層上に、電気銅めっきにより、平均厚さ２０μｍの電気銅めっき層を形成したものを、密着力の評価表のサンプルとした。密着力の評価は、ＪＩＳ－Ｋ－６８５４－２（１９９９）「接着剤－はく離接着強さ試験方法－２部：１８０度はく離」に準拠してポリイミドからなるベースフィルム及び導体層間の剥離強度を測定した。具体的には、島津製作所製卓上精密試験機ＡＧＳ－Ｘシリーズにおいてロードセル５０Ｎを用いて評価した。測定条件は、ストローク長５０ｍｍ、速度５０ｍｍ/ｍｉｎで口出しをした銅箔側をつかんで１８０度ピールを実施した。測定結果を、ストローク長１０～５０ｍｍの範囲の平均を剥離強度として算出した。得られた測定結果に基づいて、ベースフィルム及び導体層間の密着力を以下のＡ～Ｅの５段階で評価した。これら５段階のうち、評価結果としては、Ａ又はＢが良好である。評価結果を表１に示す。

[0153] Ａ：剥離強度が９Ｎ／ｃｍ以上である

Ｂ：剥離強度が７Ｎ／ｃｍ以上９Ｎ／ｃｍ未満である

Ｃ：剥離強度が５Ｎ／ｃｍ以上７Ｎ／ｃｍ未満である

Ｄ：剥離強度が３Ｎ／ｃｍ以上５Ｎ／ｃｍ未満である

Ｅ：剥離強度が３Ｎ／ｃｍ未満である

[0154] ［ボイド数と密着力の総合評価］

[0155] ボイド数と密着力の総合評価を、Ａ～Ｄの４段階で行った。Ａが最もよく、Ｂ，Ｃ，Ｄの順で評価が低くなる。

[0156] 第１、第２試作品は、基準単位面積Ｄあたりのボイド数Ｎが少なく良好（評価：Ａ）であるとともに、密着力も非常に良好（評価：Ａ）であり、ボイド数と密着力の総合評価としても、評価：Ａであると判定された（表１参照）。

[0157] 第３試作品は、基準単位面積Ｄあたりのボイド数Ｎが少なく良好（評価：Ｂ）であるとともに、密着力も良好（評価：Ａ）であり、ボイド数と密着力の総合評価としても、評価：Ｂであると判定された（表１参照）。

[0158] 第４試作品は、密着力が低く（評価：Ｃ）、ボイド数が多い（評価：Ｃ）ため、総合評価としては、評価：Ｃであると判定された（表１参照）。

[0159] 第５試作品は、密着力が低く（評価：Ｄ）、ボイド数が非常多い（評価：Ｄ）ため、総合評価としては、評価：Ｄであると判定された（表１参照）。

[0160] 第６試作品は、基準単位面積Ｄあたりのボイド数Ｎが少なく非常に良好（評価：Ａ）であるものの、密着力が非常に低い（評価：Ｅ）ため、総合評価としては、評価：Ｄであると判定された（表１参照）。

[0161] なお、今回開示された実施の形態及び実施例はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した意味ではなく、請求の範囲によって示され、請求の範囲と均等の意味、及び範囲内でのすべての変更が含まれることが意図される。

符号の説明

[0162] １　ベースフィルム

１Ａ　ボイドが存在しない箇所

１Ｂ　ボイドが存在する箇所

２　導体層

３　分散部分

４　第１導体層（金属粒子の焼結層、金属焼結層）

５　第２導体層（無電解めっき層）

６　第３導体層

７　第４導体層

８　スルーホール

１０　ボイド

１１　界面

１００　無電解めっき装置

１０１　無電解めっき処理層槽

１０２　ロール（第１極）

１０３　対極（第２極）

１０５　電源

２００　プリント回路用基材

３００　プリント回路

１１０　第１導体層が形成されたベースフィルム

Ｓ１１　導電性インク調製

Ｓ１２　導電性インク塗布調整

Ｓ１３　前処理

Ｓ１４　無電解めっき

Ｓ１４－１　電界アシスト

Ｓ１４Ａ　無電解めっき（電界アシスト無）

Ｓ１５　熱処理

Ｓ１６　電気めっき

２Ａ，２Ｂ，２Ｃ　導電パターン

請求の範囲

[請求項1] ポリイミドを主成分とするベースフィルムと、

前記ベースフィルムの少なくとも一方の面側に形成された導体層と、

を備え、

前記導体層は、前記ベースフィルム上に形成された金属焼結層と、前記金属焼結層上に形成された無電解めっき層と、を有し、

前記ベースフィルム内において、平面視において最大幅５μｍ以上のボイドの数が、前記ベースフィルムの表面における０．２５ｍｍ^{2}の基準単位面積あたり１０個以下である、

プリント回路用基材。

[請求項2] 前記導体層は、前記無電解めっき層上に電気めっき層又は金属箔層をさらに有する

請求項１に記載のプリント回路用基材。

[請求項3] 前記ボイドの数は、前記基準単位面積あたり５個以下である

請求項１又は請求項２に記載のプリント回路用基材。

[請求項4] 前記ベースフィルムはパラジウムを含まない

請求項１から請求項３のいずれか１項に記載のプリント回路用基材。

[請求項5] 前記ベースフィルムにおいて前記ボイドが存在しない箇所におけるベースフィルム表面に対する、前記ボイドが存在する箇所におけるベースフィルム表面の高さが、１．５μｍ以上である

請求項１から請求項４のいずれか１項に記載のプリント回路用基材。

[請求項6] ポリイミドを主成分とするベースフィルムと、

前記ベースフィルムの少なくとも一方の面側に形成された導電パターンを備え、

前記導電パターンは、最小導体幅及び最小導体間隔を有し、

前記最小導体幅及び前記最小導体間隔のいずれか一方又は両方が２０μｍ以下であり、

前記導電パターンは、前記ベースフィルム上に形成された金属焼結層と、前記金属焼結層上に形成された無電解めっき層を含み、

前記ベースフィルム内において、平面視において最大幅５μｍ以上のボイドの数が、前記ベースフィルムの表面における０．２５ｍｍ^{2}の基準単位面積あたり１０個以下である

プリント回路。

[請求項7] 前記最小導体幅及び前記最小導体間隔のいずれか一方又は両方が１５μｍ以下である

請求項６に記載のプリント回路。

[請求項8] 前記ベースフィルムは、厚さ方向に貫通するスルーホールを備える

請求項６又は請求項７に記載のプリント回路。

[請求項9] ポリイミドを主成分とするベースフィルムの一方の面側に、金属焼結層である第１導体層を形成する工程と、

前記第１導体層上に、触媒を用いた無電解めっきにより第２導体層を形成する工程と、

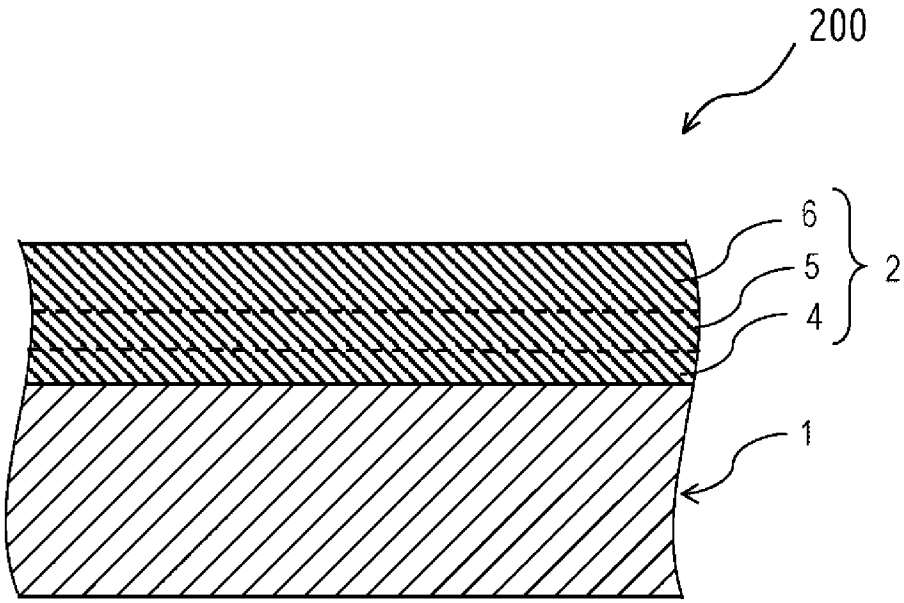
を備え、

前記第２導体層を形成する工程は、無電解めっき液中の前記第１導体層に電位を印加する電解アシストによって前記無電解めっき液から前記触媒となる導体を前記第１導体層上に析出させることを含む

プリント回路用基材の製造方法。

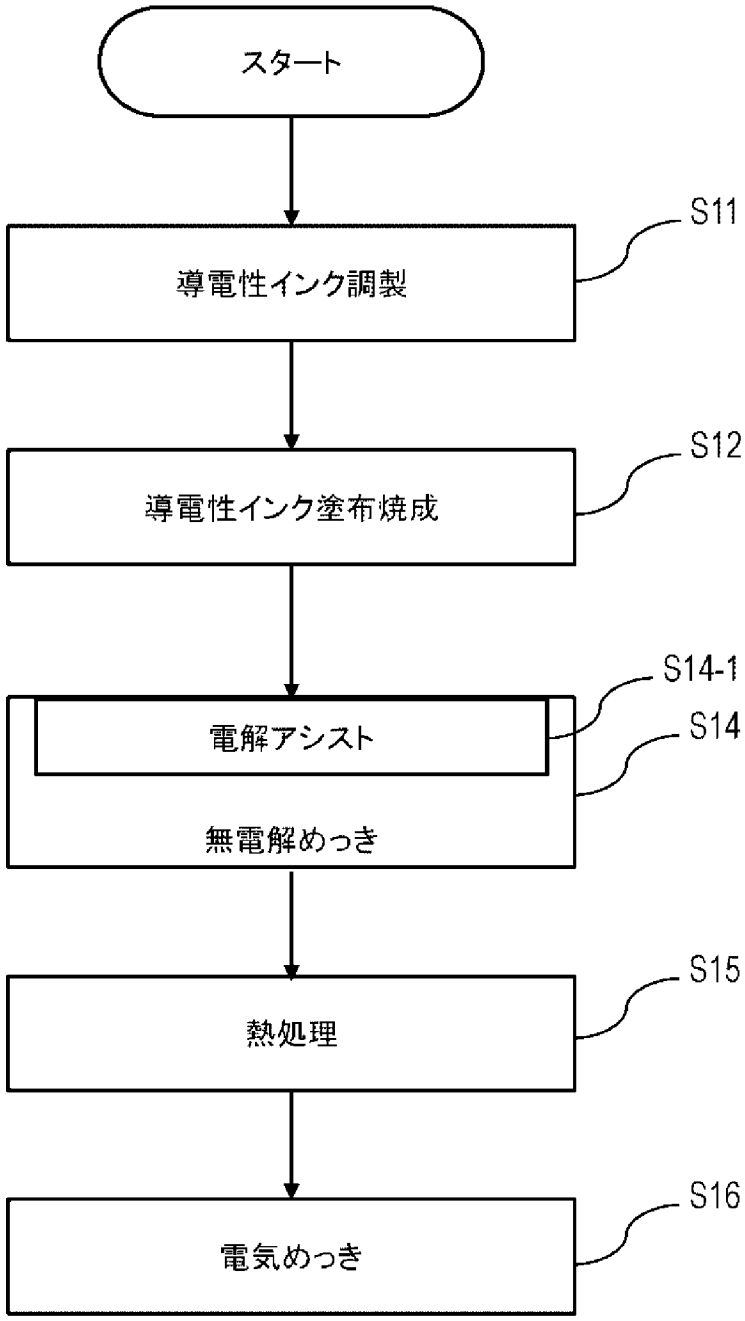
[図1]

FIG. 1



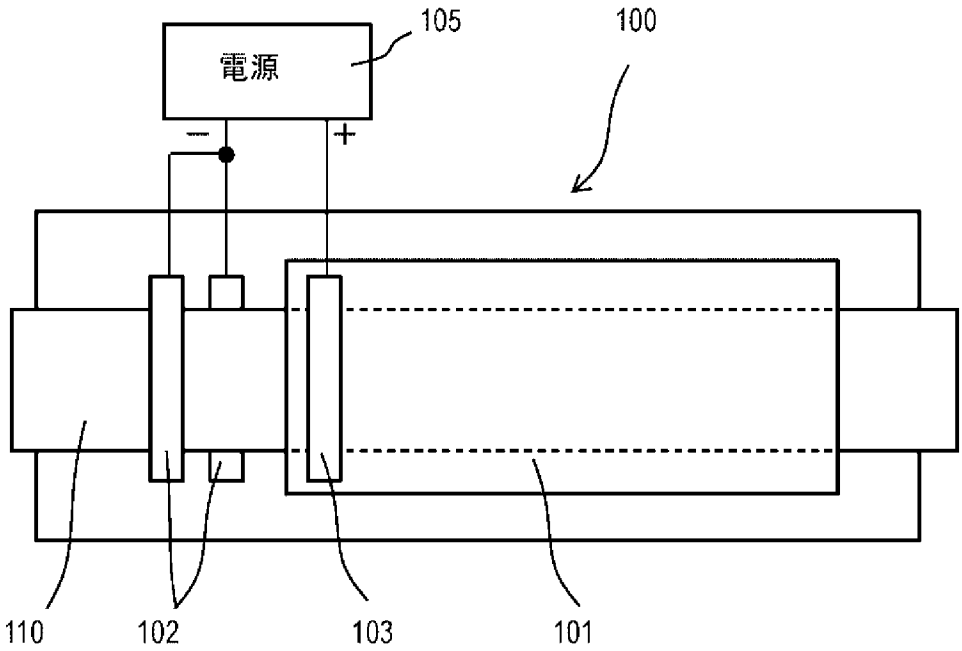
[図2]

FIG. 2


スタート
導電性インク調製
S11
導電性インク塗布焼成
S12
電解アシスト
S14-1
無電解めっき
S14
熱処理
S15
電気めっき
S16

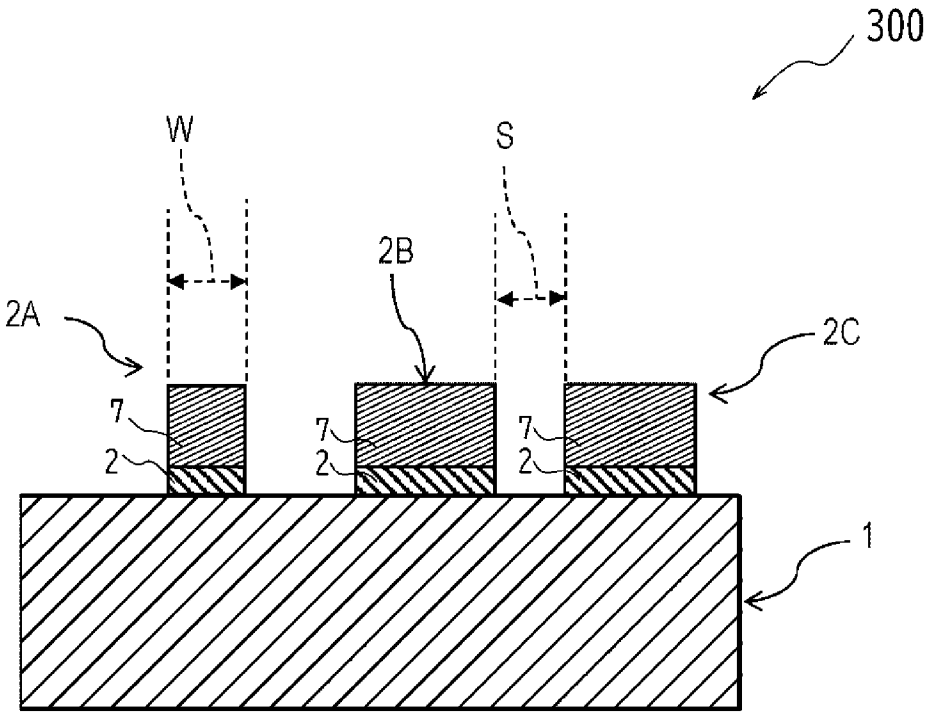
[図3]

FIG. 3



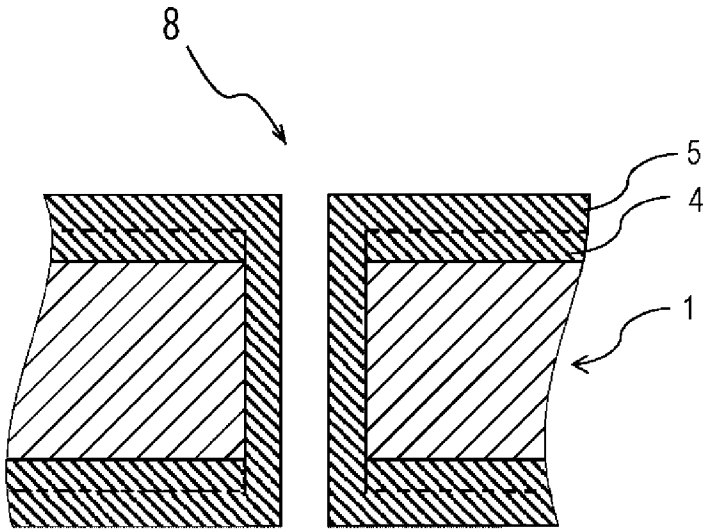
[図4]

FIG. 4



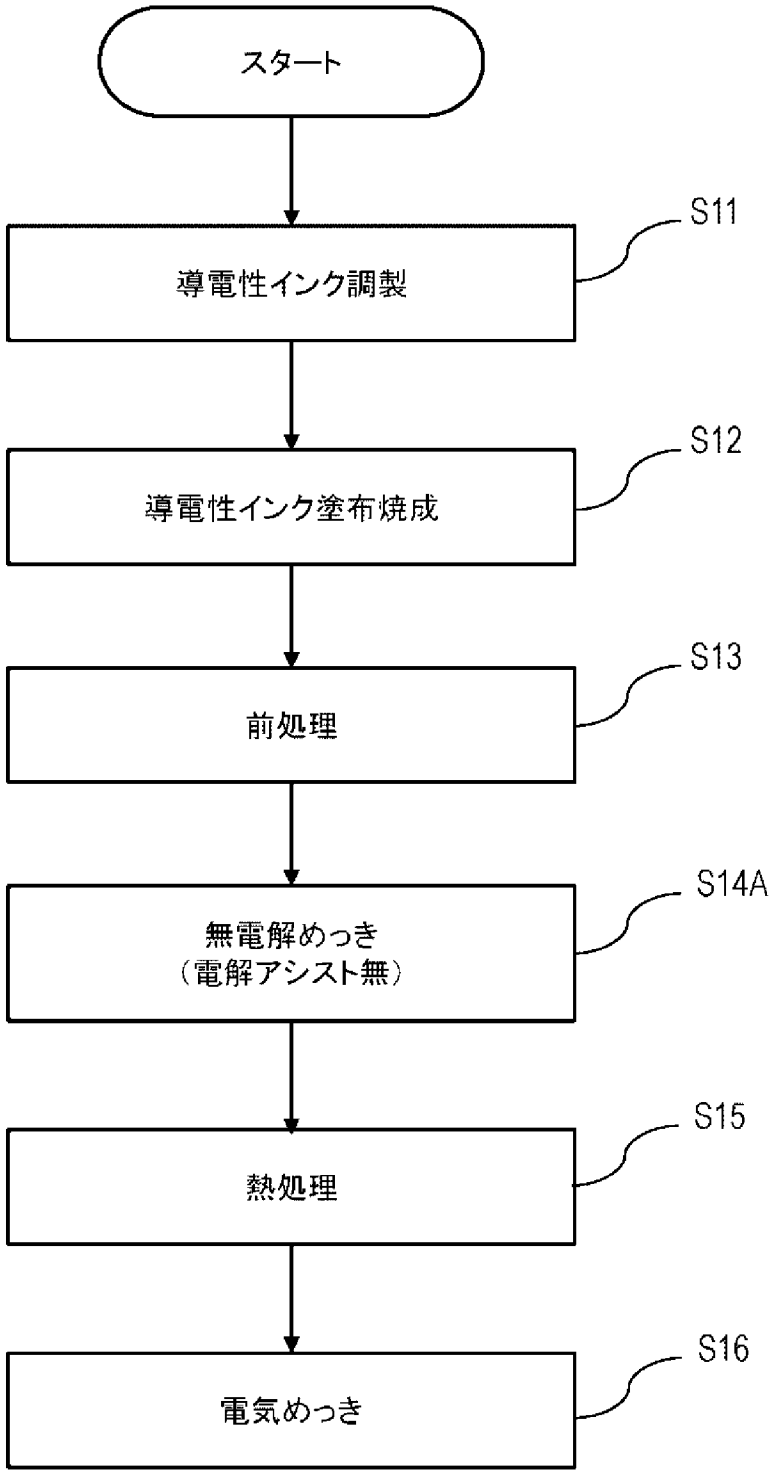
[図5]

FIG. 5



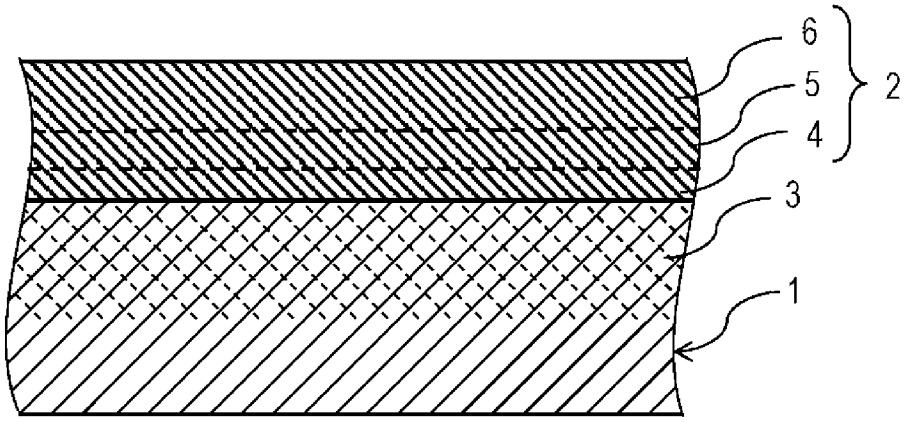
[図6]

FIG. 6


スタート
S11
導電性インク調製
S12
導電性インク塗布焼成
S13
前処理
S14A
無電解めっき
（電解アシスト無）
S15
熱処理
S16
電気めっき

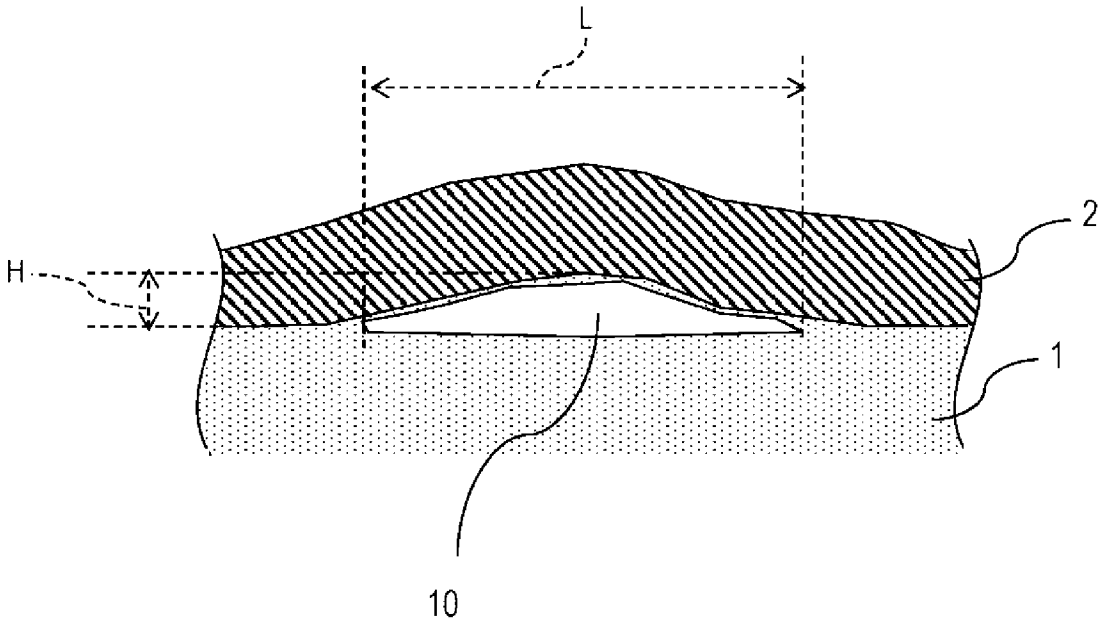
[図7]

FIG. 7



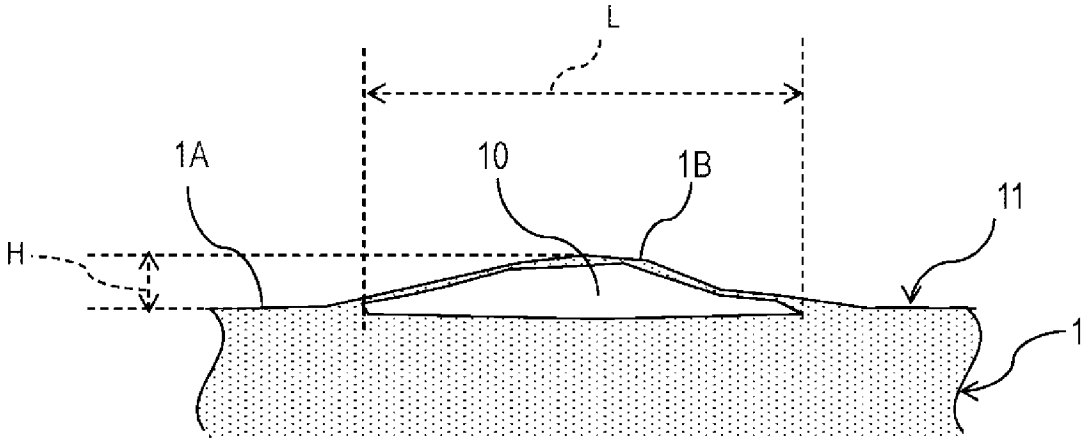
[図8]

FIG. 8



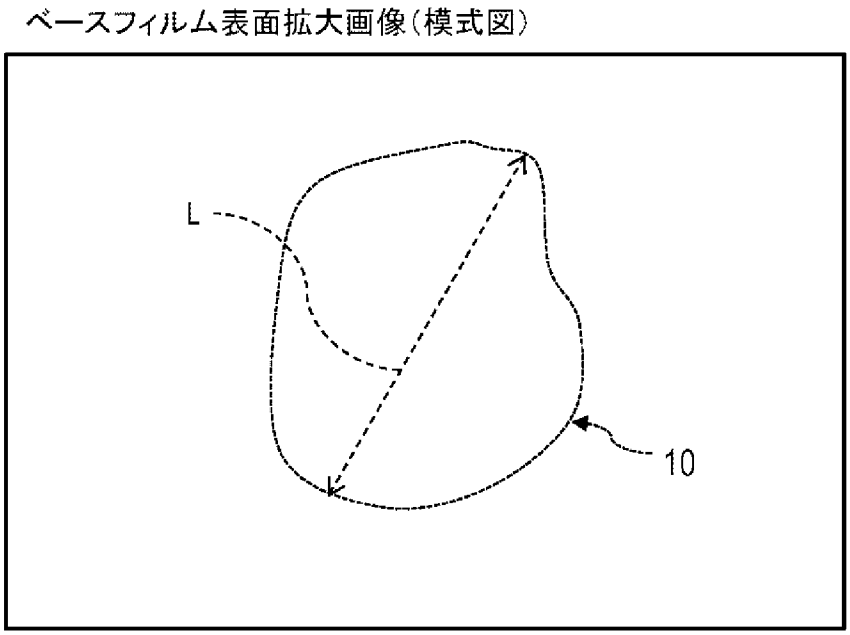
[図9]

FIG. 9



[図10]

FIG. 10



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/036551

A. CLASSIFICATION OF SUBJECT MATTER

B32B 15/088(2006.01)i; ***H05K 1/03***(2006.01)i; ***H05K 3/18***(2006.01)i; ***H05K 3/24***(2006.01)i; ***H05K 3/38***(2006.01)i
FI: H05K3/38 A; H05K3/18 B; H05K3/18 H; H05K3/24 A; H05K1/03 670A; B32B15/088

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

B32B15/088; H05K1/03; H05K3/18; H05K3/24; H05K3/38

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
Published unexamined utility model applications of Japan 1971-2021
Registered utility model specifications of Japan 1996-2021
Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2019/216012 A1 (SUMITOMO ELECTRIC INDUSTRIES, LTD.) 14 November 2019 (2019-11-14) paragraphs [0011], [0021]-[0034], [0064]-[0067], [0069], [0077], table 1	1-4, 6-8
A		5, 9
Y	WO 2010/095723 A1 (DAINIPPON PRINTING CO., LTD.) 26 August 2010 (2010-08-26) paragraphs [0008]-[0012], [0036]-[0038], table 1, fig. 1	1-4, 6-8
A		5, 9
A	JP 2020-57799 A (SUMITOMO ELECTRIC INDUSTRIES, LTD.) 09 April 2020 (2020-04-09) paragraphs [0016]-[0027], [0048]-[0049]	5, 9
A	JP 2003-124214 A (EBARA CORP.) 25 April 2003 (2003-04-25) paragraphs [0007]-[0013], [0029]	9

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
06 December 2021	**14 December 2021**
Name and mailing address of the ISA/JP **Japan Patent Office (ISA/JP)** **3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915** **Japan**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2021/036551

Box No. III Observations where unity of invention is lacking (Continuation of item 3 of first sheet)

This International Searching Authority found multiple inventions in this international application, as follows:

The claims are classified into the two inventions below.

(Invention 1) Claims 1-8

Claim 1 has the special technical feature of a substrate for a printed circuit, the substrate having a conductive layer having: a base film including polyimide as a main component; a metal sintered layer formed on the base film, the metal sintered layer being formed on at least one surface side of the base film; and an electroless-plated layer formed on the metal sintered layer, wherein in the base film, the number of voids having a maximum width of 5 μm or greater in plan view is ten or less per reference unit area of 0.25 mm^2 on the surface of the base film; thus this claim is classified as invention 1.

Claims 2-5 have the same technical feature as claim 1, and thus are classified as invention 1.

Claims 6-8 have a technical feature corresponding to claim 1, and thus are classified as invention 1.

(Invention 2) Claim 9

Claim 9 has the common technical feature between this claim and claim 1 classified as invention 1 of including: a step for forming, on one surface side of a base film including polyimide as a main component, a first conductive layer that is a metal sintered layer; and a step for forming, on the first conductive layer, a second conductive layer by electroless plating using a catalyst. This technical feature, which does not make a contribution over the prior art in light of the disclosure of document 1, cannot be considered a special technical feature. Apart from this feature, there are not the same or corresponding special technical features between these inventions.

Furthermore, claim 9 does not depend from claims 1-8. In addition, claim 9 is not substantially identical to or similarly closely related to any of the claims classified as invention 1.

Accordingly claim 9 cannot be identified as invention 1.

Meanwhile, claim 9 has the special technical feature of a method for manufacturing a substrate for a printed circuit, the method including: a step for forming, on one surface side of a base film including polyimide as a main component, a first conductive layer that is a metal sintered layer; and a step for forming, on the first conductive layer, a second conductive layer by electroless plating using a catalyst, wherein the step for forming the second conductive layer includes depositing, on the first conductive layer, by the electrolytic assistance of applying a potential to the first conductive layer in an electroless plating solution, a conductor serving as the catalyst from the electroless plating solution; thus this claim is classified as invention 2.

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims.

2. ☑ As all searchable claims could be searched without effort justifying additional fees, this Authority did not invite payment of additional fees.

3. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims for which fees were paid, specifically claims Nos.:

4. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:

Remark on Protest

☐ The additional search fees were accompanied by the applicant's protest and, where applicable, the payment of a protest fee.

☐ The additional search fees were accompanied by the applicant's protest but the applicable protest fee was not paid within the time limit specified in the invitation.

☐ No protest accompanied the payment of additional search fees.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2021/036551

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO 2019/216012 A1	14 November 2019	US 2021/0153358 A1 paragraphs [0031], [0033]-[0044], [0074]-[0082], [0084], [0091], table 1 JP 2019-197851 A	
WO 2010/095723 A1	26 August 2010	US 2012/0061130 A1 paragraphs [0015]-[0021], [0068], [0073]-[0076], table 1, fig. 1 KR 10-2011-0121628 A CN 102326460 A KR 10-2016-0118389 A JP 2010-192841 A	
JP 2020-57799 A	09 April 2020	US 2017/0347464 A1 paragraphs [0023]-[0034], [0055]-[0056] WO 2016/104420 A1 CN 107113982 A	
JP 2003-124214 A	25 April 2003	(Family: none)	

国際調査報告

国際出願番号
PCT/JP2021/036551

A. 発明の属する分野の分類（国際特許分類（ＩＰＣ））

B32B 15/088(2006.01)i; H05K 1/03(2006.01)i; H05K 3/18(2006.01)i; H05K 3/24(2006.01)i; H05K 3/38(2006.01)i
FI: H05K3/38 A; H05K3/18 B; H05K3/18 H; H05K3/24 A; H05K1/03 670A; B32B15/088

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

B32B15/088; H05K1/03; H05K3/18; H05K3/24; H05K3/38

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０２１年
日本国実用新案登録公報	１９９６－２０２１年
日本国登録実用新案公報	１９９４－２０２１年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献のカテゴリー*	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Y	WO 2019/216012 A1 (住友電気工業株式会社) 14.11.2019 (2019-11-14) 段落[0011], [0021]-[0034], [0064]-[0067], [0069], [0077], 表1	1-4, 6-8
A		5, 9
Y	WO 2010/095723 A1 (大日本印刷株式会社) 26.08.2010 (2010-08-26) 段落[0008]-[0012], [0036]-[0038], 表1, 図1	1-4, 6-8
A		5, 9
A	JP 2020-57799 A (住友電気工業株式会社) 09.04.2020 (2020-04-09) 段落[0016]-[0027], [0048]-[0049]	5, 9
A	JP 2003-124214 A (株式会社荏原製作所) 25.04.2003 (2003-04-25) 段落[0007]-[0013], [0029]	9

☐ Ｃ欄の続きにも文献が列挙されている。

☑ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー
“A” 特に関連のある文献ではなく、一般的技術水準を示すもの
“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
“O” 口頭による開示、使用、展示等に言及する文献
“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの
“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
“Y” 特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
“&” 同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
06.12.2021	14.12.2021

名称及びあて先
日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目４番３号

権限のある職員（特許庁審査官）
鹿野　博司 5D 8392
電話番号 03-3581-1101 内線 3551

国際調査報告

国際出願番号
PCT/JP2021/036551

第Ⅲ欄　発明の単一性が欠如しているときの意見（第１ページの３の続き）

次に述べるようにこの国際出願に二以上の発明があるとこの国際調査機関は認めた。

請求の範囲は、以下の２の発明に区分される。

（発明１）請求項１－８
請求項１は、ポリイミドを主成分とするベースフィルムと、前記ベースフィルムの少なくとも一方の面側に形成された、前記ベースフィルム上に形成された金属焼結層と、前記金属焼結層上に形成された無電解めっき層と、を有する導体層を有し、前記ベースフィルム内において、平面視において最大幅５μｍ以上のボイドの数が、前記ベースフィルムの表面における０．２５ｍｍ^{2}の基準単位面積あたり１０個以下であるプリント回路用基材、という特別な技術的特徴を有しているので、発明１に区分する。
請求項２－５は、請求項１と同一の技術的特徴を有しているため、発明１に区分する。
請求項６－８は、請求項１と対応する技術的特徴を有しているため、発明１に区分する。

（発明２）請求項９
請求項９は、発明１に区分された請求項１と、ポリイミドを主成分とするベースフィルムの一方の面側に、金属焼結層である第１導体層を形成する工程と、前記第１導体層上に、触媒を用いた無電解めっきにより第２導体層を形成する工程と、を備えるという、共通の技術的特徴を有している。当該技術的特徴は、文献１の開示内容に照らして、先行技術に対する貢献をもたらすものではないから、当該技術的特徴は、特別な技術的特徴であるとはいえない。また、これらの発明の間には、他に同一の又は対応する特別な技術的特徴は存在しない。
さらに、請求項９は、請求項１－８の従属請求項ではない。また、請求項９は、発明１に区分されたいずれの請求項に対しても実質同一又はそれに準ずる関係にはない。
したがって、請求項９は発明１に区分できない。
そして、請求項９は、ポリイミドを主成分とするベースフィルムの一方の面側に、金属焼結層である第１導体層を形成する工程と、前記第１導体層上に、触媒を用いた無電解めっきにより第２導体層を形成する工程と、を備え、前記第２導体層を形成する工程は、無電解めっき液中の前記第１導体層に電位を印加する電解アシストによって前記無電解めっき液から前記触媒となる導体を前記第１導体層上に析出させることを含むプリント回路用基材の製造方法、という特別な技術的特徴を有しているので、発明２に区分する。

1. ☐ 出願人が必要な追加調査手数料をすべて期間内に納付したので、この国際調査報告は、すべての調査可能な請求項について作成した。

2. ☑ 追加調査手数料を要求するまでもなく、すべての調査可能な請求項について調査することができたので、追加調査手数料の納付を求めなかった。

3. ☐ 出願人が必要な追加調査手数料を一部のみしか期間内に納付しなかったので、この国際調査報告は、手数料の納付のあった次の請求項のみについて作成した。

4. ☐ 出願人が必要な追加調査手数料を期間内に納付しなかったので、この国際調査報告は、請求の範囲の最初に記載されている発明に係る次の請求項について作成した。

追加調査手数料の異議の申立てに関する注意

☐ 追加調査手数料及び、該当する場合には、異議申立手数料の納付と共に、出願人から異議申立てがあった。

☐ 追加調査手数料の納付と共に出願人から異議申立てがあったが、異議申立手数料が納付命令書に示した期間内に支払われなかった。

☐ 追加調査手数料の納付はあったが、異議申立てはなかった。

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2021/036551

引用文献	公表日	パテントファミリー文献	公表日
WO 2019/216012 A1	14.11.2019	US 2021/0153358 A1 段落[0031], [0033]-[0044], [0074]-[0082], [0084], [0091], 表1 JP 2019-197851 A	
WO 2010/095723 A1	26.08.2010	US 2012/0061130 A1 段落[0015]-[0021], [0068], [0073]-[0076], 表1, 図1 KR 10-2011-0121628 A CN 102326460 A KR 10-2016-0118389 A JP 2010-192841 A	
JP 2020-57799 A	09.04.2020	US 2017/0347464 A1 段落[0023]-[0034], [0055]-[0056] WO 2016/104420 A1 CN 107113982 A	
JP 2003-124214 A	25.04.2003	（ファミリーなし）	