

發明專利說明書

200529398

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94102919

※申請日期：94年01月31日

※IPC分類：

H01L 23/48

一、發明名稱：

(中) 具有用於冷卻晶粒之熱電元件的微電子組件及其製造方法

(英) A microelectronic assembly having thermoelectric elements to cool a die and a method of making the same

二、申請人：(共 1 人)

1. 姓名：(中) 英特爾股份有限公司
(英) INTEL CORPORATION

代表人：(中) 1. 大衛 賽門
(英) 1. SIMON, DAVID

地址：(中) 美國加州聖大克拉瑞密遜學院路二二〇〇號

(英) 2200 Mission College Blvd., Santa Clara, CA 95052, USA

國籍：(中英) 美國 U.S.A.

三、發明人：(共 3 人)

1. 姓名：(中) 薛力倫 雷曼納森
(英) RAMANATHAN, SHRIRAM

國籍：(中) 印度
(英) INDIA

2. 姓名：(中) 格瑞葛里 克里斯勒
(英) CHRYSLER, GREGORY

國籍：(中) 美國
(英) U.S.A.

3. 姓名：(中) 史蒂芬 陶兒
(英) TOWLE, STEVEN

國籍：(中) 美國
(英) U.S.A.

四、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美國 ; 2004/02/12 ; 10/778,514 有主張優先權

(1)

九、發明說明

【發明所屬之技術領域】

本發明大體上係有關於一種微電子組件其具有一微電子晶粒，及更特定地係有關於被用來冷卻此一組件之一微電子晶粒的系統。

【先前技術】

因為半導體元件，像是處理器及處理元件，以愈來愈快的資料率及頻率來運作，它們通常會消耗掉更大的電流及產生更多的熱。為了可靠度的原因將這些元件的運作保持在特定的溫度範圍內是所需要的。傳統的熱傳遞機制將這些元件的運作限制在低功率等級，低資料率，及/或低運作頻率。傳統的熱傳遞機制由於尺寸及位置的限制以及熱極限的關係而對熱傳遞容量多所侷限。

【發明內容及實施方式】

一種微電子組件被提供，其具有形成在一晶粒上的熱電元件，用來在電流流經熱電元件時將熱從該晶粒上帶走。在一實施例中，該等熱電元件被集成在該晶粒的一主動側上的互連線線元件之間。在另一實施例中，該等熱電元件是位在晶粒的背側上且電氣地連接至位在該晶粒的前側的一載具基材上。在另一實施例中，該等熱電元件是被形成在一輔助基材上且被轉移到該晶粒上。

第 1 圖顯示晶圓 10 中經過部分處理用以依據本發明

(2)

製造一微電子組件的部分。晶圓 10 包括一晶圓基材 12，一積體電路 14 及一介電物質 16。

晶圓基材 10 典型地是由矽或其它半導體物質製成。積體電路 14 包括形成在該晶圓基材 12 上之積體電路元件 18。積體電路元件 18 包括電晶體，電容器，二極體等等。積體電路 14 進一步包含複數層交替的介電層與金屬層。金屬層包括一電力平面 20 及一地極平面 22。該積體電路 14 更包括接點墊 24，其包括一電力接點 14P，一地極接點 24G，及一訊號接點 24I。

又，插塞，介層孔 (via)，及在該積體電路 14 的介電層上的金屬線一起形成電連接 26，只有一些電接 26 被示出。

電連接 26 括一電力電連接 26P1 其將該電力及點墊 24PI 與電力平面 20 相互連接在一起，及一電力電連接 26P2，其將該電力平面 20 與該積體電路元件 18 相互連接在一起。因此，電力可經由該電力接點墊 24P，電力電連接 26P1，電力平面 20，及該電力電連接 26P2 被提供到一或多個積體電件 18 上。

電連接 26 包括一地極電連接 26G1 其將地極接點墊 24G 與地極平面 22 相互連接在一起，及一地極電連接 26G2 其將地極平面 22 與積體電路元件 18 相互連接在一起。因此，地極可經由該地極接點墊 24G，地極電連接 26G1，地極平面 22，及該地極電連接 26G2 被提供到一或多個積體電件 18 上。

(3)

一訊號電連接 26I 將一訊號接點墊 24I 與一或多個積體電路元件 18 相互連接在一起，且與電力平面 20 及地極平面 22 斷開來。訊號可經由更多訊號連接，像是訊號電連接 26I，而被來回傳送於積體電路元件 18 之間。

介電物質 16 被形成一覆蓋在該積體電路 14 上的介電層。該介電物質 16 最初覆蓋住接點墊 24。一第一個開口 28 被蝕刻在該介電物質 16 上，該開口可將該電力接點墊 24P 的一個區域曝露出來。

如第 2 圖中所示，該熱電元件 30 被依序形成到第 1 圖的開口 28 中。熱電元件 30 的層可被無電地電鍍或濺鍍，並包括一擴散阻障層 32，一 P 型摻雜的半導體物質 34(如，P 型摻雜的 Bi_2Te_3 ， Bi_2Te_3 的合金及 Sb_2Te_3 ，或 Si 與 Ge 的合金，及一擴散阻障層 36 其依序地被形成在彼此的上方。

如第 3 圖中所示的，另一熱電元件 40 被形成與位在該電子接點墊 24P 上之熱電元件 30 相鄰。熱電元件 40 被形成在一開口中，該開口是在熱電元件 30 被形成之後，被形成在該介電物質 16 上。爲了要形成供熱電元件 40 用的開口，一光阻層被形成在該介電物質 16 上，且該光阻層位在將形成該熱電元件的位置被遮罩了一開口。使用光阻層作爲一遮罩，將形成該熱電元件 40 的開口接著被蝕刻至該介電物質 16 上。該熱電元件 40 包括一擴散阻障層 42，一 n 型摻雜的半導體物質 44(如，n 型摻雜的 Bi_2Te_3 ， Bi_2Te_3 的合金及 Sb_2Te_3 ，或 Si 與 Ge 的合金，及一擴散

(4)

阻障層 36 其依序地被形成在彼此的上方。

導電的間隔構件 48 及 50 分別被依序地形成在該地極及訊號接點墊 24G 及 24I 上。被形成有該等導電的間隔構件 48 及 50 可藉由形成一光阻層於該介電物質 16 及熱電元件 30 及 40 上，將該光阻層遮罩，然使用在該被遮罩的光阻層上的開口來蝕刻開口，這些被蝕刻的開口是該等導電的間隔構件 48 及 50 將被形成在介電物質 16 上的位置。該等導電的間隔構件 48 及 50 典型地是由金屬製成。

導電的互連線元件 54 依序地被形成，每一互連線元件位在各自一熱電元件 30 或 40 上，或導電的間隔構件 48 或 50 上。該等導電的互連線元件 54 站在該介電物質 16 上用以具有上表面 56，該等上表面是位在一在該介電物質 16 的上平面上方的一共同平面上。

只有一部分的晶圓 10 被示於第 1 至 3 圖中。然而，應被瞭解的是，該晶圓包括複數個積體電路 14，它們被形成在延伸在該晶圓的 x 軸及 y 軸方向的行與列上，每一積體電路都具有相同的熱電元件 30 及 40，導電的間隔構件 48 及 50，及導電的互連線構件 54 的布局。

晶圓 10 隨後被分切成單獨的晶粒，其上載有各自的積體電路及相關的連線。每一晶粒將包括示於第 3 圖中之該晶圓 10 的該部分上所示的構件。

第 4 圖顯示一個這種晶粒 10A，其被翻轉並放在一封裝基板 60 形式的載負基材上。風裝接角 62 被形成在該封裝基板 60 的上表面上。每一導電的互連線元件 54 與一個

(5)

別的封裝接腳 62 接觸。

包括晶粒 10A 及封裝基板 60 在內之整個微電子組件 70 然後被插入到一爐子內用以將該導電的互連線元件 54 再流焊 (reflow)。該等導電的互連線元件 54 被軟化及被熔化，接著被冷卻及再次固化。每一導電的互連線元件 54 然後被裝附到一各別的封裝接腳 62 上，藉以將該晶粒 10A 固定到該封裝基板 60 上且電氣地將該晶粒 10A 及該封裝基板 60 互連在一起。

在使用時，電力經由該封裝基板 60，經由一封裝接腳 62A 而被提供到該熱電元件 30。電流流向該晶粒，經過該 n 型摻雜的半導體物質 44。將被熱電領域的人瞭解的是，流經該 n 型摻雜的半導體物質 44 的電流會造成熱被朝一方向被抽離，該方向與電流的流動方向相反。因此，熱在一從該電熱元件 30 朝向該封裝基板 60 的方向上被抽離的。流經電熱元件 30 的電流被分叉。該電流的一部分提供電力到某些積體電路元件 18，而某些電流則流經該電力接點墊 24P，然後經過熱電元件 40 到達封裝機腳 62B。流經該 p 型摻雜的半導體物質 34 的電流會造成熱從一電流流動方向上被抽離。流經該 p 型摻雜的半導體物質 34 的電流從積體電路 14 流離開，因此將熱熱帶離積體電路 14。

在另一實施例中，提供電力到熱電元件的電力接點墊可與提供電力至電路之電力接點墊分開來。這可對於熱電單元有分開來的控制。此一架構在必需保持電壓被提供到電路上，但不讓該電壓被提供至該熱電模組之電力的影響

(6)

的地方是很有用的。

因此，可看出來的是，n 型摻雜的物質及 p 型摻雜的物質兩者都可將熱從積體電路 14 走。更多的結構，像是包括熱電元件 30 及 40 在內的結構，可被形成在橫跨該積體電路 14 之需要額外冷卻之所想要的位置處。亦應被注意到的是，冷卻被提供到需要的地方。當一積體電路在 x 方向上的一個區域需要電時，該電力是經由熱電元件被提供至該區域。在一特定區域中之電力需求的增加將會與該特定區域中所產生之熱的增加相一致。在該特定區域中之電力的增加亦會與電流流經在該特定區域中之熱電元件的增加相一致。因此，流經位在一特定區域內的熱電元件的電流當在該特定區域內所產生的熱增加時將會隨之增加。

第 5 圖顯示另一電熱組件 70，其包括一封裝基板 72 的形式之載負基材，一固定到該封裝基板 72 上的晶粒 74，在該晶粒 74 上的熱電元件 76，一整合的熱散布器 78，及一散熱器 80。晶粒 74 透過導電的互連線元件 82 而被固定到該封裝基板 72 上且與其電氣連接。

熱電元件 76 的形成方式與第 3 圖的熱電元件 30，40 相同。一些熱電元件 76 具有 p 型摻雜的物質，及一些 n 型摻雜的半導體物質。熱電元件 76 被安排成當電流流過時，熱會被從該晶粒 74 的上表面朝向該整合的熱散布器 78 被抽離。

該整合的熱散布器 78 與熱電元件 76 直接接觸，且該散熱器 80 是位在該整合的熱散布器 78 上。將被瞭解的是

(7)

，散熱器 80 包括一底座及複數片從該底步伸出的散熱鰭片，熱可從該等鰭片被對流至周圍環境中。

打線結合的電線 84 被提供，電流經過該電線 84 可被提供至熱電元件 76 或從熱電元件 76 離開。每一條打線結合的電線 84 都具有一連接至位在該晶粒 74 的上表面上的一個墊，該墊被連接至該等熱電元件 76 中的第一個該熱電元件 76。該打線結合的電線 84 的另一相對端則被結合到該封裝基板 72 的一封裝接腳上。該電流從該封裝接腳流經該打線結合的電線 84 及接點，經過該第一熱電元件 76。該電流然後可流經偶數的熱電元件 76，然後回轉流經另一打線結合的電線 84 到達封裝基板 72。

第 6 圖顯示依據本發明的另一實施例之微電子組件 86。該微電子組件 86 與第 5 圖的微電子組件 70 相同且相同的標號代表相同的構件。主要的不同處在於，微電子組件 86 包括一晶粒 88 其比第 5 圖的晶粒薄許多。短的插塞 90 被形成穿過該晶粒 88。一些熱電元件 76 與各自的插塞 90 及各自之導電的互連線元件 82 對齊。電流可透過各自之導電的互連線元件 82 及各自的插塞 90 而被提供各自的熱電元件 76。電流然後可流經偶數的熱電元件 76 並經由另一插塞 90 及與其彼此對齊之另一導電的互連線元件 82 回轉。

第 7 至 8 圖顯示微電子組件的製造，其中熱電元件是被製造在一分離的基材上，然後被移轉到在晶圓等級的積體電路上。該結合的晶圓然後被分切成單獨的一片一片。

(8)

特別參照第 7 圖，一晶圓 94 被提供，其具有一晶圓基材 96，被形成在該晶圓基材 96 上的積體電路 98，及形成在該積體電路 98 上的墊子 100。第 7 圖亦顯示出一移轉基材 102 其具有熱電元件 104 形成於其上，其形成方式與第 3 圖的熱電元件 30 類似。第 7 圖亦顯示間隔物 106 形式的互連線結構。該等熱電元件 104 及間隔物 106 具有導電的互連線元件 108 形成於其上。

如第 7 圖所示，每一導電的互連線元件 108 都與各自的接點墊 100 相接觸。該等導電的互連線元件 108 然後藉由一熱再回焊處理而被裝附到接點墊 100 上。一組合的晶圓 110 被提供，其包括該晶圓基材 96 及 102。

現參照第 9 圖。第 8 圖的組合晶圓 110 被分切成分離的一片一片的晶圓片 112。晶圓 96 然後被分離成一片一片的晶圓片 96A 及 96B，及晶圓 102 然後被分離成一片一片的晶圓片 102A 及 102B。晶圓片 112 都相同且每一片都包括一各自的積體電路 98。金屬被提供在晶圓片 102A 及 102B 的上層。該等晶圓片被安放到支撐基材上且被打線結合到支撐基材上。或者，晶圓片 102A 及 102B 可被變薄且在晶圓片 102A 及 102B 上的介層孔可將該金屬電氣地連接至該支撐基材。

一整合的熱散布器 114 然後可被安裝到一晶圓片 96A 的晶圓基材部分的背側上，即，與積體電路 98 相反的一側上，且一散熱器 116 可緊靠著該熱散布器 114 被安裝。

第 10 圖顯示一微電子組件 120 的構件，該微電子組

(9)

件係部分地依據本發明的一實施例來製造的。該微電子組件 120 的構件包括一晶粒 122，一導熱的金屬熱散布器 124，第一複數個導電的銅構件 126，第二複數個導電的銅構件 128，及複數個熱電元件 130。

該晶粒 122 如上完中參照第 5 圖所描述的晶粒相同，且首先被安裝到一與參照第 5 圖所述之封裝基板相同的封裝基板上。一微電子電路然後被形成在該晶粒 122 的支撐基材的前側上。該等第一複數個銅構件 126 然後被形成，例如藉由電鍍，在該支撐基材的背側上。

一絕緣物質的薄層被形成在該熱算布器 124 的表面上。該等第二複數個銅構件 128 然後被形成，例如藉由電鍍，在該薄的絕緣物質層上。熱電元件 130 然後被形成在第二複數個銅構件 128 上。一 p 型摻雜的熱電元件 130A 及一 n 型摻雜的熱電元件 130B 被形成在該等第二複數個銅構件 128 的每一者上。

熱散布器 124 被翻轉使得熱電元件 130 變成第 10 圖中所示的一相反側。熱電元件 130 被放置在該等第一複數個銅構件 126 上方。晶粒 122 及熱散布器 124 然後朝向彼此靠近直到熱電元件 130 與第一複數個銅構件 126 相接觸為止。該第一複數個銅構件 126 提供熱電元件 130 之間遺失的連接，使得熱電元件與構件 126 及 128 一起被串聯地被連接。

因此，一熱電電路被直接形成在晶粒 122 上且介於晶粒 122 與該熱散布器 124 之間。熱電元件 130 是在高溫下

(10)

且是在會造成對於晶粒 122 的微電子電路危害之處理條件下被製造的。然而，藉由首先將熱電元件 130 製造在分離的熱散布器 124 上，然後將熱電元件 130 放在晶粒 122 上，如此即可避免掉對晶粒 122 的危害。

第 11 圖顯示一依據本發明的另一實施例的微電子組件 140，其包括一封裝基板 142，一晶粒 144，一導熱的金屬熱散布器 145，一銅金屬層 146，一熱電模組 148，及一熱介面物質 150。

晶粒 144 具有一形成在一支撐基材的前側上的微電子電路。晶粒 144 典型地被變薄至一小於 100 微米的厚度。互連線元件 151 被形成在晶粒 144 的前側上，且被用來將晶粒 144 電氣地及結構地連接至封裝基板 142。因此，晶粒 144 與封裝基板 142 與參照第 5 圖說明之晶粒 74 及封裝基板 72 類似。

金屬層 146 被電鍍到晶粒 144 的支撐基材的背側上。該金屬層 146 上被形成一開口，且熱電模組 148 被製造在該開口內。

在使用時，介於熱電模組 148 與晶粒 144 之間的金屬層 146 作用是將來自晶粒 144 之微電子電路所產生的熱點的熱散佈開來。第 12 圖顯示多於一個的熱點 152A 及 152B 會被形成在晶粒 144 的一區域上。一各自的熱電模組 148A 及 148B 被製造在各自的熱點 152A 及 152B 上。熱電模組 148A 及 148B 與熱點 152A 及 152B 比較起來是相對較大，使得它們可移走相對大的熱量。儘管熱電模組

(11)

148A 及 148B 與熱點 152A 及 152B 比較起來的尺寸是如此，但熱電模組 148A 及 148B 的外區域仍能將熱從熱電 152A 及 152B 處移走，因為來自熱電的熱當其流過介於各自的熱電模組 148A 或 148B 與各自的熱點 152 之間的矽及該部分的金屬層(第 11 圖中的 146)時會橫向地散佈。

一電源線 154 被連接至該熱電模組 148 用以提供電力至該電熱模組。在此實施例中，一開口 156 被形成穿過該熱散布器 145，且該電源線 154 延伸穿過該開口 156。

雖然某些舉例性的實施例已被描述且被示於附圖中，但應被瞭解的是，這些實施例只是示範性的且不是本發明的限制，本發明並不侷限於所示所描述的特定結構及安排，因為熟習此技藝者可做出不同的修改。

【圖式簡單說明】

本發明以參照附圖中所示之例子方式來加以說明，其中：

第 1 圖為一晶圓基材的一部分的剖面圖，該晶圓基材依據本發明的一實施例被部分地處理用以製造一微電子組件；

第 2 圖為一與第 1 圖類似的圖式，其顯示一開口被蝕刻在該經過部分處理之晶圓基材的一介電層上及一熱電元件被形成在該開口內之後的情形；

第 3 圖為一與第 1 圖類似的圖式，其顯示在另一熱電元件之後，有一相反的摻雜導電性種類及在第 2 圖中形成

(12)

的該熱電元件被形成，以及該經過部分處理之晶圓的其它在一積體電路上的構件的情形；

第 4 圖為一與第 3 圖類似的圖式，其顯示在該晶圓被終處理之後，該晶圓被分割成一個一個的晶粒，且一個晶粒被覆蓋在一載體基材上且被固定到該載體基材上用以依據本發明的一實施例來進行一微電子組件的最後製造；

第 5 圖為一側視圖，其代表依據本發明的另一實施例之微電子組件，其具有熱電元件位在與一獨立的晶粒的主動側相反的一側上，且被打線結合(wirebonded)至一在該晶粒的主動側上的封裝基板上；

第 6 圖為一側視圖，其代表依據本發明的另一實施例之微電子組件，其不同於第 5 圖的實施例之處在於短插塞電氣地連接至在該晶粒的一側上之熱電元件，其中導電性的互連線元件被形成在該晶粒的一相反的，主動側上；

第 7 圖為兩片晶圓基材的側視圖，其中一片晶圓基材載負主動的積體電路，及另一片晶圓基材載負熱電元件，其被使用來製造依據本發明的另一實施例的微電子組件；

第 8 圖為一與第 7 圖類似的圖式，其顯示在熱電元件被放置成緊貼並裝附在該積體電路上的接點墊上之後的情形；

第 9 圖為一與第 8 圖類似的圖式，其顯示在第 8 圖的組件被分割成獨立的一片一片，且一積體電路及一散熱器被安裝到一片上的情形；

第 10 圖為一頂視圖，其顯示一依據本發明的另一實

(13)

施例的電子組件的構件，其中一熱電模組的某些部分被形成在一晶粒上及一熱散佈器上，且該熱電模組在該熱散佈器被放在該晶粒上之後即完成；

第 11 圖為一剖面圖，其顯示一依據本發明的另一實施例的電子組件的構件，其具有一被電鍍在一晶粒的背側上之金屬層用來將熱從一熱電散佈到一熱電模組上；及

第 12 圖為一頂視圖，其顯示熱點及用來冷卻熱點之熱電模組的相對尺寸。

【主要元件符號說明】

10：晶圓

12：晶圓基材

14：積體電路

16：介電物質

18：積體電路元件

20：電力平面

22：地極平面

24：接點墊

24P：電力接點

24G：地極接點

24I：訊號接點

26：電連接

26P1：電力電連接

26P2：電力電連接

(14)

26G1：地極電連接

26G2：地極電連接

26I：訊號電連接

30：熱電元件

28：開口

32：擴散阻障層

34：p型摻雜的熱電元件

36：擴散阻障層

40：熱電元件

42：擴散阻障層

44：n型摻雜的熱電元件

46：擴散阻障層

48：導電的間隔構件

50：導電的間隔構件

54：導電的互連線元件

56：上表面

10A：晶粒

60：封裝接腳

62：封裝接腳

70：微電子組件

62A：封裝接腳

62B：封裝接腳

72：封裝基板

74：晶粒

(15)

- 76：熱電元件
- 78：整合的熱散佈器
- 80：散熱器
- 82：導電的互連線元件
- 84：打線結合電線
- 86：微電子組件
- 88：晶粒
- 90：插塞
- 94：晶圓
- 96：晶圓基材
- 98：積體電路
- 100：接點墊
- 102：轉印基材
- 104：熱電元件
- 106：間隔物
- 108：導電的互連線元件
- 110：晶圓
- 112：分離的晶圓片
- 102A：晶圓片
- 102B：晶圓片
- 114：熱散佈器
- 96A：晶圓片
- 116：散熱器
- 120：微電子組件

200529398

(16)

122：晶粒

124：熱散佈器

126：第一複數個構件

128：第二複數個構件

130：熱電元件

130A：P型摻雜的熱電元件

130B：n型摻雜的熱電元件

140：微電子組件

142：封裝基板

144：晶粒

145：熱散佈器

146：銅金屬層

148：熱電模組

150：熱界面物質

152A：熱

152B：熱電

148A：熱電模組

148B：熱電模組

154：電源線

156：開口

五、中文發明摘要

發明之名稱：具有用於冷卻晶粒之熱電元件的微電子組件及其製造方法

一種微電子組件被提供，其具有形成在一晶粒上之熱電元件用以在電流流經該等熱電元件時將熱從該晶粒上抽離。在一實施例中，該等熱電元件被集成在該晶粒的一主動側上的互連線線元件之間。在另一實施例中，該等熱電元件是位在晶粒的背側上且電氣地連接至位在該晶粒的前側的一載具基材上。在另一實施例中，該等熱電元件是被形成在一輔助基材上且被移轉到該晶粒上。

六、英文發明摘要

發明之名稱：

**A MICROELECTRONIC ASSEMBLY HAVING THERMOELECTRIC
ELEMENTS TO COOL A DIE
AND A METHOD OF MAKING THE SAME**

A microelectronic assembly is provided, having thermoelectric elements formed on a die so as to pump heat away from the die when current flows through the thermoelectric elements. In one embodiment, the thermoelectric elements are integrated between conductive interconnection elements on an active side of the die. In another embodiment, the thermoelectric elements are on a backside of the die and electrically connected to a carrier substrate on a front side of the die. In a further embodiment, the thermoelectric elements are formed on a secondary substrate and transferred to the die.

(1)

十、申請專利範圍

1. 一種製造微電子組件的方法，其包含：
形成一微電子電路於一支撐基材上；
形成複數個熱電元件於一導熱構件上；及
將熱電元件設置在該支撐基材之與該微電子電路相對的一側上且是位在熱電元件會被熱耦合至該支撐基材上的位置處。
2. 如申請專利範圍第 1 項之方法，其更包含形成複數個接點墊於該微電子電路之與支撐基材相反的一側上。
3. 如申請專利範圍第 1 項之方法，其中該微電子電路是在熱電元件被熱耦合至該支撐基材之前被形成在該支撐基材上。
4. 如申請專利範圍第 1 項之方法，其更包含形成第一複數個導電的構件於該支撐基材上，成對的導熱構件被該等第一複數個導電構件電氣地連接到彼此。
5. 如申請專利範圍第 4 項之方法，其更包含形成第二複數個導電的構件於該支撐基材上，成對的導熱構件被該等第二複數個導電構件電氣地連接到彼此，該等導熱構件與該支撐基材朝向彼此之相對運動可將該等導熱構件朝向該等第二複數個導電構件移動。
6. 如申請專利範圍第 5 項之方法，其中該等第一及第二複數個導電構件共同地將熱電元件串聯地連接起來。
7. 一種製造微電子組件的方法，其包含：
形成一微電子電路於一支撐基材上；

(2)

形成第一複數個熱電構件於一導熱構件上；

形成第二複數個熱電構件於該支撐基材之與該微電子電路相反的一側上；

形成複數個熱電元件於至少一些導熱構件上；及

將該等導熱構件及該支撐基材一起移動，之後該等第一及第二複數個導電構件共同地將熱電元件串聯地連接起來。

8. 如申請專利範圍第 7 項之方法，其中該等熱電元件被形成在該等第一複數個導電構件上。

9. 如申請專利範圍第 7 項之方法，其更包含形成複數個接點墊於該微電子電路之與支撐基材相反的一側上。

10. 一種微電子組件，其包含：

一晶粒，其包括一支撐基材及一形成在該支撐基材上的微電子電路；

一導熱構件；及

一熱電電路，其包括在該導熱構件上之第一複數個導電構件，在該支撐基材之與微電子電路相對的一側上的第二複數個導電構件，及複數個熱電元件其串聯地連接在各對導電構件之間。

11. 如申請專利範圍第 10 項所述之微電子組件，其中該等第二複數個導電構件係直接位在該支撐基材的半導體物質上。

12. 如申請專利範圍第 10 項所述之微電子組件，其中第一複數個導電構件係直接位在該導熱構件的金屬上。

(3)

13. 一種形成一微電子組件的方法，其包含：

形成一金屬層於一晶粒的一支撐基材的第一側上，該晶粒的支撐基材的一第二側(相反側)上形成有一微電子電路；及

形成熱電模組於該金屬層上。

14. 如申請專利範圍第 13 項所述之方法，其中該金屬層是被電鍍的。

15. 如申請專利範圍第 13 項所述之方法，其中該金屬層包括銅。

16. 如申請專利範圍第 13 項所述之方法，其中該熱電模組只被形成在該支撐基材的第一區域上，用以選擇性地冷卻與該支撐基材的一第二區域相反的該第一區域。

17. 如申請專利範圍第 16 項所述之方法，其中當該微電子電路被操作時，其會在該第一區域內產生一熱點。

18. 如申請專利範圍第 17 項所述之方法，其中該金屬層將熱從該熱點散佈到該熱電模組上。

19. 如申請專利範圍第 13 項所述之方法，其更包含安置一散熱器的基座，該散熱器具有從該基座延伸出的鰭片，使得該基座被熱耦合至該熱電模組。

20. 一種微電子組件，其包含：

一支撐基材；

一微電子電路，其被形成在該支撐基材上的；

一金屬層，其被形成在該支撐基材上；

一金屬層，其被形成在該支撐基材之與該微電子電路

(4)

相反的一側上；及

一熱電模組，其位在該金屬層上。

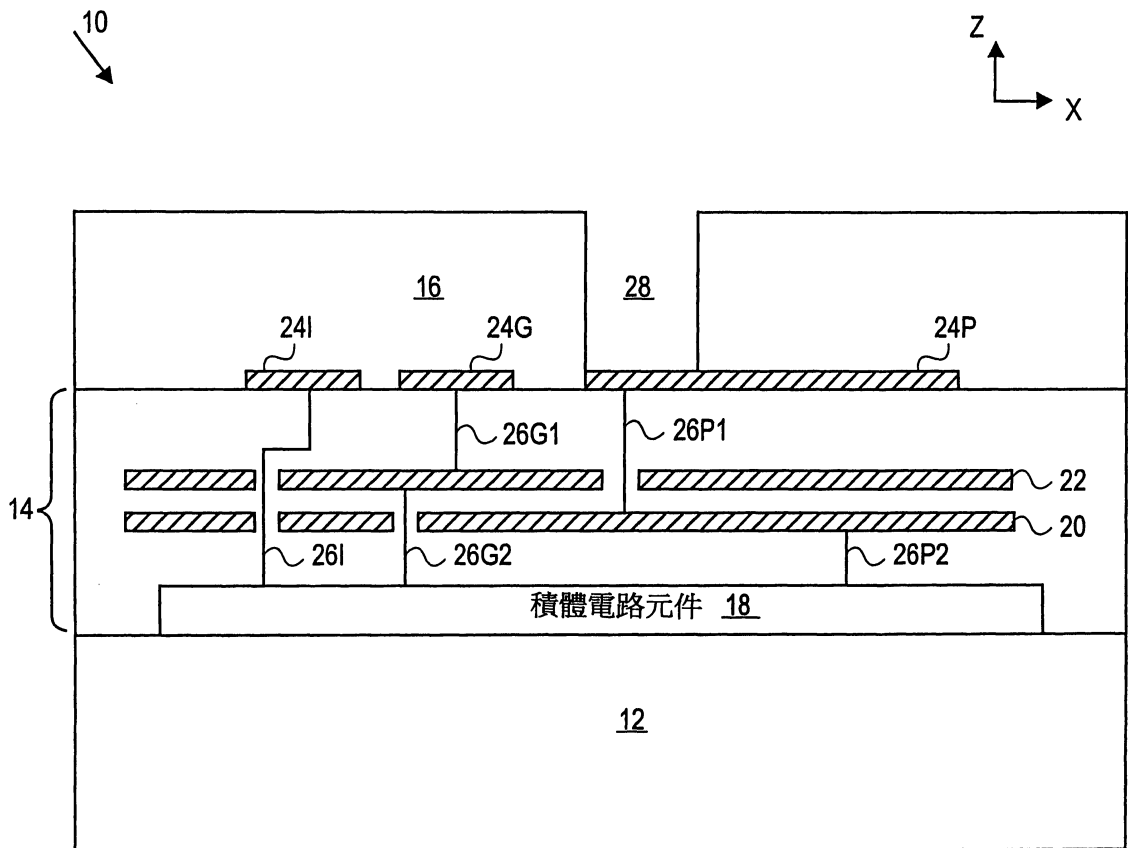
21. 如申請專利範圍第 20 項所述之微電子組件，其中該金屬層包括銅。

22. 如申請專利範圍第 20 項所述之微電子組件，其中該熱電模組只被形成在該支撐基材的第一區域上，用以選擇性地冷卻與該支撐基材的一第二區域相反的該第一區域。

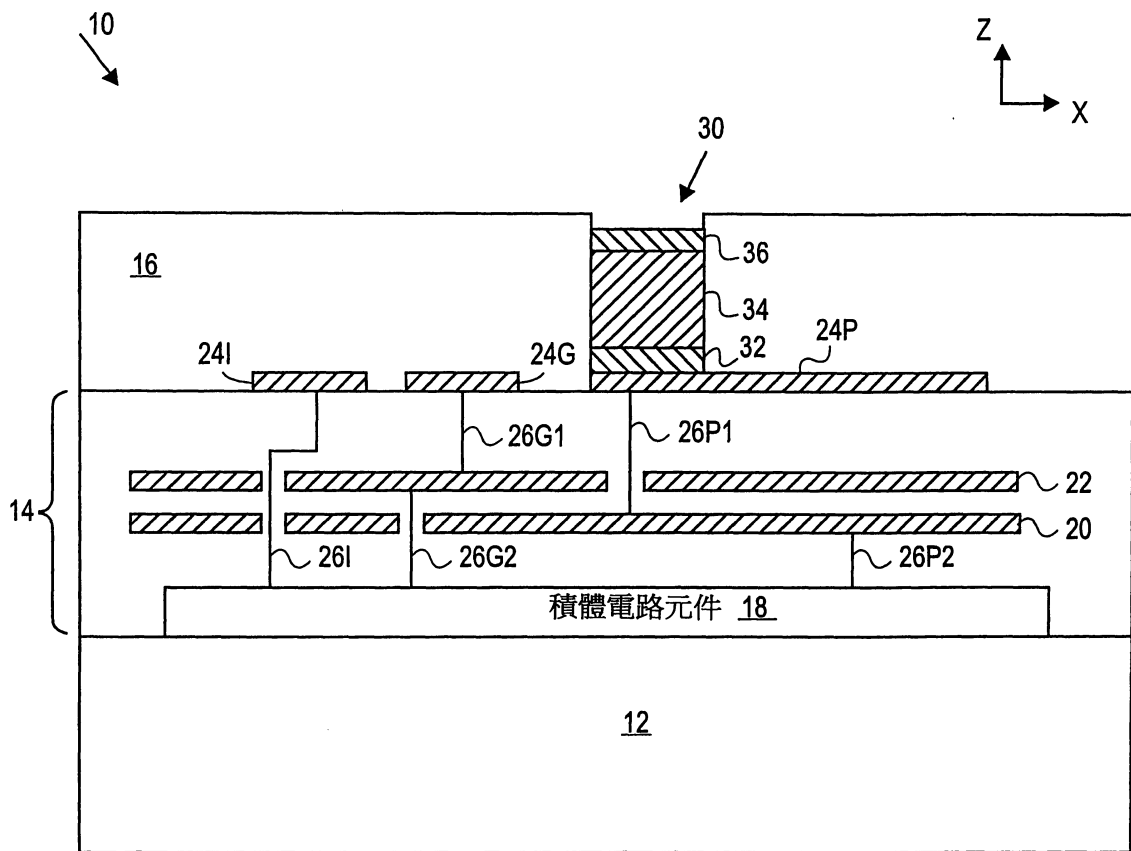
23. 如申請專利範圍第 22 項所述之微電子組件，其中當該微電子電路被操作時，其會在該第一區域內產生一熱點。

24. 如申請專利範圍第 23 項所述之微電子組件，其中該金屬層將來自該熱點的熱散佈到該熱電模組上。

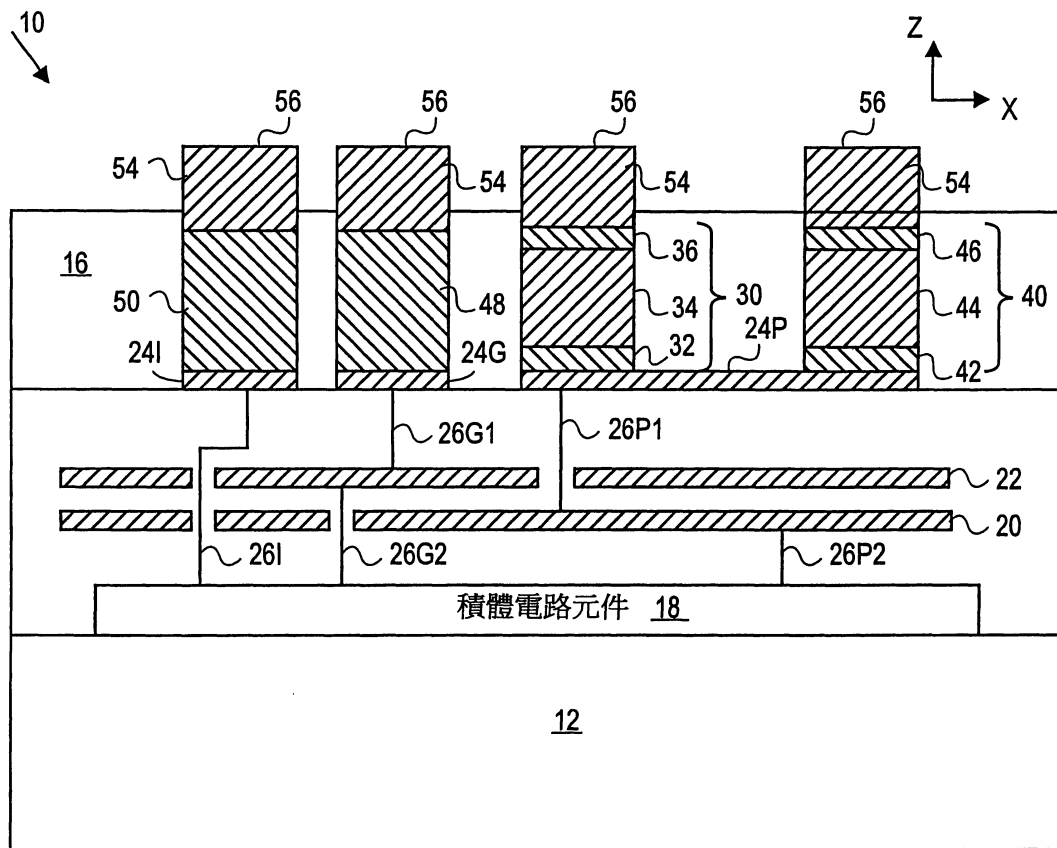
第1圖



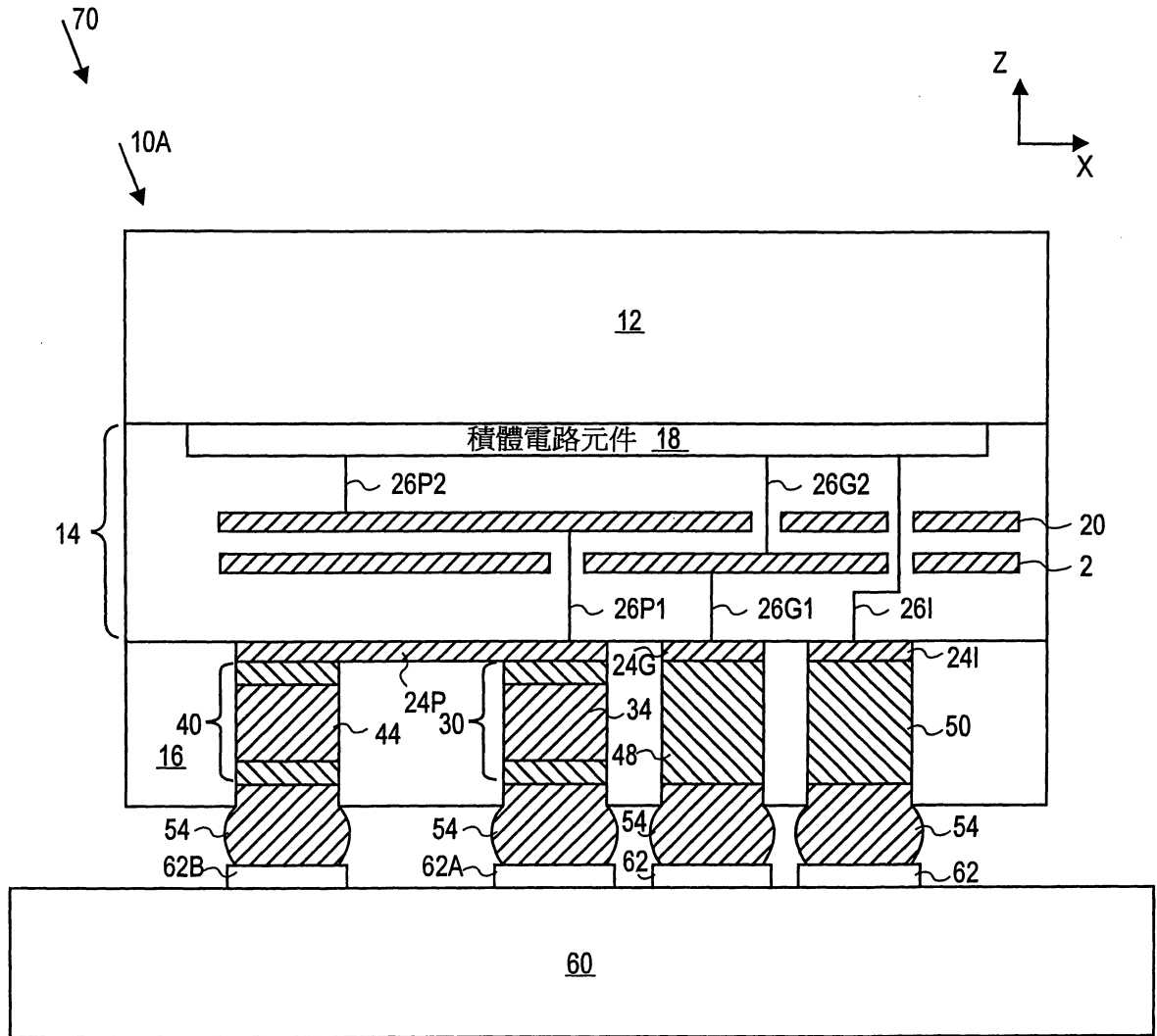
第2圖



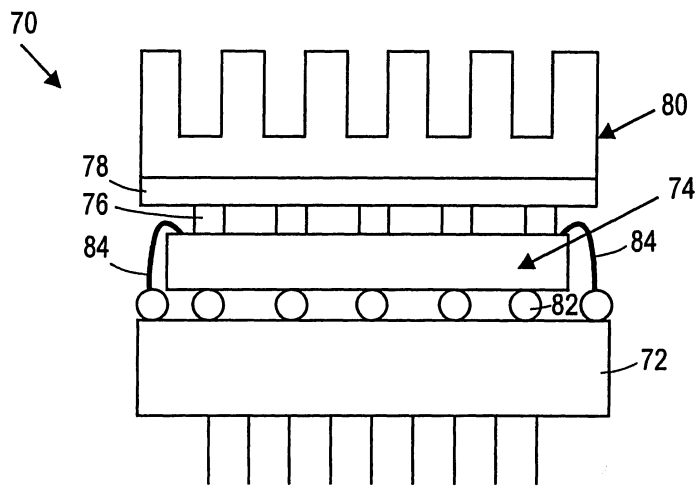
第3圖



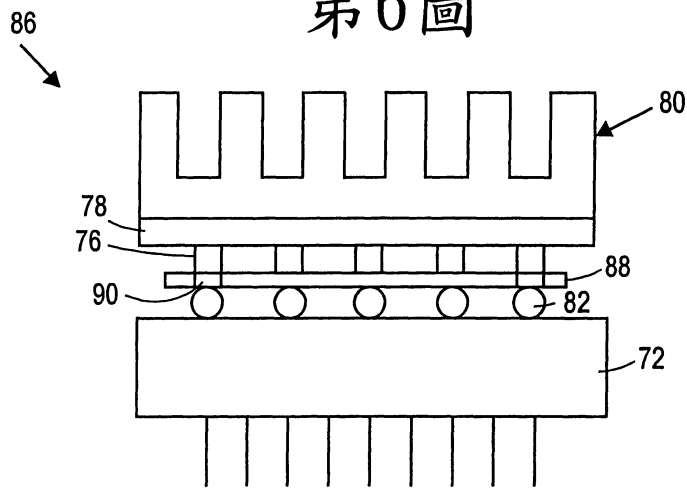
第4圖



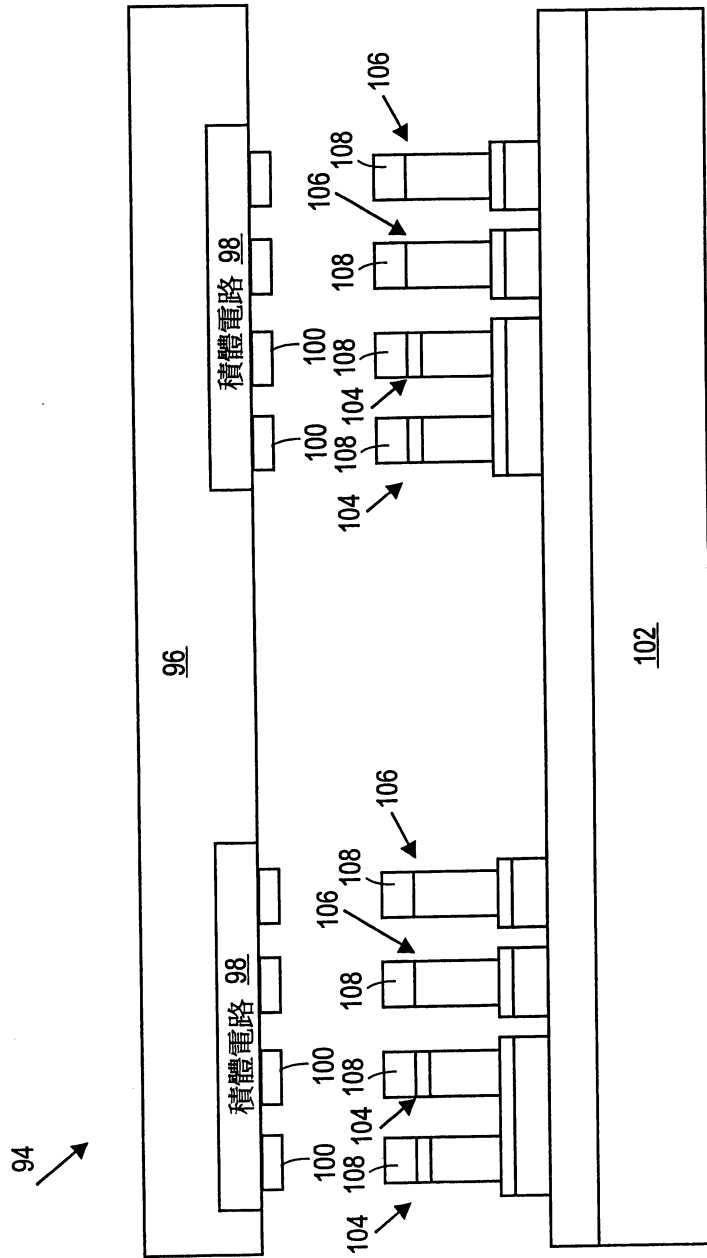
第5圖



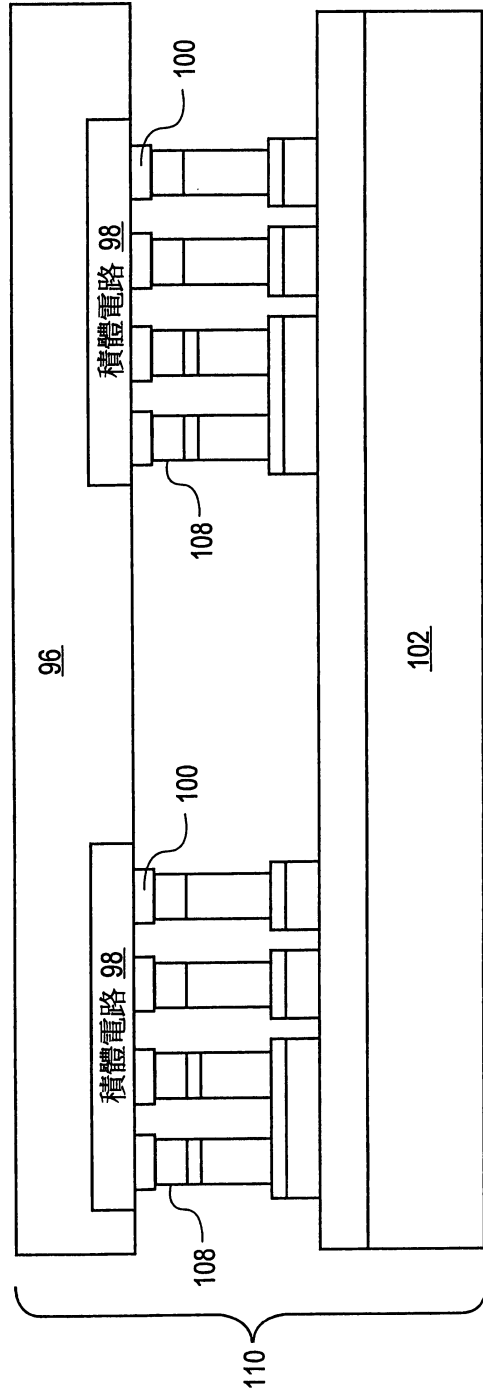
第6圖



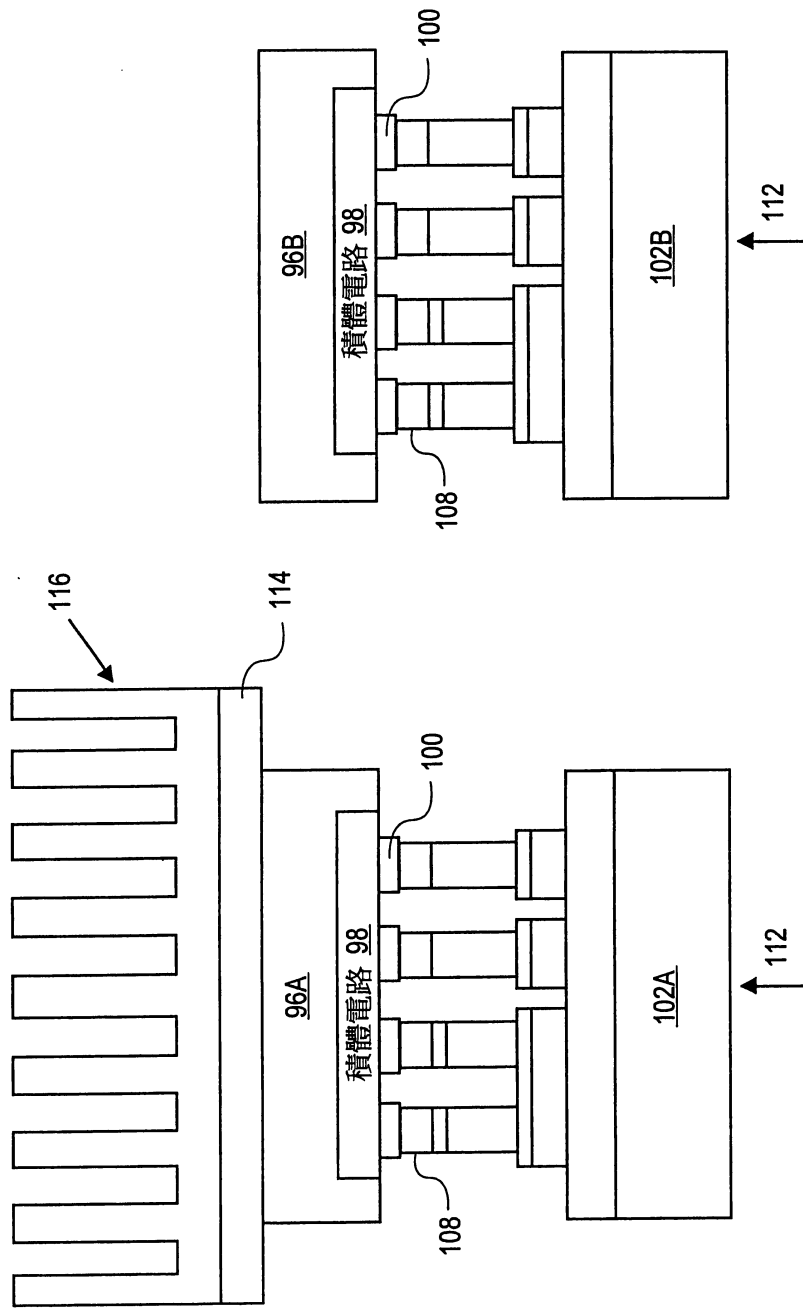
第7圖



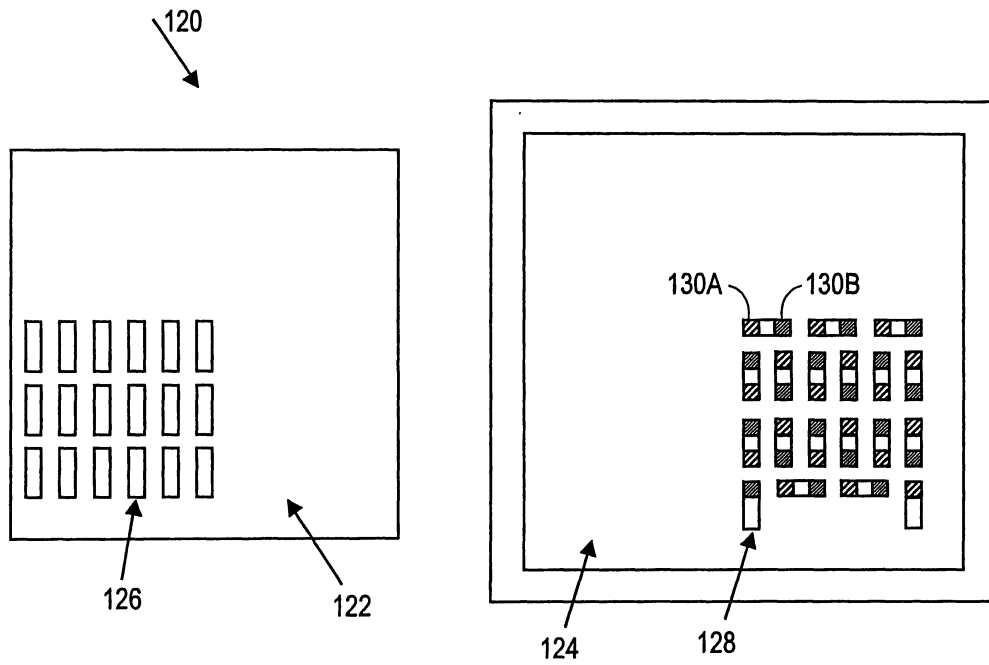
第8圖



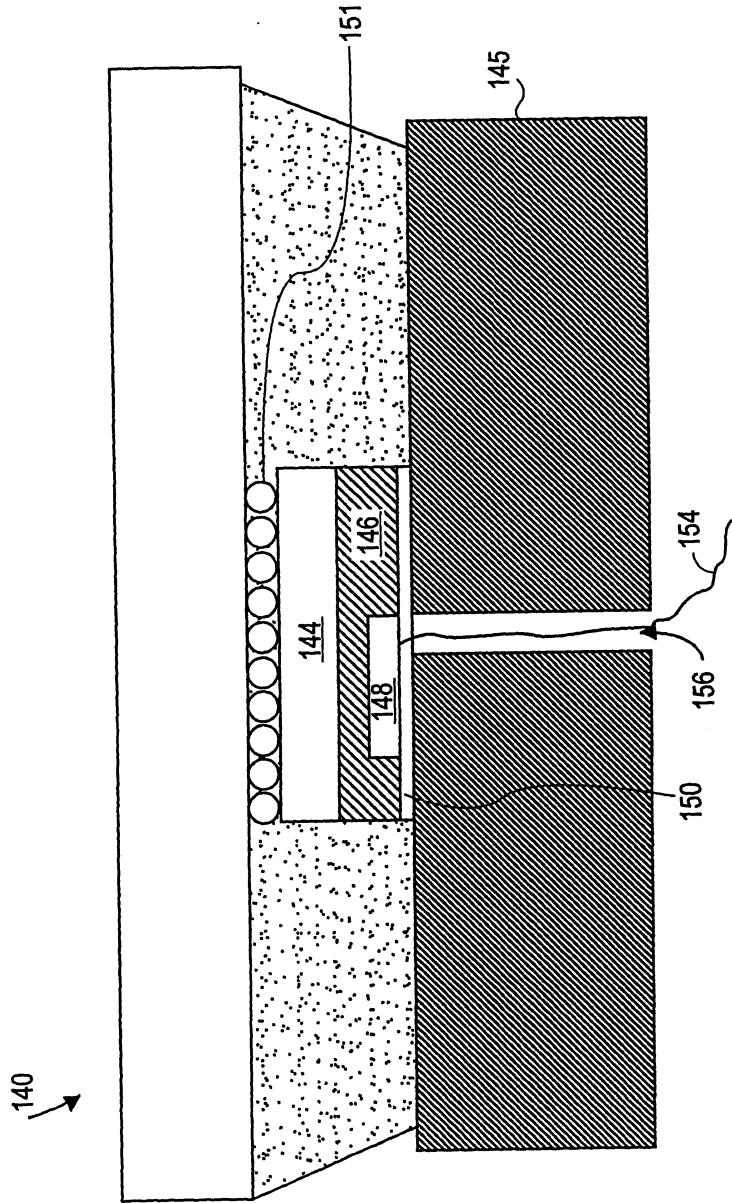
第9圖



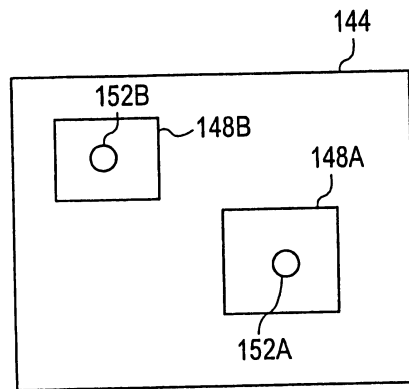
第10圖



第11圖



第12圖



七、指定代表圖：

(一)、本案指定代表圖為：第(1)圖

(二)、本代表圖之元件符號簡單說明：

10：晶圓	12：晶圓基材
14：積體電路	16：介電物質
18：積體電路元件	20：電力平面
22：地極平面	24P：電力接點
24G：地極接點	24I：訊號接點
26P1：電力電連接	26P2：電力電連接
26G1：地極電連接	26G2：地極電連接
26I：訊號電連接	28：開口

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：