

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-300569

(P2005-300569A)

(43) 公開日 平成17年10月27日(2005.10.27)

(51) Int. Cl.⁷

G09G 3/28

G09G 3/20

H04N 5/66

F I

G09G 3/28

G09G 3/20

G09G 3/20

G09G 3/20

H04N 5/66

H

612U

641E

642D

101B

テーマコード (参考)

5C058

5C080

5C580

審査請求 未請求 請求項の数 3 O L (全 9 頁) 最終頁に続く

(21) 出願番号 特願2004-111848 (P2004-111848)

(22) 出願日 平成16年4月6日(2004.4.6)

(71) 出願人 000005016

パイオニア株式会社

東京都目黒区目黒1丁目4番1号

(74) 代理人 100079119

弁理士 藤村 元彦

(72) 発明者 川口 裕史

東京都大田区大森西4丁目15番5号 パ

イオニア株式会社大森工場内

(72) 発明者 本田 広史

東京都大田区大森西4丁目15番5号 パ

イオニア株式会社大森工場内

(72) 発明者 長久保 哲朗

東京都大田区大森西4丁目15番5号 パ

イオニア株式会社大森工場内

Fターム(参考) 5C058 AA11 BA01 BB03 BB25

最終頁に続く

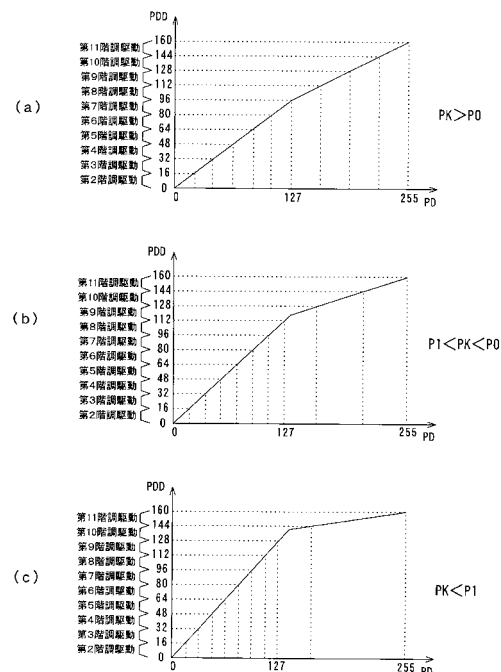
(54) 【発明の名称】 表示パネルの駆動方法

(57) 【要約】

【課題】 画像の低輝度部に対する画像品質を落とすことなく、輝度を高めることが可能な表示パネルの駆動方法を提供することを目的とする。

【解決手段】 1フィールド分の入力映像信号におけるピーク輝度レベルに応じて、入力映像信号中の所定輝度よりも低輝度な輝度レベルに対して割り当てるべきサブフィールドの個数を変更する。

【選択図】 図2



【特許請求の範囲】

【請求項 1】

複数の画素セルが形成されている表示パネルを、夫々に前記画素セルを発光させるべき回数又は期間が割り当てられている複数のサブフィールド毎に駆動する表示パネルの駆動方法であって、

各フィールド内において入力映像信号によって示される輝度レベルに応じた個数のサブフィールド各々にて前記画素セルの発光を実行させる行程と、

1 フィールド分の前記入力映像信号におけるピーク輝度レベルに応じて、前記入力映像信号中の所定輝度よりも低輝度な輝度レベルに対して割り当てるべき前記サブフィールドの個数を変更することにより、各フィールド内において前記画素セルを発光させる発光回数又は発光期間を制御する行程と、を有することを特徴とする表示パネルの駆動方法。 10

【請求項 2】

前記ピーク輝度レベルが低い場合には高い場合に比して前記所定輝度よりも低輝度な輝度レベルに対して割り当てるべき前記サブフィールドの個数を増加させることを特徴とする請求項 1 記載の表示パネルの駆動方法。

【請求項 3】

各フィールドを構成する前記サブフィールドの数及び 1 フィールド内での最大発光回数は、前記ピーク輝度レベルに拘わらず一定であることを特徴とする請求項 1 記載の表示パネルの駆動方法。

【発明の詳細な説明】 20

【技術分野】

【0001】

本発明は、画像表示を行う表示パネルの駆動方法に関する。

【背景技術】

【0002】

近年、薄型平面のマトリクス表示方式のディスプレイパネルとして、プラズマディスプレイパネル（以下、PDPと称する）、及びエレクトロルミネセントディスプレイパネル（以下、ELDPと称する）等が実用化されてきた。これらPDP及びELDPにおける発光素子は、発光及び非発光の 2 状態しかもたない為、入力された映像信号に対応した中間調の輝度を得るべく、サブフィールド法を用いた階調駆動を実施する。 30

【0003】

サブフィールド法では、入力された映像信号を各画素毎にNビットの画素データに変換し、このNビットのビット桁各々に対応させて、1 フィールドの表示期間をN個のサブフィールドに分割する。各サブフィールドには、上記画素データのビット桁各々に対応した発光回数が夫々割り当ててあり、上記Nビット中の1つのビット桁が例えば論理レベル1である場合には、そのビット桁に対応したサブフィールドにおいて、上述の如く割り当てられた回数分だけ発光を実行する。一方、上記1つのビット桁が論理レベル0である場合には、そのビット桁に対応したサブフィールドでは発光を実施させない。かかる駆動方法によれば、各フィールド内において実施された発光の合計回数に対応した中間調の輝度が視覚されるのである。 40

【0004】

しかしながら、かかるサブフィールド法に基づく階調駆動によると、特に暗い画像を表示する際にコントラストの低下が顕著となり、且つ画面全体が必要以上に暗くなってしまうという問題があった。

【0005】

そこで、近年、かかる問題点を解決すべく、入力映像信号のピークレベルに応じてこの入力映像信号の信号レベルを調整する映像信号処理回路が提案された（特許文献 1 参照）。この映像信号処理回路においては、入力映像信号のピークレベルが低い場合には入力映像信号レベルを増大させることにより、明るい画像を表示するようにしている。

【0006】 50

ところが、このような映像信号処理によると、輝度を増加させることができるが、その分だけ画像中の低輝度部に対する輝度階調数が低下して画像品質が劣化するという問題が生じた。

【特許文献1】特開2000-13814号公報

【発明の開示】

【発明が解決しようとする課題】

【0007】

本発明は、かかる問題を解決すべく為されたものであり、画像の低輝度部に対する画像品質を落とすことなく、輝度を高めることが可能な表示パネルの駆動方法を提供することを目的とするものである。

10

【課題を解決するための手段】

【0008】

請求項1記載による表示パネルの駆動方法は、複数の画素セルが形成されている表示パネルを、夫々に前記画素セルを発光させるべき回数又は期間が割り当てられている複数のサブフィールド毎に駆動する表示パネルの駆動方法であって、各フィールド内において入力映像信号によって示される輝度レベルに応じた個数のサブフィールド各々にて前記画素セルを発光を実行させる行程と、1フィールド分の前記入力映像信号におけるピーク輝度レベルに応じて、前記入力映像信号中の所定輝度よりも低輝度な輝度レベルに対して割り当てるべき前記サブフィールドの個数を変更することにより、各フィールド内において前記画素セルを発光させる発光回数又は発光期間を制御する行程と、を有する。

20

【発明を実施するための最良の形態】

【0009】

1フィールド分の入力映像信号におけるピーク輝度レベルに応じて、入力映像信号中の所定輝度よりも低輝度な輝度レベルに対して割り当てるべきサブフィールドの個数を変更する。

【実施例】

【0010】

以下、本発明の実施例を図を参照しつつ説明する。

【0011】

図1は、本発明による駆動方法に基づいて画像表示を行う表示装置の概略構成を示す図である。

30

【0012】

図1において、表示パネル10は、各画素に対応した画素セルがマトリクス状に配列された例えばプラズマディスプレイパネルの如き表示デバイスである。

【0013】

画素データ生成回路1は、入力映像信号を上記表示パネル10の各画素に対応した例えば8ビットの画素データPDに変換してピーク輝度検出回路2及びデータ変換回路3に供給する。

【0014】

ピーク輝度検出回路2は、1画面分の画素データPD毎に最大の輝度レベルを検出し、その最大輝度レベルを示すピーク輝度信号PKをデータ変換回路3及び駆動制御回路4に供給する。

40

【0015】

データ変換回路3は、0～255なる範囲にて輝度レベルを表現し得る8ビットの画素データPDを、図2(a)、図2(b)又は図2(c)にて示される変換特性にて0～160なる輝度レベルを表現し得る8ビットの画素データPDDに変換して多階調化処理回路5に供給する。この際、データ変換回路3は、ピーク輝度信号PKが所定の第1ピーク閾値P0よりも大なる輝度レベルを示す場合には図2(a)にて示される変換特性にてデータ変換を行う。又、データ変換回路3は、ピーク輝度信号PKが、第1ピーク閾値P0よりも小であり且つ第2ピーク閾値P1よりも大なる輝度レベルを示す場合には図2(b)

50

）、第2ピーク閾値P1よりも小なる輝度レベルを示す場合には図2（c）にて示される変換特性にてデータ変換を行う。尚、図2（c）に示す変換特性は図2（b）に示す変換特性に比べて、中輝度部を中心とした輝度増加率が高くなっている。又、図2（b）に示す変換特性は図2（a）に示す変換特性に比べて、中輝度部を中心とした輝度増加率が高くなっている。すなわち、データ変換回路3は、1画面分の画像のピーク輝度が低いほど、輝度を増加させるべき変換を画素データPDに対して施すのである。

【0016】

多階調化処理回路5は、画素データPDDに対して誤差拡散処理及びディザ処理等を施すことにより、視覚上における輝度の階調表現数を略256階調に維持しつつもそのビット数を4ビットに圧縮した多階調化画素データDSを生成して画素駆動データ生成回路6に供給する。先ず、上記誤差拡散処理では、画素データPDDの上位6ビット分を表示データ、残りの下位2ビット分を誤差データとして夫々分離する。そして、周辺画素各々に対応した画素データPDDにおける上記誤差データを夫々重み付け加算したものを、上記表示データに反映させるようにしている。かかる動作により、原画素における下位2ビット分の輝度が上記周辺画素により擬似的に表現され、それ故に8ビットよりも少ないビット数、すなわち6ビット分の表示データにて、上記8ビット分の画素データと同等の輝度階調表現が可能になるのである。次に、かかる誤差拡散処理によって得られた6ビットの誤差拡散処理後の画素データにディザ処理を施す。例えば、ディザ処理においては、左右、上下に互いに隣接する4つの画素を1組とし、この1組の各画素に対応した画素データ各々に、互いに異なる係数値からなる4つのディザ係数を夫々割り当てて加算する。かかるディザ処理により、この誤差拡散処理後の画素データと同等な輝度階調レベルを維持しつつもそのビット数を図3に示す如き4ビット（[0000]～[1010]なる11通り）に減らした多階調化画素データDSが生成される。

【0017】

画素駆動データ生成回路6は、かかる多階調化画素データDSを、図3に示す如き変換テーブルに従って各画素の駆動を為す10ビット（第1～第10ビット）の画素駆動データGDに変換し、これをメモリ7に供給する。尚、図3において、「*」印は論理レベル1又は0のいずれでも良いことを示す。

【0018】

メモリ7は、画素駆動データGDを順次書き込み、1画面分の書き込みが終了すると、メモリ7は、この1画面分の画素駆動データGDを各ビット桁毎に分離した、

DB1：GDの第1ビット目
DB2：GDの第2ビット目
DB3：GDの第3ビット目
DB4：GDの第4ビット目
DB5：GDの第5ビット目
DB6：GDの第6ビット目
DB7：GDの第7ビット目
DB8：GDの第8ビット目
DB9：GDの第9ビット目
DB10：GDの第10ビット目

なる画素駆動データビットDB1～DB10を、夫々に対応したサブフィールドSF1～SF10（図4に示す）にて読み出してパネルドライバ8に供給する。

【0019】

駆動制御回路4は、表示パネル10を図4に示す如きサブフィールド法（サブフレーム法）を採用した発光駆動シーケンスに従って駆動させるべき各種制御信号をパネルドライバ8に供給する。パネルドライバ8は、図4に示す発光駆動シーケンスに従って表示パネル10を駆動すべき各種駆動パルスを生成して表示パネル10に供給する。

【0020】

図4に示す発光駆動シーケンスでは、1フィールド（1フレーム）の表示期間内のサブ

10

20

30

40

50

フィールド S F 1 ～ S F 1 0 各々毎に、アドレス行程 W 及びサスティン行程 I を夫々実行する。又、先頭のサブフィールド S F 1 に限り、アドレス行程 W に先立ち、リセット行程 R を実行する。

【 0 0 2 1 】

上記リセット行程 R では、パネルドライバ 8 は、表示パネル 1 0 の全ての画素セルをサスティン行程 I にて発光することが可能な点灯モード状態に初期化すべきリセットパルスを、全ての画素セルに印加する。尚、かかるサスティン行程 I において発光することができない状態を消灯モード状態と称する。

【 0 0 2 2 】

サブフィールド S F 1 ～ S F 1 0 各々のアドレス行程 W では、パネルドライバ 8 は、そのサブフィールドに対応した画素駆動データビット D B の論理レベルに応じたパルス電圧を有する画素データパルスを各画素セルに印加する。これにより、例えば、画素駆動データビット D B が論理レベル 1 である場合には、その画素駆動データビットに対応した画素セルに対して高電圧の画素データパルスが印加され、この画素セルは上記点灯モードから消灯モードに推移する。一方、画素駆動データビット D B が論理レベル 0 である場合には、その画素駆動データビットに対応した画素セルに対して低電圧の画素データパルスが印加され、この画素セルは現在の状態（点灯モード又は消灯モード）を維持する。

【 0 0 2 3 】

サブフィールド S F 1 ～ S F 1 0 各々のサスティン行程 I では、パネルドライバ 8 は、そのサブフィールドに割り当てられている回数（期間）K だけ上記点灯モード状態に設定されている画素セルのみを繰り返し発光させるべきサスティンパルスを全ての画素セルに印加する。

【 0 0 2 4 】

上記駆動によれば、サブフィールド S F 1 ～ S F 1 0 において、画素セルを消灯モード状態から点灯モード状態に推移できる機会は、先頭のサブフィールド S F 1 のリセット行程 R だけである。よって、図 3 に示す如き 1 1 通りの画素駆動データ G D によれば、サブフィールド S F 1 のリセット行程 R にて点灯モードに初期化された画素セルは、S F 1 ～ S F 1 0 の内の 1 のサブフィールド（黒丸印にて示す）のアドレス行程 W において消灯モードに設定されるまでの間、点灯モードを維持する。従って、その間に存在するサブフィールド各々（白丸にて示す）のサスティン行程 I において、各サブフィールドに割り当てられている回数（又は期間）だけ画素セルが発光することになる。この際、1 フィールドを通してサブフィールド S F 1 ～ S F 1 0 各々のサスティン行程 I にて実施された発光の合計回数に対応した中間輝度が視覚されることになる。すなわち、図 3 に示す如き 1 1 通りの画素駆動データ G D に応じて、互いに異なる中間輝度を 1 1 段階にて表現し得る第 1 ～ 第 1 1 階調駆動が為されるのである。

【 0 0 2 5 】

ここで、1 1 通りの画素駆動データ G D は、図 3 に示す如く、多階調化画素データ D S に対応している。又、かかる多階調化画素データ D S は、データ変換回路 3 によって変換出力された画素データ P D D に対して多階調化処理を施して得られたものである。この際、画素データ P D D にて示される輝度レベルが「0」の場合には [0 0 0 0] なる多階調化画素データ D S が生成されるものとする。更に、画素データ P D D にて示される輝度レベルが、

「1」～「16」の場合には [0 0 0 1] 、
 「17」～「32」の場合には [0 0 1 0] 、
 「33」～「48」の場合には [0 0 1 1] 、
 「49」～「64」の場合には [0 1 0 0] 、
 「65」～「80」の場合には [0 1 0 1] 、
 「81」～「96」の場合には [0 1 1 0] 、
 「97」～「112」の場合には [0 1 1 1] 、
 「113」～「128」の場合には [1 0 0 0] 、

「129」～「144」の場合には「1001」、

「145」～「160」の場合には「1010」、

なる4ビットの多階調化画素データDSが夫々生成されるものとする。

【0026】

これによると、画素データPDDにて示される輝度レベルが「0」の場合には、図3に示す第1階調駆動が実施され、サブフィールドSF1～SF10を通して画素セルが全く発光しない、いわゆる黒表示が為される。又、画素データPDDにて示される輝度レベルが「1」～「16」なる範囲内にある場合には、図3に示す第2階調駆動が実施され、サブフィールドSF1～SF10の内のSF1のみで画素セルの発光が為される。又、画素データPDDにて示される輝度レベルが「17」～「32」なる範囲内にある場合には、図3に示す第3階調駆動が実施され、サブフィールドSF1～SF10の内のSF1及びSF2のみで夫々画素セルの発光が為される。同様に、画素データPDDにて示される輝度レベルが、

「33」～「48」の場合にはSF1～SF3、

「49」～「64」の場合にはSF1～SF4、

「65」～「80」の場合にはSF1～SF5、

「81」～「96」の場合にはSF1～SF6、

「97」～「112」の場合にはSF1～SF7、

「113」～「128」の場合にはSF1～SF8、

「129」～「144」の場合にはSF1～SF9、

「145」～「160」の場合にはSF1～SF10、

にて夫々、連続して画素セルの発光が為される。

【0027】

この際、画素データPDDは、入力映像信号に基づく画素データPDに対して図2(a)、図2(b)又は図2(c)に示す変換特性にてデータ変換を施して得られたものである。

【0028】

すなわち、入力映像信号に基づく1画面分の画像におけるピーク輝度が比較的高い場合(ピーク輝度信号PK>第1ピーク閾値P0)には、図2(a)に示す変換特性に基づき、画素データPDが画素データPDDに変換される。この際、図2(a)に示す如き変換特性によれば、例えば輝度レベル「127」以下の低輝度を表す画素データPD(入力映像信号)に対しては、第1～第7階調駆動による7階調分の階調駆動が為される。

【0029】

又、入力映像信号に基づく1画面分の画像におけるピーク輝度が中程度である場合(第2ピーク閾値P1<ピーク輝度信号PK<第1ピーク閾値P0)には、図2(b)に示す変換特性に基づき、画素データPDが画素データPDDに変換される。この際、図2(b)に示す如き変換特性によれば、例えば輝度レベル「127」以下の低輝度を表す画素データPD(入力映像信号)に対しては、第1～第8階調駆動による8階調分の階調駆動が為される。

【0030】

又、入力映像信号に基づく1画面分の画像におけるピーク輝度が比較的低い場合(第2ピーク閾値P1>ピーク輝度信号PK)には、図2(c)に示す変換特性に基づき、画素データPDが画素データPDDに変換される。この際、図2(c)に示す如き変換特性によれば、例えば輝度レベル「127」以下の低輝度を表す画素データPD(入力映像信号)に対しては、第1～第9階調駆動による9階調分の階調駆動が為される。

【0031】

すなわち、図2(a)～図2(c)に示す如きデータ変換により、1画面分の画像中のピーク輝度が低いほど、入力映像信号中における低輝度成分の表示を担うサブフィールドの数を増加させて、この低輝度成分に対する階調数を増やすのである。この際、1フィールド内におけるサブフィールドの数、及び各階調駆動による1フィールド内での発光の合

10

20

30

40

50

計回数（期間）は、上記ピーク輝度に拘わらず一定である。

【0032】

従って、上記の如き駆動によれば、低輝度部に対する画像品質を落とすことなく、輝度を高めることが可能となる。

【図面の簡単な説明】

【0033】

【図1】本発明による駆動方法に基づいて画像表示を行う表示装置の概略構成を示す図である。

【図2】図1に示されるデータ変換回路3において用いられるデータ変換特性の一例を示す図である。

【図3】画素駆動データ生成回路6において用いられるデータ変換テーブルと、1フィールド内での発光駆動パターンとを対応づけて示す図である。

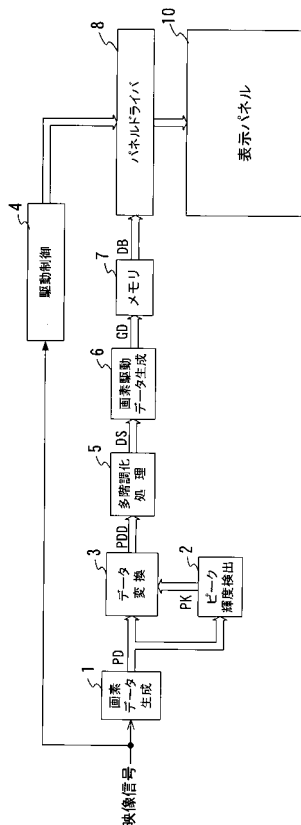
【図4】サブフィールド法に基づく発光駆動シーケンスの一例を示す図である。

【符号の説明】

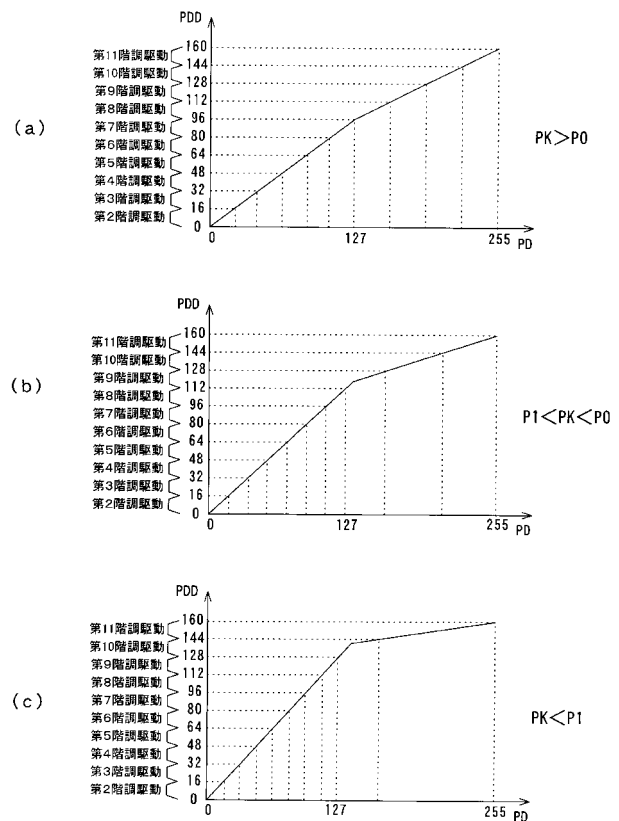
【0034】

- 2 ピーク輝度検出回路
- 3 データ変換回路
- 4 駆動制御回路
- 10 表示パネル

【図1】



【図2】



フロントページの続き

(51)Int.Cl. ⁷	F I		テーマコード (参考)
	G O 9 G	3/28	K
F ターム (参考)	5C080	AA05	BB05
	DD01	EE29	FF12
	JJ02	JJ05	
	5C580	BA10	CA09
	CB01	CB02	CB06
	EA05		