

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7647483号
(P7647483)

(45)発行日 令和7年3月18日(2025.3.18)

(24)登録日 令和7年3月10日(2025.3.10)

(51)国際特許分類

H 01 J	37/20 (2006.01)	H 01 J	37/20	A
H 01 J	37/28 (2006.01)	H 01 J	37/28	B
H 01 J	37/147 (2006.01)	H 01 J	37/147	B
H 01 L	21/66 (2006.01)	H 01 L	21/66	J

請求項の数 5 (全12頁)

(21)出願番号	特願2021-168233(P2021-168233)
(22)出願日	令和3年10月13日(2021.10.13)
(65)公開番号	特開2023-58299(P2023-58299A)
(43)公開日	令和5年4月25日(2023.4.25)
審査請求日	令和6年7月10日(2024.7.10)

(73)特許権者	504162958 株式会社ニューフレアテクノロジー 神奈川県横浜市磯子区新杉田町8番1
(74)代理人	100086911 弁理士 重野 剛 100144967 弁理士 重野 隆之
(74)代理人	安藤 厚司 神奈川県横浜市磯子区新杉田町8番1
(72)発明者	株式会社ニューフレアテクノロジー内 村田 貴比呂 神奈川県横浜市磯子区新杉田町8番1
(72)発明者	株式会社ニューフレアテクノロジー内 右 高 孝幸
審査官	

最終頁に続く

(54)【発明の名称】 電子ビーム検査装置

(57)【特許請求の範囲】

【請求項1】

基板上に1次電子ビームを照射する光学系と、
前記1次電子ビームが前記基板に照射されたことに起因して放出される2次電子ビーム
を前記1次電子ビームから分離するビームセパレータと、
分離された前記2次電子ビームを検出する検出器と、
前記基板が載置される、移動可能なステージと、
前記ステージ上で前記基板を支持する支持台と、
前記基板に所定の第1電圧を印加する印加部と、
を備え、

前記支持台は、前記基板を下方から支持する複数の支持ピンを有し、
前記支持ピンは、柱状の絶縁体、及び該絶縁体内に設けられた金属膜を含み、
前記金属膜に所定の第2電圧が印加されることを特徴とする、電子ビーム検査装置。

【請求項2】

前記第1電圧と前記第2電圧とは同一である、請求項1に記載の電子ビーム検査装置。

【請求項3】

前記金属膜は前記絶縁体に覆われている、請求項1又は2に記載の電子ビーム検査装置。

【請求項4】

前記金属膜は、前記支持ピンの高さ方向と直交する方向に配置され、
前記支持ピンの側面と前記金属膜の端部との間隔が0.3mm以上2mm以下である、

請求項 3 に記載の電子ビーム検査装置。

【請求項 5】

前記絶縁体は、上面に凹部が形成された基端体と、下面に凸部が設けられた先端体とを有し、前記凹部と前記凸部とが嵌合されており、

前記凹部の底面と前記凸部の下端面との間に前記金属膜が設けられている、請求項 3 又は 4 に記載の電子ビーム検査装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、電子ビーム検査装置に関する。

10

【背景技術】

【0002】

L S I の高集積化に伴い、半導体デバイスに要求される回路線幅は年々微細化されてきている。半導体デバイスへ所望の回路パターンを形成するためには、縮小投影型露光装置を用いて、石英上に形成された高精度の原画パターンをウェーハ上に縮小転写する手法が採用されている。

【0003】

多大な製造コストのかかる L S I の製造にとって、歩留まりの向上は欠かせない。半導体ウェーハ上に形成される L S I パターン寸法の微細化に伴って、パターン欠陥として検出しなければならない寸法も極めて小さいものとなっている。よって、半導体ウェーハ上に転写された超微細パターンの欠陥を検査するパターン検査装置の重要性が増している。

20

【0004】

パターン欠陥の検査手法としては、半導体ウェーハやリソグラフィマスク等の基板上に形成されているパターンを撮像した測定画像と、設計データ又は基板上の同一パターンを撮像した測定画像とを比較する方法が知られている。例えば、同一基板上の異なる場所の同一パターンを撮像した測定画像データ同士を比較する「die to die (ダイ - ダイ) 検査」や、パターン設計された設計データをベースに設計画像データ (参照画像) を生成して、それとパターンを撮像した測定データとなる測定画像とを比較する「die to database (ダイ - データベース) 検査」が挙げられる。比較した画像が一致しない場合、パターン欠陥有りと判定される。

30

【0005】

検査対象の基板上を電子ビームで走査 (スキャン) し、電子ビームの照射に伴い基板から放出される 2 次電子を検出して、パターン像を取得する検査装置の開発が進んでいる。電子ビームを用いた検査装置として、マルチビームを用いた装置の開発も進んでいる。

【0006】

分解能向上のために、電子ビームの加速電圧を上げつつ、検査対象基板に負の電圧 (リターディング電圧) を印加して、電子ビームを基板の直前で減速させる手法が知られている。検査対象の基板は、移動可能なステージ上に載置され、複数本の支持ピンに支持されている。

【0007】

従来、リターディング電圧が印加された基板と、支持ピンとの間の空間に電界が集中し、放電が誘発されることがあった。放電が生じると、電子ビームの軌道が変化し、検査精度が劣化するという問題があった。また、大きな放電を生ずると装置を破損するという問題が発生する場合もある。

40

【先行技術文献】

【特許文献】

【0008】

【文献】特開 2000 - 223542 号公報

【文献】特開 2013 - 239386 号公報

【文献】特開 2015 - 185529 号公報

50

【発明の概要】**【発明が解決しようとする課題】****【0009】**

本発明は、リターディング電圧を印加した基板と支持ピンとの間の空間における電界の集中を抑制し、高精度な検査を可能とする電子ビーム検査装置を提供することを課題とする。

【課題を解決するための手段】**【0010】**

本発明の一態様による電子ビーム検査装置は、基板上に1次電子ビームを照射する光学系と、前記1次電子ビームが前記基板に照射されたことに起因して放出される2次電子ビームを前記1次電子ビームから分離するビームセパレータと、分離された前記2次電子ビームを検出する検出器と、前記基板が載置される、移動可能なステージと、前記ステージ上で前記基板を支持する支持台と、前記基板に所定の第1電圧を印加する印加部と、を備える。前記支持台は、前記基板を下方から支持する複数の支持ピンを有し、前記支持ピンは、柱状の絶縁体、及び該絶縁体内に設けられた金属膜を含み、前記金属膜に所定の第2電圧が印加される。

10

【発明の効果】**【0011】**

本発明によれば、リターディング電圧を印加した基板と支持ピンとの間の空間における電界の集中を抑制し、検査を高精度に行うことができる。

20

【図面の簡単な説明】**【0012】**

【図1】本発明の実施形態に係るパターン検査装置の概略構成図である。

【図2】成形アーチャアレイ基板の平面図である。

【図3】支持台の斜視図である。

【図4】支持ピンの断面図である。

【図5】支持ピンと基板の模式図である。

【図6】比較例による支持ピンと基板の模式図である。

【図7】支持ピンの製造方法を説明する図である。

【図8】支持ピンの断面図である。

30

【図9】支持ピンの製造方法を説明する図である。

【発明を実施するための形態】**【0013】**

以下、本発明の実施の形態を図面に基づいて説明する。

【0014】

図1は、本実施形態に係るパターン検査装置100の概略構成図である。このパターン検査装置100は、電子ビームによるマルチビームを被検査基板に照射して2次電子像を撮像するものである。

【0015】

図1に示すように、パターン検査装置100は、画像取得機構150、及び制御系回路160を備えている。画像取得機構150は、電子ビームカラム102(電子鏡筒)及び検査室103を備えている。電子ビームカラム102内には、電子銃201、電磁レンズ202、成形アーチャアレイ基板203、電磁レンズ205、静電レンズ210、一括プランギング偏向器212、制限アーチャ基板213、電磁レンズ206、電磁レンズ207(対物レンズ)、主偏向器208、副偏向器209、ビームセパレータ214、偏向器218、電磁レンズ224、及びマルチ検出器222が配置されている。

40

【0016】

検査室103内には、XYZ方向に移動可能なステージ105が配置される。ステージ105上には、検査対象となる基板101(試料)が配置される。基板101には、露光用マスク基板、及びシリコンウェハ等の半導体基板が含まれる。基板101が半導体基板

50

である場合、半導体基板には複数のチップパターン（ウェハダイ）が形成されている。基板 101 が露光用マスク基板である場合、露光用マスク基板には、チップパターンが形成されている。チップパターンは、複数の図形パターンによって構成される。露光用マスク基板に形成されたチップパターンが半導体基板上に複数回露光転写されることで、半導体基板には複数のチップパターン（ウェハダイ）が形成されることになる。

【0017】

基板 101 は、パターン形成面を上側に向けてステージ 105 に配置される。ステージ 105 には、基板 101 の上面（パターン形成面）にリターディング電圧を印加する電圧印加部 50 が設けられている。基板 101 は、後述する支持台 D（図 3 参照）により下方側から支持されている。

10

【0018】

ステージ 105 上には、検査室 103 の外部に配置されたレーザ測長システム 111 から照射されるレーザ測長用のレーザ光を反射するミラー 216 が配置されている。

【0019】

マルチ検出器 222 は、電子ビームカラム 102 の外部で検出回路 106 に接続される。検出回路 106 は、チップパターンメモリ 123 に接続される。

【0020】

制御系回路 160 では、検査装置 100 全体を制御する制御計算機 110 が、バス 120 を介して、位置回路 107、比較回路 108、参照画像作成回路 112、ステージ制御回路 114、レンズ制御回路 124、ブランкиング制御回路 126、偏向制御回路 128、磁気ディスク装置等の記憶装置 109、モニタ 117、メモリ 118、及びプリンタ 119 に接続されている。

20

【0021】

偏向制御回路 128 は、図示しない D A C（デジタルアナログ変換）アンプを介して、主偏向器 208、副偏向器 209、偏向器 218 に接続される。

【0022】

チップパターンメモリ 123 は、比較回路 108 に接続されている。

【0023】

ステージ 105 は、ステージ制御回路 114 の制御の下に駆動機構 142 により駆動される。ステージ 105 は、水平方向及び回転方向に移動可能である。また、ステージ 105 は、高さ方向に移動可能となっている。

30

【0024】

レーザ測長システム 111 は、ミラー 216 からの反射光を受光することによって、レーザ干渉法の原理でステージ 105 の位置を測長する。レーザ測長システム 111 により測定されたステージ 105 の移動位置は、位置回路 107 に通知される。

【0025】

電磁レンズ 202、電磁レンズ 205、電磁レンズ 206、電磁レンズ 207（対物レンズ）、静電レンズ 210、電磁レンズ 224、及びビームセパレータ 214 は、レンズ制御回路 124 により制御される。

【0026】

静電レンズ 210 は、例えば中央部が開口した 3 段以上の電極基板により構成され、中段電極基板が図示しない D A C アンプを介してレンズ制御回路 124 により制御される。静電レンズ 210 の上段及び下段電極基板には、グランド電位が印加される。

40

【0027】

一括ブランкиング偏向器 212 は、2 極以上の電極により構成され、電極毎に図示しない D A C アンプを介してブランкиング制御回路 126 により制御される。

【0028】

副偏向器 209 は、4 極以上の電極により構成され、電極毎に D A C アンプを介して偏向制御回路 128 により制御される。主偏向器 208 は、4 極以上の電極により構成され、電極毎に D A C アンプを介して偏向制御回路 128 により制御される。偏向器 218 は

50

、4極以上の電極により構成され、電極毎にD A Cアンプを介して偏向制御回路128により制御される。

【0029】

電子銃201には、図示しない高圧電源回路が接続され、電子銃201内の図示しないフィラメント(カソード)と引出電極(アノード)間への高圧電源回路からの加速電圧の印加と共に、別の引出電極(ウェネルト)の電圧の印加と所定の温度のカソードの加熱によって、カソードから放出された電子群が加速させられ、電子ビーム200となって放出される。

【0030】

図2は、成形アパーチャアレイ基板203の構成を示す概念図である。成形アパーチャアレイ基板203には、開口部203aがx, y方向に所定の配列ピッチで2次元状に形成されている。各開口部203aは、共に同じ寸法形状の矩形又は円形(長円形を含む)である。

10

【0031】

電子銃201(放出源)から放出された電子ビーム200は、電磁レンズ202によって屈折させられ、成形アパーチャアレイ基板203全体を照明する。成形アパーチャアレイ基板203には、図2に示すように、複数の開口203aが形成され、電子ビーム200は、複数の開口部203aが含まれる領域を照明する。複数の開口部203aの位置に照射された電子ビーム200の各一部が、複数の開口部203aをそれぞれ通過することによって、マルチビームMB(マルチ1次電子ビーム)が形成される。

20

【0032】

マルチビームMBは、電磁レンズ205及び電磁レンズ206によって屈折させられ、結像およびクロスオーバーを繰り返しながら、マルチビームMBの各ビームのクロスオーバー位置に配置されたビームセパレータ214を通過して電磁レンズ207(対物レンズ)に進む。そして、電磁レンズ207が、マルチビームMBを基板101にフォーカスする。電磁レンズ207により基板101(試料)面上に焦点が合わされた(合焦された)マルチビームMBは、主偏向器208及び副偏向器209によって一括して偏向され、各ビームの基板101上のそれぞれの照射位置に照射される。基板101にリターディング電圧(第1電圧)が印加されているため、マルチビームMBは基板101の直前で減速する。

30

【0033】

なお、一括プランкиング偏向器212によって、マルチビームMB全体が一括して偏向された場合には、制限アパーチャ基板213の中心の穴から位置がはずれ、制限アパーチャ基板213によって遮蔽される。一方、一括プランкиング偏向器212によって偏向されなかったマルチビームMBは、図1に示すように制限アパーチャ基板213の中心の穴を通過する。一括プランкиング偏向器212のON/OFFによって、プランкиング制御が行われ、ビームのON/OFFが一括制御される。

【0034】

基板101の所望する位置にマルチビームMBが照射されると、基板101からマルチビームMB(マルチ1次電子ビーム)の各ビームに対応する、反射電子を含む2次電子の束(マルチ2次電子ビーム300)が放出される。

40

【0035】

基板101から放出されたマルチ2次電子ビーム300は、電磁レンズ207を通って、ビームセパレータ214に進む。

【0036】

ビームセパレータ214は、マルチビームMBの中心ビームが進む方向(軌道中心軸)に直交する面上において電界と磁界を直交する方向に発生させる。電界は電子の進行方向に関わりなく同じ方向に力を及ぼす。これに対して、磁界はフレミング左手の法則に従つて力を及ぼす。そのため電子の進入方向によって電子に作用する力の向きを変化させることができる。

50

【0037】

ビームセパレータ 214 に上側から進入してくるマルチビーム MB には、電界による力と磁界による力が打ち消し合い、マルチビーム MB は下方に直進する。これに対して、ビームセパレータ 214 に下側から進入してくるマルチ 2 次電子ビーム 300 には、電界による力と磁界による力がどちらも同じ方向に働き、マルチ 2 次電子ビーム 300 は斜め上方に曲げられ、マルチビーム MB から分離する。

【0038】

斜め上方に曲げられ、マルチビーム MB から分離したマルチ 2 次電子ビーム 300 は、偏向器 218 によって偏向され、電磁レンズ 224 によって屈折させられ、マルチ検出器 222 に投影される。図 1 では、マルチ 2 次電子ビーム 300 の軌道を屈折させずに簡略化して示している。

10

【0039】

マルチ検出器 222 は、投影されたマルチ 2 次電子ビーム 300 を検出する。マルチ検出器 222 は、例えば図示しないダイオード型の 2 次元センサを有する。そして、マルチビーム MB の各ビームに対応するダイオード型の 2 次元センサ位置において、マルチ 2 次電子ビーム 300 の各 2 次電子がダイオード型の 2 次元センサに衝突して、センサ内部で電子を増倍させ、増幅した信号で画素毎に 2 次電子画像データを生成する。

【0040】

マルチ検出器 222 によって検出された 2 次電子の検出データ（測定画像：2 次電子画像：被検査画像）は、測定順に検出回路 106 に出力される。検出回路 106 内では、図示しない A/D 変換器によって、アナログの検出データがデジタルデータに変換され、チップパターンメモリ 123 に格納される。このようにして、画像取得機構 150 は、基板 101 上に形成されたパターンの測定画像を取得する。

20

【0041】

参照画像作成回路 112 は、基板 101 にパターンを形成する基になった設計データ、又は基板 101 に形成されたパターンの露光イメージデータに定義された設計パターンデータに基づいて、マスクダイ毎に、参照画像を作成する。例えば、記憶装置 109 から制御計算機 110 を通して設計パターンデータを読み出し、読み出された設計パターンデータに定義された各図形パターンを 2 値ないしは多値のイメージデータに変換する。

【0042】

30

設計パターンデータに定義される図形は、例えば長方形や三角形を基本図形としたもので、例えば、図形の基準位置における座標 (x, y)、辺の長さ、長方形や三角形等の図形種を区別する識別子となる図形コードといった情報で各パターン図形の形、大きさ、位置等を定義した図形データが格納されている。

【0043】

図形データとなる設計パターンデータが参照画像作成回路 112 に入力されると、図形ごとのデータにまで展開し、その図形データの図形形状を示す図形コード、図形寸法などを解釈する。そして、所定の量子化寸法のグリッドを単位とするマス目内に配置されるパターンとして 2 値ないしは多値の設計パターンの画像データに展開し、出力する。

【0044】

40

言い換えれば、設計データを読み込み、検査領域を所定の寸法を単位とするマス目として仮想分割してできたマス目毎に設計パターンにおける図形が占める占有率を演算し、n ビットの占有率データを出力する。例えば、1 つのマス目を 1 画素として設定すると好適である。そして、1 画素に $1/2^8$ (= 1/256) の分解能を持たせるとすると、画素内に配置されている図形の領域分だけ 1/256 の小領域を割り付けて画素内の占有率を演算する。そして、8 ビットの占有率データとして参照画像作成回路 112 に出力する。マス目（検査画素）は、測定データの画素に合わせればよい。

【0045】

次に、参照画像作成回路 112 は、図形のイメージデータである設計パターンの設計画像データに適切なフィルタ処理を施す。測定画像としての光学画像データは、光学系によ

50

つてフィルタが作用した状態、言い換えれば連続変化するアナログ状態にある。そのため、画像強度（濃淡値）がデジタル値の設計側のイメージデータである設計パターンの画像データにもフィルタ処理を施すことにより、測定データに合わせることができる。作成された参照画像の画像データは比較回路 108 に出力される。

【0046】

比較回路 108 は、基板 101 から測定された測定画像（被検査画像）と、対応する参考画像とを比較する。具体的には、位置合わせされた被検査画像と参考画像とを、画素毎に比較する。所定の判定閾値を用いて所定の判定条件に従って画素毎に両者を比較し、例えば形状欠陥といった欠陥の有無を判定する。例えば、画素毎の階調値差が判定閾値 Th よりも大きければ欠陥候補と判定する。そして、比較結果が出力される。比較結果は、記憶装置 109 やメモリ 118 に格納されてもよいし、モニタ 117 に表示されてもよいし、プリンタ 119 からプリント出力されてもよい。

10

【0047】

上述したダイ - データベース検査の他に、ダイ - ダイ検査を行っても良い。ダイ - ダイ検査を行う場合、同一基板 101 上の異なる場所の同一パターンを撮像した測定画像データ同士を比較する。そのため、画像取得機構 150 は、マルチビーム MB（電子ビーム）を用いて、同じ図形パターン同士（第 1 と第 2 の図形パターン）が異なる位置に形成された基板 101 から一方の図形パターン（第 1 の図形パターン）と他方の図形パターン（第 2 の図形パターン）のそれぞれの 2 次電子画像である測定画像を取得する。この場合、取得される一方の図形パターンの測定画像が参考画像となり、他方の図形パターンの測定画像が被検査画像となる。取得される一方の図形パターン（第 1 の図形パターン）と他方の図形パターン（第 2 の図形パターン）の画像は、同じチップパターンデータ内にあっても良いし、異なるチップパターンデータに分かれてもよい。検査の仕方は、ダイ - データベース検査と同様で構わない。

20

【0048】

次に、図 3 ~ 図 5 を用いて、ステージ 105 上で基板 101 を支持する支持台 D について説明する。図 3 に示すように、支持台 D は、平板状の台座 1 と、台座 1 から上方に突出した複数の支持ピン 2 とを有する。例えば、台座 1 から 3 本の支持ピン 2 が突出し、基板 101 を 3 点支持する。

30

【0049】

図 4 に示すように、支持ピン 2 は、先端（上端）が凸曲面になった円柱状であり、高さ方向の途中部分に金属膜 20 が設けられている。例えば、金属膜 20 は、高さ方向と直行する方向、言い換えれば台座 1 の正面（上面）と平行に配置されている。金属膜 20 の下面から垂直方向に配線 21 が延びており、金属膜 20 に任意の電圧が印加できるようになっている。金属膜 20 及び配線 21 以外、支持台 D は絶縁体で構成されている。

【0050】

支持ピン 2 の直径は 5 ~ 15 mm 程度、支持ピン 2 の高さ（台座 1 の正面から支持ピン 2 の先端までの高さ）は 15 ~ 30 mm 程度である。金属膜 20 の台座 1 の正面からの高さは、支持ピン 2 の高さの 30 % 以上程度とすることが好ましい。

40

【0051】

本実施形態では、図 5 に示すように、金属膜 20 と基板 101 の表面とが同電位となるように、配線 21 を介して金属膜 20 に電圧（第 2 電圧）を印加する。金属膜 20 への印加電圧は、例えばステージ制御回路 114 により制御される。

【0052】

比較例として、図 6 に示すように、金属膜を含まず、絶縁体のみで構成された支持ピン 3 で基板 101 を支持する場合、支持ピン 3 の先端部と、リターディング電圧が印加されている基板 101 との間の空間に電界が集中し、放電が発生し得る。

【0053】

一方、本実施形態では、支持ピン 2 の金属膜 20 と基板 101 の表面とが同電位となるため、支持ピン 2 の先端部と基板 101 との間の空間に電界が集中することが抑制され、

50

放電の発生を防止し、高精度な検査が可能となる。

【0054】

支持ピン2は、図7に示すように、先端体2aと基端体2bとを接合することで作製できる。先端体2aは平坦な円形の底面と、底面の周縁部から立ち上がる側周面と、側周面の上端に連なる凸曲面とを有し、底面に金属膜20aが設けられている。

【0055】

基端体2bは円柱状であり、上面に金属膜20bが設けられている。また、基端体2bの中心軸位置に配線21が設けられており、配線21の上部は金属膜20bに接続されている。配線21の材料には、チタン、銀等を用いることができる。

【0056】

先端体2a及び基端体2bに使用される絶縁材料としては、サファイア、コージライト、ステアタイト、アルミナ、イットリア、炭化ケイ素、窒化アルミニウム、ジルコニア等が挙げられる。

【0057】

先端体2aの底面、基端体2bの上面には、例えば、塗布、蒸着、スパッタリング等により、金属膜20a、20bを形成することができる。金属膜20a、20bは、例えば、銀-銅-チタン合金を用い、ろう付けすることができる。

【0058】

先端体2aの底面の金属膜20aと、基端体2bの上面の金属膜20bとを接合することで、先端体2aと基端体2bとが一体化して支持ピン2が作製される。金属膜20a、20bの接合方法は特に限定されず、例えば、公知の耐熱性無機接着剤を用いてもよいし、固相接合や拡散接合によるものでもよい。

【0059】

銀ペースト等の導電性接着剤を用いて、金属膜20の形成と、先端体2aと基端体2bとの接着とを行ってもよい。

【0060】

図4に示す支持ピン2は、金属膜20の端部が支持ピン2の側面に露出しているため、支持ピン2の表面（沿面方向）に電界が発生し、放電を生じさせる可能性がある。

【0061】

そのため、図8に示すように、支持ピン2の側面に端部が露出しないように金属膜22を設けることが好ましい。支持ピン2の側面と金属膜20との間隔（深さ）tは0.3mm以上2mm以下が好ましい。

【0062】

金属膜22と基板101の表面とを同電位とすることで、支持ピン2の先端部と基板101との間の空間に電界が集中することを抑制すると共に、支持ピン2の表面（沿面方向）に電界が発生することをさらに効果的に抑制できる。そのため、放電の発生を防止し、高精度な検査が可能となる。

【0063】

図8に示す支持ピン2は、例えば、図9に示すような先端体2cと基端体2dとを接合することで作製できる。

【0064】

先端体2cは、円形の底面25（下面）の中央部に、下方に突出した凸部24が設けられている。底面25の周縁から側周面が立ち上がり、側周面の上端に凸曲面が連なっている。凸部24の先端面（下端面）には、金属膜22aが設けられている。

【0065】

基端体2dは円柱状であり、上面の中央部に凹部（凹陷部）26が設けられている。凹部26の底面には、金属膜22bが設けられている。基端体2dの中心軸位置に配線21が設けられており、配線21の上部は金属膜22bに接続されている。

【0066】

先端体2cの凸部24と基端体2dの凹部26とを嵌合し、先端体2cの底面25と基

10

20

30

40

50

端体 2 d の上面 2 7 を当接させる。先端体 2 c と基端体 2 d を接合することで、図 8 に示す構成の支持ピン 2 が得られる。

【 0 0 6 7 】

上記実施形態では、マルチビームを用いた検査装置について説明したが、シングルビームを用いたものであってもよい。

【 0 0 6 8 】

支持ピン 2 の金属膜 2 0 、 2 2 と、基板 1 0 1 の表面とを同電位にすることが好ましいが、多少の電位差があっても、図 6 に示す構成と比較して、支持ピン 2 と基板 1 0 1 との間の空間における電界の集中を抑えることができる。

【 0 0 6 9 】

なお、本発明は上記実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明を形成できる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。さらに、異なる実施形態にわたる構成要素を適宜組み合わせてもよい。

10

【 符号の説明 】

【 0 0 7 0 】

1 台座

2 支持ピン

2 a 先端体

20

2 b 基端体

2 0 金属膜

2 1 配線

1 0 0 パターン検査装置

1 0 1 基板

1 0 5 ステージ

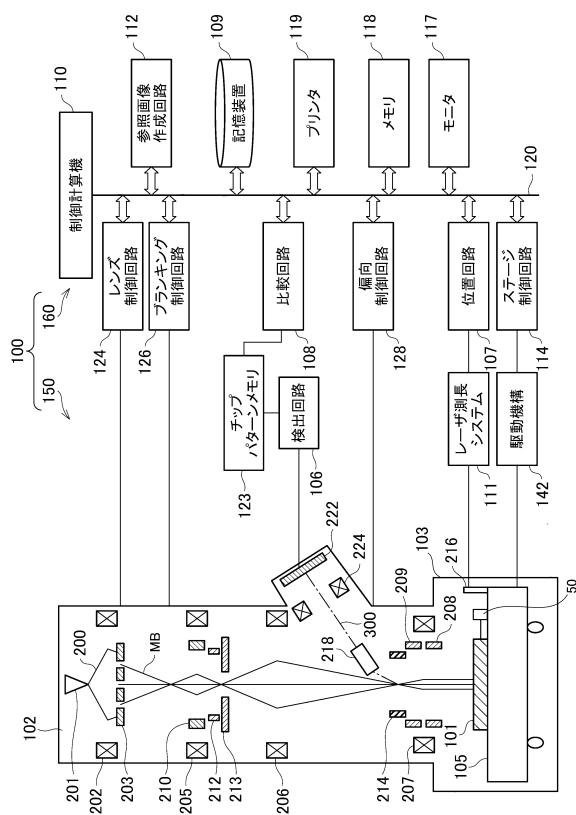
20

30

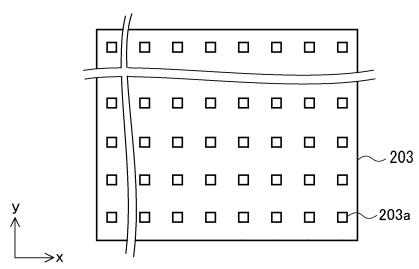
40

50

【図面】
【図 1】



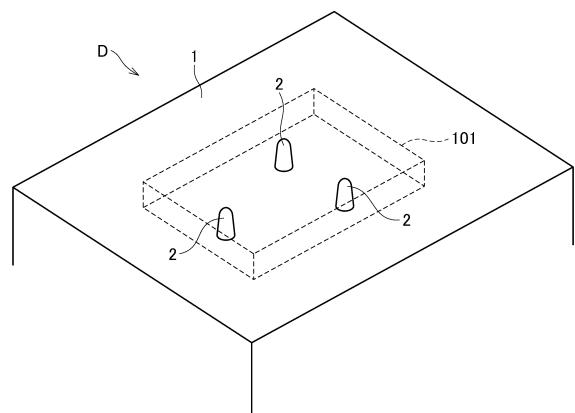
【 図 2 】



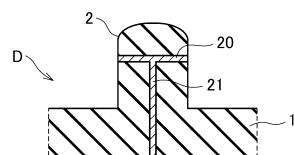
10

20

【 図 3 】



【図4】

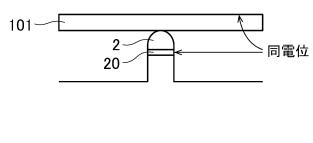


30

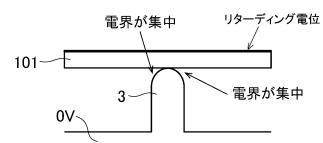
40

50

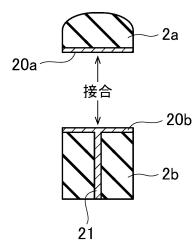
【図 5】



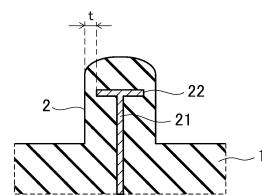
【図 6】



【図 7】

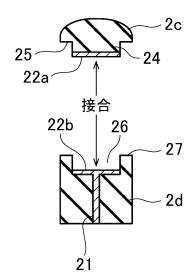


【図 8】



10

【図 9】



20

30

40

50

フロントページの続き

(56)参考文献 特開2015-185529(JP,A)

特開2010-272586(JP,A)

特開2020-85838(JP,A)

(58)調査した分野 (Int.Cl., DB名)

H01J 37/00

H01L 21/66