

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0044386  
G08C 19/00 (2006.01) (43) 공개일자 2006년05월16일

(21) 출원번호 10-2005-0022595

(22) 출원일자 2005년03월18일

(30) 우선권주장 JP-P-2004-00079036 2004년03월18일 일본(JP)

(71) 출원인 애질런트 테크놀로지스, 인크.  
미합중국 캘리포니아 (우편번호 94306-2024) 팔로 알토 페이지 밀로드 395

(72) 발명자 오타니 다쿠야  
일본 도쿄도 하치오지시 니시 가타쿠라 3-4-13

(74) 대리인 김창세  
장성구

심사청구 : 없음

(54) 청구기

요약

모듈과 컨트롤러 간의 데이터 전송을, 간단한 장치 구성으로 고속으로 행함으로써, 측정 결과를 얻을 수 있을 때까지의 시간을 단축한다.

상기 과제는, 병렬 직렬 변환 수단을 갖는 복수의 모듈과, 복수의 직렬 병렬 변환 수단 및 복수의 FIFO 메모리를 갖는 컨트롤러와, 상기 모듈의 각각과 상기 병렬 직렬 변환 수단의 각각을 각각 접속하는 직렬 버스를 갖는 측정기에 의해 해결된다.

대표도

도 1

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예인 측정기의 개략 구성도이다.

도 2는 배경기술의 측정기의 개략 구성도이다.

도 3은 클록 매립형의 변환 방식의 설명도이다.

도면의 주요 부분에 대한 부호의 설명

120 : 컨트롤러 130, 131, 132 : 모듈

135, 136, 137, 140, 141, 142 : 변환기

150, 151, 152 : FIFO 메모리

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 직렬 전송 방식을 갖는 측정기에 관한 것이며, 특히 복수의 모듈과 컨트롤러간을 직렬 전송 방식에 의해 데이터 전송을 행하는 측정기에 관한 것이다.

LSI나 TFT 어레이 등의 반도체 장치의 여러가지 특성을 측정하는 측정기에서는, 피측정 신호 입력수가 많고, 측정한 데이터를 통합하고 해석하기 위해서, 참고 문헌 1에 기재된 기술과 같이 아날로그 측정 및 측정값을 아날로그 디지털 변환(ADC)하여 디지털 데이터로 변환을 행하는 모듈과, 모듈에서 얻은 디지털 데이터를 데이터 처리·해석을 행하는 컨트롤러 부분으로 분리한 아키텍처를 채용하는 것이 많다.

도 2에, 모듈(230, 231, 232)과 컨트롤러(220)로 분리한 아키텍처를 갖는 대표적인 측정기를 나타낸다. 도면중에서 구성 요소의 접속을 나타내는 선 중, 실선(263, 264, 265)은 데이터선, 2중선(250, 251)은 병렬 버스를 나타낸다. 반도체의 다이나 TFT 어레이 등의 측정 대상(210)으로부터의 신호는 각 모듈(230, 231, 232)에 접속된다. 각 모듈(230, 231, 232)은 병렬 버스(251)를 거쳐서 컨트롤러(220)중의 메모리(221)에 접속되어 있다. 또한, 조정기(200)도 병렬 버스(251)에 접속되어 있다. 컨트롤러(220)는 메모리(221)와 프로세서(222)를 갖고, 메모리(221)와 프로세서(222)가 병렬 버스(250)로 접속되어 있다.

다음에, 도 2의 측정기의 동작을 설명한다. 우선, 측정 대상(210)으로부터 모듈(230, 231, 232)에 아날로그 신호가 입력되면, 모듈(230, 231, 232)에서 아날로그 디지털 변환(ADC)을 행한다. 변환된 디지털 데이터는 데이터 버스(251)를 거쳐서 컨트롤러(220)에 전송된다. 이 때, 복수의 모듈이 동시에 병렬 버스(251)에 데이터 출력을 행하면 병렬 버스(251) 상에서 데이터의 충돌이 일어나서 정확한 데이터 전송을 할 수 없다.

그래서, 도 2의 시스템에서는, 조정기(200)에 의해서 전송 타이밍의 조정을 행하고 있다. 즉, 전송을 행하는 모듈(230)은, 데이터 전송을 행하기 전에 조정기(200)에 전송 요구 신호를 출력한다. 전송 요구 신호를 수신한 조정기(200)는, 병렬 버스가 사용중인지 여부를 판단하고, 미사용 상태이면 모듈(230)에 대하여 허가 신호를 출력한다. 허가 신호를 수신한 모듈(230)은, 디지털 데이터를 병렬 버스(251)를 거쳐서 컨트롤러(220) 상의 메모리(221)에 전송을 행한다. 전송이 끝나면, 모듈(230)은 전송 종료 신호를 조정기(200)에 출력한다. 조정기(200)는, 이 전송 종료 신호를 받을 때까지는, 다른 모듈(231, 232)로부터의 전송 요구를 유보한다.

이렇게 하여, 모든 모듈(230, 231, 232)의 데이터가 순차적으로 메모리(221)에 전송된다. 그 후, 프로세서(222)가 메모리(221)의 데이터를 판독, 평균화, 상관도의 판정, 양품 판정 등의 측정 데이터의 데이터 처리를 행한다.

(특허 문헌 1) 일본 특허 공개 2001-52281호 공보

#### 발명이 이루고자 하는 기술적 과제

그러나, 도 2와 같이 병렬 버스(251)를 거쳐서 모듈(230, 231, 232)과 컨트롤러(220) 간의 데이터 전송을 행하면, 복수의 모듈로부터 동시에 데이터 전송을 행할 수 없기 때문에, 데이터 전송 대기의 시간이 생긴다. 측정기는, 일반적으로, 동일 타이밍으로 측정 대상(210)으로부터의 신호를 샘플링하는 것이 많기 때문에, 각 모듈이 데이터 전송 요구를 하는 타이밍이 동시에 집중하는 것이 많다. 따라서, 전송 대기 시간이 길게 되면 측정 전체에 필요한 시간이 증가하게 된다. 이 대책으로서, 데이터 전송 레이트가 높은 버스의 이용이 고려되지만, 데이터 전송 레이트를 올리면, 병렬 버스(251)의 각 데이터선 마다의 전송 지연량의 차(skew)의 영향이 무시할 수 없게 된다고 하는 문제가 생긴다. 또한, 도 2의 시스템에 있어서는, 조정기(200)가 필요하기 때문에, 측정기의 구성이 복잡하게 된다고 하는 문제가 있었다.

본 발명은, 병렬 직렬 변환 수단을 갖는 복수의 모듈과, 복수의 직렬 병렬 변환 수단 및 복수의 FIFO 메모리를 갖는 컨트롤러와, 상기 모듈의 각각과, 상기 병렬 직렬 변환 수단의 각각을, 각각 접속하는 직렬 버스를 갖는 측정기에 의해, 상기 과제를 해결한다.

각 모듈·컨트롤러 사이에 직렬 버스를 마련하고, 직렬 전송을 행하는 것에 의해, 각 모듈·컨트롤러간의 동시 전송을 가능하게 하였다. 또한, 컨트롤러측에 FIFO 메모리를 마련하는 것에 의해, 측정 데이터가 컨트롤러측에 동시에 전송되더라도, 컨트롤러측에서 데이터의 충돌이 일어나지 않는다.

### 발명의 구성 및 작용

이하에 도면을 참조하여, 본 발명의 바람직한 실시예로 되는 측정기에 대하여 상세히 설명한다. 이하에서 참조하는 도면에서는, 실선은 데이터선(163, 164, 165) 또는 직렬 버스(160, 161, 162)를 나타내며, 2중선은 병렬 버스(170, 171 등)를 나타낸다.

도 1은, 본 발명에 관한 측정기의 개략 구성도이다. 본 측정기는, 측정 대상(110)에 접속된 3개의 모듈(130, 131, 132)과, 각 모듈(130, 131, 132)과 직렬 버스(160, 161, 162)로 접속된 컨트롤러(120)에 의해 구성되어 있다. 각 모듈(130, 131, 132)은, ADC(도시하지 않음)와 병렬 신호를 직렬 신호로 변환하는 변환기(135, 136, 137)를 내장하고, 각 변환기(135, 136, 137)의 출력은 직렬 버스(160, 161, 162)에 접속되어 있다. 또한, 컨트롤러(120)에는, 직렬 신호를 병렬 신호로 변환하는 변환기(140, 141, 142)와, 변환기(140, 141, 142)에 각각 병렬 버스(172, 173, 174)로 접속된 선입 선출 메모리(FIFO 메모리)(150, 151, 152)와, 각 FIFO 메모리(150, 151, 152)와 병렬 버스(171)로 접속된 메모리(121)와, 메모리(121)와 병렬 버스(170)로 접속된 프로세서(122)에 의해 구성되어 있다. 또, 본 실시예에서 모듈수는 3개이지만, 2개이더라도 좋고 4개 이상이라도 상관없다. 또한, 측정 대상(110)은, IC 칩이나 TFT 어레이 등의 피측정 장치에 접속된 전류계나 전하량계 등과 같은 측정 장치에서도 좋고, 전압 프로브나 압전 소자 등과 같은 측정 소자라도 좋으며, 측정 대상의 수도 복수개이더라도 상관없다. 또, 측정 대상(100)으로부터의 측정 신호가 디지털 신호인 경우에는, 모듈(130, 131, 132) 내부에 ADC를 마련할 필요는 없다.

다음에, 도 1의 측정기의 동작을 설명한다. 모듈(130, 131, 132)에 측정 대상(110)으로부터 아날로그 측정 신호가 입력되면, 모듈(130, 131, 132) 내부의 ADC에 의해서 아날로그 측정 신호를 병렬 신호(디지털값)로 변환한다. 변환된 병렬 신호를 변환기(135, 136, 137)에 의해 직렬 신호로 변환하여, 컨트롤러(120)에 데이터 전송을 실행한다. 각 모듈(130, 131, 132)과 컨트롤러(120) 사이에는 각각 직렬 버스가 설치되기 때문에, 다른 모듈이 데이터 전송중인 상태에서도, 데이터 전송을 개시할 수 있다. 본 실시예에서는 데이터 전송의 신뢰성을 향상시키기 위해서, 차동 신호에 의한 데이터 전송을 행하고 있지만, 전송로가 짧은 경우나 전송 특성이 좋은 케이블을 이용하는 경우에는 싱글엔드 신호의 데이터 전송을 행하더라도 좋다. 모듈(130, 131, 132)로부터의 데이터를 수신한 컨트롤러(120)의 변환기(140, 141, 142)는, 직렬 신호를 병렬 신호로 변환하고, FIFO 메모리(150, 151, 152)에 데이터를 축적한다. 축적된 데이터는 순차적으로 판독되어, 메모리(121) 상에 미리 결정된 포맷으로 기록된다. 프로세서(122)는 메모리(121) 상의 데이터를 판독하여 평균화, 상관도 산출, 양품 판정 등의 처리를 행하여, 측정 결과를 출력한다.

또, 모듈(130, 131, 132)로부터 컨트롤러(120)에의 데이터 전송뿐만 아니라, 모듈 제어 프로그램의 전송과 같이 컨트롤러(120)로부터 모듈(130, 131, 132)에의 데이터 전송을 행할 필요가 있는 측정기에서는, 변환기(135, 136, 137, 140, 141, 142)를 직렬-병렬 신호 변환도, 병렬-직렬 신호 변환도 할 수 있는 변환기로 구성하면 좋다.

그런데, 컨트롤러(120)와 모듈(130, 131, 132) 간의 직렬 데이터 전송에는, 전송 데이터 자체와 함께, 데이터 송신의 타이밍을 나타내는 클럭을 보내는 것이 일반적이다. 예컨대, 데이터열 「1010111000」을 송신하는 경우, 도 3a와 같은 클럭과 데이터 신호를 전송하는 것으로 된다. 도면에서 종축은 전압이며, 횡축은 시간을 나타낸다. 각 클럭의 상승시에 전압이, 하이(High) 레벨이면 데이터값 1을, 로우(Low) 레벨이면 데이터값 0을 나타낸다.

도 3a와 같이, 클럭 신호와 데이터 신호를 분류하여 송신하는 전송 방식을 취하면, 클럭 신호와 데이터 신호가 별도의 전송 경로를 경유하여 전송되기 때문에, 양 신호의 전송 지연 시간에 차(skew)가 생긴다. 이 전송 지연 시간의 차는, 클럭 주파수가 낮을 때나 전송 경로가 짧은 경우에는 그다지 문제로 되지 않지만, 전송 속도를 올리기 위해서 클럭 주파수를 올리면 무시할 수 없는 양으로 된다. 또한, 도 3a의 데이터 신호의 신호 파형으로부터도 분명한 바와 같이, 동일 데이터값이 계속 되면 데이터 신호는 일정 전압을 유지하기 때문에 데이터 신호의 주파수가 낮게 되고, 다른 데이터값이 교대로 연속하면 데이터 신호의 주파수는 높게 된다. 이 때문에, 데이터 신호의 신호로는, 매우 넓은 주파수에 걸쳐 균일하고 또한 양호한 전송 특성이 요구된다고 하는 문제가 있다.

그래서, 본 실시예에서는 클록 매립형의 변환 방식을 채용하고 있다. 클록 매립형의 변환 방식은, 소정의 데이터열을 0과 1을 포함하는 소정의 패턴으로 변환하여 데이터를 전송하는 방식이다. 이에 따라, 클록 신호를 전송하여도 데이터의 복원을 가능하게 하기 때문에, 전송 속도가 오르더라도 전송 지연 시간에 의한 문제가 일어나지 않는다. 또한, 동일 데이터값이 연속한 경우라도 데이터 신호의 주파수가 낮게 되지 않기 때문에, 전송 주파수대를 일정 범위 내로 유지시킬 수 있다.

도 3b에 가장 간단한 클록 매립형의 예를 나타낸다. 이 예에서는, 데이터값이 1일 때는, 「10」(즉, 하이(High)에서 로우(Low))로, 데이터값이 0일 때는, 「01」(즉, 로우(Low)에서 하이(High))의 신호로 변환한다. 도 3b로부터 분명한 바와 같이, 변환 후의 데이터 신호는, 1 클록내에서 반드시 하이 레벨과 로우 레벨의 2개의 상태를 취하기 때문에, 클록 신호가 없더라도 수신측에서 데이터값을 복원할 수 있다. 또한, 변환 후의 신호의 주파수는, 클록 주파수로부터 그 절반의 주파수의 대역에 포함되어 있음을 알 수 있다.

이와 같이, 도 3b와 같이 단지 1 비트의 데이터값을 2 비트의 데이터로 변환하는 것만으로 정보량이 배로 되기 때문에, 3 비트에서 8 비트 정도의 데이터열 단위로 출현 빈도를 고려한 변환 테이블을 이용하여 변환을 행하는 것이 효율이 좋다. 대표적인 변환 방법으로서, 일본 특허 공개 평성 제 59-10056호 공보에 개시되어 있는 바와 같이, 소위 8B/10B 변환 방식이 있다. 본 실시예의 측정기에 있어서도 클록 매립형 변환으로서 8B/10B 변환을 채용하고 있다. 8B/10B 변환 방식에서는, 8 비트의 데이터를 10 비트의 데이터에 맞게 전송하기 때문에, 전송 효율이 2할 떨어지지만, 8 비트에서는 256개였던 조합을 10 비트에서는 1024개의 조합으로 표현할 수 있기 때문에, 0과 1이 잘 혼합되어 있는 균형잡힌 데이터열을 선택하여, 데이터를 표현할 수 있게 된다. 이 8 비트 데이터와 10 비트 데이터의 변환 테이블은, 8B/10B 변환으로 규정되어 있다. 1024개 조합하여 8 비트 데이터를 표현할 수 있기 때문에, 남은 조합을 데이터 이외의, 예컨대, 패킷의 나머지를 표현하는 등의 특수 용도에 사용할 수 있다. 변환 테이블에는, 몇 종류의 특수 문자는 이미 규정되어 있지만, 8B/10B 변환으로 규정되지 않은 나머지 조합을 수신측에서 부정 문자로 인식함으로써, 전송 오류 검출을 행할 수 있다.

### 발명의 효과

본 발명에 의해, 간단한 장치 구성으로 측정 결과가 얻어지기까지 필요한 시간이 짧은 측정기를 제공할 수 있다.

### (57) 청구의 범위

#### 청구항 1.

병렬 직렬 변환 수단을 갖는 복수의 모듈과,

복수의 직렬 병렬 변환 수단 및 복수의 FIFO 메모리를 갖는 컨트롤러와,

상기 모듈의 각각과 상기 병렬 직렬 변환 수단의 각각을 각각 접속하는 직렬 버스를 갖는 측정기.

#### 청구항 2.

제 1 항에 있어서,

상기 직렬 병렬 변환 수단이 클록 매립형의 변환 수단인 것을 특징으로 하는 측정기.

#### 청구항 3.

제 1 항 또는 제 2 항에 있어서,

상기 직렬 버스를 전달하는 신호가 차동 신호인 것을 특징으로 하는 측정기.

청구항 4.

제 1 항 또는 제 3 항에 있어서,

상기 컨트롤러가 프로세서와, 상기 프로세서 및 상기 FIFO에 접속된 메모리를 더 갖는 것을 특징으로 하는 측정기.

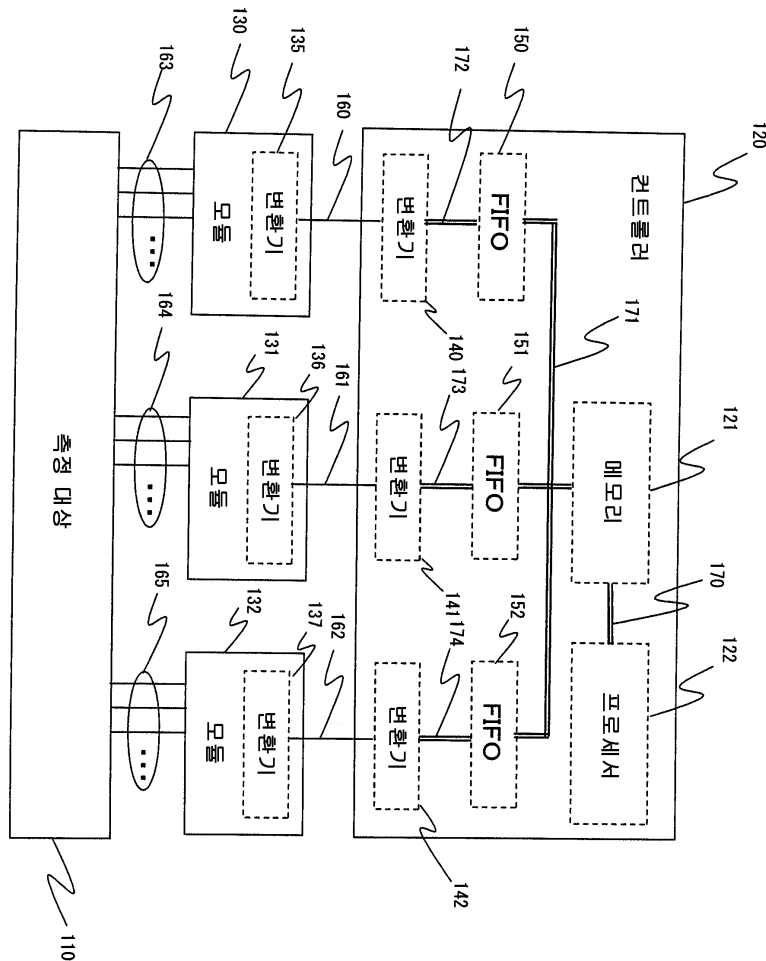
청구항 5.

제 1 항 또는 제 4 항에 있어서,

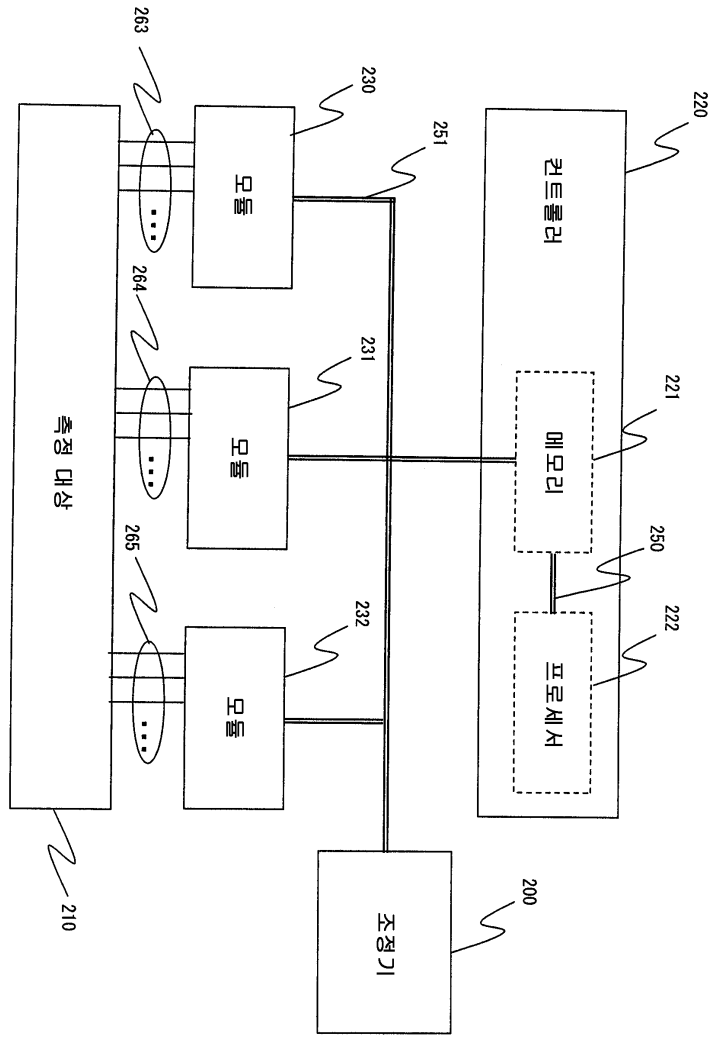
상기 모듈이 직렬 병렬 변환 수단을 더 갖고, 또한, 상기 컨트롤러가 병렬 직렬 변환 수단을 더 갖는 것을 특징으로 하는 측정기.

도면

도면1



도면2



도면3

