

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 25 年 5 月 30 日 (2013.5.30)

【公開番号】特開 2011-258827 (P2011-258827A)
 【公開日】平成 23 年 12 月 22 日 (2011.12.22)
 【年通号数】公開・登録公報 2011-051
 【出願番号】特願 2010-133266 (P2010-133266)
 【国際特許分類】

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

【F I】

H 0 1 L 27/04 V

H 0 1 L 27/04 B

【手続補正書】
 【提出日】平成 25 年 4 月 3 日 (2013.4.3)
 【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

第 1 出力端子と第 2 出力端子の間に複数の抵抗を直列に接続した抵抗回路と、
 前記複数の抵抗の夫々の中間端子と前記第 2 出力端子の間に接続された複数のスイッチ素子を有し、前記複数の抵抗の直列に接続する数を選択する選択回路と、
 前記スイッチ素子のオン抵抗値を制御する制御回路と、を備え、
 前記制御回路は、前記スイッチ素子のオン抵抗値と前記抵抗回路の前記第 1 出力端子と前記第 2 出力端子の間の抵抗値とが所定の比になるように制御する、ことを特徴とする可変抵抗回路を備えた半導体集積回路。

【請求項 2】
 前記制御回路は
 前記抵抗回路の抵抗と同じ特性の基準抵抗を有し、
 前記スイッチ素子のオン抵抗値を前記基準抵抗の抵抗値に基づいて制御する、ことを特徴とする請求項 1 記載の可変抵抗回路を備えた半導体集積回路。

【請求項 3】
 前記スイッチ素子は MOS トランジスタであって、
 前記制御回路は、前記スイッチ素子と同一導電型の基準用 MOS トランジスタを有し、
 前記基準用 MOS トランジスタのオン抵抗値と前記基準抵抗の抵抗値が所望の比となるように、前記基準用 MOS トランジスタのゲート電圧を制御する構成であって、
 前記制御回路は、前記基準用 MOS トランジスタのゲート電圧を、前記スイッチ素子の MOS トランジスタのゲートに供給する、ことを特徴とする請求項 2 記載の可変抵抗回路を備えた半導体集積回路。

【請求項 4】
 前記制御回路は、
 直列に接続された第 1 電流源と前記基準抵抗と、
 直列に接続された第 2 電流源と前記基準用 MOS トランジスタと、
 前記基準抵抗の電圧と前記基準用 MOS トランジスタの電圧を入力し、出力電圧で前記基準用 MOS トランジスタのゲートを制御するアンプと、を備え、

前記アンプの出力電圧を前記スイッチ素子のMOSトランジスタのゲートに供給する、
ことを特徴とする請求項3記載の可変抵抗回路を備えた半導体集積回路。