



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2016년01월07일

(11) 등록번호 10-1583123

(24) 등록일자 2015년12월30일

(51) 국제특허분류(Int. Cl.)

HO4N 1/00 (2006.01) B41J 29/38 (2006.01)
G03G 21/00 (2006.01) G06F 1/26 (2006.01)

(21) 출원번호 10-2013-7031745

(22) 출원일자(국제) 2012년05월31일

심사청구일자 2013년11월29일

(85) 번역문제출일자 2013년11월29일

(65) 공개번호 10-2014-0017654

(43) 공개일자 2014년02월11일

(86) 국제출원번호 PCT/JP2012/064609

(87) 국제공개번호 WO 2012/169560

국제공개일자 2012년12월13일

(30) 우선권주장

JP-P-2011-128126 2011년06월08일 일본(JP)

(56) 선행기술조사문헌

US07774633 B1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

캐논 가부시끼가이샤

일본 도쿄도 오오따꾸 시모마루코 3조메 30방 2고

(72) 발명자

야마미즈 히로시

일본 1468501 도쿄도 오오따꾸 시모마루코 3조메
30방 2고 캐논 가부시끼가이샤 내

(74) 대리인

장수길, 박충범

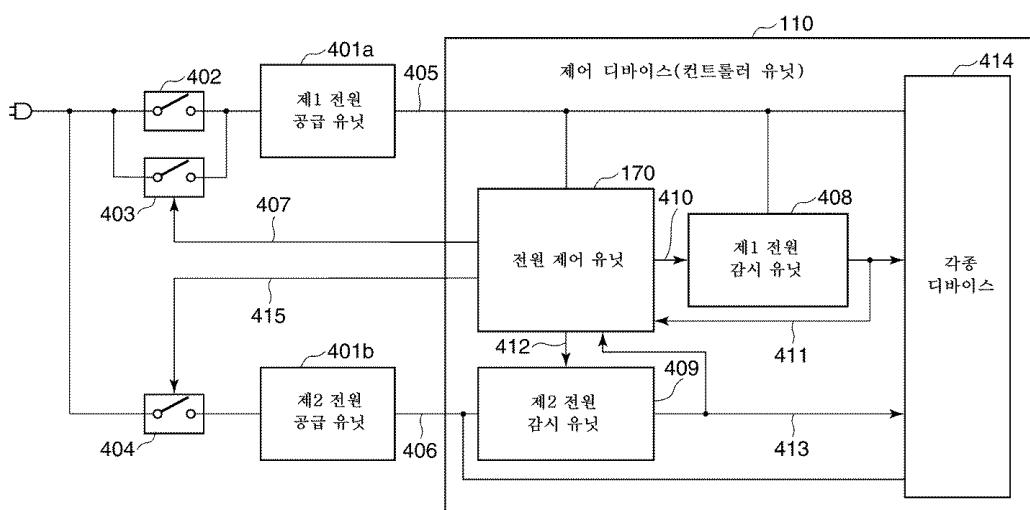
전체 청구항 수 : 총 11 항

심사관 : 장석환

(54) 발명의 명칭 행 업 상태 해소의 기회를 제공하는 정보 처리 장치, 그 제어 방법, 및 기억 매체

(57) 요 약

본 발명은, 행 업(hang-up)이 발생한 경우, 유저를 성가시게 하지 않고서 행 업 상태를 해제하고, 정상 상태로 복귀시킬 수 있는 정보 처리 장치에 관한 것이다. 제1 전원 공급 유닛은 복수의 디바이스 중 미리 정해진 디바이스에 전원을 공급하고, 제2 전원 공급 유닛은 복수의 디바이스에 전원을 공급한다. 미리 정해진 디바이스에 전원이 공급되어 기동이 행해지면, 복수의 디바이스 모두에 전원을 공급함으로써 소프트웨어가 기동된다. 기동 중에, 제2 전원 공급 유닛이 온으로 되면, 소프트웨어가 정상적으로 기동되었는지 여부가 판정된다. 소프트웨어가 정상적으로 기동되지 않은 경우, 상기 복수의 디바이스가 리셋되고, 제2 전원 공급 유닛이 오프로 되고, 그 후에, 제2 전원 공급 유닛이 다시 온으로 되는 오프-온 처리를 수행함으로써 소프트웨어가 재기동된다.

대 표 도

명세서

청구범위

청구항 1

정보 처리 장치로서,

제어 유닛;

상기 제어 유닛에 의해 실행되는 소프트웨어를 저장하는 저장 유닛;

상기 저장 유닛에 전원을 공급하는 제1 전원 공급 유닛;

상기 제어 유닛에 전원을 공급하는 제2 전원 공급 유닛; 및

상기 제1 전원 공급 유닛으로부터 상기 저장 유닛으로 전원이 공급되고 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로 전원이 공급되지 않는 절전 상태에서 복귀 명령이 검출되는 경우에, 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로 전원이 공급되도록 제어를 수행하는 전원 제어 유닛을 포함하고,

전원이 공급된 상기 제어 유닛에 의해 실행되는 소프트웨어가 정상이 아닌 경우에, 상기 전원 제어 유닛은, 상기 전원 제어 유닛이 상기 저장 유닛이 리셋되도록 제어를 수행하고 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로의 전원 공급을 중단한 후 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로의 전원 공급을 다시 개시하는 제1 오프/온 처리를 실행하고,

상기 제1 오프/온 처리를 통해 전원이 공급된 상기 제어 유닛에 의해 실행되는 상기 소프트웨어가 정상이 아닌 경우에, 상기 전원 제어 유닛은, 상기 전원 제어 유닛이 상기 저장 유닛을 리셋하지 않고서 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로의 전원 공급을 중단한 후 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로의 전원 공급을 다시 개시하는 제2 오프/온 처리를 실행하는, 정보 처리 장치.

청구항 2

제1항에 있어서,

상기 제2 오프/온 처리를 통해 전원이 공급된 상기 제어 유닛에 의해 실행되는 상기 소프트웨어가 정상이 아닌 경우에, 상기 소프트웨어가 행업(hang-up)되었다고 판정하고, 상기 소프트웨어의 기동을 종료하는, 정보 처리 장치.

청구항 3

제1항에 있어서,

상기 전원 제어 유닛은 타이머를 구비하고,

상기 타이머가 카운팅을 계속하는 시간 내에 상기 소프트웨어에 의해 상기 타이머가 인터럽트되지 않은 경우에, 상기 소프트웨어가 정상이 아니라고 판정하는, 정보 처리 장치.

청구항 4

제1항에 있어서,

시트 상에 화상을 형성하는 화상 출력 유닛을 더 포함하는, 정보 처리 장치.

청구항 5

제1항에 있어서,

외부 장치로부터 데이터를 수신하는 네트워크 인터페이스를 더 포함하고,

상기 절전 상태에서, 상기 저장 유닛에는 전원이 공급되는 반면 상기 네트워크 인터페이스에는 전원이 공급되지 않는, 정보 처리 장치.

청구항 6

제5항에 있어서,

상기 네트워크 인터페이스는, LAN으로부터 데이터를 수신하는 인터페이스 또는 FAX로부터의 수신을 검출하는 인터페이스인, 정보 처리 장치.

청구항 7

제1항에 있어서,

상기 복귀 명령은, 사용자가 전원 스위치를 누름에 따라 발행되는, 정보 처리 장치.

청구항 8

제어 유닛, 상기 제어 유닛에 의해 실행되는 소프트웨어를 저장하는 저장 유닛, 상기 저장 유닛에 전원을 공급하는 제1 전원 공급 유닛, 상기 제어 유닛에 전원을 공급하는 제2 전원 공급 유닛, 및 상기 제1 전원 공급 유닛으로부터 상기 저장 유닛으로 전원이 공급되고 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로 전원이 공급되지 않는 절전 상태에서 복귀 명령이 검출되는 경우에, 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로 전원이 공급되도록 제어를 수행하는 전원 제어 유닛을 포함하는 정보 처리 장치를 제어하는 방법으로서,

전원이 공급된 상기 제어 유닛에 의해 실행되는 소프트웨어가 정상이 아닌 경우에, 상기 저장 유닛을 리셋하고 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로의 전원 공급을 중단한 후 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로의 전원 공급을 다시 개시하는 제1 오프/온 처리를 실행하는 제1 제어 단계; 및

상기 제1 오프/온 처리를 통해 전원이 공급된 상기 제어 유닛에 의해 실행되는 상기 소프트웨어가 정상이 아닌 경우에, 상기 저장 유닛을 리셋하지 않고서 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로의 전원 공급을 중단한 후 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로의 전원 공급을 다시 개시하는 제2 오프/온 처리를 실행하는 제2 제어 단계를 포함하는, 정보 처리 장치의 제어 방법.

청구항 9

제8항에 있어서,

상기 제2 오프/온 처리를 통해 전원이 공급된 상기 제어 유닛에 의해 실행되는 상기 소프트웨어가 정상이 아닌 경우에, 상기 소프트웨어가 행 업되었다고 판정하고, 상기 소프트웨어의 기동을 종료하는, 정보 처리 장치의 제어 방법.

청구항 10

제8항에 있어서,

시트 상에 화상을 형성하는 화상 출력 단계를 더 포함하는, 정보 처리 장치의 제어 방법.

청구항 11

제어 유닛, 상기 제어 유닛에 의해 실행되는 소프트웨어를 저장하는 저장 유닛, 상기 저장 유닛에 전원을 공급하는 제1 전원 공급 유닛, 상기 제어 유닛에 전원을 공급하는 제2 전원 공급 유닛, 및 상기 제1 전원 공급 유닛으로부터 상기 저장 유닛으로 전원이 공급되고 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로 전원이 공급되지 않는 절전 상태에서 복귀 명령이 검출되는 경우에, 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로 전원이 공급되도록 제어를 수행하는 전원 제어 유닛을 포함하는 정보 처리 장치를 제어하는 방법을 실행하기 위한 프로그램을 저장하는 컴퓨터 판독가능 기억 매체로서,

상기 방법은,

전원이 공급된 상기 제어 유닛에 의해 실행되는 소프트웨어가 정상이 아닌 경우에, 상기 저장 유닛을 리셋하고 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로의 전원 공급을 중단한 후 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로의 전원 공급을 다시 개시하는 제1 오프/온 처리를 실행하는 제1 제어 단계; 및

상기 제1 오프/온 처리를 통해 전원이 공급된 상기 제어 유닛에 의해 실행되는 상기 소프트웨어가 정상이 아닌 경우에, 상기 저장 유닛을 리셋하지 않고서 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로의 전원 공급

을 중단한 후 상기 제2 전원 공급 유닛으로부터 상기 제어 유닛으로의 전원 공급을 다시 개시하는 제2 오프/온 처리를 실행하는 제2 제어 단계를 포함하는, 컴퓨터 관독가능 기억 매체.

발명의 설명

기술 분야

[0001] 본 발명은 정보 처리 장치, 그 제어 방법, 및 그 제어 방법을 실행하기 위한 프로그램을 저장하는 기억 매체에 관한 것으로, 특히, 화상 처리 장치 등의 정보 처리 장치에 있어서의 전원 제어에 관한 것이다.

배경 기술

[0002] 일반적으로, 정보 처리 장치의 일례인 화상 처리 장치에서는, 유저에 의해 전원 오프(off)가 지시된 때에는 제어 소프트웨어(제어 프로그램)가 데이터 보호 등을 위한 종료 처리 등을 행한 후에 전원이 오프된다. 즉, 종료 처리에 요하는 시간보다 긴 시간(지연 시간)이 경과한 후에 전원이 오프된다.

[0003] 절전을 위해, 인쇄 잡 등의 이벤트가 소정의 시간 동안 발생하지 않으면, 화상 처리 장치는 소위 스탠바이 모드로부터 슬립 모드로 이행하여 소비 전력을 저감한다. 그러나, 화상 처리 장치가 슬립 모드로부터 스탠바이 모드로 복귀할 때, 제어 소프트웨어에 소위 행 업(hang-up)이 발생하면 상기의 종료 처리를 행할 수 없어서 화상 처리 장치가 동작을 정지할 수도 있다.

[0004] 따라서, 행 업의 발생에 기인하여 화상 처리 장치가 동작을 정지하는 경우에도, 유저는 전원이 오프될 때까지 상기의 지연 시간을 기다려야 한다.

[0005] 이에 대처하기 위해서, 전력을 차단하는 제1 및 제2 스위치를 구비하고, 제1 스위치는 유저에 의해 조작가능하고, 제2 스위치는 소프트웨어를 사용한 제어에 근거해서 조작가능한 화상 처리 장치가 있다(예를 들면, 특허문현 1 참조). 여기에서, 제1 스위치는 제1 공급 라인을 통해서 공급되는 전력을 차단하고, 제2 스위치는 제2 공급 라인을 통해서 공급되는 전력을 차단한다. 행 업이 발생하면, 제1 스위치가 오프되고, 상기의 지연 시간보다 짧은 시간이 경과하면, 타이머를 이용하여 제2 스위치가 오프된다.

선행기술문헌

특허문헌

[0006] (특허문헌 0001) 일본 특허 출원 공개 제2010-194729호 공보

발명의 내용

해결하려는 과제

[0007] 전술한 바와 같이, 화상 처리 장치에 있어서 슬립 모드(절전 모드)로부터 복귀할 때에 행 업이 발생하면, 화상 처리 장치는 기동되지 않고, 유저는 화상 처리 장치가 왜 기동하지 않는지를 용이하게 알 수 없다. 따라서, 유저가 스위치를 오프하지 않고, 화상 처리 장치가 행 업한 상태로 장시간 기다려야 하는 경우가 있을 수 있다. 즉, 유저가 행 업 상태를 인식해서 스위치를 오프하지 않는 한, 행 업 상태가 계속되어, 유저는 장시간 기다려야 한다.

[0008] 본 발명은, 행 업이 발생했을 때, 유저를 성가시게 하지 않고 행 업 상태를 해소해서 정상 상태로 복귀하는 것이 가능한 정보 처리 장치, 그 제어 방법, 및 그 제어 방법을 실행하기 위한 프로그램을 저장하는 기억 매체를 제공한다.

과제의 해결 수단

[0009] 따라서, 본 발명의 제1 측면에서, 복수의 디바이스를 구비하고, 상기 복수의 디바이스 중 미리 정해진 디바이스에 전원이 공급되어 정보 처리 장치가 기동되면, 상기 복수의 디바이스 모두에 전원을 공급해서 소프트웨어를 기동하는 정보 처리 장치로서, 상기 미리 정해진 디바이스에 전원을 공급하는 제1 전원 공급 유닛과, 상기 복수의 디바이스에 전원을 공급하는 제2 전원 공급 유닛과, 상기 기동 중에 상기 제2 전원 공급 유닛이 온(on)으로

되면 상기 소프트웨어가 정상적으로 기동하였는지 여부를 판정하는 판정 유닛과, 상기 소프트웨어가 정상적으로 기동하지 않았다고 상기 판정 유닛이 판정하면, 상기 복수의 디바이스가 리셋(reset)되고, 상기 제2 전원 공급 유닛이 오프(off)로 되며, 그 후에, 상기 제2 전원 공급 유닛이 다시 온으로 되는 제1 오프-온 처리를 수행하여 상기 소프트웨어를 재기동시키는 제어 유닛을 포함하는 정보 처리 장치를 제공한다.

[0010] 따라서, 본 발명의 제2 측면에서, 복수의 디바이스를 구비하고, 상기 복수의 디바이스 중 미리 정해진 디바이스에 전원을 공급하는 제1 전원 공급 유닛과, 상기 복수의 디바이스에 전원을 공급하는 제2 전원 공급 유닛을 또한 구비하고, 상기 미리 정해진 디바이스에 전원이 공급되어 정보 처리 장치가 기동되면 상기 복수의 디바이스 모두에 전원을 공급하여 소프트웨어를 기동시키는 정보 처리 장치의 제어 방법으로서, 상기 기동 중에 상기 제2 전원 공급 유닛이 온으로 되면, 상기 소프트웨어가 정상적으로 기동하였는지 여부를 판정하는 판정 단계와, 상기 판정 단계에서, 상기 소프트웨어가 정상적으로 기동하지 않았다고 판정되면, 상기 복수의 디바이스가 리셋되고, 상기 제2 전원 공급 유닛이 오프로 되고, 그 후에, 상기 제2 전원 공급 유닛이 다시 온으로 되는 오프-온 처리를 수행하여 상기 소프트웨어를 재기동시키는 제어 단계를 포함하는 정보 처리 장치의 제어 방법을 제공한다.

[0011] 따라서, 본 발명의 제3 측면에서, 복수의 디바이스를 구비하고, 상기 복수의 디바이스 중 미리 정해진 디바이스에 전원을 공급하는 제1 전원 공급 유닛과, 상기 복수의 디바이스에 전원을 공급하는 제2 전원 공급 유닛을 또한 구비하고, 상기 미리 정해진 디바이스에 전원이 공급되어 정보 처리 장치가 기동되면 상기 복수의 디바이스 모두에 전원을 공급하여 소프트웨어를 기동시키는 정보 처리 장치에서 이용되며, 상기 기동 중에 상기 제2 전원 공급 유닛이 온으로 되면, 상기 소프트웨어가 정상적으로 기동하였는지 여부를 판정하는 판정 단계와, 상기 판정 단계에서, 상기 소프트웨어가 정상적으로 기동하지 않았다고 판정되면, 상기 복수의 디바이스가 리셋되고, 상기 제2 전원 공급 유닛이 오프로 되고, 그 후에, 상기 제2 전원 공급 유닛이 다시 온으로 되는 오프-온 처리를 수행하여 상기 소프트웨어를 재기동시키는 제어 단계를 포함하는 제어 프로그램을 저장하는 비일시적인 컴퓨터 판독가능 기억 매체를 제공한다.

[0012] 따라서, 본 발명의 제4 측면에서, 제1 전력 상태, 또는 상기 제1 전력 상태에서보다 더 적은 전력이 소비되는 제2 전력 상태에서 동작하는 정보 처리 장치로서, 상기 정보 처리 장치의 전력 상태를 상기 제2 전력 상태로부터 상기 제1 전력 상태로 이행시키기 위한 조건이 검출된 경우에, 상기 정보 처리 장치의 전력 상태를 상기 제1 전력 상태로 이행시키는 이행 처리를 수행하는 전원 제어 유닛과, 상기 전원 제어 유닛이 상기 정보 처리 장치의 전력 상태를 상기 제1 전력 상태로 이행시킬 때에 기동되는 소프트웨어가 정상적으로 기동하였는지 여부를 검출하는 검출 유닛과, 상기 소프트웨어가 정상적으로 기동하지 않았다고 상기 검출 유닛이 검출한 경우, 상기 전력 제어 유닛을 초기화하는 초기화 유닛을 포함하고, 상기 초기화 유닛에 의해 초기화된 상기 전력 제어 유닛이, 상기 정보 처리 장치의 전력 상태를 상기 제1 전력 상태로 이행시키는 상기 이행 처리를 다시 수행하는 정보 처리 장치를 제공한다.

발명의 효과

[0013] 본 발명에 따르면, 절전 모드로부터 복귀 시의 기동 중에 소프트웨어가 행 업된 경우에도, 디바이스가 초기화되고 재기동되므로, 유저를 성가시게 하지 않고 행 업 상태를 해소하여 정상 상태로 복귀하는 기회가 제공될 수 있다.

[0014] 본 발명의 특징 및 장점은 첨부된 도면과 함께 기술되는 아래의 상세한 설명으로부터 보다 명확해질 것이다.

도면의 간단한 설명

[0015] 도 1은 본 발명의 제1 실시 형태에 따른 예시적인 정보 처리 장치인 화상 처리 장치를 가지는 네트워크 시스템의 일례를 도시하는 도면.

도 2는 도 1에 도시하는 화상 처리 장치의 외관을 도시하는 측면도.

도 3은 도 1에 도시하는 컨트롤러 유닛의 하드웨어 구성을 개략적으로 도시하는 블록도.

도 4는 도 3에 도시하는 컨트롤러 유닛에 있어서의 전원 제어계에 관한 하드웨어 구성을 개략적으로 도시하는 블록도.

도 5a는 도 1에 도시된 화상 처리 장치가 고속 기동 모드에서 기동되었을 때에 행 업이 발생한 경우의 복구 처리의 일례를 설명하는 테 유용한 플로우차트.

도 5b는 도 1에 도시된 화상 처리 장치가 고속 기동 모드에서 기동되었을 때에 행 업이 발생한 경우의 복구 처리의 일례를 설명하는 데 유용한 플로우차트.

도 6a는 도 1에 도시된 화상 처리 장치가 슬립 모드로부터 복귀할 때에 행 업이 발생한 경우의 복구 처리를 설명하는 데 유용한 플로우차트.

도 6b는 도 1에 도시된 화상 처리 장치가 슬립 모드로부터 복귀할 때에 행 업이 발생한 경우의 복구 처리를 설명하는 데 유용한 플로우차트.

발명을 실시하기 위한 구체적인 내용

[0016] 본 발명의 실시 형태에 따른 정보 처리 장치에 대해서 도면을 참조해서 설명한다.

[0017] 도 1은 본 발명의 실시 형태에 따른 예시적인 정보 처리 장치인 화상 처리 장치를 가지는 네트워크 시스템의 일례를 도시하는 도면이다.

[0018] 도면에 도시된 네트워크 시스템은 복수의 화상 처리 장치(100)를 가지고, 그 각각은 네트워크인 LAN(500)에 접속된다. LAN(500)에는 호스트 컴퓨터(10)가 접속된다. 도면에 도시된 예에서는 2개의 화상 처리 장치(100)가 도시되었지만, 적어도 하나의 화상 처리 장치(100)는 제공되어야 하며, 복수의 호스트 컴퓨터(10)가 존재할 수도 있다. 호스트 컴퓨터(10)가 임의의 화상 처리 장치(100)를 이용하여 프린트를 행할 때에는, 호스트 컴퓨터(10)는 프린트를 행해야 할 화상 처리 장치(100)를 지정한다.

[0019] 도면에 도시된 화상 처리 장치(100)는 프린터 기능, 화상 입력 기능, 화상 파일링 기능, 화상 송수신 기능, 및 화상 변환 기능 등의 화상 처리 기능을 가진다.

[0020] 화상 입력 디바이스(리더 유닛)(200)는 원고 상의 화상을 광학적으로 판독하여 화상 데이터를 얻는다. 리더 유닛(200)은 원고 상의 화상을 판독하기 위한 스캐너 유닛(210)과, 스캐너 유닛(210)에 원고를 반송하기 위한 원고 급지 유닛(250)을 가진다.

[0021] 화상 출력 디바이스(프린터 유닛)(300)는 기록지에 화상 데이터를 가시 화상으로서 인쇄하고, 기록지를 장치로부터 배지한다. 프린터 유닛(300)은 급지 유닛(360), 마킹 유닛(310), 및 배지 유닛(370)을 가진다. 급지 유닛(360)은 복수의 급지 카세트를 구비하는데, 예를 들면, 상이한 사이즈의 기록지가 수납된다. 마킹 유닛(310)은 급지 유닛(360)으로부터 반송된 기록지에 화상 데이터에 대응하는 토너 상을 전사하고, 그 토너 상을 기록지에 정착시킨다. 배지 유닛(370)은 인쇄 후의 기록지에 대하여 소트(sort) 또는 스테이플(staple) 등의 후처리를 행하고 이 기록지를 장치로부터 출력한다.

[0022] 도면에 도시된 제어 디바이스(컨트롤러 유닛)(110)는 리더 유닛(200) 및 프린터 유닛(300)에 전기적으로 접속되고, 네트워크인 LAN(500)에도 접속된다. 컨트롤러 유닛(110)은, 리더 유닛(200)을 제어하여 원고 상의 화상을 판독하게 하고 프린터 유닛(300)을 제어해서 화상 데이터에 대응하는 화상을 기록지에 형성하게 하는 카페 처리를 행한다.

[0023] 또한, 컨트롤러 유닛(110)은 리더 유닛(200)에 의한 판독의 결과로서 얻어지는 화상 데이터를 코드 데이터로 변환하고, 이 코드 데이터를 LAN(500)을 통해서 호스트 컴퓨터(10)에 송신하는 스캐너 처리를 행한다. 또한, 컨트롤러 유닛(110)은 호스트 컴퓨터로부터 LAN(500)을 통해서 수신한 코드 데이터를 화상 데이터로 변환하고, 이 화상 데이터를 프린터 유닛(300)에 출력하는 프린터 처리를 행한다.

[0024] 조작부(150)는 컨트롤러 유닛(110)에 접속되고, 예를 들면, 액정 터치 패널을 가진다. 이 액정 터치 패널은 유저 인터페이스로서 동작한다.

[0025] 전원 장치(400)는 교류 전원(AC 전원)을 직류 전원(DC 전원)으로 변환하고, 이 직류 전원을 컨트롤러 유닛(110), 리더 유닛(200), 및 프린터 유닛(300)에 공급한다. 컨트롤러 유닛(110)은 후술하는 바와 같이 전원 공급을 제어한다.

[0026] 도 2는 도 1에 도시된 화상 처리 장치(100)의 외관을 도시하는 측면도이다.

[0027] 도면에 도시된 바와 같이, 프린터 유닛(300) 위에 리더 유닛(200)이 배치되고, 프린터 유닛(300)의 우측에 조작부(150)가 배치된다. 프린터 유닛(300)이 구비하는 배지 유닛(370)의 배지 트레이가 프린터 유닛(300)의 좌측에 배치된다. 도 1에 도시된 컨트롤러 유닛(110) 및 전원 장치(400)는 도 2에 도시된 프린터 유닛(300)에 수용된다.

- [0028] 도 1 및 도 2를 참조하면, 리더 유닛(200)은 복수의 CCD(광학 판독 소자)를 구비한다. CCD가 상이한 감도를 가지면, 원고 상의 화상을 판독했을 때에 화상을 구성하는 화소가 상이한 농도를 가지는 것으로 판정된다. 따라서, 리더 유닛(200)이 백색 판(균일한 백색 판)을 노광 주사해서 얻어진 반사광에 대응하는 화상 데이터를 컨트롤러 유닛(110)에 보내어 CCD의 감도를 교정한다.
- [0029] 전술한 바와 같이, 리더 유닛(200)은 원고를 노광 주사해서, 원고로부터의 반사광을 CCD에 입력한다. 그 후에, CCD는 반사광의 광량에 대응하는 전기 신호(아날로그 신호)를 출력한다. 리더 유닛(200)은 전기 신호를 R, G 및 B 색의 휘도 신호로 변환하고, 이들을 디지털화하고, 결과적인 데이터를 화상 데이터로서 컨트롤러 유닛(110)에 보낸다.
- [0030] 원고의 판독 시에, 원고는 원고 급지 유닛(250)에 제공된 트레이에 배치된다. 유저가 조작부(150)를 통해서 판독 개시의 지시를 입력하면, 컨트롤러 유닛(110)은 리더 유닛(200)에 원고 판독 지시를 준다. 원고 판독 지시에 응답하여, 리더 유닛(200)은 원고 급지 유닛(250)의 트레이로부터 원고를 1매씩 급지한다. 그 후에, 원고는 스캐너 유닛(210)에 보내진다.
- [0031] 원고의 판독 시에, 원고를 클래스 면(도시하지 않음) 위에 배치하고, 스캐너 유닛에 제공된 노광 유닛을 클래스 면을 따라 이동시켜서 원고를 주사할 수도 있다.
- [0032] 전술한 바와 같이, 화상 데이터를 수신하면 컨트롤러 유닛(110)은 프린터 유닛(300)을 제어하여 화상 데이터에 기초한 프린트를 행하게 한다. 프린터 유닛(300)은, 예를 들면, 감광체 드럼을 구비하고, 소위 전자 사진 프로세스에 의해 화상 형성(프린트)을 행한다.
- [0033] 프린터 유닛(300)은, 전자 사진 프로세스 대신에, 예를 들면, 미소 노즐 어레이로부터 잉크를 토출해서 기록지에 인쇄를 행하는, 소위 잉크 제트 방식을 이용할 수도 있다.
- [0034] 도 3은 도 1에 도시된 컨트롤러 유닛(110)의 하드웨어 구성을 개략적으로 도시하는 블록도이다.
- [0035] 도 3을 참조하면, 컨트롤러 유닛(110)은 메인 컨트롤러(111)를 구비한다. 이 메인 컨트롤러(111)는 CPU(112), 버스 컨트롤러(113), 및 각종 I/F 컨트롤러 회로(도시하지 않음)를 가진다.
- [0036] CPU(112) 및 버스 컨트롤러(113)는 컨트롤러 유닛(110)의 전체 동작을 제어한다. CPU(112)는 ROM(114)으로부터 ROM I/F(115)를 통하여 판독한 제어 프로그램에 따라 동작한다. CPU(112)는 호스트 컴퓨터(10)(도 1)로부터 수신한 PDL(페이지 기술 언어) 코드 데이터를 해석하고, 이 PDL 코드 데이터를 래스터 화상 데이터로 전개한다. 버스 컨트롤러(113)는 각각의 I/F로부터 입출력되는 데이터의 전송을 제어하고, 버스 경합 시에 조정하고, DMA 데이터 전송 시에 제어를 제공한다.
- [0037] DRAM(116)은 DRAM I/F(117)를 통해서 메인 컨트롤러(111)에 접속된다. DRAM(116)은 CPU(112)의 작업 영역 및 화상 데이터(래스터 화상 데이터를 포함한다)를 축적하기 위한 영역으로서 이용된다.
- [0038] 코덱(Codec)(118)은 DRAM(116)에 축적된 래스터 화상 데이터를 MH, MR, MMR, JBIG, JPEG 등을 이용하여 압축한다. 또한, 코덱(118)은, 압축되어 DRAM(116)에 축적된 코드 데이터를 래스터 화상 데이터로 확장한다. SRAM(119)은 코덱(118)의 일시적인 작업 영역으로서 이용된다.
- [0039] 코덱(118)은 I/F(120)를 통해서 메인 컨트롤러(111)에 접속되고, 코덱(118)과 DRAM(116) 사이의 데이터 전송은 버스 컨트롤러(113)에 의해 제어되고, DMA 전송에 의해 행해진다.
- [0040] 그래픽 프로세서(135)는 화상 회전, 배율 변경 및 색 공간 변환 등의 처리를 행한다. 외부 통신 I/F 컨트롤러(121)는 I/F(123)에 의해 메인 컨트롤러(111)에 접속되고, 커넥터(122)에 의해 네트워크인 LAN(500)(도 1)에도 접속된다.
- [0041] 범용 고속 버스(125)에는 확장 보드를 접속하기 위한 확장 커넥터(124) 및 I/O 제어 유닛(126)이 접속된다. 범용 고속 버스(125)로서, 예를 들면, PCI(Peripheral Component Interconnect) 버스 또는 PCI 익스프레스 버스를 이용한다.
- [0042] I/O 제어 유닛(126)에는 리더 유닛(200) 및 프린터 유닛(300)에 각각 제공되는 CPU에 대해 제어 커맨드를 송수신하기 위한 2 채널 비동기식 직렬 통신 컨트롤러(127)가 제공된다. 직렬 통신 컨트롤러(127)는 I/O 버스(128)에 의해 스캐너 I/F 회로(140) 및 프린터 I/F 회로(145)에 접속된다.
- [0043] I/O 제어 유닛(126)은 LCD 컨트롤러(131)를 통하여 패널 I/F(132)에 접속되고, 또한, 키 입력 I/F(130)를 통하여 키 입력을 처리하는 키 컨트롤러(133)에 접속된다.

여 패널 I/F(132)에 접속된다. LCD 컨트롤러(131)는 패널 I/F(132)를 통하여 조작부(150)(도 1)에 제공된 액정 터치 패널에 대한 화면 표시를 생성한다. 또한, I/O 제어 유닛(126)은 키 입력 I/F(130)를 통하여 조작부(150)에 제공된 하드웨어 키 및 터치 패널 키로부터의 입력을 수신한다.

[0044] 액정 터치 패널 또는 하드웨어 키의 조작에 의해 입력된 입력 지시(입력 신호)는 I/O 제어 유닛(126)에 의해 CPU(112)에 보내진다. 액정 터치 패널에는 화상 데이터에 대응하는 화상이 표시되고, 또한, 각종 입력 조작에 대응하는 기능이 표시된다.

[0045] 실시간 클록 모듈(133)은 화상 처리 장치에서 관리하는 날짜 및 시간을 생성하고 보존한다. 이 실시간 클록 모듈(133)에 대한 전원은 백업 배터리(134)에 의해 백업된다.

[0046] SATA(Serial Advanced Technology Attachment) 커넥터(161)에는 외부 기억 장치가 접속된다. 도 3에 도시된 예에서, SATA 커넥터(161)에는 외부 기억 장치인 하드 디스크(HD) 드라이브(160)가 접속된다. HD 드라이브(160)에 의해 HD(162)에 화상 데이터가 기억된다. HD 드라이브(160)는 HD(162)에 기록된 화상 데이터를 로드한다.

[0047] 커넥터(142 및 147)는 각각 리더 유닛(200) 및 프린터 유닛(300)에 접속된다. 커넥터(142)는 비동기식 직렬 I/F(143) 및 비디오 I/F(144)에 의해 스캐너 I/F(140)에 접속되고, 커넥터(147)는 비동기식 직렬 I/F(148) 및 비디오 I/F(149)에 의해 프린터 I/F(145)에 접속된다.

[0048] 스캐너 I/F(140)는 스캐너 버스(141)에 의해 메인 컨트롤러(111)에 접속된다. 스캐너 I/F(140)는 리더 유닛(200)으로부터 수신한 화상 데이터에 대하여 소정의 처리를 행한다. 또한, 스캐너 I/F(140)는 리더 유닛(200)으로부터의 비디오 제어 신호에 기초하여 생성한 제어 신호를 스캐너 버스(141)에 출력한다. 스캐너 버스(141)로부터 DRAM(116)으로의 데이터 전송은 버스 컨트롤러(113)에 의해 제어된다.

[0049] 프린터 I/F(145)는 프린터 버스(146)에 의해 메인 컨트롤러(111)에 접속된다. 프린터 I/F(145)는 메인 컨트롤러(111)로부터 수신된 화상 데이터에 소정의 처리를 실시하여 그 결과적인 화상 데이터를 프린터 유닛(300)에 출력한다. 또한, 프린터 I/F(145)는 프린터 유닛(300)으로부터의 비디오 제어 신호에 기초하여 생성한 제어 신호를 프린터 버스(146)에 출력한다.

[0050] DRAM(116) 상에 전개된 래스터 화상 데이터를 프린터 유닛(300)에 전송할 때에, 이 전송은 버스 컨트롤러(113)에 의해 제어된다. 즉, 래스터 화상 데이터는 프린터 버스(146) 및 비디오 I/F(149)를 통하여 프린터 유닛(300)에 DMA에 의해 전송된다.

[0051] LAN I/F(502)는 LAN(500)을 통하여 호스트 컴퓨터(10)에 접속된다. LAN I/F(502)는 호스트 컴퓨터(10)로부터 프린트 지시를 접수한다.

[0052] 전원 제어 유닛(170)은 커넥터(171)를 통해서 전원(400)에 접속된다. 또한, 전원 제어 유닛(170)은 메인 컨트롤러(111)에 접속된다. 후술하는 바와 같이, 전원 제어 유닛(170)은 메인 컨트롤러(111)의 제어 하에 전원을 공급할 것인지 여부를 판정하는 것에 대한 제어를 행한다.

[0053] 도 4는 도 3에 도시된 컨트롤러 유닛(110)에 있어서의 전원 제어계에 관한 하드웨어 구성을 개략적으로 도시하는 블록도이다. 도 3에는 전원 제어계로서 전원 제어 유닛(170)만이 도시되어 있지만, 컨트롤러 유닛(110)에는, 도 4에 도시한 바와 같이, 제1 및 제2 전원 감시 유닛(408 및 409)이 추가적으로 제공된다. 도 3에는 도시되지 않지만, 도 1에 도시된 전원(전원 장치)(400)는 제1 및 제2 전원 공급 유닛(401a 및 401b)과, 제1 내지 제3 스위치(402 내지 404) 또한 구비한다. 도 4에서, 컨트롤러 유닛(110)을 구성하는 구성 요소는 각종 디바이스(414)를 구성한다.

[0054] 제1 스위치(402)는 화상 처리 장치(100)에의 전원을 온 또는 오프하기 위한 스위치이다. 유저가 제1 스위치(402)를 온으로 하면, 플러그로부터 제1 스위치(402)를 통해 제1 전원 공급 유닛(401a)에 AC 전원이 입력된다.

[0055] 제1 전원 공급 유닛(401a)은 AC 전원을 DC 전원으로 변환하고, 이 DC 전원을 제1 전원(405)으로서 컨트롤러 유닛(110)에 공급한다. 화상 처리 장치(100)가 고속 기동 모드 및 슬립 모드일 경우에도, 제1 전원(405)은 컨트롤러 유닛(110)에 공급된다. 제1 전원(405)은 주로 전원 제어 유닛(170)에 공급되고, 슬립 모드 시에 LAN(500) 또는 FAX로부터의 차신을 검출하기 위한 차신 검출 회로(도시하지 않음)에도 공급된다. 고속 기동 모드에서, 제1 전원(405)은 메모리(DRAM 등)에 데이터를 유지하기 위한 전원으로서 이용된다.

[0056] 제2 스위치(403 및 404)는 전원 제어 유닛(170)에 의해 온 및 오프 제어된다. 전원 제어 유닛(170)은 제어 신

호(407)에 의해 제2 스위치(403)를 온 및 오프 제어한다. 화상 처리 장치(100)가 통상 동작 중이거나, 고속 기동 모드 또는 슬립 모드인 경우, 전원 제어 유닛(170)은 제2 스위치(403)를 온으로 한다. 그 결과, 제2 스위치(403)를 통해 컨트롤러 유닛(110)에 제1 전원(405)이 공급된다. 고속 기동 모드에서, 제1 스위치(402)가 오프이고, 제2 스위치(403)가 온이며, 최소 전력을 컨트롤러 유닛(110)에 공급해서 화상 처리 장치(100)를 고속으로 기동한다.

[0057] 제3 스위치(404)가 온으로 된 경우, 제2 전원 공급 유닛(401b)은 AC 전원을 DC 전원으로 변환하고, 이 DC 전원을 제2 전원(406)으로서 컨트롤러 유닛(110)에 공급한다. 전원 제어 유닛(170)은 제어 신호(415)에 의해 제3 스위치(404)를 온 및 오프 제어한다. 화상 처리 장치(100)가 고속 기동 모드 또는 슬립 모드인 경우, 전원 제어 유닛(170)은 제3 스위치(404)를 오프로 하여 제2 전원 공급 유닛(401b)에 대한 AC 전원의 입력을 정지시킨다. 그 결과, 제2 전원 공급 유닛(401b)은 제2 전원(406)의 컨트롤러 유닛(110)에 대한 공급을 정지시킨다.

[0058] 제1 전원 감시 유닛(408)은 제1 전원(405)을 감시해서 그 전압이 정상인지 여부를 판정한다. 제1 전원(405)의 전압이 정상이 아니라고 판정하면(예를 들면, 제1 전원(405)의 전압이 소정의 전압 범위를 벗어난 경우), 제1 전원 감시 유닛(408)은 리셋 신호(411)를 전원 제어 유닛(170) 및 각종 디바이스(414)에 보낸다. 리셋 신호(411)가 어서트되면(액티브로 되면), 전원 제어 유닛(170)은 초기 상태로 리셋된다. 구체적으로, 전원 제어 유닛(170)을 리셋함으로써, 전원 제어 유닛(170)의 RAM에 저장된 정보 및 랜저스터 정보가 리셋된다.

[0059] 도면에 도시된 바와 같이, 전원 제어 유닛(170)은 리셋 신호(410)를 제1 전원 감시 유닛(408)에 공급한다. 전원 제어 유닛(170)이 리셋 신호(410)를 어서트하면, 제1 전원 감시 유닛(408)은 리셋 신호(411)를 어서트한다. 그 결과, 전원 제어 유닛(170) 및 각종 디바이스(414)에 대하여 리셋이 발행된다. 리셋 신호(411)의 입력에 응답하여, 전원 제어 유닛(170)은 제1 전원(405)이 정상적으로 공급되고 있는지 여부를 판정한다.

[0060] 제2 전원 감시 유닛(409)은 제2 전원(406)을 감시해서 그 전압이 정상인지 여부를 판정한다. 제2 전원(406)의 전압이 정상이 아니라고 판정하면(예를 들면, 제2 전원(406)의 전압이 소정의 전압 범위를 벗어난 경우), 제2 전원 감시 유닛(409)은 리셋 신호(413)를 전원 제어 유닛(170) 및 각종 디바이스(414)에 보낸다. 리셋 신호(413)가 어서트되면(액티브로 되면), 전원 제어 유닛(170)은 초기 상태로 리셋된다.

[0061] 도면에 도시된 바와 같이, 전원 제어 유닛(170)은 리셋 신호(412)를 제2 전원 감시 유닛(409)에 공급한다. 전원 제어 유닛(170)이 리셋 신호(412)를 어서트하면, 제2 전원 감시 유닛(409)은 리셋 신호(413)를 어서트한다. 그 결과, 전원 제어 유닛(170) 및 각종 디바이스(414)에 대하여 리셋이 발행된다. 리셋 신호(413)의 입력에 응답하여, 전원 제어 유닛(170)은 제2 전원(406)이 정상적으로 공급되고 있는지 여부를 판정한다.

[0062] 도 5a 및 도 5b는 도 1에 도시된 화상 처리 장치가 고속 기동 모드에서 기동되었을 때에 행 업이 발생한 경우의 복구 처리를 설명하는 데 유용한 플로우차트이다.

[0063] 도 1, 도 3, 도 4, 도 5a 및 도 5b를 참조하면, 지금 화상 처리 장치(100)가 고속 기동 모드로 설정된 것으로 가정한다(단계 S5001). 고속 기동 모드에서는, 전원 제어 유닛(170)은 제어 신호(407)를 온으로 하고, 제어 신호(415)를 오프로 하며, 제2 스위치(403)를 온으로 하고, 제3 스위치(404)를 오프로 한다. 그 결과, 제1 전원(405)만이 컨트롤러 유닛(110)에 공급된다. 그리고, 제2 전원(406)의 공급을 정지해서 고속 기동 모드를 행하기 위한 전력이 화상 처리 장치(100)에 공급된다. 고속 기동 모드에서는 제1 스위치(402)는 오프로 한다.

[0064] 전원 제어 유닛(170)은 제1 스위치(402)가 유저에 의해 온으로 되었는지 여부를 체크하기 위해 제1 스위치(402)를 감시한다(단계 S5002). 제1 스위치(402)가 온으로 되지 않은 경우(단계 S5002에서 아니오), 전원 제어 유닛(170)은 대기한다.

[0065] 제1 스위치(402)가 온으로 된 경우(단계 S5002에서 예), 전원 제어 유닛(170)은 제어 신호(415)를 온으로 하고, 제3 스위치(404)를 온으로 한다(단계 S5003). 그 결과, 제2 전원(406)이 제2 전원 공급 유닛(401b)으로부터 컨트롤러 유닛(110)에 공급된다.

[0066] 다음으로, 전원 제어 유닛(170)은 제2 전원(406)이 컨트롤러 유닛(110)에 정상적으로 공급되었는지 여부를 판정한다(단계 S5004). 여기에서는, 제2 전원(406)의 전압이 정상이면, 제2 전원 감시 유닛(409)은 리셋 신호(413)를 해제하므로, 전원 제어 유닛(170)은 리셋 신호(413)가 해제되었는지 여부에 따라 제2 전원(406)이 정상적으로 공급되었는지 여부를 판정한다.

[0067] 제2 전원(406)이 정상적으로 공급되지 않았으면(단계 S5004에서 아니오), 전원 제어 유닛(170)은 기동 처리를

종료한다.

[0068] 제2 전원(406)이 정상적으로 공급되었으면(단계 S5004에서 예), 전원 제어 유닛(170)은 CPU(112)에서 소프트웨어(프로그램)가 정상적으로 기동하였는지 여부를 판정한다(단계 S5005). 예를 들면, 전원 제어 유닛(170)은 위치독 타이머를 구비한다. 전원 제어 유닛(170)은 위치독 타이머에 대한 위치독 인터럽트가 해제되었는지 여부에 따라서 소프트웨어가 정상적으로 기동되었는지 여부를 판정한다.

[0069] 소프트웨어가 정상적으로 기동되었으면(단계 S5005에서 예), 전원 제어 유닛(170)은 화상 처리 장치(100)를 정상 상태로 이행시키고(단계 S5014), 기동 처리를 종료한다.

[0070] 소프트웨어가 정상적으로 기동되지 않았으면(단계 S5005에서 아니오), 전원 제어 유닛(170)은 리셋 신호(410)를 어서트하고, 제어 신호(415)를 오프로 한다(단계 S5006). 리셋 신호(410)의 어서트에 의해, 전술한 것과 같이, 각종 디바이스(414) 및 전원 제어 유닛(170)이 그 초기 상태로 리셋된다. 제어 신호(415)의 오프에 의해, 제3 스위치(404)가 오프로 되고, 제2 전원(406)의 컨트롤러 유닛(110)에의 공급이 정지한다.

[0071] 전술한 방식으로, 제1 전원(405)이 공급되는 디바이스가 리셋되고, 제2 전원(406)의 공급을 정지한다. 이것에 의해, 고속 기동 모드에서 소프트웨어가 행 업한 경우에도, 컨트롤러 유닛(110)은 초기 상태에 되돌아가서 초기 상태로부터 기동을 행할 수 있다.

[0072] 다음으로, 전원 제어 유닛(170)은 리셋 신호(411)에 따라 제1 전원 감시 유닛(408)이 리셋을 해제하였는지 여부를 판정한다(단계 S5007). 즉, 전원 제어 유닛(170)은 리셋 신호(411)가 해제되었는지 여부에 따라 제1 전원(405)이 컨트롤러 유닛(110)에 정상적으로 공급되었는지 여부를 판정한다.

[0073] 리셋 신호(411)가 해제되지 않았으면(단계 S5007에서 아니오), 전원 제어 유닛(170)은 기동 처리를 종료한다. 한편, 리셋 신호(411)가 해제되었으면(단계 S5007에서 예), 전원 제어 유닛(170)은 제어 신호(415)를 온으로 하고 제3 스위치(404)를 온으로 한다(단계 S5008). 그 결과, 제2 전원(406)이 컨트롤러 유닛(110)에 공급된다. 단계 S5006 및 S5008은 제1 온-오프 처리(또는 오프-온 처리)에 대응한다.

[0074] 다음으로, 전원 제어 유닛(170)은 리셋 신호(413)에 따라 제2 전원 감시 유닛(409)이 리셋을 해제하였는지 여부에 대해서 판정한다(단계 S5009). 즉, 전원 제어 유닛(170)은 리셋 신호(413)가 해제되었는지 여부에 따라 제2 전원(406)이 컨트롤러 유닛(110)에 정상적으로 공급되고 있는지 여부를 판정한다.

[0075] 리셋 신호(413)가 해제되지 않았으면(단계 S5009에서 아니오), 전원 제어 유닛(170)은 기동 처리를 종료한다. 한편, 리셋 신호(413)가 해제되었으면(단계 S5009에서 예), 전원 제어 유닛(170)은 소프트웨어가 정상적으로 기동하였는지 여부를 다시 판정한다(단계 S5010). 소프트웨어가 정상적으로 기동하였으면(단계 S5010에서 예), 전원 제어 유닛(170)은 화상 처리 장치(100)를 정상 상태로 이행시킨다(단계 S5014).

[0076] 소프트웨어가 정상적으로 기동하지 않았으면(단계 S5010에서 아니오), 전원 제어 유닛(170)은 제어 신호(415)를 오프로 하고, 제3 스위치(404)를 오프로 한다(단계 S5011). 그 결과, 제2 전원(406)의 컨트롤러 유닛(110)에의 공급이 정지된다. 그 후에, 단계 S5011에서, 전원 제어 유닛(170)은 제어 신호(415)를 온으로 하고, 제3 스위치(404)를 온으로 한다. 단계 S5011은 제2 오프-온 처리에 대응한다.

[0077] 이와 같이, 소프트웨어가 행 업한 경우, 제2 전원(406)을 오프로 하고, 그 후에 온으로 하여 소프트웨어를 재기동시킨다. 그 결과, 화상 처리 장치(100)를 정상 상태로 복귀시키는 기회가 제공된다.

[0078] 또한, 단계 S5011에서, 리셋 신호(410)의 어서트는 행하여지지 않는다. 리셋 신호(410)의 어서트에 의해 전원 제어 유닛(170)이 초기화되므로, 단계 S5011에서 리셋 신호(410)를 어서트하면, 소프트웨어가 반복적으로 행 업하는 경우에, 제2 전원(406)이 반복적으로 온 및 오프하게 된다. 이와 같이 온 및 오프가 반복되면, 정상적인 디바이스에 손상을 줄 수도 있다. 이러한 이유로, 단계 S5011에서는 리셋 신호(410)의 어서트가 행하여지지 않는다.

[0079] 다음으로, 전원 제어 유닛(170)은 소프트웨어가 정상적으로 기동하였는지 여부를 판정한다(단계 S5012). 소프트웨어가 정상적으로 기동하였으면(단계 S5012에서 예), 전원 제어 유닛(170)은 화상 처리 장치(100)를 정상 상태로 이행시키고, 기동 처리를 종료한다. 한편, 소프트웨어가 정상적으로 기동하지 않았으면(단계 S5012에서 아니오), 전원 제어 유닛(170)은 행 업이 발생한 것으로 판정하여(단계 S5013), 기동 처리를 종료한다.

[0080] 이와 같이, 고속 기동 모드 시에 소프트웨어가 행 업한 경우에도, 컨트롤러 유닛(110)을 리셋하여, 초기 상태로부터 기동을 행하고, 화상 처리 장치(100)를 정상 상태로 복귀시킬 기회가 제공된다. 그리고, 재기동 중에 소

프트웨어가 다시 행 업한 때에는, 제2 전원을 오프로 하고, 그 후에 온으로 하여 소프트웨어가 다시 기동할 수 있다. 이러한 경우에, 전원 제어 유닛(170)은 리셋되지 않고, 재기동 중에 소프트웨어의 행 업이 발생하면, 재기동은 더 이상 반복되지 않는다. 그 결과, 제2 전원의 오프 및 온에 의해 야기되는 디바이스의 손상을 경감할 수 있다.

[0081] 도 6a 및 도 6b는 도 1에 도시된 화상 처리 장치가 슬립 모드로부터 복귀할 때에 행 업이 발생한 경우의 복구 처리를 설명하는 데 유용한 플로우차트이다.

[0082] 도 1, 도 3, 도 4, 도 6a 및 도 6b를 참조하면, 지금 화상 처리 장치(100)가 절전 모드인 슬립 상태인 것으로 가정한다(단계 S6001). 슬립 상태에서는, 전원 제어 유닛(170)은 제어 신호(407)를 온으로 하고, 제어 신호(415)를 오프로 한다. 그 결과, 제2 스위치(403)가 온으로 되고, 제3 스위치(404)가 오프로 된다. 그러면, 제1 전원(405)만이 컨트롤러 유닛(110)에 공급되어, 최소의 전력이 화상 처리 장치(100)에 공급된다.

[0083] 전원 제어 유닛(170)은 어떠한 슬립 복귀 요인이 있는지 여부를 판정하기 위해 감시한다(단계 S6002). 여기에서, 슬립 복귀 요인은, 예를 들면, FAX 또는 LAN을 통한 착신, 또는 조작부(150)의 조작이다.

[0084] 슬립 복귀 요인이 없으면(단계 S6002에서 아니오), 전원 제어 유닛(170)은 대기한다. 한편, 슬립 복귀 요인이 있으면(단계 S6002에서 예), 전원 제어 유닛(170)은 제어 신호(415)를 온으로 하고, 제3 스위치(404)를 온으로 한다(단계 S6003). 그 결과, 제2 전원(406)이 컨트롤러 유닛(110)에 공급된다.

[0085] 다음으로, 전원 제어 유닛(170)은 제2 전원(406)이 컨트롤러 유닛(110)에 정상적으로 공급되었는지 여부를 판정한다(단계 S6004). 제2 전원(406)이 컨트롤러 유닛(110)에 정상적으로 공급되지 않았으면(단계 S6004에서 아니오), 전원 제어 유닛(170)은 기동 처리를 종료한다.

[0086] 제2 전원(406)이 컨트롤러 유닛(110)에 정상적으로 공급되었으면(단계 S6004에서 예), 전원 제어 유닛(170)은 CPU(112)에서 소프트웨어가 정상적으로 기동하였는지 여부를 판정한다(단계 S6005). 소프트웨어가 정상적으로 기동하였으면(단계 S6005에서 예), 전원 제어 유닛(170)은 화상 처리 장치(100)를 정상 상태로 이행시키고(단계 S6014), 기동 처리를 종료한다.

[0087] 소프트웨어가 정상적으로 기동하지 않았으면(단계 S6005에서 아니오), 전원 제어 유닛(170)은 리셋 신호(410)를 어서트하고, 제어 신호(415)를 오프로 한다(단계 S6006). 그 결과, 각종 디바이스(414) 및 전원 제어 유닛(170)이 그 초기 상태로 리셋되고, 제2 전원(406)의 컨트롤러 유닛(110)에의 공급이 정지한다.

[0088] 다음으로, 전원 제어 유닛(170)은 리셋 신호(411)에 따라 제1 전원 감시 유닛(408)이 리셋을 해제하였는지 여부를 판정한다(단계 S6007). 리셋 신호(411)가 해제되지 않았으면(단계 S6007에서 아니오), 전원 제어 유닛(170)은 기동 처리를 종료한다. 한편, 리셋 신호(411)가 해제되었으면(단계 S6007에서 예), 전원 제어 유닛(170)은 제어 신호(415)를 온으로 하고, 제3 스위치(404)를 온으로 한다(단계 S6008). 그 결과, 제2 전원(406)이 컨트롤러 유닛(110)에 공급된다.

[0089] 다음으로, 전원 제어 유닛(170)은 리셋 신호(413)에 따라 제2 전원 감시 유닛(409)이 리셋을 해제하였는지 여부를 판정한다(단계 S6009). 리셋 신호(413)가 해제되지 않았으면(단계 S6009에서 아니오), 전원 제어 유닛(170)은 기동 처리를 종료한다. 한편, 리셋 신호(413)가 해제되었으면(단계 S6009에서 예), 전원 제어 유닛(170)은 소프트웨어가 정상적으로 기동하였는지 여부를 다시 판정한다(단계 S6010). 소프트웨어가 정상적으로 기동하였으면(단계 S6010에서 예), 전원 제어 유닛(170)은 화상 처리 장치(100)를 정상 상태로 이행시킨다(단계 S6014).

[0090] 소프트웨어가 정상적으로 기동하지 않았으면(단계 S6010에서 아니오), 전원 제어 유닛(170)은 제어 신호(415)를 오프로 하고, 제3 스위치(404)를 오프로 한다(단계 S6011). 그 결과, 제2 전원(406)의 컨트롤러 유닛(110)에의 공급이 정지된다. 그 후에, 단계 S6011에서, 전원 제어 유닛(170)은 제어 신호(415)를 온으로 하고, 제3 스위치(404)를 온으로 한다.

[0091] 다음으로, 전원 제어 유닛(170)은 소프트웨어가 정상적으로 기동하였는지 여부를 판정한다(단계 S6012). 소프트웨어가 정상적으로 기동하였으면(단계 S6012에서 예), 전원 제어 유닛(170)은 화상 처리 장치(100)를 정상 상태로 이행시키고, 기동 처리를 종료한다. 한편, 소프트웨어가 정상적으로 기동하지 않았으면(단계 S6012에서 아니오), 전원 제어 유닛(170)은 소프트웨어가 행 업한 것으로 판정하고(단계 S5013), 기동 처리를 종료한다.

[0092] 이러한 방식으로, 슬립 모드로부터의 복귀 시에 소프트웨어가 행 업한 경우에도, 컨트롤러 유닛(110)을 리셋하여 초기 상태로부터 다시 기동을 행하고, 화상 처리 장치(100)를 정상 상태로 복귀시킬 기회가 제공된다. 그

후에, 재기동 중에 소프트웨어가 다시 행 업한 때에는, 제2 전원을 오프로 한 후에 온으로 하여 소프트웨어가 다시 기동할 수 있다. 이러한 경우에, 전원 제어 유닛(170)은 리셋되지 않고, 재기동 중에 소프트웨어가 행 업하면, 재기동이 더 이상 반복되지 않는다. 그 결과, 제2 전원의 온 및 오프에 의해 야기되는 디바이스에의 손상을 경감할 수 있다.

[0093] 이와 같이, 본 발명의 실시 형태에서는, 행 업이 발생한 경우에도, 유저를 성가시게 하지 않고 행 업 상태를 해소해서 정상 상태로 복귀시킬 기회를 증가시킬 수 있다.

[0094] 상기의 설명으로부터 명백한 바와 같이, 도 4를 참조하면, 제1 스위치(402), 제2 스위치(403), 및 제1 전원 공급 유닛(401a)이 제1 전원 유닛을 구성한다. 또한, 제3 스위치(404) 및 제2 전원 공급 유닛(401b)이 제2 전원 유닛을 구성한다. 또한, 전원 제어 유닛(170), 제1 전원 감시 유닛(408), 및 제2 전원 감시 유닛(409)이 판정 유닛 및 제어 유닛으로서 동작한다.

[0095] 기타 실시 형태

[0096] 본 발명의 측면은 메모리 소자에 기록된 프로그램을 관독하고 실행해서, 전술한 실시 형태(들)의 기능을 수행하는 장치 또는 시스템의 컴퓨터(또는 CPU 또는 MPU 등의 소자)에 의해, 그리고, 예를 들면, 메모리 소자에 기록된 프로그램을 관독하고 실행해서, 전술한 실시 형태(들)의 기능을 수행하는 장치 또는 시스템의 컴퓨터에 의해 단계가 수행되는 방법에 의해 구현될 수도 있다. 이를 위하여, 네트워크를 통해서, 또는 메모리 소자로 기능하는 다양한 형태의 기록 매체(예를 들면, 컴퓨터 관독가능 매체)로부터 컴퓨터에 프로그램이 제공된다.

[0097] 본 발명이 예시적인 실시 형태를 참조하여 설명되었지만, 본 발명이 개시된 예시적인 실시 형태에 한정되지 않음을 이해하여야 한다. 첨부된 특허청구범위의 범위는 모든 변경과, 등가 구조 및 기능을 포함하도록 가장 넓은 해석과 일치하여야 한다.

부호의 설명

[0098] 100 화상 처리 장치

110 제어 디바이스(컨트롤러 유닛)

150 조작부

170 전원 제어 유닛

200 화상 입력 디바이스(리더 유닛)

300 화상 출력 디바이스(프린터 유닛)

401a, 401b 전원 공급 유닛

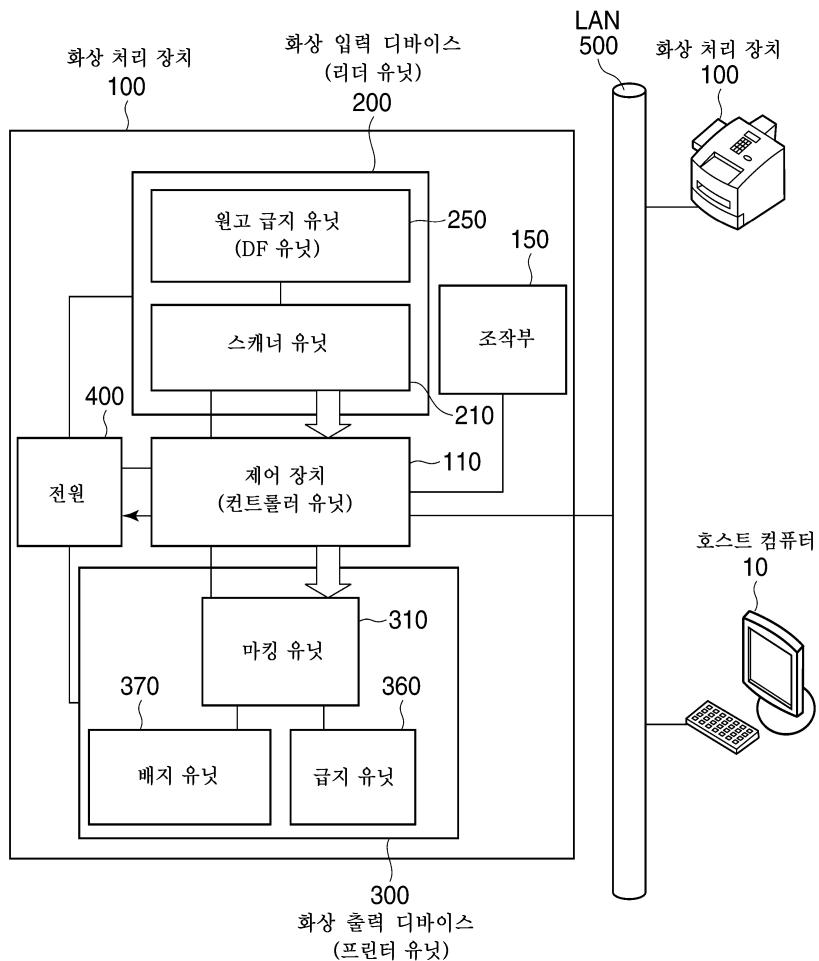
402, 403, 404 스위치

408, 409 전원 감시 유닛

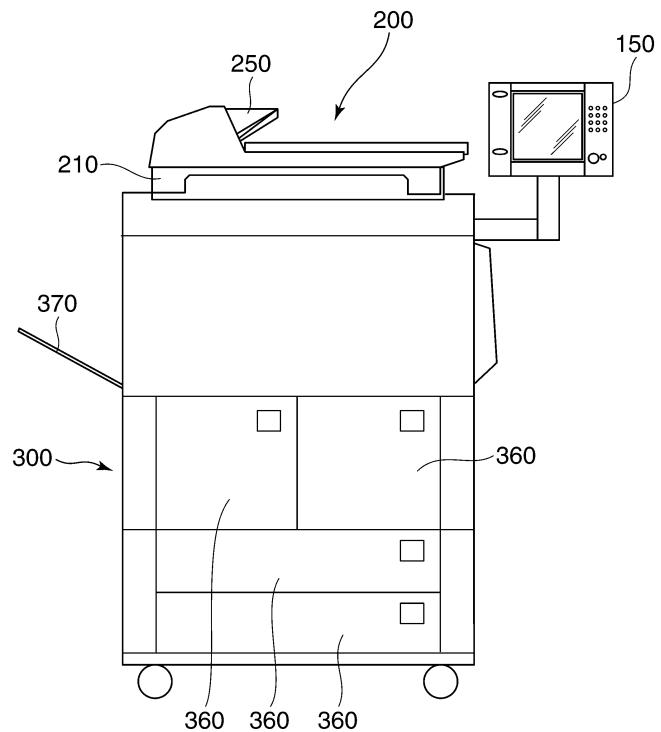
414 각종 디바이스

도면

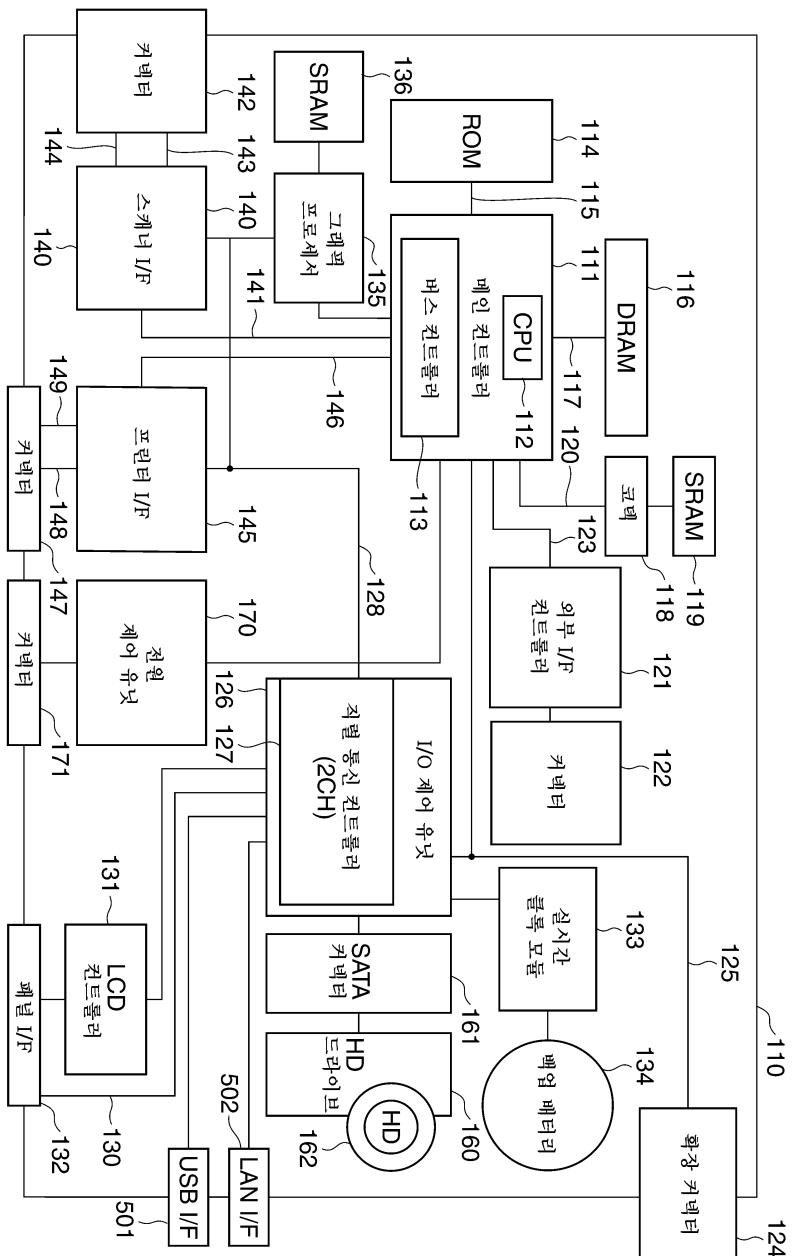
도면1



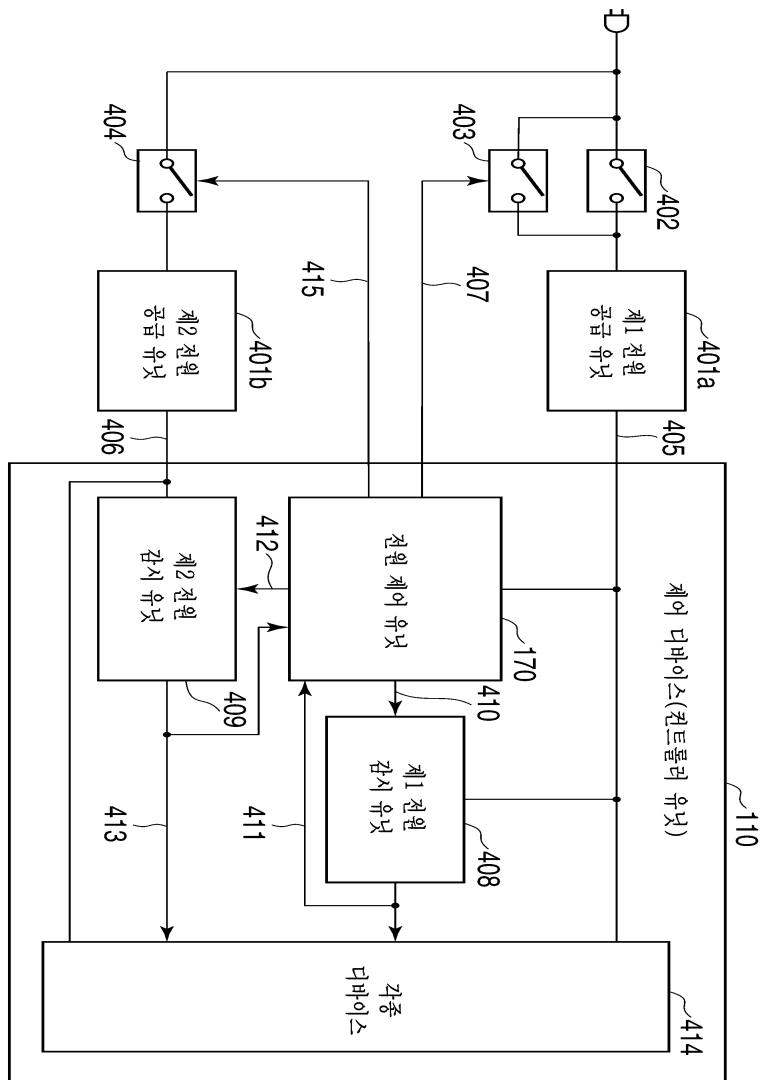
도면2



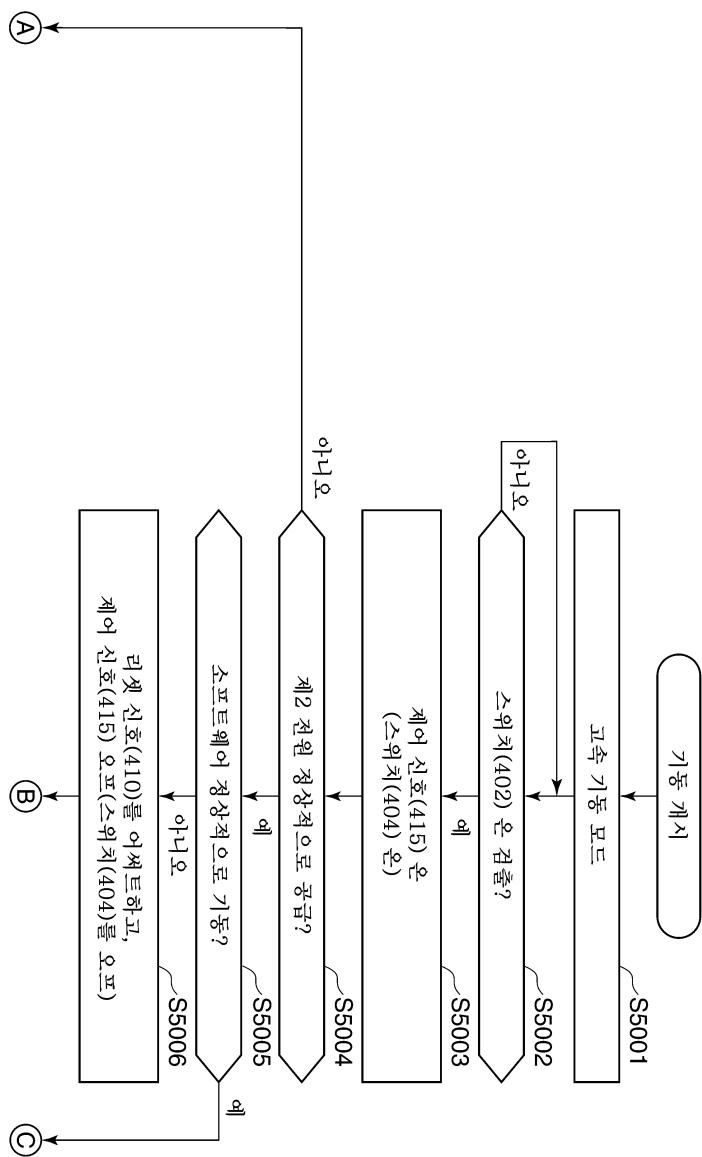
도면3



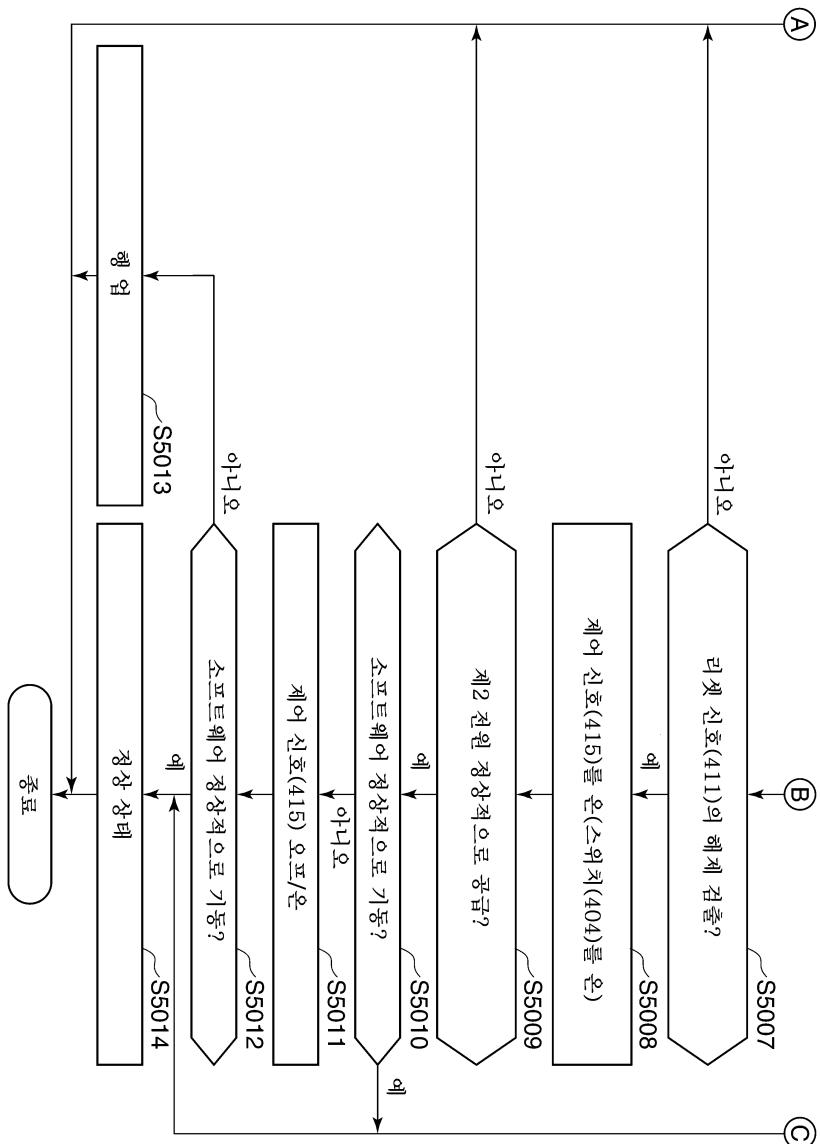
도면4



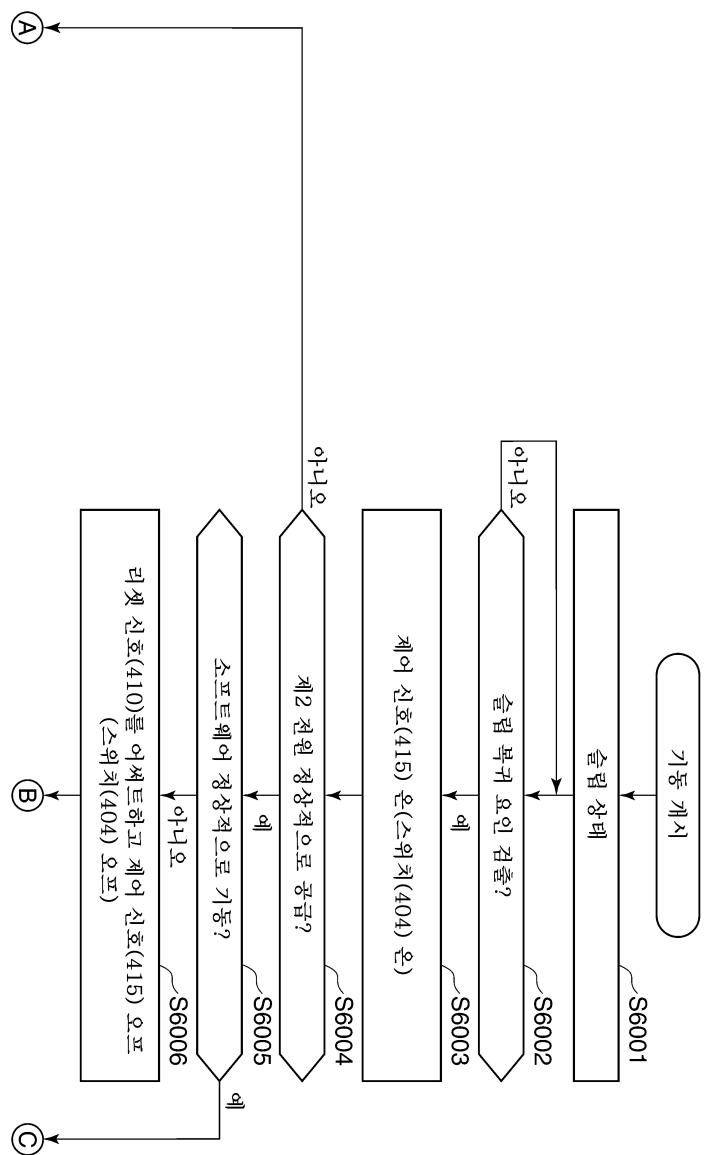
도면5a



도면5b



도면6a



도면6b

