



(12) 发明专利

(10) 授权公告号 CN 103219349 B

(45) 授权公告日 2015. 09. 23

(21) 申请号 201310020407. 6

(22) 申请日 2013. 01. 18

(30) 优先权数据
2012-009305 2012. 01. 19 JP

(73) 专利权人 佳能株式会社
地址 日本东京都大田区下丸子 3 丁目 30 番
2 号

(72) 发明人 横山启吾 望月千织 渡边实
大藤将人 川锅润 藤吉健太郎
和山弘

(74) 专利代理机构 北京魏启学律师事务所
11398
代理人 魏启学

(51) Int. Cl.
H01L 27/146(2006. 01)
H04N 5/335(2011. 01)

(56) 对比文件

US 7619602 B2, 2009. 11. 17,
US 7619602 B2, 2009. 11. 17,
US 2002/0191828 A1, 2002. 12. 19,

审查员 刘晓华

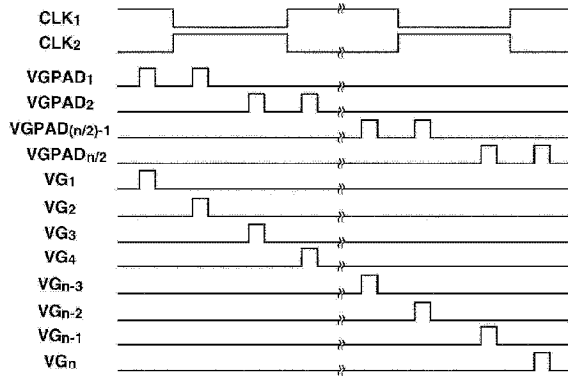
权利要求书3页 说明书11页 附图11页

(54) 发明名称

矩阵基板、检测装置和检测系统

(57) 摘要

本发明涉及一种矩阵基板、检测装置和检测系统,其中所述矩阵基板包括以行和列的矩阵形式进行设置的多个像素。在所述矩阵基板中,单元电路中所包括的晶体管的导通电压和非导通电压以驱动像素的频率的一半的频率被提供至控制线,其中,所述单元电路包括连接至多个连接端子的信号分离器,所述多个连接端子被设置为数量少于驱动线的数量,所述驱动线共同地连接至行方向上的多个像素并且在列方向上彼此并列设置,所述控制线连接至晶体管的控制电极。因而,提供了能够抑制连接端子的数量并减少耗电的矩阵基板。



1. 一种矩阵基板,其特征在于,包括:

多个像素,以行和列的矩阵形式进行设置;

多条驱动线,在列方向上并列设置,并且共同连接至行方向上的多个像素;

多个连接端子,被设置为数量少于所述多条驱动线的数量,并且用于将用于驱动所述多个像素的驱动电路与所述多条驱动线相连接;以及

信号分离器,包括多个单元电路和多条控制线,并用于将所述多个连接端子连接至所述多条驱动线;

其中,所述多个单元电路中的各个单元电路包括用于将所述多个连接端子中的预定连接端子连接至所述多条驱动线中的两条或更多条预定驱动线的多个晶体管;以及

其中,所述多条控制线电连接至所述多个晶体管的控制电极,以提供所述多个晶体管的导通电压和非导通电压,所述多个连接端子电连接至所述多个晶体管的两个主电极中的一个主电极,并且所述多条驱动线电连接至所述多个晶体管的两个主电极中的另一个主电极;

其中,所述多个单元电路包括预定单元电路以及与所述预定单元电路邻接的另一单元电路;以及

所述预定单元电路中所包括的多个晶体管中的设置在最接近所述另一单元电路的位置处的晶体管的控制电极与所述另一单元电路中所包括的多个晶体管中的设置在最接近所述预定单元电路的位置处的晶体管的控制电极连接至所述多条控制线中的同一控制线。

2. 根据权利要求 1 所述的矩阵基板,其中,

所述信号分离器还包括:第一信号分离器电路,其包括各自连接至所述多个连接端子中的预定连接端子的晶体管;以及第二信号分离器电路,其连接至所述第一信号分离器电路和所述驱动线,以及

所述第二信号分离器电路包括与所述第一信号分离器电路中的晶体管中的至少一个晶体管串联的第二晶体管。

3. 根据权利要求 1 所述的矩阵基板,其中,

所述晶体管向所述驱动线提供用于使得所述像素处于被选择的状态的第一电压,以及

其中,所述单元电路还包括:多个第三晶体管,其被设置为与所述驱动线一一对应,并且向所述驱动线提供用于使得所述像素处于未被选择的状态的第二电压。

4. 根据权利要求 1 所述的矩阵基板,其中,

所述信号分离器还包括:多个第四晶体管,其被设置为与所述多个晶体管并联,以及

所述多个第四晶体的控制电极共同地电连接至如下连接端子:在像素相加模式下,向该连接端子供给所述多个第四晶体的导通电压。

5. 根据权利要求 3 所述的矩阵基板,其中,

所述像素包括:开关元件,其输出与转换元件所生成的电荷相应的电信号,其中,所述转换元件用于将放射线或光转换为电荷,所述第一电压是所述开关元件的导通电压,所述第二电压是所述开关元件的非导通电压,并且所述多条驱动线中的一条驱动线电连接至所述行中的一行的多个开关元件的控制电极。

6. 根据权利要求 5 所述的矩阵基板,其中,

所述转换元件包括:闪烁体,用于将放射线转换为光;以及光电转换元件,用于将所述

光转换为电荷。

7. 根据权利要求 1 所述的矩阵基板,其中,
所述多个单元电路各自与所述多个连接端子中的一个连接端子一一对地电连接。

8. 根据权利要求 5 所述的矩阵基板,其中,
多个开关元件包括控制电极,并且所述驱动线连接至所述开关元件的控制电极。

9. 一种检测装置,其特征在于,包括:

根据权利要求 1 所述的矩阵基板;

所述驱动电路;以及

控制电路,用于向所述控制线提供所述晶体管的导通电压和非导通电压;

其中,所述控制电路以驱动所述多个像素的频率的一半的频率,向所述控制线提供所述晶体管的导通电压和非导通电压。

10. 根据权利要求 9 所述的检测装置,其中,

所述驱动电路包括多个包括驱动集成电路的柔性印刷电路,

多个所述信号分离器被设置为与所述驱动集成电路一一对应,

所述控制线被分割为两条或更多条以与所述驱动集成电路一一对应,以及

分割得到的各条控制线电连接至多个所述柔性印刷电路中的相应的柔性印刷电路中所设置的布线。

11. 一种检测系统,其特征在于,包括:

根据权利要求 9 所述的检测装置;

信号处理单元,用于处理来自所述检测装置的信号;

记录单元,用于记录来自所述信号处理单元的信号;

显示单元,用于显示来自所述信号处理单元的信号;以及

发送处理单元,用于发送来自所述信号处理单元的信号。

12. 一种检测装置,其特征在于,包括:

多个像素,以行和列的矩阵形式进行设置;

多条驱动线,在列方向上并列设置,并且共同连接至行方向上的多个像素;

驱动电路,用于驱动所述多个像素;

多个连接端子,被设置为数量少于所述多条驱动线的数量,并且用于将所述驱动电路与所述多条驱动线相连接;

信号分离器,包括多个单元电路和多条控制线,并用于将所述多个连接端子连接至所述多条驱动线,其中,所述多个单元电路中的各个单元电路包括用于将所述多个连接端子中的预定连接端子与所述多条驱动线中的两条或更多条预定驱动线相连接的多个晶体管,以及

所述多条控制线电连接至所述多个晶体管的控制电极以提供所述多个晶体管的导通电压和非导通电压,所述多个连接端子电连接至所述多个晶体管的两个主电极中的一个主电极,并且所述多条驱动线电连接至所述多个晶体管的两个主电极中的另一个主电极;以及

控制电路,用于向所述控制线提供所述晶体管的导通电压和非导通电压;

其中,所述控制电路以驱动所述像素的频率的一半的频率,向所述控制线提供所述晶

体管的导通电压和非导通电压。

13. 根据权利要求 12 所述的检测装置,其中,
所述驱动电路包括多个包括驱动集成电路的柔性印刷电路,
多个所述信号分离器被设置为与所述驱动集成电路一一对应,
所述控制线被分割为两条或更多条以与所述驱动集成电路一一对应,以及
分割得到的各条控制线电连接至多个所述柔性印刷电路中的相应的柔性印刷电路中
所设置的布线。

14. 根据权利要求 12 所述的检测装置,其中,
多个开关元件包括控制电极,并且所述驱动线连接至所述开关元件的控制电极。

15. 一种检测系统,其特征在于,包括:

根据权利要求 12 所述的检测装置;

信号处理单元,用于处理来自所述检测装置的信号;

记录单元,用于记录来自所述信号处理单元的信号;

显示单元,用于显示来自所述信号处理单元的信号;以及

发送处理单元,用于发送来自所述信号处理单元的信号。

矩阵基板、检测装置和检测系统

技术领域

[0001] 本发明涉及一种矩阵基板 (matrix substrate)、检测装置和检测系统, 尤其涉及一种可以应用于医疗诊断摄像装置、非破坏性检查装置和使用放射线的分析装置的矩阵基板、检测装置和检测系统。

背景技术

[0002] 近年来, 薄膜半导体制造技术已用于具有像素阵列的矩阵基板以及使用该矩阵基板的检测装置或放射线检测装置, 在该像素阵列中, 诸如薄膜晶体管 (TFT) 等的开关元件与诸如光电转换元件等的转换元件相结合。近年来正在对检测装置中的、将信号分离器形成在与像素阵列相同的基板上的技术进行检验。美国专利 5, 536, 932 论述了以下内容。检测装置包括设置有多个 TFT 的信号分离器, 其中, 该多个 TFT 被设置为在外部栅极端子和多个栅极线 (驱动线) 之间与多个栅极线分别对应, 该外部栅极端子被设置为与外部移位寄存器的端子一一对应。此外, 信号分离器顺次选择像素阵列的驱动线, 以将时钟信号 (控制信号) 经由时钟线 (控制线) 施加至所有的多个 TFT。

[0003] 同时, 在美国专利 5, 536, 932 中, 每次在信号分离器顺次选择像素阵列的驱动线时, 时钟信号 (控制信号) 经由时钟线 (控制线) 施加至所有的多个 TFT。因此, 时钟线 (控制线) 中时钟信号 (控制信号) 的频率增加。尤其是, 当驱动线的数量随像素阵列的大面积化和高精细化而增加时, 或当减少栅极线的扫描时间以进行高速操作时, 时钟信号 (控制信号) 的频率增加。结果, 由时钟线 (控制线) 产生的耗电增加。

发明内容

[0004] 本发明所说明的典型实施例描述了能够限制外部栅极端子的数量并减少耗电的检测装置、检测系统和检测装置的驱动方法的创新方面。

[0005] 根据本发明的一个方面, 提供了一种矩阵基板, 其包括: 多个像素, 以行和列的矩阵形式进行设置; 多条驱动线, 在列方向上并列设置, 并且共同连接至行方向上的多个像素; 多个连接端子, 被设置为数量少于所述多条驱动线的数量, 并且用于将用于驱动所述多个像素的驱动电路与所述多条驱动线相连接; 以及信号分离器, 包括多个单元电路和多条控制线, 并用于将所述多个连接端子连接至所述多条驱动线; 其中, 所述多个单元电路中的各个单元电路包括用于将所述多个连接端子中的预定连接端子连接至所述多条驱动线中的两条或更多条预定驱动线的多个晶体管; 以及其中, 所述多条控制线连接至所述多个晶体管的控制电极, 以提供所述多个晶体管的导通电压和非导通电压; 其中, 所述多个单元电路包括预定单元电路以及与所述预定单元电路邻接的另一单元电路; 以及所述预定单元电路中所包括的多个晶体管中的设置在最接近所述另一单元电路的位置处的晶体管的控制电极与所述另一单元电路中所包括的多个晶体管中的设置在最接近所述预定单元电路的位置处的晶体管的控制电极连接至所述多条控制线中的同一控制线。

[0006] 根据本发明的另一方面, 提供了一种检测装置, 其包括矩阵基板; 所述驱动电路;

以及控制电路,用于向所述控制线提供所述晶体管的导通电压和非导通电压;其中,所述控制电路以驱动所述多个像素的频率的一半的频率,向所述控制线提供所述晶体管的导通电压和非导通电压。

[0007] 根据本发明的另一方面,提供了一种检测系统,包括检测装置;信号处理单元,用于处理来自所述检测装置的信号;记录单元,用于记录来自所述信号处理单元的信号;显示单元,用于显示来自所述信号处理单元的信号;以及发送处理单元,用于发送来自所述信号处理单元的信号。

[0008] 此外,根据本发明的另一方面,提供了一种检测装置,其包括:多个像素,以行和列的矩阵形式进行设置;多条驱动线,在列方向上并列设置,并且共同连接至行方向上的多个像素;驱动电路,用于驱动所述多个像素;多个连接端子,被设置为数量少于所述多条驱动线的数量,并且用于将所述驱动电路与所述多条驱动线相连接;信号分离器,包括多个单元电路和多条控制线,并用于将所述多个连接端子连接至所述多条驱动线,其中,所述多个单元电路中的各个单元电路包括用于将所述多个连接端子中的预定连接端子与所述多条驱动线中的两条或更多条预定驱动线相连接的多个晶体管,并且所述多条控制线连接至所述多个晶体管的控制电极以提供所述晶体管的导通电压和非导通电压;以及控制电路,用于向所述控制线提供所述晶体管的导通电压和非导通电压;其中,所述控制电路以驱动所述像素的频率的一半的频率,向所述控制线提供所述晶体管的导通电压和非导通电压。

[0009] 根据本发明的典型实施例,可以减少控制信号(时钟信号)的频率,因而可以减少由时钟线产生的耗电。由此,本发明可以提供能够限制外部栅极端子的数量并减少耗电的检测装置、检测系统和检测装置的驱动方法。

[0010] 通过以下参考附图对典型实施例的详细说明,本发明的其它特征和方面将变得明显。

附图说明

[0011] 包含在说明书中并构成说明书一部分的附图示出了本发明的典型实施例、特征和方面,并和说明书一起用来解释本发明的原理。

[0012] 图 1A 是示出根据本发明的第一典型实施例的检测装置和矩阵基板的电路图。

[0013] 图 1B 是示出第一典型实施例的检测装置中的定时电路操作的时序图。

[0014] 图 2A 是示出根据检测装置和矩阵基板的像素的示意截面图。

[0015] 图 2B 是检测装置的示意图。

[0016] 图 3 是示出根据本发明的第二典型实施例的检测装置和矩阵基板的电路图。

[0017] 图 4A 和 4B 是示出第二典型实施例的检测装置和矩阵基板中的定时电路操作的时序图。

[0018] 图 5A 是根据本发明第三典型实施例的检测装置和矩阵基板中的检测装置的示意图。

[0019] 图 5B 是示出根据第三典型实施例的检测装置和矩阵基板的电路图。

[0020] 图 6 是示出根据第三典型实施例的检测装置和矩阵基板中的检测装置的示意图。

[0021] 图 7A 和 7B 是示出根据第三典型实施例的检测装置和矩阵基板中的定时电路操作的时序图。

[0022] 图 8 是示出检测装置被应用到检测系统中的示例的示意图。

具体实施方式

[0023] 以下将参考附图来详细说明本发明的各个典型实施例、特征和方面。

[0024] 现在将说明第一典型实施例。如图 1A 所示,根据本典型实施例的用于检测装置的矩阵基板以及检测装置各自包括像素阵列,该像素阵列包括以行和列的矩阵形式排列在支撑基板 100 上的多个像素 101。像素 101 用于响应于入射在其上的放射线或光来输出电信号。各个像素 101 包括:转换元件 102,用于将放射线或光转换为电荷;以及开关元件 103,用于输出与转换元件 102 所生成的电荷相应的电信号。这里,在本典型实施例中,转换元件 102 包括:闪烁体,其将放射线转换为光;以及光电转换元件,其将光转换为电荷,但本发明不限于此示例。可以将不使用闪烁体而将放射线直接转换为电荷的直接型转换元件用作转换元件 102。此外,可以将非晶硅或多晶硅 TFT 用作开关元件 103。

[0025] 这里,硅可以用于 TFT,但本发明不限于该示例,并且可以使用诸如锗的任何其它半导体材料。此外,多晶硅 TFT 可以用作开关元件 103。转换元件 102 的第一电极电连接至开关元件 103 的第一主电极,并且转换元件 102 的第二电极电连接至偏压线 106。参考图 1A,偏压线 106 在列方向上延伸,并被连接为被列方向上排列的多个转换元件 102 经由其第二电极所共用。

[0026] 此外,多个偏压线 106 并列地排列在行方向上,并且多个偏压线 106 连接至共通线 107 以形成共通偏压线 108。共通偏压线 108 经由连接端子 109 电连接至外部电源电路(未示出)。开关元件 103 的第二主电极电连接至信号线 105。信号线 105 在列方向上延伸,并被连接为由在列方向上排列的多个开关元件 103 经由其第二主电极来共用。

[0027] 此外,多个信号线 105 并列地排列在行方向上,并且各个信号线 105 经由连接端子 119 电连接至外部读出电路(未示出)。连接端子 109 和 119 排列在支撑基板 100 的端部和有效像素区域之间。

[0028] 开关元件 103 的控制电极电连接至在行方向上延伸的驱动线 104。驱动线 104 被连接为被在行方向上排列的多个像素的开关元件 103 通过其控制电极所共用。此外,多个驱动线 104 并列地排列在列方向上,并经由连接端子 110 与外部驱动电路(未示出)电连接。这里,连接端子 110 设置在支撑基板 100 的一侧的端部和像素阵列之间的支撑基板 100 上。

[0029] 此外,连接端子 110 的数量小于驱动线 104 的数量。即,连接端子 110 的数量小于像素阵列的像素行数。在本实施例中,连接端子 110 的数量与像素行数的比是 1 比 2。换句话说,在本典型实施例中,对每两行像素仅提供一个端子 110。这种设置方式能够减少所使用的外部栅极端子的数量并减少耗电。为此,信号分离器 111 排列在多个连接端子 110 和多个驱动线 104 之间,在所述信号分离器 111 中,多个连接端子 110 与多个驱动线 104 相连接。信号分离器 111 包括在一个连接端子 110 和相对应的两个或更多个驱动线 104 之间、以一一对应的方式针对所述两个或更多个驱动线 104 分别设置的两个或更多个第一晶体管(第一 TFT) 112。

[0030] 本发明中第一 TFT 112 对应于单元电路的晶体管。此外,在本发明中,位于一个连接端子 110 和相对应的两个或更多个驱动线 104 之间的元件称为信号分离器的单元电路。

此外,各个单元电路的与对应于第一行的驱动线 104 相关联的元件称为第一级元件,与对应于第二行的驱动线 104 相关联的元件称为第二级元件,并且将随后的元件称为,例如,第三级元件和第四级元件。此外,图 1A 示出的结构中,各个单元电路包括第一级元件和第二级元件。

[0031] 在本典型实施例中,各单元电路包括两个第一 TFT 112。第一 TFT 112 用于向两个或更多个驱动线 104 中的各个驱动线提供开关元件 103 的导通电压,并且第一 TFT 112 的两个主电极中的一个电极电连接至连接端子 110,另一个电极与相对应的驱动线 104 电连接。此外,导通电压是使得像素处于被选择的状态的电压,与本发明的第一电压相对应。此外,提供第一控制线 114a 和 114b, TFT 的导通电压和非导通电压经由所述第一控制线 114a 和 114b 供给至第一 TFT 112 的控制电极。第一控制线 114a 和 114b 对应于本发明中的控制线。

[0032] 在本典型实施例中,设置了两个第一控制线 114a 和 114b,从外部控制电路(未示出)分别经由第一连接端子 116a 和 116b 供给控制信号 CLK1 和 CLK2。在以下说明中,与像素阵列中第一个被选择的行相对应的单元电路被称为第一单元电路,并且随后的单元电路按照接近于第一单元电路设置的顺序被称为第二单元电路和第三单元电路。此外,诸如第一单元电路或第三单元电路等的序号为奇数的单元电路被称为奇数单元电路,诸如第二单元电路或第四单元电路等的序号为偶数的单元电路被称为偶数单元电路。

[0033] 在奇数单元电路中,第一级的第一 TFT 112 的控制电极共同地电连接至第一控制线 114a,并且第二级的第一 TFT 112 的控制电极共同地电连接至第一控制线 114b。同时,在邻近奇数单元电路的偶数单元电路中,第一级的第一 TFT 112 的控制电极共同地电连接至第一控制线 114b,并且第二级的第一 TFT 112 的控制电极共同地电连接至第一控制线 114a。

[0034] 换句话说,当存在预定单元电路(例如,第三单元电路)和与其邻接的另一单元电路(例如,第四单元电路)时,第一控制线 114 具有下述连接关系。上述预定单元电路所包括的多个 TFT 中的设置在最接近上述另一单元电路的位置处的 TFT 的控制端与上述另一单元电路所包括的多个 TFT 中的设置在最接近上述预定单元电路的位置处的 TFT 的控制端共同连接至同一第一控制线。第一控制线 114a 电连接至第一连接端子 116a,并且第一控制线 114b 电连接至第一连接端子 116b。

[0035] 此外,本典型实施例的信号分离器 111 用于进行一对二的信号分离操作,但本发明并不限于本示例。信号分离器 111 可以用于进行一对 N(N 是等于或大于 2 的整数)的信号分离操作。集成电路(IC)可以用作连接至各个连接端子的各个外部电路。当使用集成电路时,可以将各个电路单独地设置在集成电路中,可以在同一集成电路中设置部分或所有的电路。

[0036] 接着,将参考图 1A 和 1B 来说明本典型实施例的信号分离器 111 的操作。这里,在图 1B 中,将控制信号 VGPAD1 提供至与第一行和第二行的驱动线 104 相对应的连接端子 110,并且将控制信号 VGPAD2 提供至与第三行和第四行的驱动线 104 相对应的连接端子 110。同样地,将控制信号 VGPAD(n/2)-1 提供至与第 n-3 行和第 n-2 行的驱动线 104 相对应的连接端子 110,并且将控制信号 VGPADn/2 提供至与第 n-1 行和第 n 行的驱动线 104 相对应的连接端子 110。

[0037] 此外,将控制信号 CLK1 提供至第一连接端子 116a,将控制信号 CLK2 提供至第一连接端子 116b。此外, VG1 ~ VGn 分别是第一~第 n 行的驱动线 104 的电压。首先, CLK1 用作第一 TFT 112 的导通电压(以下称为 Hi)。Hi 电压大于将第一 TFT 112 的阈值电压与后面要说明的 Vcom 电压相加所获得的值。同时, CLK2 用作第一 TFT 112 的非导通电压(以下称为 Lo)。

[0038] 在该时间段内,当施加电压时, VGPAD1 具有的电压(以下称为 Vcom)等于或大于开关元件 103 的导通电压, VGPAD2 ~ VGPADn/2 具有开关元件 103 的非导通电压(以下称为 Voff)。结果,作为预定驱动线的第一行驱动线 104 的电压 VG1 成为开关元件 103 的导通电压(以下称为 Von),并且与该预定驱动线不同的驱动线 104 的电压 VG2 ~ VGn 成为 Voff。

[0039] 接着,在 CLK1 是 Hi 并且 CLK2 是 Lo 的情况下, VGPAD1 ~ VGPADn/2 成为 Voff。结果,所有的 VG1 ~ VGn 都成为 Voff。接着, CLK1 转变为 Lo, CLK2 转变为 Hi, 然后 VGPAD1 再次成为 Vcom。此外, VGPAD2 ~ VGPADn/2 成为 Voff。结果, VG2 成为 Von, VG1 和 VG3 ~ VGn 成为 Voff。这是信号分离器 111 的第一单元块的信号分离操作。

[0040] 接着,在 CLK1 是 Lo 并且 CLK2 是 Hi 的情况下, VGPAD1 ~ VGPADn/2 成为 Voff。结果,所有 VG1 ~ VGn 都成为 Voff。接着,在 CLK1 是 Lo 并且 CLK2 是 Hi 的情况下, VGPAD2 成为 Vcom, VGPAD1、和 VGPAD3 ~ VGPADn/2 成为 Voff。结果, VG3 成为 Von, VG1、VG2 和 VG4 ~ VGn 成为 Voff。接着,在 CLK1 是 Lo 并且 CLK2 是 Hi 的情况下, VGPAD1 ~ VGPADn/2 成为 Voff。结果,所有 VG1 ~ VGn 成为 Voff。

[0041] 此外, CLK1 转变为 Hi, CLK2 转变为 Lo, 然后 VGPAD2 再次成为 Vcom。此外, VGPAD1 和 VGPAD3 ~ VGPADn/2 成为 Voff。结果, VG4 成为 Von, VG1 ~ VG3 和 VG5 ~ VGn 成为 Voff。这是信号分离器 111 的第二单元块的信号分离操作。然后,顺次地进行相同的处理,直到信号分离器 111 的第 n/2 单元块的信号分离器操作为止,由此按序地以“行”为单元来扫描开关元件 103。

[0042] 如上所述,通过使用信号分离器 111,连接至外部驱动电路的连接端子 110 的数量可以最大减少为单元电路数量的数分之一。然而,连接端子的总数量增加了单元块中所包括的组件所用的第一连接端子 116a 和 116b 的数量。

[0043] 这里,控制信号 CLK1 或 CLK2 的频率 f 表示控制信号一秒钟振荡的次数,即,最大值 Hi 和最小值 Lo 的电压在一秒钟重复的次数,其倒数 1/f 为控制信号的一个周期。

[0044] 第一控制线 114a 或 114b 的耗电 P 取决于施加在第一控制线 114a 或 114b 上的电容值 C、控制信号 CLK1 或 CLK2 的频率 f、以及 Hi 和 Lo 之间的差分电压 (Hi-Lo) 的平方。换句话说,耗电 P 的表达式为 $P=f \times C \times (Hi-Lo)^2$ 。由此,当控制信号 CLK1 或 CLK2 的频率 f 减半时,第一控制线 114a 或 114b 的耗电减半。

[0045] 在相关技术中,在每次向一个驱动线 104 提供 Von 以驱动像素的情况下,需要将一个周期的控制信号 CLK1 或 CLK2 施加至控制线。另一方面,在本典型实施例中,当每次顺次地将 Von 提供至两个驱动线 104 时,一个周期的控制信号 CLK1 或 CLK2 被施加至第一控制线 114a 或 114b。

[0046] 换句话说,在本典型实施例中,控制信号 CLK1 或 CLK2 的一个周期是相关技术的两倍,频率是相关技术的 1/2,因而,相对于一条驱动线 104 的控制线的耗电成为相关技术的一半。尤其是当驱动线 104 的数量随着像素阵列的大面积化或高精细化而增加时,或者当

Von 被顺次提供至驱动线 104 以进行高速操作的扫描频率 F 高时,本发明是有利的。

[0047] 这是因为当驱动线 104 的数量增加时,连接至第一控制线 114a 或 114b 的第一 TFT 112 的数量增加,第一控制线 114a 或 114b 的电容值 C 增加,第一控制线 114a 或 114b 中的耗电增加。此外,这是因为当高速操作的扫描频率 F 增加时,为了应对该高速操作,需要增加第一 TFT 112 的栅电容,使第一控制线 114a 或 114b 的电容值 C 增加,因而第一控制线 114a 或 114b 中的耗电增加。具体地,当第一控制线 114a 或 114b 中的耗电(信号分离器 111 中的耗电)大于驱动线 104 中的耗电(像素阵列中的耗电)时,本发明的效果是显著的。

[0048] 接着,参考图 2A 来说明根据本典型实施例的像素 101 的截面结构。在根据本典型实施例的像素 101 中,转换元件 102 和开关元件 103 被设置为彼此一一对应。开关元件 103 设置在具有绝缘表面的诸如玻璃基板的支撑基板 100 上,并包括第一半导体层 201、第一非本征半导体层 202、第一绝缘层 203、第一导电层 204、第二绝缘层 205 和第二导电层 206。第一半导体层 201 用作 TFT 的沟道区域,第一非本征半导体层 202 用作源区或漏区,第一绝缘层 203 用作栅绝缘层,第一导电层 204 用作栅电极,以及第二导电层 206 用作源电极或漏电极。

[0049] 这里,栅电极与图 1A 和 1B 说明中的控制电极相对应,源电极或漏电极与主电极相对应。在图 2A 和 2B 中,使用交错式 TFT,其中的第一半导体层 201 由多晶硅构成。当采用了相同的多晶硅的交错式 TFT 用作第一 TFT 112 时,制造工艺得到了简化。

[0050] 此外,转换元件 102 设置在覆盖开关元件 103 的第三绝缘层 207 上。构成转换元件 102 的光电转换元件包括第四导电层 209、第二非本征半导体层 210、第二半导体层 211、第三非本征半导体层 212、第五导电层 213、以及第六导电层 214。第四导电层 209 通过第三导电层 208 电连接至作为开关元件 103 的第一主电极的第二导电层 206,并用作第一电极。第二非本征半导体层 210 掺入 N 型杂质,第三非本征半导体层 212 掺入 P 型杂质。第二半导体层 211 用作光电转换元件的光电转换层,第五导电层 213 用作偏压线 106,并且第六导电层 214 用作第二电极。

[0051] 此外,闪烁体 216 设置在第四绝缘层上,该第四绝缘层用作覆盖多个光电转换元件的平坦化层。可以通过已知的蒸镀技术、蚀刻技术和光刻技术来适当地形成转换元件 102 和开关元件 103。在本典型实施例中,描述了使用第二非本征半导体层 210 的 PIN 型光电二极管用作光电转换元件,但本发明不限于本示例。可以使用采用了绝缘层而非第二非本征半导体层 210 的 MIS 型光传感器。

[0052] 接着,参考图 2B 来说明本发明的检测装置的装置结构。检测装置 200 包括支撑基板 100,支撑基板 100 至少包括像素阵列、信号分离器 111 和连接端子 110。检测装置 200 还包括检测单元 223,该检测单元 223 包括:支撑基板 100;驱动电路 221,用于驱动像素阵列;以及读出电路 222,用于从像素阵列输出作为图像数据的电信号。驱动电路 221 电连接至连接端子 110 并输出 Vcom 和 Voff。

[0053] 换句话说,驱动电路 221 通过控制像素的选择(已选择)状态和非选择(未选择)状态来驱动像素。读出电路 222 电连接至连接端子 119。检测装置 200 还包括:信号处理单元 224,用于处理来自检测单元 223 的图像数据并输出经过处理的图像数据;控制电路 225,用于向各个组件提供控制信号并控制检测单元 223 的操作;以及电源电路 226,用于向各个组件提供偏压。

[0054] 信号处理单元 224 从控制计算机（未示出）接收控制信号，并将所述控制信号提供给控制电路 225。信号处理单元 224 在放射线的照射期间从读出电路 222 接收信号线 105 的电位信息，并将所述电位信息发送至控制计算机（未示出）。电源电路 226 包括：稳压器，从外部电源（未示出）或内置电池接收电压，并提供像素阵列、驱动电路 221 以及读出电路 222 中所必需的电压。电源电路 226 电连接至连接端子 109。控制电路 225 电连接至第一连接端子 116a 和 116b，并输出控制信号 CLK1 和 CLK2。

[0055] 驱动电路 221、读出电路 222、信号处理单元 224、控制电路 225 和电源电路 226 各由一个块示出，但这并不意味着各个单元由一个集成电路构成。各个单元可以由多个集成电路构成，或者可以将所有单元设置在一个集成电路中。此外，可以适当地将上述说明应用至本发明的其它典型实施例。

[0056] 现在将说明第二典型实施例。接着，将参考图 3A 和 3B 来说明第二典型实施例。以下将详细说明第二典型实施例与第一典型实施例的区别，而与第一典型实施例中相同的组件由相同的附图标记表示并省略对其的详细说明。

[0057] 在图 1A 所示的第一典型实施例中，使用了包括具有两个第一 TFT 112 的单元电路的信号分离器 111，所述第一 TFT 112 被设置为在一个连接端子 110 和相对应的两个驱动线 104 之间与所述两个驱动线 104 一一对应。然而，如图 3 所示，在本典型实施例中，具有两个第一 TFT 112a 的第一信号分离器电路 111a 的单元块设置在一个连接端子 110 和相对应的四个驱动线 104 之间。

[0058] 此外，具有四个第二晶体管（第二 TFT）112b 的第二信号分离器电路 111b 的单元块设置在第一信号分离器电路 111a 的单元块和相对应的四个驱动线 104 之间。此外，与一个连接端子 110 相连接的第一信号分离器 111a 的单元块经由连接节点 120 与连接四个驱动线 104 的第二信号分离器电路 111b 的单元块串联。

[0059] 因而，第一信号分离器电路 111a 的单元块和第二信号分离器电路 111b 的单元块构成了信号分离器的单元电路。换句话说，本典型实施例的信号分离器被配置为两个对二的信号分离器电路彼此串联。在本典型实施例中，在第一信号分离器电路 111a 的单元块中，各个单元块的与下述连接节点 120 相关的元件被称为第一级，该连接节点 120 连接与第一行相对应的驱动线 104。同样地，各个单元块的与下述连接节点 120 相关的元件被称为第二级，该连接节点 120 连接与第二行相对应的驱动线 104。

[0060] 此外，在第二信号分离器电路 111b 的单元块中，各个单元块的与第一行相对应的驱动线 104 的相关元件被称为第一级，各个单元块的与第二行相对应的驱动线 104 的相关元件被称为第二级，与随后的行相对应的驱动线 104 的相关元件被分别称为第三级和第四级。第一级的第一 TFT 112a 连接于第一级的第二 TFT 112b 和第三级的第二 TFT 112b，第二级的第一 TFT 112a 连接于第二级的第二 TFT 112b 和第四级的第二 TFT 112b。除了第一控制线 114a 和 114b 之外，还设置了第二控制线 115a 和 115b，用于向第二 TFT 112b 的控制电极供给 TFT 的导通电压和非导通电压。

[0061] 在本典型实施例中，设置了两个第二控制线 115a 和 115b，并且经由第二连接端子 117a 和 117b 分别从外部控制电路（未示出）提供控制信号 CLK1b 和 CLK2b。同时，经由第一连接端子 116a 和 116b 从外部控制电路（未示出）向第一控制线 114a 和 114b 提供控制信号 CLK1a 和 CLK2a。下面，与像素阵列中的首先被选择的行相对应的单元块被称为第

一单元块,随后的单元块按照接近于第一单元块设置的顺序被称为第二单元块和第三单元块。此外,诸如第一单元块或第三单元块的序号为奇数的单元块被称为奇数单元块,诸如第二单元块或第四单元块的序号为偶数的单元块被称为偶数单元块。

[0062] 与第一典型实施例的信号分离器 111 相同,在第一信号分离器电路 111a 的奇数单元块中,第一级的第一 TFT 112a 的控制电极共同地电连接至第一控制线 114a。此外,第二级的第一 TFT 112b 的控制电极共同地电连接至第一控制线 114b。同时,在邻近的偶数单元块中,第一级的第一 TFT 112a 的控制电极共同地电连接至第一控制线 114b,并且第二级的第一 TFT 112a 的控制电极共同地电连接至第一控制线 114a。

[0063] 换句话说,在第一信号分离器电路 111a 中,当存在预定单元块和与其邻接的另一单元块时,建立起下述连接关系。上述预定单元块中所包括的多个 TFT 中的设置在最接近上述另一单元块的位置处的 TFT 的控制端以及上述另一单元块中所包括的多个 TFT 中的设置在最接近上述预定单元块的位置处的 TFT 的控制端共同地连接至相同的控制线。

[0064] 接着,在第二信号分离器电路 111b 的奇数单元块中,第一级和第二级的第二 TFT 112b 的控制电极共同地电连接至第二控制线 115a。此外,第三级和第四级的第二 TFT 112b 的控制电极共同地电连接至第二控制线 115b。同时,在相邻的偶数单元块中,第一级和第二级的第一 TFT 112b 的控制电极共同地电连接至第二控制线 115b,并且第三级和第四级的第一 TFT 112b 的控制电极共同地电连接至第二控制线 115a。

[0065] 换句话说,在第二信号分离器电路 111b 中,当存在预定单元块和与其邻接的另一单元块时,建立起下述连接关系。上述预定单元块中所包括的多个 TFT 中的设置在最接近于上述另一单元块的位置处的 TFT 的控制端以及上述另一单元块中所包括的多个 TFT 中的设置在最接近于上述预定单元块的位置处的 TFT 的控制端共同地连接至同一控制线。此外,在一个单元块中两级的 TFT 连接至相同的控制线。

[0066] 接着,参考图 3 和 4A 来说明本典型实施例的信号分离器的操作。这里在图 4A 中,将控制信号 VGPAD1 提供至与第一~第四行的驱动线 104 相对应的连接端子 110,并且将控制信号 VGPAD2 提供至与第五~第八行的驱动线 104 相对应的连接端子 110。

[0067] 此外,将控制信号 CKL1a 提供至第一连接端子 116a,将控制信号 CKL2a 提供至第一连接端子 116b,将控制信号 CKL1b 提供至第二连接端子 117a,并且将控制信号 CKL2b 提供至第二连接端子 117b。此外,VG1b ~ VG8b 分别是第一~第八行的驱动线 104 的电压。这里,在本典型实施例中,在每次将 Von 顺次提供至两个驱动线 104 时,可以将一个周期的控制信号 CLK1a 和 CLK2a 施加至第一信号分离器电路 111a。同时,在每次将 Von 顺次提供至四个驱动线 104 时,可以将一个周期的控制信号 CLK1b 和 CLK2b 施加至第二信号分离器电路 111b。

[0068] 首先,CLK1a 和 CLK1b 变为 Hi,并且 CLK2a 和 CLK2b 变为 Lo。在该时间段中施加电压,因而 VGPAD1 变为 Vcom,并且 VGPAD2 处于 Voff 状态。因而,作为预定驱动线的第一行驱动线 104 的电压 VG1b 成为开关元件 103 的导通电压 Von,并且作为不同于上述预定驱动线的驱动线的驱动线 104 的电压 VG2b ~ VG8b 成为 Voff。

[0069] 接着,VGPAD1 成为 Voff,并且在 CLK1b 为 Hi 并且 CLK2b 为 Lo 的情况下,CLK1a 转变为 Lo,并且 CLK2a 转变为 Hi。在该时间段内,VGPAD1 再次成为 Vcom。VGPAD2 处于 Voff 状态。因而,作为预定驱动线的第二行驱动线 104 的电压 VG2b 成为开关元件 103 的导通电

压 V_{on} , 并且作为不同于上述预定驱动线的驱动线的驱动线 104 的电压 V_{G1b} 和 $V_{G3b} \sim V_{G8b}$ 成为 V_{off} 。

[0070] 接着, V_{GPAD1} 成为 V_{off} , $CLK1b$ 转变为 Lo , $CLK2b$ 转变为 Hi , $CLK1a$ 保持在 Lo , 并且 $CLK2a$ 保持在 Hi 。在该时间段中, V_{GPAD1} 再次成为 V_{com} 。 V_{GPAD2} 处于 V_{off} 状态。因而, 作为预定驱动线的第三行驱动线 104 的电压 V_{G3b} 成为开关元件 103 的导通电压 V_{on} , 并且作为不同于上述预定驱动线的驱动线的驱动线 104 的电压 $V_{G1b} \sim V_{G2b}$ 和 $V_{G4b} \sim V_{G8b}$ 成为 V_{off} 。然后, 顺次进行相同的处理, 由此以行为单位顺次扫描开关元件 103。

[0071] 如上所述, 通过使用信号分离器 111, 连接至外部驱动电路的连接端子 110 的数量可以最大减少为单元块的级数的数分之一。然而, 连接端子的总数量增加了第二连接端子 117a 和 117b 的数量。

[0072] 图 4B 示出在进行 2- 像素相加的情况下的时序图。如图 4B 所示, 通过将 $CLK1a$ 和 $CLK2a$ 固定在 Hi , 能够容易地进行 2- 像素相加。由于将 $CLK1a$ 和 $CLK2a$ 固定在 Hi , 因此进一步减少了信号分离器中的耗电。

[0073] 在本典型实施例中, 在第一信号分离器电路 111a 中, 第一 TFT 112a 的数量是第一典型实施例中第一 TFT 112 的数量的一半。同时, 与第一典型实施例相比, TFT 的数量增加了第二 TFT 112b 的数量, 但提供至第二信号分离器电路 111b 的控制信号可具有两倍于第一典型实施例的控制信号的周期的周期。因而, 与第一典型实施例相同, 可以减少本典型实施例的信号分离器的耗电。

[0074] 已经通过结合具有两个彼此串联的一对二信号分离器电路的结构的信号分离器的示例对本典型实施例进行了描述, 但是可以以如下方式配置信号分离器, 在该信号分离器中 m (m 是大于 1 的自然数) 个信号分离器互相串联连接。这里, 第一信号分离器电路被放置为电气上最靠近连接端子 110, 并且第 m 信号分离器电路被放置为电气上最靠近驱动线 104。第 $m-1$ 信号分离器电路包括 2^{m-1} 个第 $m-1$ TFT, 并且第 m 信号分离器电路包括 2^m 个第 m TFT。第 m 信号分离器电路的第一级和第三级的第 m TFT 连接至第 $m-1$ 信号分离器电路的第一级的第 $m-1$ TFT。此外, 第 m 信号分离器电路的第二级和第四级的第 m TFT 连接至第 $m-1$ 信号分离器电路的第二级的第 $m-1$ TFT。

[0075] 进行上述连接直到第 m 信号分离器电路的第 2^m 级。此外, 在第 m 信号分离器电路的一个单元块中, 第 1 ~ 第 2^{m-1} 级的第 m TFT 的控制端共同地连接至控制线, 并且第 $2^{m-1}+1 \sim$ 第 2^m 级的第 m TFT 的控制端共同地连接至另一控制线。在第 m 信号分离器电路中, 在每次将 V_{on} 顺次提供至 2^{m-1} 条驱动线 104 时, 提供一个周期的控制信号。

[0076] 现在将说明第三典型实施例。接着, 将参考图 5A、5B、6、7A 和 7B 来说明第三典型实施例。这里, 图 5A 是用于说明根据本典型实施例的检测单元 223 的框图; 图 5B 是用于说明根据本典型实施例的检测单元 223 的等效电路图; 图 6 是根据本典型实施例的检测单元 223 的一部分的放大的框图; 并且图 7A 和图 7B 是用于说明根据本典型实施例的操作的时序图。以下将详细说明第三典型实施例与第一典型实施例的区别, 第三典型实施例与第一典型实施例中相同的组件由相同的附图标记表示并省略对其的详细说明。

[0077] 如图 5A 所示, 在本典型实施例中, 驱动电路 221 包括驱动印刷电路板 227 和多个 (例如 10 个) 驱动集成电路 228。换句话说, 多个信号分离器 111 被设置为与驱动集成电路 228 一一对应。在本典型实施例中, 设置十个信号分离器 111。这里, 驱动印刷电路板 227

向各个驱动集成电路 228 提供信号或电力,并且各个驱动集成电路 228 向相对应的信号分离器 111 提供诸如控制信号和各种电压等的信号组 229。

[0078] 如图 5B 所示,在本典型实施例中,在信号分离器 111 的各个单元中,向驱动线 104 提供 V_{off} (第二电压) 的第三晶体管 (第三 TFT) 113 针对各个驱动线 104 而设置。第三 TFT 113 设置在与第三连接端子 121 相连接的电源线 126 和驱动线 104 之间,对该第三连接端子 121 仅施加 V_{off} 。第三 TFT 113 的控制端连接至第一控制线 114a 和 114b 两者之一,所连接到的控制线不同于连接至与同一驱动线 104 相连接的第一 TFT 的控制端的控制线。此外,第四晶体管 (第四 TFT) 130 设置在支撑基板 100 上,所述第四晶体管在不使用第一 TFT 112 的情况下将提供至一个连接端子 110 的控制信号 VGPAD 提供至与该连接端子 110 相对应的两个驱动线 104。

[0079] 在信号分离器 111 的各个单元电路中,第四 TFT 130 设置在与一个连接端子 110 相对应的两个驱动线 104 和相应的连接端子 110 之间。第四 TFT 130 与第一 TFT 112 并联设置。第四 TFT 130 的控制端各自电连接至第四连接端子 131,模式选择信号 ADD 被供给至该第四连接端子 131。模式选择信号 ADD 是根据恒定电压 Hi 或 Lo 来对第一模式或第二模式进行选择的信号,在第一模式中,以一行为单位顺次进行读取;在第二模式中,以两行为单位顺次进行读取 (像素相加模式)。在本典型实施例中,例如,将信号分离器 111 设置为与 256 行的驱动线 104 相对应,并且设置有 128 个连接端子 110,其中,上述 256 行的驱动线 104 与一个驱动电路 228 相对应。此外,第一控制线 114a 和 114b 被分割为与各个驱动集成电路 228 相对应。

[0080] 如图 6 所示,驱动集成电路 228 被设置在柔性印刷电路 160 中,并与柔性印刷电路 160 的布线相接合。换句话说,驱动电路 221 包括多个具有驱动集成电路 228 的柔性印刷电路 160。接合至驱动集成电路 228 的布线通过带式自动接合 (TAB) 的安装技术连接至各个连接端子 110,并且发送各个控制信号 VGPAD。在柔性印刷电路 160 的布线中,位于接合至驱动集成电路 228 的布线外侧的布线 161a 和 161b 连接至第一连接端子 116a 和 116b,并发送控制信号 CLK1 和 CLK2。

[0081] 换句话说,对于各个柔性印刷电路 160,被分割的第一控制线 114a 和 114b 分别电连接至布线 161a 和 161b。位于与驱动集成电路 228 相接合的布线与布线 161a 和 161b 之间的布线 162 连接至第三连接端子 121 或第四连接端子 131,并发送非导通电压 V_{off} 或模式选择信号 ADD。布线 162 发送恒定电压或恒定电压的信号,由此,布线 162 起到屏蔽的作用,以抑制由通过布线 161a 和 161b 所传送的控制信号的电位变化所导致的噪声与控制信号 VGPAD 混合的现象。设置了多个 (例如,10 个) 这种具有驱动集成电路 228 的柔性印刷电路 160。

[0082] 接着,将参考图 7A 和 7B 来说明本典型实施例的信号分离器 111 的操作。这里,图 7A 示出了第一模式的操作,图 7B 示出了第二模式的操作。如图 7A 所示,除了以下几点,第一模式下信号分离器 111 的操作与图 1B 所示的第一典型实施例的操作相同。首先,模式选择信号 ADD 固定在 Lo。因而第四 TFT 130 成为不导通状态。其次,随着各个第三 TFT 113 变得导通,驱动线 104 固定为 V_{off} 。因而,即使在第一 TFT 112 处于不导通状态的情况下,驱动线 104 的电位也固定在 V_{off} 。此外,并非同时向所有信号分离器 111 提供控制信号 CLK1 和 CLK2,而是能够仅向所期望的信号分离器 111 提供控制信号 CLK1 和 CLK2,因而能够进一

步减少耗电。

[0083] 接着,如图 7B 所述,第二模式下的信号分离器 111 的操作具有以下特征。首先,模式选择信号 ADD 固定在 Hi,并且控制信号 CLK1 和 CLK2 固定在 Lo。其次,各个控制信号 VG PAD 被顺次提供至连接端子 110。因而,能够进行像素相加,在不使用第一 TFT 112 的情况下,将各个控制信号 VG PAD 顺次地提供至每两条驱动线 104。

[0084] 现在将说明第四典型实施例。接着,将参考图 8 来说明将检测装置应用至放射线检测系统的示例。作为放射线源的 X 射线管 6050 所生成的 X 射线 6060 穿过被检者或患者 6061 的胸 6062,并入射至本发明的检测装置 6040。入射的 X 射线包括患者 6061 的内部信息。闪烁体 216 响应于入射的 X 射线并发出光,所述光由光电转换元件转换为电信号,由此得到电信息。该信息转换为数字信号,然后经过作为信号处理单元的图像处理单元 6070 的图像处理,因而可以通过作为控制室的显示单元的显示器 6080 来进行观察。

[0085] 此外,该信息可以通过诸如电话线 6090 等的发送处理单元被发送至远处,并在位于远处等的医务室中的作为显示单元的显示器 6081 上显示,或者存储在诸如光盘等的记录单元中,因而医生可以在进行远程诊断。此外,可以使用用作记录单元的胶片处理器 6100 来将信息存储在用作记录介质的胶片 6110 中。

[0086] 尽管已经参考典型实施例说明了本发明,但是应该理解,本发明不限于所公开的典型实施例。所附权利要求书的范围符合最宽的解释,以包含所有修改、等同结构和功能。

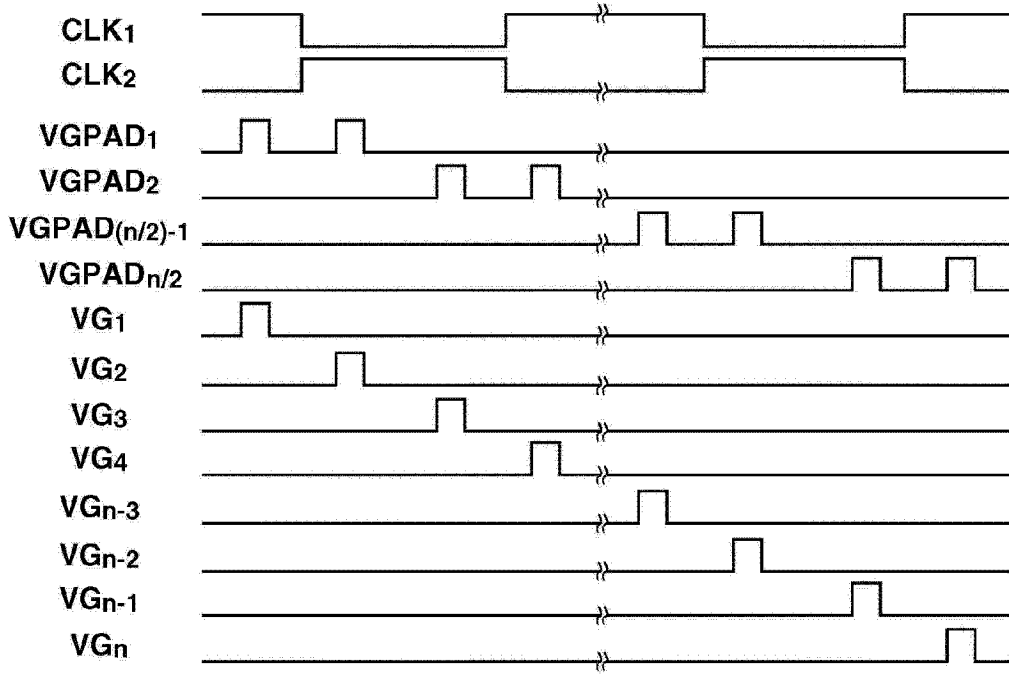


图 1B

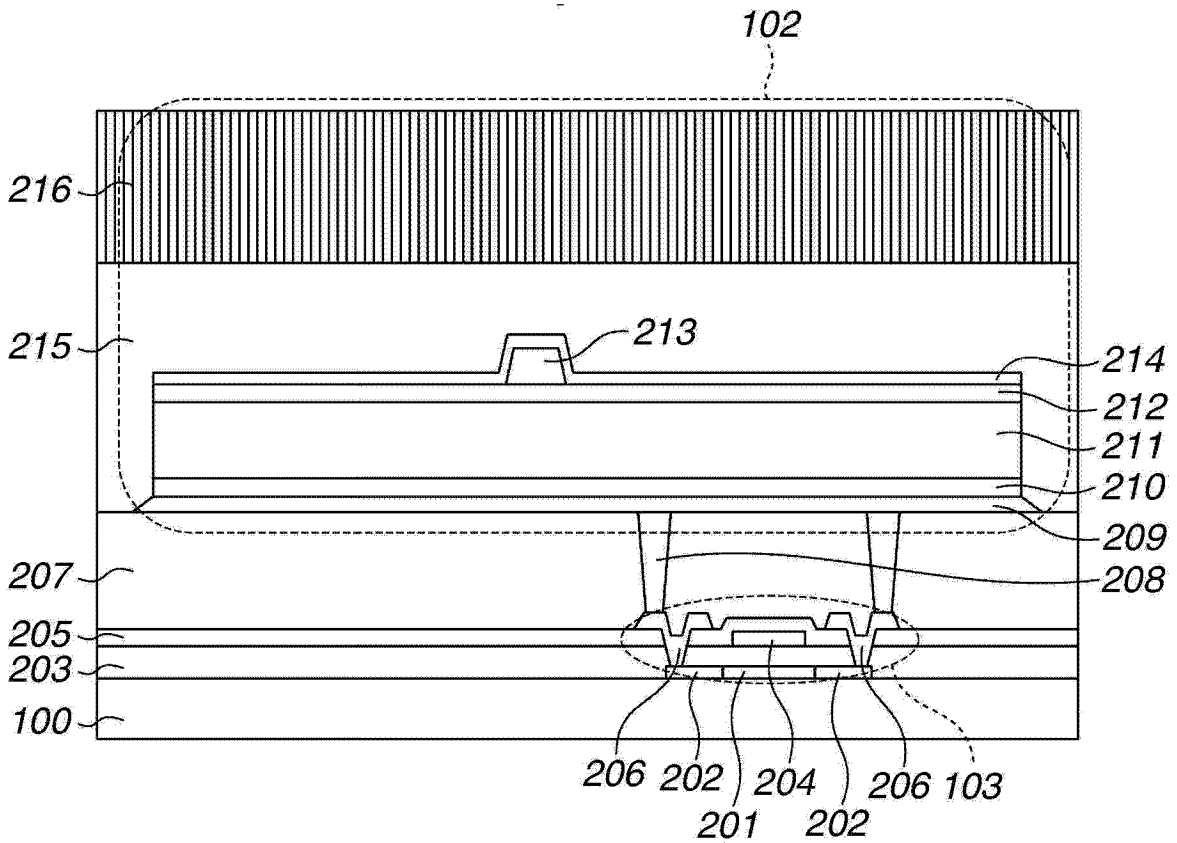


图 2A

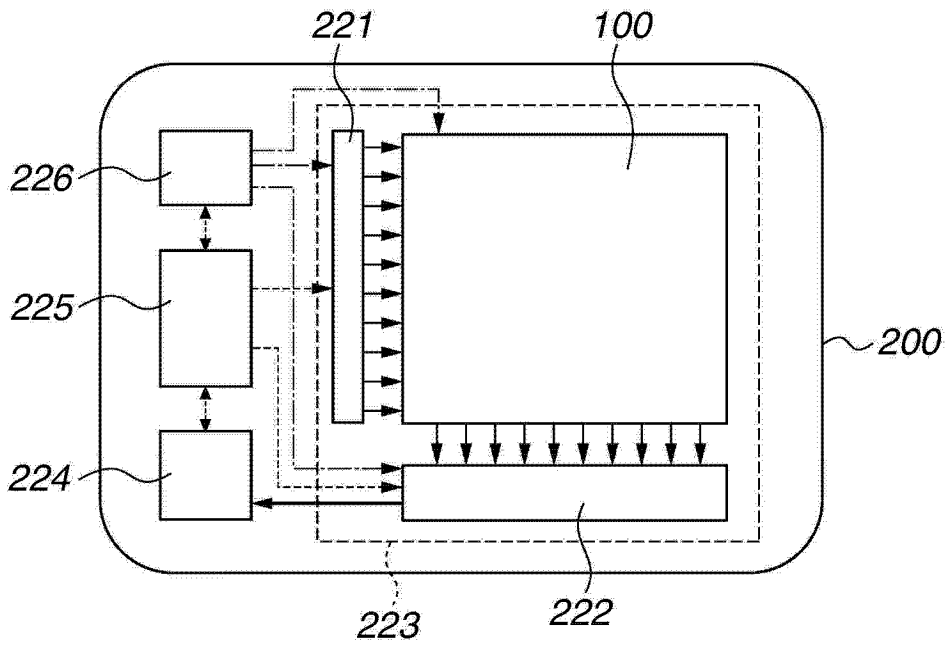


图 2B

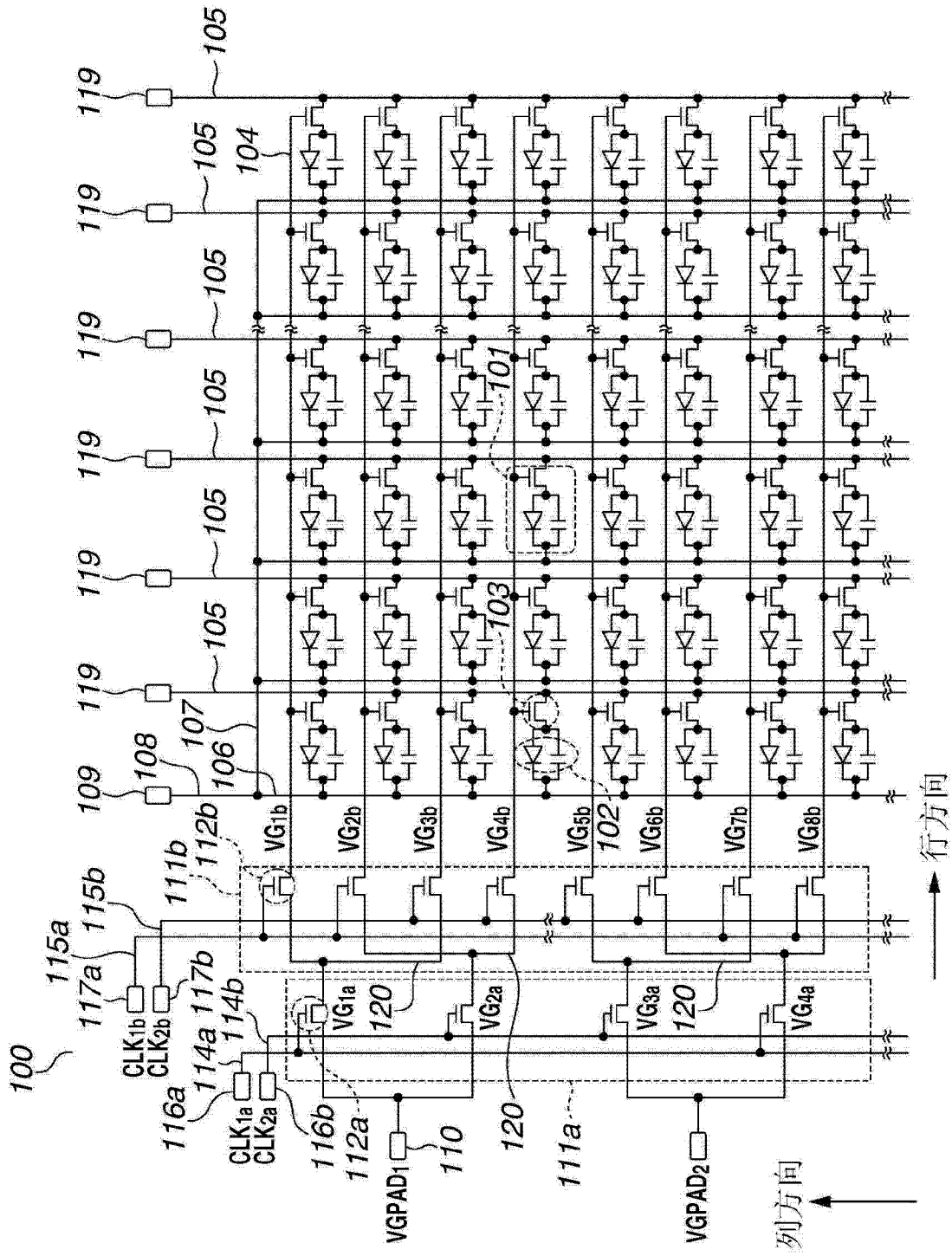


图 3

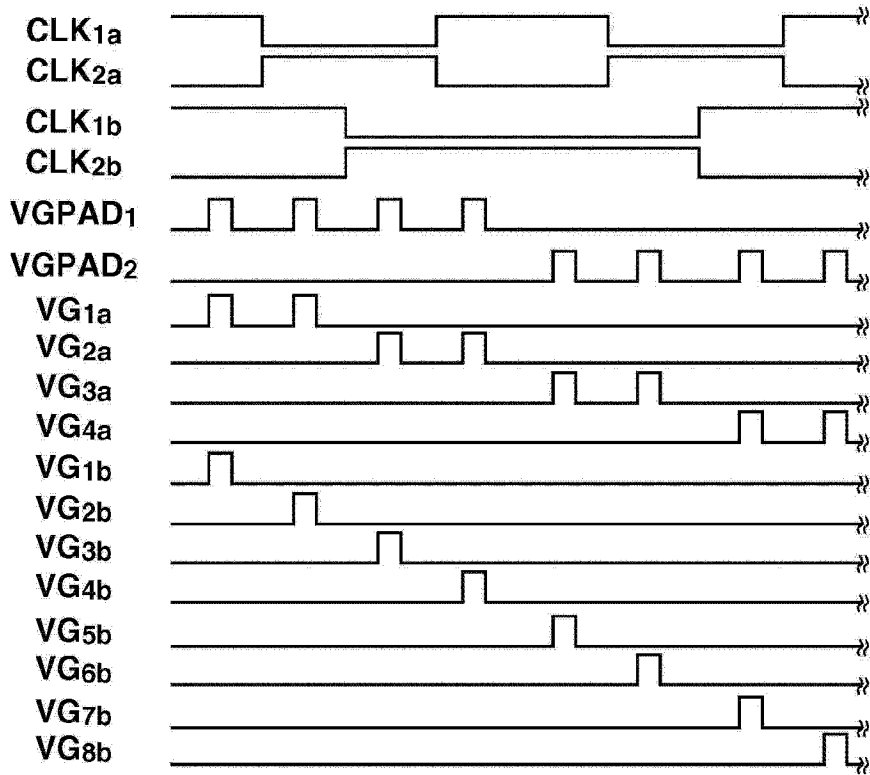


图 4A

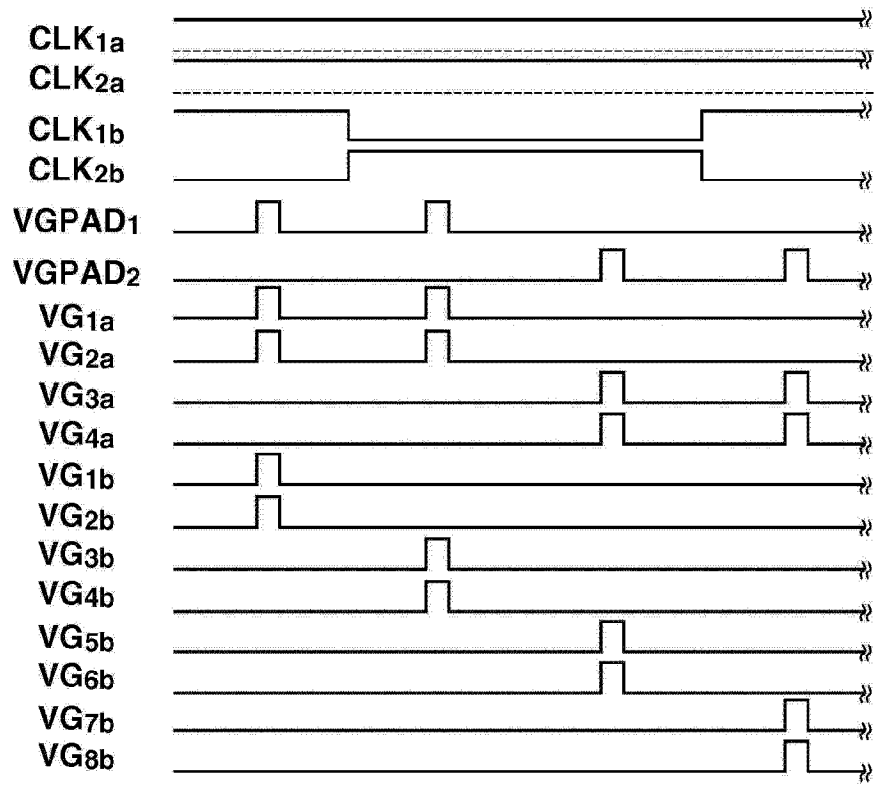


图 4B

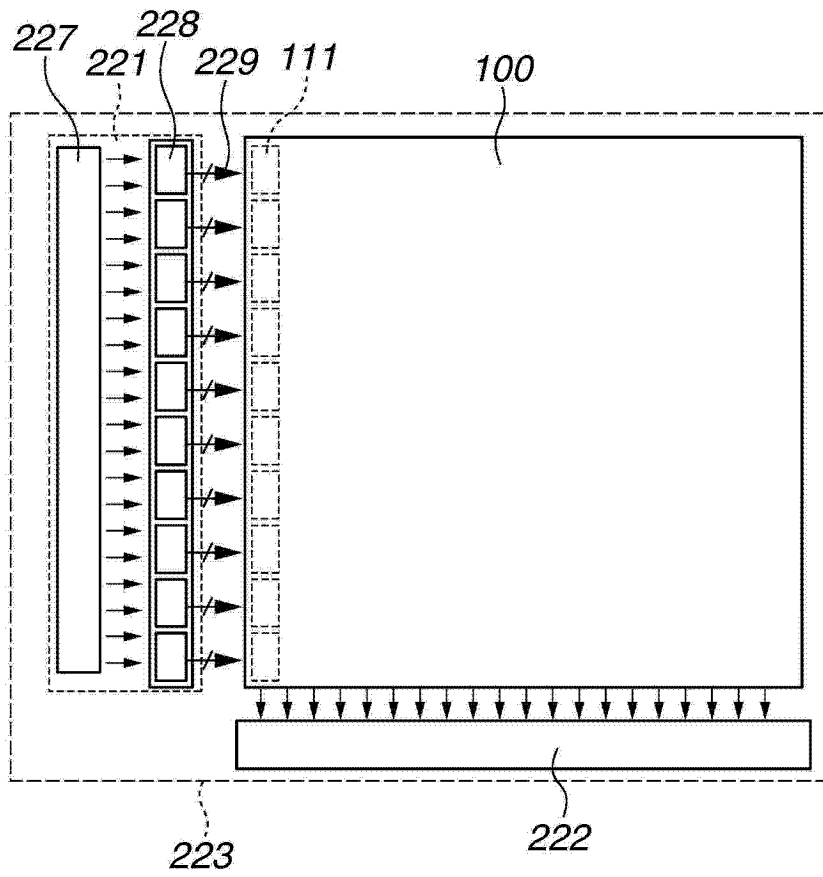


图 5A

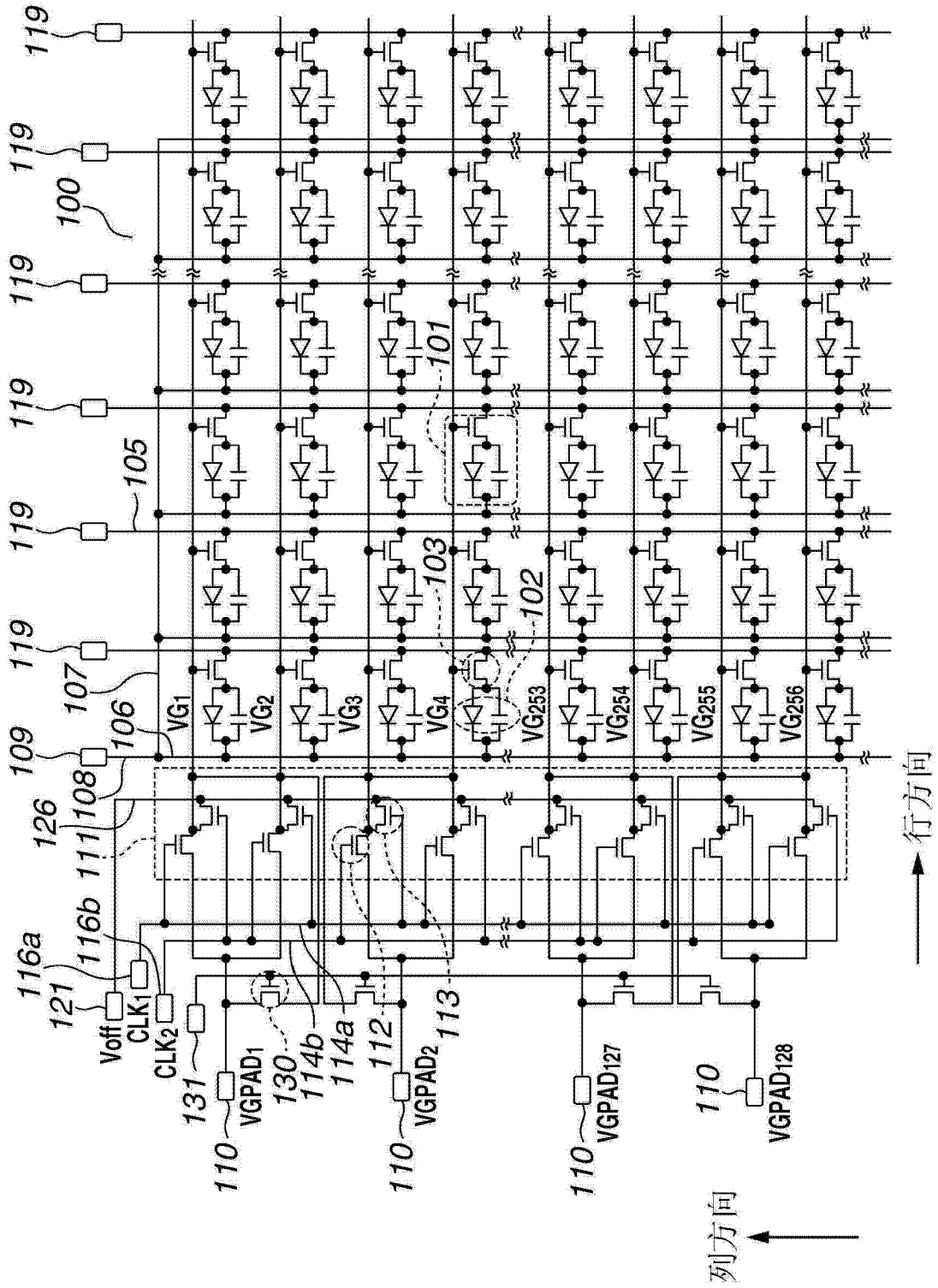


图 5B

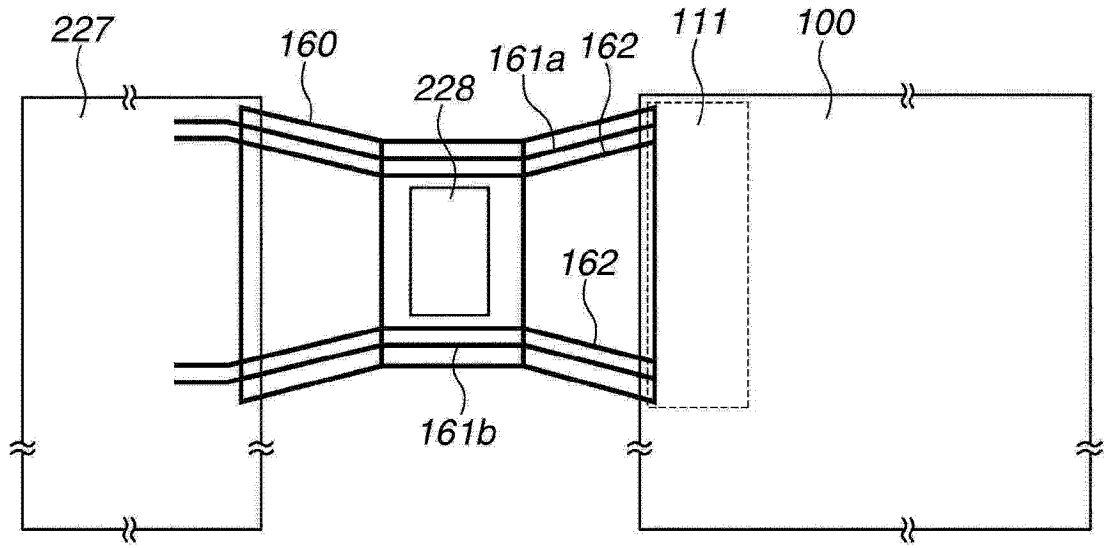


图 6

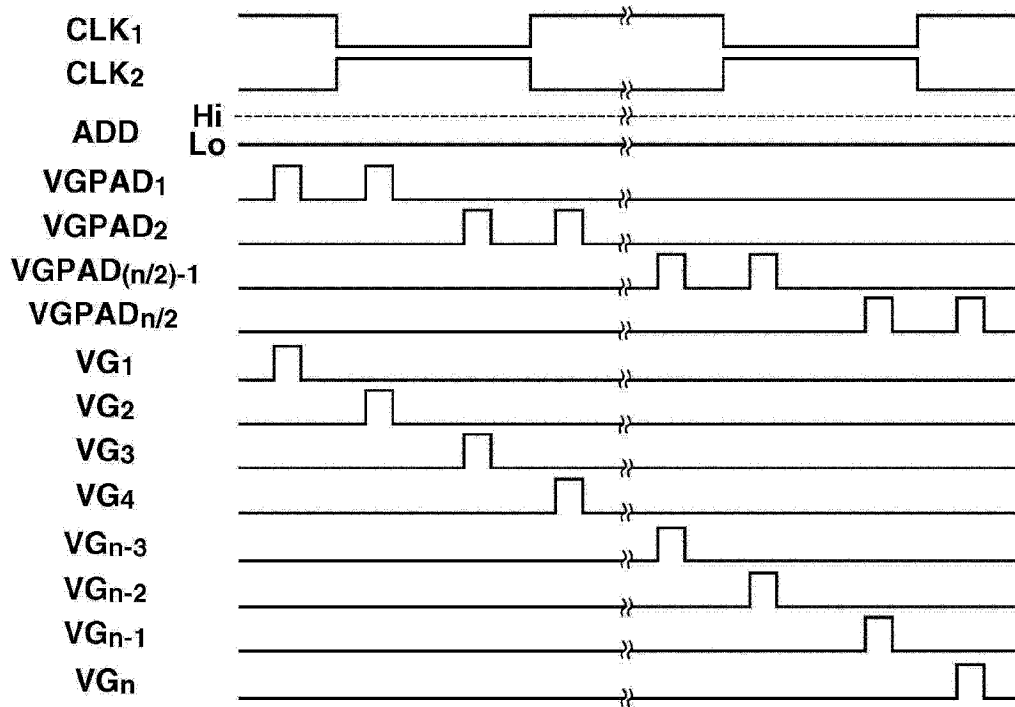


图 7A

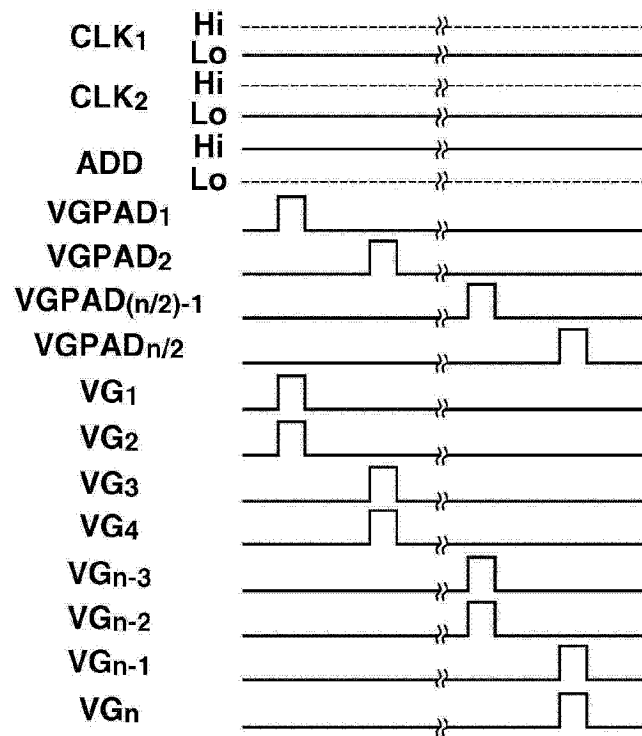


图 7B

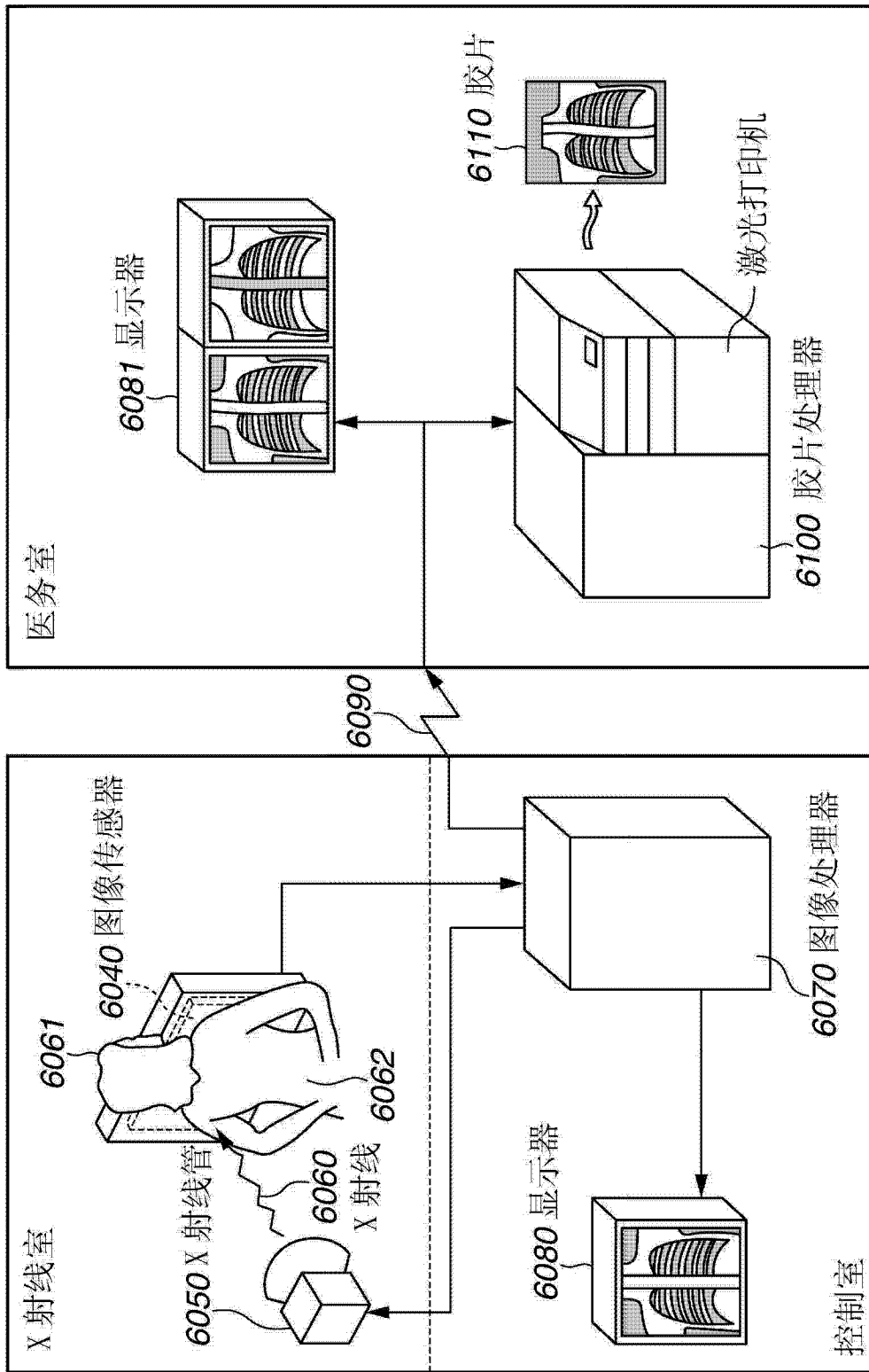


图 8