(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号
特許第5587131号
(P5587131)
(45)発行日　平成26年9月10日(2014.9.10)　(24)登録日　平成26年8月1日(2014.8.1)

(51)Int.Cl.　F I
H01J 11/40 (2012.01)　H01J 11/40

請求項の数 1　(全 12 頁)

(21)出願番号　特願2010-232605(P2010-232605)
(22)出願日　平成22年10月15日(2010.10.15)
(65)公開番号　特開2012-89257(P2012-89257A)
(43)公開日　平成24年5月10日(2012.5.10)
審査請求日　平成25年9月27日(2013.9.27)

(73)特許権者　000005821
パナソニック株式会社
大阪府門真市大字門真１００６番地
(74)代理人　100080001
弁理士　筒井　大和
(72)発明者　▲高▼木　一樹
神奈川県横浜市戸塚区吉田町２９２番地
株式会社日立製作所　コンシューマエレクトロニクス研究所内
(72)発明者　渡海　章
神奈川県横浜市戸塚区吉田町２９２番地
株式会社日立製作所　コンシューマエレクトロニクス研究所内

最終頁に続く

(54)【発明の名称】プラズマディスプレイパネル

(57)【特許請求の範囲】
【請求項１】
維持電極及び走査電極を含んで構成される複数の放電電極対と、放電空間に露出する保護膜層と、を有する基板を含むプラズマディスプレイパネルであって、
前記維持電極に面した保護膜層の真上及び前記走査電極に面した保護膜層の真上にプライミング粒子放出粉体が塗布されており、
かつ前記走査電極近傍の保護膜層上に塗布されるプライミング粒子放出粉体の被覆率が、前記維持電極近傍の保護膜層上に塗布されるプライミング粒子放出粉体の被覆率よりも大きいことを特徴とするプラズマディスプレイパネル。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は高輝度、高効率なプラズマディスプレイパネル、特に前面側ガラス基板上に塗布するプライミング粒子の塗布の制御によるものに関する。
【背景技術】
【０００２】
プラズマディスプレイパネル（ＰＤＰ）は、大画面化に好適なフルカラー表示装置として注目されると共に、広く一般に普及した製品である。特に三電極面放電型のＡＣ型ＰＤＰは、表示側のガラス基板（前面側ガラス基板）上に面放電を発生する複数の表示電極対をＩＴＯなどで構成する。

【０００３】
前面側ガラス基板は、多層構造を有している。図１は一般的なプラズマディスプレイパネル内の発光セルの断面を表す概念図である。
【０００４】
プラズマディスプレイパネルは大別すると前面側ガラス基板パネル１００と背面側ガラス基板パネル２００を含んで構成される。
【０００５】
前面側ガラス基板パネル１００は、装置実装時に表示面となる側のパネルである。この前面側ガラス基板パネル１００は、前面側ガラス板１、走査電極２、維持電極３、誘電体層４、保護膜層５を含んで構成される。また、背面側ガラス基板パネル２００は、装置実装時に装置内に収納等される側のパネルである。図上では、背面側ガラス基板パネル２００は放電空間１１を仕切るリブ６、蛍光体層７、誘電体層８、アドレス電極９、背面側ガラス板１０を含んで構成している。
【０００６】
保護膜層５の上には、本図では図示しないプライミング粒子放出粉体が塗布されている。プラズマ放電は、走査電極２及び維持電極３の間に電圧を加えることで発生するが、前記プライミング粒子放出粉体の塗布によって放電を開始するための種となるプライミング粒子（荷電粒子）を放出し、放電を開始するまでの時間バラつきである統計遅れを低減する。
【０００７】
従来は、プライミング粒子放出粉体の塗布方法に関する問題としては、プライミング粒子放出粉体の塗布のムラによって、表示ムラや点灯不良が起きることが想定されていた。特開２００９－２５９４４１号公報（特許文献１）では、ＰＤＰの保護層における粉体の付着のムラ（ばらつき）等を原因とする点灯不良や表示ムラを防止または低減できる旨を開示する。
【先行技術文献】
【特許文献】
【０００８】
【特許文献１】特開２００９－２５９４４１号公報
【発明の概要】
【発明が解決しようとする課題】
【０００９】
しかし、上記のような考え方とは逆の考え方も成り立つ。すなわち、全ての表示セルのプライミング粒子放出粉体の塗布で同じムラがおきていれば、表示ムラは生じない。逆にプライミング粒子放出粉体のムラを適切に制御し、不要な箇所へのプライミング粒子放出粉体の塗布をしないことで、透過率の低下を防ぐことが可能となる。これにより、発光効率が向上する。
【００１０】
本発明の目的は、各表示セルの特定の箇所に塗布するプライミング粒子放出粉体の量を制御することで発光効率の高いプラズマディスプレイパネルの製造方法を提供することにある。
【００１１】
本発明の前記並びにその他の目的と新規な特徴は、本明細書の記述及び添付図面から明らかになるであろう。
【課題を解決するための手段】
【００１２】
本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次の通りである。
【００１３】
本発明のプラズマディスプレイパネルは、維持電極及び走査電極を含んで構成される複

数の放電電極対と、放電空間に露出する保護膜層と、を有する基板を含むプラズマディスプレイパネルであって、前記維持電極に面した保護膜層の真上及び前記走査電極に面した保護膜層の真上にプライミング粒子放出粉体が塗布されており、かつ前記走査電極近傍の保護膜層上に塗布されるプライミング粒子放出粉体の被覆率が、前記維持電極近傍の保護膜層上に塗布されるプライミング粒子放出粉体の被覆率よりも大きいことを特徴とする。

【００１５】

このプラズマディスプレイパネルにおいて、維持放電期間中の走査電極への印加電圧がオフセットパルスで構成されていることを特徴としても良い。

【００１６】

このプラズマディスプレイパネルにおいて、維持放電期間における走査電極の高電位期間の方が、維持電極の高電位期間より長いことを特徴としても良い。

【００１７】

このプラズマディスプレイパネルにおいて、維持放電期間中に、走査電極への印加電圧が維持電極への印加電圧より高いことを特徴としても良い。

【００１８】

このプラズマディスプレイパネルにおいて、維持放電期間における走査電極の高電位期間の方が、維持電極の高電位期間より長いことを特徴としても良い。

【００１９】

これらのプラズマディスプレイパネルにおいて、維持放電期間中の走査電極への印加電圧がオフセットパルスで構成されていることを特徴としても良い。

【００２０】

これらのプラズマディスプレイパネルにおいて、プライミング粒子が静電塗布法によって形成されることを特徴としても良い。

【００２１】

これらのプラズマディスプレイパネルにおいて、維持放電期間に放電電極対を構成する維持電極及び走査電極に印加電圧が交番に印加されることを特徴としても良い。

【発明の効果】

【００２２】

本発明に関わるプラズマディスプレイパネルを用いる事で、走査電極または維持電極上に塗布するプライミング粒子放出粉体の量を制御でき、結果プラズマディスプレイパネルの発光効率及び輝度の改善が可能となる。

【図面の簡単な説明】

【００２３】

【図１】一般的なプラズマディスプレイパネル内の発光セルの断面を表す概念図である。

【図２】表示セル内での部材の位置関係を表す概念図である。

【図３】図２のＡ－Ａ´断面におけるプライミング粒子放出粉体の塗布量を表す概念図である。

【図４】本発明におけるプライミング粒子放出粉体塗布方法についての概念図である。

【図５】一般的なプライミング粒子放出粉体を塗布しないプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【図６】一般的なプライミング粒子放出粉体を均一に塗布するプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【図７】本発明の第１の実施の形態に関わるプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【図８】本発明の第１の実施の形態に関わる別のプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【図９】本発明の第２の実施の形態に関わるプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【図１０】本発明の第３の実施の形態に関わるプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【図１１】本発明の第４の実施の形態に関わるプラズマディスプレイパネルの維持期間における電極波形を表す図である。
【図１２】本発明の第５の実施の形態に関わるプラズマディスプレイパネルの維持期間における電極波形を表す図である。
【図１３】本発明の第５の実施の形態に関わるプラズマディスプレイパネルの維持期間における別の電極波形を表す図である。
【発明を実施するための形態】
【００２４】
以下の実施の形態においては、便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明する。しかし、特に明示した場合を除き、それは互いに無関係なものではなく、一方は他方の一部又は全部の変形例、詳細、補足説明などの関係にある。また、以下の実施の形態において、要素の数など（個数、数値、量、範囲などを含む）に言及する場合、特に明示した場合及び原理的に明らかに特定の数に限定される場合などを除き、その特定の数に限定されるものでなく、特定の数以上でも以下でも良い。
【００２５】
（第１の実施の形態）
（プライミング粒子放出粉体の塗布）
図２は、表示セル内での部材の位置関係を表す概念図である。また、図３は、図２のＡ－Ａ´断面におけるプライミング粒子放出粉体の塗布量を表す概念図である。
【００２６】
図２の表示セルの四周は本図では図示しないリブ６によって囲われる。走査電極２及び維持電極３は略平行に配置され、それぞれがセルの放電空間１１（本図では図示せず）上に配置される。
【００２７】
ここで、走査電極２と維持電極３、及びアドレス電極９の動作について説明する。
【００２８】
プラズマディスプレイパネルの動作は大別すると、１）リセット期間、２）アドレス期間、３）維持期間、の３つに分かれる。
【００２９】
１）リセット期間はアドレス期間における壁電荷の付与が円滑に行えるように、セルに付与されている電荷をリセットする期間である。
【００３０】
２）アドレス期間は、走査電極２及びアドレス電極９を用いて、横１ラインを構成するセルのうち、発光するものについてのみ壁電荷を付与する期間である。
【００３１】
３）維持期間は、走査電極２及び維持電極３との間で、壁電荷の付与されたセルに対し表示用の放電を行う期間である。維持期間中は、走査電極２及び維持電極３に交互にパルスを与えることとなる。
【００３２】
この走査電極２と維持電極３に電圧を加えることで、プラズマ放電が発生するのは本発明でも同様である。この走査電極２と維持電極３の間は放電ギャップ３０１と称呼する。プラズマ放電はこの放電ギャップ３０１上に塗布されたプライミング粒子放出粉体にも影響を受ける可能性はある。
【００３３】
逆に、リブ６と走査電極２の間、リブ６と維持電極３の間の空間３０２はプラズマ放電に影響を与えがたい。従って、この空間３０２に塗布されるプライミング粒子放出粉体の量が少なければ透過率が良くなる。
【００３４】
次に図３で、プライミング粒子放出粉体１２の量を説明する。
【００３５】

走査電極２に面した保護膜層５の直上には、多くのプライミング粒子放出粉体を塗布する。一方で、維持電極３に面した保護膜層５の直上には少なめのプライミング粒子放出粉体を塗布する。これにより、走査電極２近傍の保護膜層５上に塗布されるプライミング粒子放出粉体１２の被覆率が、維持電極３近傍の保護膜層５上に塗布されるプライミング粒子放出粉体１２の被覆率よりも大きい構成としている。

【００３６】

また、プライミング粒子放出粉体は走査電極２と維持電極３の間に電圧を加えた際の応答性に影響し、使用を続けることで減少する。従って、経年変化のことを考慮し放電ギャップ３０１にも多少のプライミング粒子放出粉体を塗布しても良い。また、透過性を高めることを優先し、放電ギャップ３０１には、プライミング粒子放出粉体を塗布しなくても良い。いずれを選択するかは設計事項であるが、本明細書では、放電ギャップ３０１にほとんどプライミング粒子放出粉体を塗布しないものとする。

【００３７】

逆に、空間３０２にプライミング粒子放出粉体が塗布されたとしても、放電に好影響を与えることは少ない。そこで、空間３０２にはプライミング粒子放出粉体を塗布しないようすることで、透過性を高め発光効率を向上させることも考えられる。また、放電ギャップ３０１同様に、製品寿命向上の観点からプライミング粒子放出粉体を空間３０２に塗布することも考えられる。

【００３８】

なお、上記図３において、各電極とプライミング粒子放出粉体とは直接接触しているわけではない。従って、各電極が誘電体層及び保護膜層を挟んで対向する位置を「電極近傍」として説明する。

【００３９】

図４は、本発明におけるプライミング粒子放出粉体の塗布方法についての概念図である。本実施の形態では静電塗布による片電極散布を想定している。従って、プライミング粒子放出粉体を散布可能かつプラズマディスプレイパネルが載置可能な密閉空間での実施を想定する。また、該密閉空間には、直流電圧電源（電源端子）または接地電位に接続可能な端子（接地端子）が存在するものとする。

【００４０】

まず、プライミング粒子放出粉体塗布時には、プライミング粒子放出粉体塗布前の前面側ガラス基板パネル１００をグランド電位に接地された散布ステージ４００に搭載する。

【００４１】

載置後、厚くプライミング粒子放出粉体を塗布したい走査電極２を接地端子に接続する。これは、散布ステージ４００に直接接続、または接地電位に接続可能な端子への接続のいずれでも良い。また、プライミング粒子放出粉体を薄くしたい維持電極３には、密閉空間の直流電圧電源接続用の端子に接続する。

【００４２】

この後、正に帯電したプライミング粒子放出粉体（金属酸化物）を前面側ガラス基板パネル１００の存在する空間に散布する。

【００４３】

このようにすると、電気的な反発力が生じることで維持電極３周辺にはプライミング粒子放出粉体が付かないのに対し、走査電極２周辺にはプライミング粒子放出粉体が吸着することとなる。

【００４４】

なお、図３のように、被覆率に違いを与える場合は、以下のように実行する。

【００４５】

最初に、被覆率の少ない維持電極３を接地電位に接続可能な端子へ接続する。この場合、走査電極２を開放状態にするか、接地状態にするかはいずれでも良い。そして、プライミング粒子放出粉体の散布濃度の低い環境下でプライミング粒子放出粉体を塗布する。その後、走査電極２を接地端子へ接続し、維持電極３を開放する。２度目はプライミング粒

子放出粉体の散布濃度の高い環境下でプライミング粒子放出粉体を塗布する。このようにすることで、場所によるプライミング粒子放出粉体の濃淡をつけることが可能となる。

【００４６】

（動作の説明）

つぎに、上記のように走査電極２近傍のプライミング粒子放出粉体の被覆率を、維持電極３近傍のプライミング粒子放出粉体の被覆率より大きくしたプラズマディスプレイパネルの動作について説明する。

【００４７】

図５は、一般的なプライミング粒子放出粉体を塗布しないプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【００４８】

この図を見ても分かるとおり、走査電極２及び維持電極３周辺にプライミング粒子放出粉体が塗布されていないと、維持電極及び走査電極の電位が立ち上がったあと、しばらくしないと放電発光が起きない。

【００４９】

図６は、一般的なプライミング粒子放出粉体を均一に塗布するプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【００５０】

この図ではプライミング粒子放出粉体を走査電極２及び維持電極３周辺に塗布してある。従って、各電極の立ち上がりに即座に反応して放電発光が起きることとなる。

【００５１】

しかし、プライミング粒子放出粉体を塗布することでのデメリットも見受けられる。すなわち、あまりにも放電発光までの時間が短くなることである。図６でも維持電極及び走査電極が立ち上がりきるのを待つことなく、途中で放電発光が開始されてしまう。この場合、発光効率が落ちる可能性が存在する。また、温度によって放電発光の立ち上がりが変化するため、温度由来の表示ムラの原因となる。

【００５２】

従って、プライミング粒子放出粉体の量はただ多ければ良いというものではなく、適度に少なくする方が好ましい。これに応じるのが本発明である。

【００５３】

図７は、本発明の第１の実施の形態に関わるプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【００５４】

この図では、走査電極２近傍のプライミング粒子放出粉体塗布量を、維持電極３近傍のプライミング粒子放出粉体塗布量より多く塗布することとしている。

【００５５】

図８は、本発明の第１の実施の形態に関わる別のプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【００５６】

こちらの図では、維持電極３近傍のプライミング粒子放出粉体塗布量を走査電極２近傍のプライミング粒子放出粉体塗布量より厚く塗布することとしている。

【００５７】

このようにすることで、色ムラの発生や、放電効率の低下を起こすことを抑え、かつ放電ギャップ３０１や空間３０２にプライミング粒子放出粉体を塗布しないことで、発光効率を向上させることが可能となる。

【００５８】

（第２の実施の形態）

次に、本発明の第２の実施の形態に付いて、図を用いて説明する。

【００５９】

なお、以降の実施の形態では、図７を基準として説明する。ただし、図８に適宜適用し

ても問題は無い。

【００６０】

本実施の形態では、走査電極２に掛かる電圧が維持電極３に掛かる電圧よりも高くなっている点に特徴がある。

【００６１】

図９は、本発明の第２の実施の形態に関わるプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【００６２】

すなわち、図７を基準とすると、走査電極２の方が電位の立ち上がり後放電発光が生じるまでに余裕がある。この間を利用して、より高い電位（図中ではαで表現）にすることで、維持電極３と同じようなタイミングで放電発光を起こすことが可能となる。図９では電極電位が立ち上がりきった後に放電発光を双方の電極で実現している。

【００６３】

また、本発明の第２の実施の形態により、α分だけ電圧が上昇するために、輝度の増加が見込めるようになる。

【００６４】

（第３の実施の形態）

次に、本発明の第３の実施の形態に付いて、図を用いて説明する。

【００６５】

図１０は、本発明の第３の実施の形態に関わるプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【００６６】

この図では、走査電極２の電位を、最初の立ち上がり時にはＶｓ＋αとし、放電発光が起こった後に、電圧をＶｓに低下させる点に特徴がある。

【００６７】

このようなオフセットパルス波形を用いる事で、発光効率を高めることが可能となる。

【００６８】

（第４の実施の形態）

次に、本発明の第４の実施の形態に付いて、図を用いて説明する。

【００６９】

図１１は、本発明の第４の実施の形態に関わるプラズマディスプレイパネルの維持期間における電極波形を表す図である。

【００７０】

この図では走査電極２の高電位期間Ｔ１と維持電極３の高電位期間Ｔ２に差を設けることを目的としている。

【００７１】

すなわち、図７に記載の第1の実施の形態では、走査電極２側のプライミング粒子放出粉体塗布量を増やすことで、維持電極３の電位の立ち上がり時に反応良く放電発光がなされてしまい、図６のように維持電極３の電位の立ち上がり途中で放電発光が起きることも考えられる。

【００７２】

これに対し、プライミング粒子は放電発光後徐々に減衰する。よって、走査電極の立ち上がり時の放電発光から十分な時間経過させ、放電空間中のプライミング粒子の量を減衰させた後維持電極３の電位を立ち上げれば、維持電極３の電位の立ち上がり途中で放電発光が起きることを防止できる。

【００７３】

この結果として、高電位期間Ｔ１＞高電位期間Ｔ２となる。

【００７４】

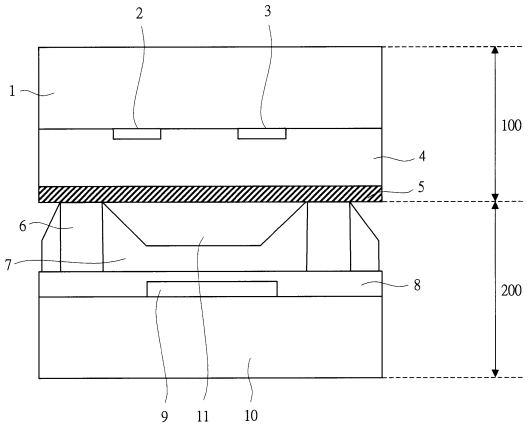
（第５の実施の形態）

次に、本発明の第５の実施の形態に付いて図を用いて説明する。

【００７５】
図１２は、本発明の第５の実施の形態に関わるプラズマディスプレイパネルの維持期間における電極波形を表す図である。
【００７６】
本発明の第４の実施の形態では、走査電極２の高電位期間Ｔ１と維持電極３の高電位期間Ｔ２とに差を設けて、維持電極３の電位の立ち上がり途中で放電発光が起きることを防止した。
【００７７】
本発明の第５の実施の形態は、この第４の実施の形態で走査電極２の最高電位を維持電極３の最高電位より高いものとすることで、タイミングの調整を行うものである。これにより、第２の実施の形態同様の効果を得ることが可能となる。
【００７８】
また、第３の実施の形態同様に、走査電極２に対して初期のみ高電位Ｖｓ＋αを与え、放電発光中または発光後に電位を維持電極の高電位Ｖｓに電位を落とすオフセットパルスを用いることも考えられる。
【００７９】
図１３は、本発明の第５の実施の形態に関わるプラズマディスプレイパネルの維持期間における別の電極波形を表す図である。この図では、維持電極３側も２段階の電位があるが、このようなやり方でも問題は無い。
【００８０】
このような波形にすることで、第３の実施の形態同様に発光効率を高めることも可能になる。
【００８１】
以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更が可能であることは言うまでもない。
【産業上の利用可能性】
【００８２】
本発明は前面側ガラス基板上に走査電極及び維持電極を含む維持電極対を有するプラズマディスプレイパネルについて適用することを前提に説明した。
【００８３】
しかし、維持電極対に含まれる走査電極または維持電極に代えてアドレス電極を用いた場合にも適宜適用可能である。
【符号の説明】
【００８４】
１…前面側ガラス板、２…走査電極、３…維持電極、４…誘電体層、５…保護膜層、
６…リブ、７…蛍光体層、８…誘電体層、９…アドレス電極、１０…背面側ガラス板、
１２…プライミング粒子放出粉体、１００…前面側ガラス基板パネル、
２００…背面側ガラス基板パネル、３０１…放電ギャップ、３０２…空間、
４００…散布ステージ。

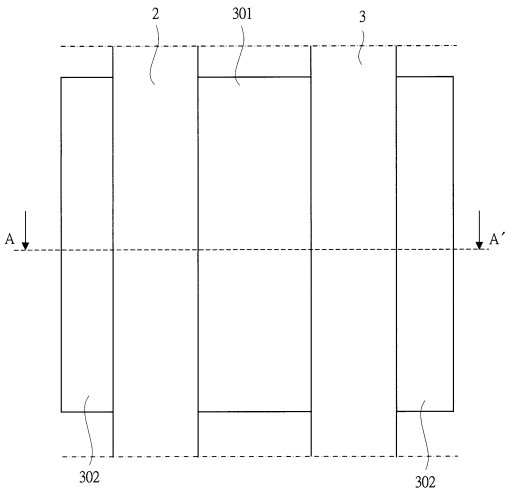
【図１】

図 1



【図２】

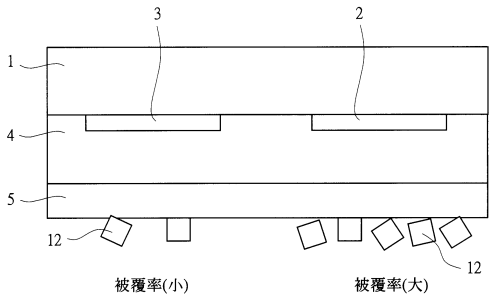
図 2



2 : 走査電極
3 : 維持電極
301 : 放電ギャップ
302 : 空間

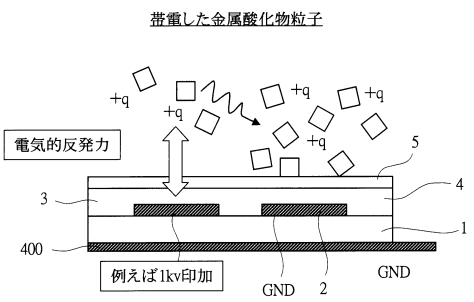
【図３】

図 3



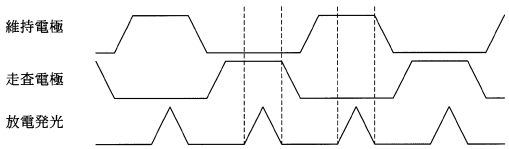
【図４】

図 4



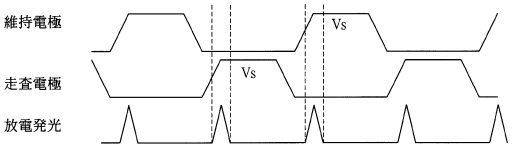
【図５】

図 5



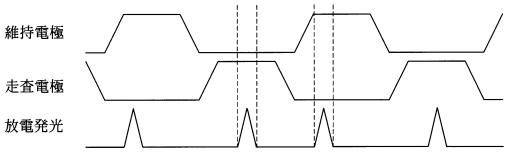
【図６】

図 6



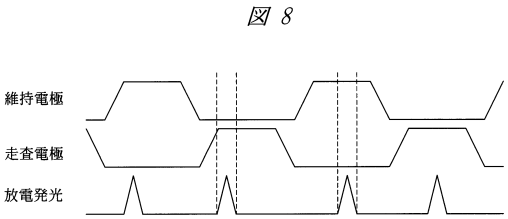
【図７】

図 7



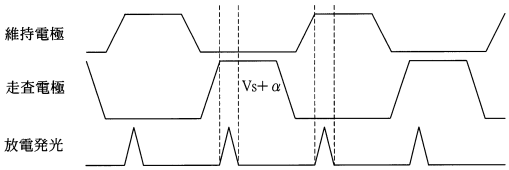
【図８】

図 8



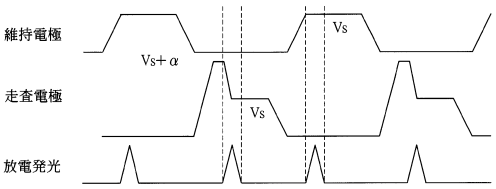
【図９】

図 9



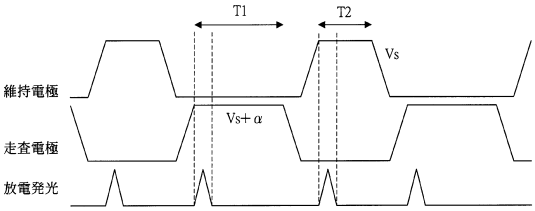
【図１０】

図 10



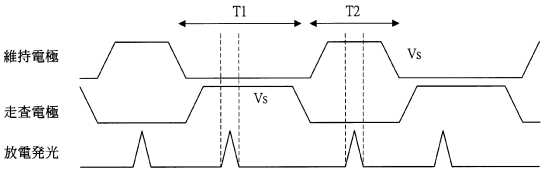
【図１２】

図 12



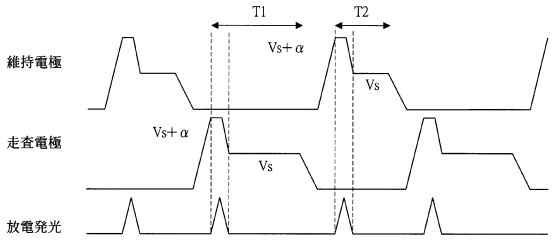
【図１１】

図 11



【図１３】

図 13



フロントページの続き

(72)発明者　笠原　滋雄
神奈川県横浜市戸塚区吉田町２９２番地　株式会社日立製作所　コンシューマエレクトロニクス研究所内
(72)発明者　小杉　直貴
大阪府門真市大字門真１００６番地　パナソニック株式会社内

審査官　佐々木　祐

(56)参考文献　特開２００８－２８２６２４（ＪＰ，Ａ）
特開２００８－１０８４６１（ＪＰ，Ａ）
特開２００７－３１１０７５（ＪＰ，Ａ）
特開２０１１－０６５７７７（ＪＰ，Ａ）
国際公開第２００８／１２９７７５（WO，Ａ１）
特開２００８－０２７６０８（ＪＰ，Ａ）
特開２００８－０１６２１４（ＪＰ，Ａ）
特開２００９－１７０２９０（ＪＰ，Ａ）

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０１Ｊ　１１／００　－　１７／６４