



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 320 597**

51 Int. Cl.:
H01L 23/31 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Número de solicitud europea: **07005338 .4**

96 Fecha de presentación : **15.03.2007**

97 Número de publicación de la solicitud: **1837908**

97 Fecha de publicación de la solicitud: **26.09.2007**

54 Título: **Elemento semiconductor de potencia con capa secundaria de pasivado y correspondiente procedimiento de fabricación.**

30 Prioridad: **22.03.2006 DE 10 2006 013 077**

45 Fecha de publicación de la mención BOPI:
25.05.2009

45 Fecha de la publicación del folleto de la patente:
25.05.2009

73 Titular/es: **SEMIKRON Elektronik GmbH & Co. KG.**
Sigmundstrasse 200
90431 Nürnberg, DE

72 Inventor/es: **Simic, Dejan y**
König, Bernhard

74 Agente: **Isern Jara, Jorge**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Elemento semiconductor de potencia con capa secundaria de pasivado y correspondiente procedimiento de fabricación.

La presente invención se refiere a un elemento semiconductor de potencia que presenta, como mínimo, una transición pn y una capa de pasivado primaria así como una capa de pasivado secundaria, haciendo referencia también al correspondiente procedimiento de fabricación. Una base de partida de la presente invención está constituida por los elementos semiconductores de potencia tal como son conocidos por el documento DE 40 13 435 A1. En dicho documento se ha mostrado la función de las capas de pasivado y por otra parte la construcción de elementos semiconductores de potencia con estructura MESA.

Por dicha publicación se conocen elementos semiconductores de potencia que presentan como capa primaria de pasivado, a título de ejemplo, capas de silicio amorfo, carburo de silicio amorfo o bien carbono amorfo con contenido de hidrógeno. Es conocido también que estas capas de pasivado primarias para elementos semiconductores de potencia están construidas en estructura MESA y también en estructura plana a base de una serie de capas estructuradas de forma litográfica. Esto puede consistir por ejemplo en una asociación de capas de óxido de silicio, polisilicio y otra capa de nitrito de silicio.

Estas capas o series de capas que constituyen la capa de pasivado primaria son fabricadas y estructuradas mediante tecnologías conocidas de la fabricación de elementos semiconductores de potencia. De acuerdo con el estado de la técnica, estas capas de pasivado primarias son recubiertas mediante una capa de pasivado secundaria, por ejemplo con una llamada fotoimida, para conseguir protección en especial contra acciones mecánicas y químicas. Esta protección es necesaria, por ejemplo, en la unión por técnicas de soldadura del elemento semiconductor de potencia con un sustrato o también en la utilización de módulos semiconductores de potencia construidos a base de estos elementos semiconductores de potencia en aplicaciones industriales. Con el término fotoimida se comprenderá en esta descripción una poliimida que es aplicada mediante un proceso de proyección por centrifugación sobre un elemento semiconductor de potencia en una estructura de oblea, siendo a continuación estructurada y eliminada nuevamente de modo parcial por vía química, preferentemente por vía química en húmedo y polimerizada en otra etapa adicional.

Por ejemplo, se conoce por el documento DE 44 10 354 A1 una capa de pasivado de vidrio, preferentemente vidrio al plomo, que es proyectada por centrifugación sobre la superficie de un elemento semiconductor de potencia con estructura plana, a continuación es sinterizada y estructurada. Las capas de pasivado primarias de vidrio no son habitualmente dotadas de recubrimiento posterior mediante una capa secundaria de pasivado adicional, puesto que presentan capacidad de resistencia suficiente con respecto a la mayor parte de entornos circundantes.

El documento US 6.352.940 B1 describe un procedimiento para el pasivado de un circuito integrado con una capa de aislamiento mediante una primera y una segunda capas de pasivado, de manera que el objetivo técnico de la invención consiste en aplicar entre la capa de aislamiento y la primera capa de pasivado una mezcla química de gas, preferentemente monóxido de dinitrógeno que reacciona con la capa de aislamiento y constituye una capa adhesiva (preferentemente un oxinitruro de silicio) que mejora esencialmente la adherencia a la primera capa de pasivado.

El documento US-A-20050156276 describe un elemento semiconductor de potencia con una transición pn y una capa primaria de pasivado la cual está recubierta con una poliimida como capa secundaria de pasivado.

La presente invención se propone el objetivo de dar a conocer un elemento semiconductor de potencia así como el correspondiente procedimiento de fabricación en el que, como mínimo, una capa primaria de pasivado es recubierta mediante una capa de pasivado secundaria de manera fácil en cuanto a fabricación y satisfactoria en cuanto a costes, consiguiendo preferentemente protección contra acciones mecánicas y químicas.

Este objetivo es conseguido, de acuerdo con la invención, mediante las medidas técnicas de las características de las reivindicaciones 1 y 4. Otras formas de realización preferentes se han descrito en las reivindicaciones dependientes.

El concepto inventivo parte de un elemento semiconductor de potencia que está constituido por un cuerpo semiconductor de manera que su cuerpo básico presenta una primera conductividad. El cuerpo semiconductor presenta además, como mínimo, una parte del cuerpo o bien zonas del mismo con una segunda conductividad. De esta manera, se constituye, como mínimo, una transición pn del elemento semiconductor de potencia. Básicamente, se conocen para los cuerpos semiconductores de estos elementos semiconductores de potencia dos variantes de estructura. Una primera constitución es la conocida con la designación de estructura MESA, mientras que una segunda constitución está realizada mediante las llamadas estructuras planas. La invención se refiere a ambas estructuras conocidas.

Los elementos semiconductores de potencia con las constituciones antes mencionadas son, a título de ejemplo, diodos, tiristores o transistores. Las zonas de conductividad distinta del cuerpo de base o bien zonas del cuerpo semiconductor de este tipo de elementos semiconductores de potencia se constituyen mediante una combinación apropiada de procesos epitaxiales, de difusión y de estructuración. Además, son necesarios por la constitución del elemento semiconductor de potencia procesos de metalización para las superficies de contacto.

ES 2 320 597 T3

De acuerdo con un estado de la técnica, una serie de elementos semiconductores de potencia de este tipo presentan un pasivado primario, como mínimo, de una superficie parcial, como mínimo, de una superficie principal. Preferentemente, se recubrirán las superficies parciales en las que la transición pn alcanza la superficie externa del cuerpo semiconductor. La sucesión de las etapas de proceso de pasivado primario y metalización no es esencial para la presente invención.

Todas las etapas del proceso antes mencionadas tienen lugar preferentemente en estructura de oblea antes de la individualización en elementos semiconductores de potencia individuales.

De acuerdo con la invención se aplicará sobre, como mínimo, una de las mencionadas capas primarias de pasivado mediante un proceso de serigrafía, una capa de pasivado secundaria que recubre la mencionada capa de pasivado primaria y que comprende una poliimida con capacidad de aplicación por serigrafía.

Es preferente añadir a la etapa de proceso de serigrafía un proceso de calentamiento de la poliimida y proceder a continuación a la individualización de los elementos semiconductores de potencia.

Es especialmente preferente que la poliimida presente en el elemento semiconductor de potencia con estructura plana un grosor de capa mínimo de 7 μm , una viscosidad dinámica mínima de 32000 cps así como un índice de tixotrópico de 2 a 5. Por el contrario es preferente en elementos semiconductores de potencia con estructura MESA que el grosor de la capa sea, como mínimo, de 20 μm , una viscosidad dinámica, como mínimo, de 125000 cps y un índice tixotrópico superior a 4.

La resistencia a la temperatura de la poliimida debe llegar preferentemente, como mínimo, a 440°C. Para la serigrafía de la poliimida es preferente una dimensión de mallas de la criba de serigrafía de 200 a 325 mesh.

La solución de la invención será explicada en base a los ejemplos de realización de las figuras 1 a 3.

La figura 1 muestra un primer elemento semiconductor de potencia con estructura plana de acuerdo con la invención.

La figura 2 muestra un segundo elemento semiconductor de potencia con la estructura plana según la invención.

La figura 3 muestra un elemento semiconductor de potencia con estructura MESA según la invención.

La figura 1 muestra esquemáticamente un primer elemento semiconductor de potencia (10), según la invención con estructura plana, con una composición de oblea. Se ha mostrado de modo correspondiente la zona del borde de un primer y un segundo elemento semiconductor de potencia respectivamente (10a) y (10b), así como la línea (40) a lo largo de la cual tiene lugar, después de todas las etapas de fabricación, la división e individualización. El cuerpo semiconductor del correspondiente elemento semiconductor de potencia (10) presenta una primera conductividad (12) en el cuerpo base así como una zona de difusión de una segunda zona de conductividad (14) por lo que se constituye una transición pn. De manera alternativa o adicional, el elemento semiconductor de potencia (10) puede presentar las zonas fabricadas por procedimiento de epitaxia, sin que ello limite el alcance de la invención.

Como otras estructuras se han representado anillos de potencial (16) de una segunda conductividad en la zona de borde del elemento semiconductor de potencia (10). Estos anillos de potencial (16) y la zona en la transición pn alcanza la primera superficie principal del elemento semiconductor de potencia (10) están recubiertos mediante una capa de pasivado primaria (20). Esta capa de pasivado primaria (20) puede consistir, de acuerdo con el estado de la técnica, en una única capa individual, por ejemplo una capa de óxido, una capa de nitrito de silicio o también una capa de carbono amorfo o asimismo una serie de capas.

La capa de pasivado secundaria (30) según la invención realizada en una poliimida aplicada por serigrafía, recubre la capa de pasivado primaria (20) de modo completo. Además esta capa de pasivado secundario (30) se solapa (32) en la dirección de la zona de difusión (14) de la segunda conductividad la capa de pasivado primaria (20) lateralmente para conseguir en esta posición un recubrimiento especialmente eficaz de la transición pn. La metalización (50) actúa en esta zona como superficie de contacto eléctrico del elemento semiconductor de potencia.

La figura 2 muestra esquemáticamente un segundo elemento semiconductor de potencia (10) según la invención con estructura primaria en composición de oblea. El cuerpo semiconductor está constituido de manera correspondiente al de la figura 1. La capa de pasivado primaria recubre en este caso la transición pn sobre la superficie así como los anillos de potencial (16) pero no en la zona en la que se realiza la separación o individualización.

Una primera metalización parcial (50a) recubre la zona de la segunda conductividad (14) y constituye nuevamente la capa de contacto eléctrico. Una segunda metalización parcial (50b) que preferentemente está constituida de forma idéntica a la primera esta superpuesta a la zona en la que se lleva a cabo la separación o individualización. Ambas metalizaciones parciales (50a/b) recubren la zona de borde correspondiente de la capa de pasivado primaria (20). La zona todavía no recubierta de la capa de pasivado primaria (20) será recubierta mediante la poliimida (30) aplicada por serigrafía como capa de pasivado secundaria. Mediante un proceso de polimerización que sigue al proceso de serigrafía, mediante calentamiento a más de 300°C la poliimida constituye una superficie convexa.

ES 2 320 597 T3

La figura 3 muestra esquemáticamente el cuerpo semiconductor del elemento semiconductor de potencia (10c/d/e) según la invención con estructura MESA en composición de oblea. Se ha mostrado el cuerpo base de primera conductividad (12) así como dos zonas de difusión de una segunda conductividad (14). Esta disposición corresponde a la construcción básica, aunque incompleta, de un tiristor de potencia.

La capa de pasivado primaria (24) está constituida, en este caso, como capa de vidrio al plomo que mediante procedimientos conocidos, por ejemplo mediante una unidad dispensadora, es dispuesta en los rebajes o ranuras (18) del cuerpo semiconductor. La capa de pasivado secundaria (34) según la invención está constituida en este caso nuevamente por una poliimida que es dispuesta mediante un proceso de serigrafía en las ranuras (18) por encima de la capa de pasivado primaria (24). En este caso, la poliimida llena las correspondientes ranuras (18) casi de modo completo. La separación o individualización de los elementos semiconductores de potencia de este tipo (10c/d/e) tienen lugar nuevamente a lo largo de la línea (40).

REIVINDICACIONES

1. Elemento semiconductor de potencia (10), con un cuerpo semiconductor que tiene, como mínimo, una transición
pn y, como mínimo, una capa de pasivado primaria (20, 24) dispuestas sobre una superficie parcial de una superficie
principal, en el que, como mínimo, una de dichas capas de pasivado primarias (20, 24) está recubierta por medio de
una poliimida aplicable por serigrafía (30, 34) como capa de pasivado secundaria y en el que la poliimida (30) se
solapa, como mínimo, con una zona de borde de una capa de pasivado primaria (20) lateralmente (32).

2. Elemento semiconductor de potencia (10) según la reivindicación 1, en el que el elemento semiconductor de
potencia (10) está constituido en estructura MESA o estructura plana.

3. Elemento semiconductor de potencia (10) según cualquiera de las reivindicaciones anteriores, en el que la capa
de pasivado primaria (20, 24) está recubierta por completo por la poliimida (30, 34).

4. Procedimiento para la fabricación de un elemento semiconductor de potencia (10) según cualquiera de las
reivindicaciones anteriores, **caracterizado** por las siguientes etapas de procedimiento:

- llevar a cabo los procesos epitaxial y/o de difusión y de estructuración del cuerpo semiconductor,

- pasivado primario (20, 24), como mínimo, de una primera superficie parcial, como mínimo, de una superficie
principal del elemento semiconductor de potencia (10),

- metalización de una segunda superficie parcial de dicha superficie principal, en el que esta etapa es llevada a cabo
antes o también después de la etapa de pasivado primario (20, 24),

- pasivado secundario después de las etapas antes mencionadas en el que, como mínimo, una zona que no esta
dotada de recubrimiento, como mínimo, de una capa de pasivado primaria (20, 24) es cubierta por medio de un
proceso de serigrafía con una poliimida aplicable por serigrafía (30, 32, 34) y en el que la poliimida (30) se solapa,
como mínimo, con una zona de borde de una capa de pasivado primaria (20), lateralmente (32),

- separación de los elementos semiconductores de potencia (10).

5. Procedimiento según la reivindicación 5, en el que la poliimida (30) para un elemento semiconductor de potencia
en estructura plana tiene un grosor de capa mínimo de 7 μm , una resistencia a la temperatura hasta, como mínimo,
440°C, una viscosidad dinámica, como mínimo, de 32000 cps y un índice tixotrópico de 2 a 5.

6. Procedimiento según la reivindicación 5, en el que la poliimida (34) para un elemento semiconductor de potencia
con estructura MESA tiene un grosor de capa mínimo de 20 μm , una resistencia a la temperatura hasta, como mínimo,
440°C, una viscosidad dinámica, como mínimo, de 125000 cps y un índice tixotrópico de 4.

7. Procedimiento según la reivindicación 5, en el que un proceso de calentamiento de la poliimida (30, 32, 34)
sigue a la etapa de procedimiento de serigrafía.

8. Procedimiento según la reivindicación 5, en el que por medio de dicho procedimiento de serigrafía se relle-
nan ranuras (18) que llevan dispuesta la capa de pasivado primaria (24) de elementos semiconductores de potencia
dispuestos en composición de oblea (10) en estructura MESA, por lo menos parcialmente con poliimida (34).

9. Procedimiento según la reivindicación 5, en el que la rejilla de serigrafía tiene una dimensión de aberturas de
malla de 200 a 325 ("mesh").

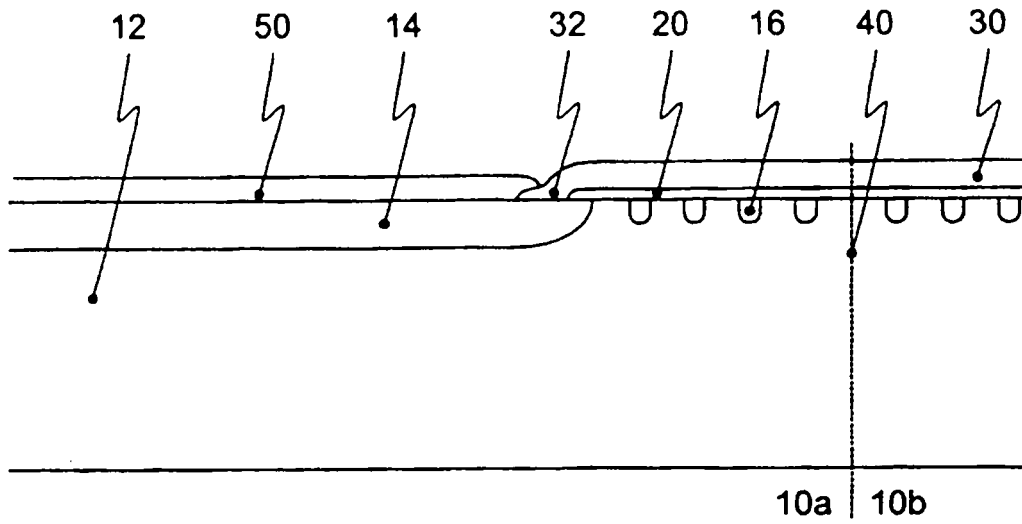


Fig. 1

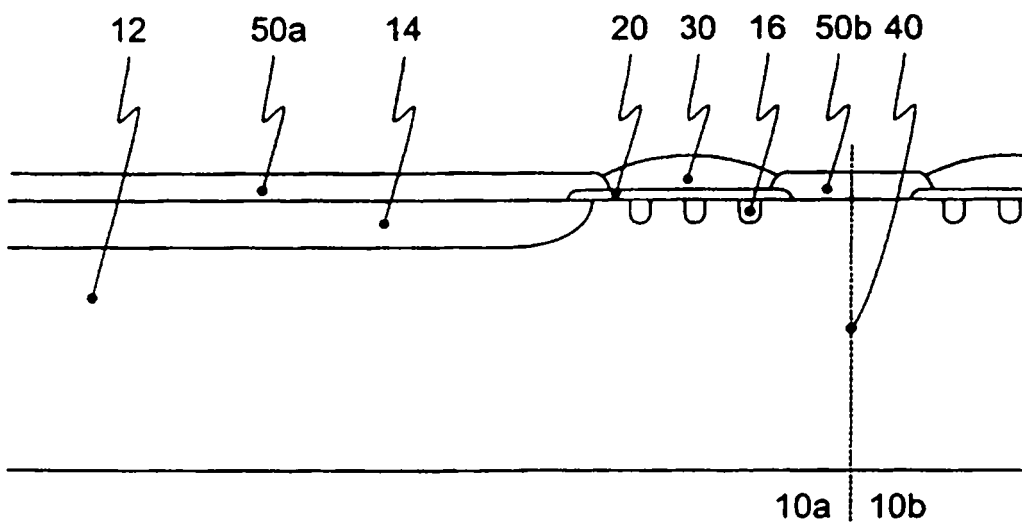


Fig. 2

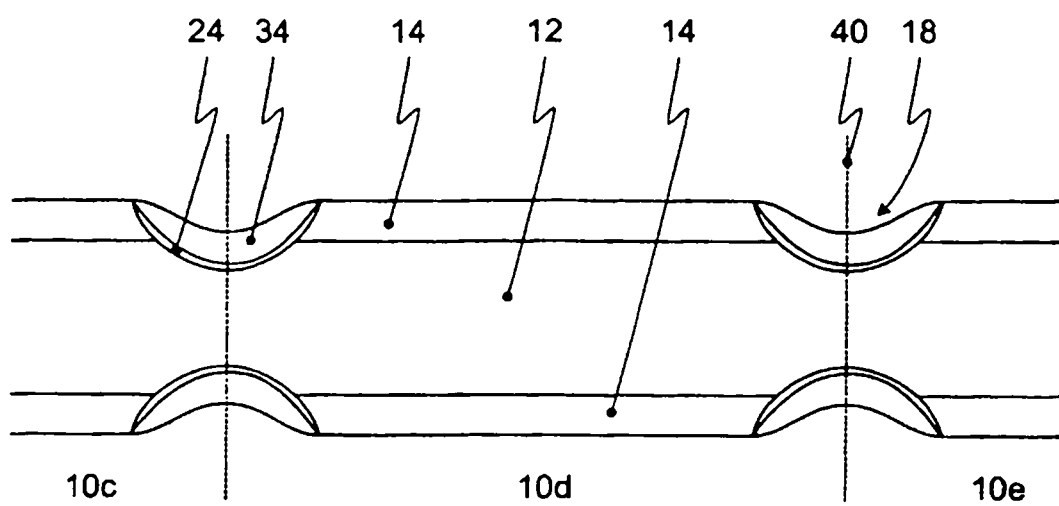


Fig. 3