

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4137088号
(P4137088)

(45) 発行日 平成20年8月20日 (2008. 8. 20)

(24) 登録日 平成20年6月13日 (2008. 6. 13)

(51) Int. Cl.

F I

B 4 1 J 2/05 (2006. 01)

B 4 1 J 3/04 1 O 3 B

請求項の数 19 (全 32 頁)

(21) 出願番号	特願2005-149619 (P2005-149619)	(73) 特許権者	000001007
(22) 出願日	平成17年5月23日 (2005. 5. 23)		キヤノン株式会社
(65) 公開番号	特開2006-15736 (P2006-15736A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成18年1月19日 (2006. 1. 19)	(74) 代理人	100076428
審査請求日	平成19年12月25日 (2007. 12. 25)		弁理士 大塚 康德
(31) 優先権主張番号	特願2004-164555 (P2004-164555)	(74) 代理人	100112508
(32) 優先日	平成16年6月2日 (2004. 6. 2)		弁理士 高柳 司郎
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治
		(74) 代理人	100134175
			弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 ヘッド基板、記録ヘッド、ヘッドカートリッジ、記録装置、及び情報入出力方法

(57) 【特許請求の範囲】

【請求項 1】

記録を行うための複数の記録素子と、
前記複数の記録素子それぞれに対応し、前記複数の記録素子を駆動する複数の第1の駆動素子と、

情報を格納するヒューズROMと、

前記ヒューズROMを駆動する第2の駆動素子と、

前記複数の記録素子により記録を行うための記録信号と前記複数の記録素子を時分割駆動するためのブロック選択信号とが入力される入力手段と、

前記入力手段により入力された記録信号とブロック選択信号とに基づいて、前記複数の第1の駆動素子を選択的に駆動する選択駆動手段と、

情報を書込むために前記ヒューズROMに第1の電圧を印加するための第1のパッドと

、

前記ヒューズROMから前記情報を読み出すために第2の電圧を印加するための第2のパッドとを有し、

前記第2の駆動素子を選択駆動して前記ヒューズROMを動作させるために、前記第2の駆動素子は前記選択駆動手段に接続され、前記入力手段から入力される信号に基づいて前記ヒューズROMが選択的に動作することを特徴とするヘッド基板。

【請求項 2】

前記入力手段は、

10

20

記録信号がシリアル入力されるシフトレジスタと、
前記シフトレジスタに入力された記録信号をラッチするラッチ回路とを有することを特徴とする請求項 1 に記載のヘッド基板。

【請求項 3】

前記選択駆動手段は、

前記ラッチ回路からの出力信号の一部である前記ブロック選択信号が入力され、前記複数の記録素子を時分割駆動するための時分割選択信号を生成するデコーダ回路と、

前記時分割選択信号と前記ラッチ回路からの出力信号の一部である前記記録信号との論理積を演算する A N D 回路を有することを特徴とする請求項 2 に記載のヘッド基板。

【請求項 4】

前記複数の記録素子に印加する電圧と前記第 1 の電圧とは実質的に同じ電圧であることを特徴とする請求項 1 乃至 3 のいずれか 1 項に記載のヘッド基板。

【請求項 5】

前記第 1 の駆動素子と前記第 2 の駆動素子とは実質的に同じ耐圧を有する駆動素子であることを特徴とする請求項 4 に記載のヘッド基板。

【請求項 6】

前記入力手段と前記選択駆動手段を駆動させる電圧と前記第 2 の電圧とは実質的に同じ電圧であることを特徴とする請求項 1 乃至 5 のいずれか 1 項に記載のヘッド基板。

【請求項 7】

前記入力手段には、前記ヒューズ R O M を動作させることを選択するヒューズ R O M 選択信号が入力されることを特徴とする請求項 1 乃至 6 のいずれか 1 項に記載のヘッド基板。

【請求項 8】

前記 A N D 回路には、さらに、前記複数の第 1 の駆動素子及び第 2 の駆動素子を駆動するためのイネーブル信号が入力されることを特徴とする請求項 3 に記載のヘッド基板。

【請求項 9】

前記複数の第 1 の駆動素子を駆動するために備えられた前記 A N D 回路には、さらに、イネーブル信号が入力されることを特徴とする請求項 3 に記載のヘッド基板。

【請求項 10】

前記第 2 の駆動素子を駆動するために備えられた前記 A N D 回路には、さらに、前記ラッチ回路のラッチ動作を指示するラッチ信号が入力されることを特徴とする請求項 9 に記載のヘッド基板。

【請求項 11】

前記第 1 のパッドと前記第 2 のパッドとの間に接続される、前記ヒューズ R O M の抵抗値に対して十分に大きい抵抗値をもつ抵抗をさらに有することを特徴とする請求項 1 乃至 10 のいずれか 1 項に記載のヘッド基板。

【請求項 12】

前記複数の記録素子は電気熱変換素子であり、

前記電気熱変換素子に通電することにより熱を発生し、該発生した熱を利用してインクを吐出させることにより記録を行うことを特徴とする請求項 1 乃至 11 のいずれか 1 項に記載のヘッド基板。

【請求項 13】

前記インクを外部から導入するための矩形のインク供給口をさらに有し、

前記インク供給口に沿って、前記複数の記録素子及び前記複数の第 1 の駆動素子が配列され、

前記インク供給口に対して、前記配列された複数の記録素子の列より離れた位置に前記複数の第 1 の駆動素子が配列され、

前記配列された第 1 の駆動素子の列の、少なくともいずれかの端に前記第 2 の駆動素子が配置されることを特徴とする請求項 1 乃至 12 のいずれか 1 項に記載のヘッド基板。

【請求項 14】

10

20

30

40

50

前記複数の記録素子及び前記複数の第 1 の駆動素子の列が、前記インク供給口の両側に配列されることを特徴とする請求項 1 3 に記載のヘッド基板。

【請求項 1 5】

請求項 1 乃至 1 4 のいずれか 1 項に記載のヘッド基板を用いた記録ヘッド。

【請求項 1 6】

請求項 1 5 に記載の記録ヘッドと、該記録ヘッドに供給するためのインクを収容するインクタンクとを有したヘッドカートリッジ。

【請求項 1 7】

請求項 1 5 に記載の記録ヘッド、或いは請求項 1 6 に記載のヘッドカートリッジを用いて記録を行う記録装置。

10

【請求項 1 8】

前記ヒューズ R O M に情報を書込むために前記第 1 の電圧を前記第 1 のパッドに印加する書込み手段と、

前記ヒューズ R O M から情報を読み出すために前記第 2 の電圧を前記第 2 のパッドに印加する読み出し手段と、

ヒューズ R O M 選択信号を送信することにより、前記ヒューズ R O M への情報の書込み或いは読み出しと、通常の記録動作とを切り換える切換手段とをさらに有することを特徴とする請求項 1 7 に記載の記録装置。

【請求項 1 9】

請求項 1 乃至 1 4 のいずれか 1 項に記載のヘッド基板への情報入出力方法であって、

20

前記ヘッド基板にヒューズ R O M 選択信号を送信して、前記ヒューズ R O M に対する情報の入出力動作と、通常の記録動作とを切り換える切換工程と、

前記第 1 の電圧を前記第 1 のパッドに印加し、前記ヒューズ R O M に情報を書込む書込み工程と、

前記第 2 の電圧を前記第 2 のパッドに印加し、前記ヒューズ R O M から情報を読み出す読み出し工程とを有することを特徴とする情報入出力方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明はヘッド基板、記録ヘッド、ヘッドカートリッジ、記録装置、及び情報入出力方法に関し、特に、例えば、情報保持と読み出しのためにヒューズ R O M を備えたヘッド基板、そのヘッド基板を用いた記録ヘッド、或いはヘッドカートリッジ、その記録ヘッド或いはヘッドカートリッジを用いた記録装置、及び、そのヘッド基板に対して情報の入出力を行うための情報入出力方法に関する。

30

【背景技術】

【0002】

最近のインクジェット記録装置（以下、記録装置）に搭載するインクジェット記録ヘッド（以下、記録ヘッド）には、記録ヘッド自身の I D（Identity）コードやインク吐出機構の駆動特性といったヘッド固有の情報（個別情報）を読み出して自在にデータ保持させるために、その記録ヘッドに実装されるヘッド基板に R O M（Read Only Memory）を搭載することが提案されている。

40

【0003】

特に、記録装置本体に対して着脱可能な記録ヘッドを用いる構成の場合に、この手法はその記録ヘッド固有の情報を取得する点で非常に有効である。また、特許文献 1 には、記録ヘッドに E E P R O M（Electrically Erasable Programmable ROM）を搭載することが開示されている。

【0004】

これに加えて、ヘッド基板のベース基体に、インク吐出機構などの層膜とともにヘッド固有の情報を示す抵抗を形成する手法も知られている。この手法は、記録ヘッド内に保持すべき情報量が比較的少ない場合に有効である。この手法によっても、ベース基体に形成

50

された抵抗の値を記録装置が読み込むことで、記録ヘッドの固有情報を得ることができ、記録装置は、その情報に基づいたインク吐出のための最適な駆動を行うことができる。

【 0 0 0 5 】

また、特許文献 2 には、ヘッド基板を製造するためのベース基板に、インク吐出機構などの層膜を形成するときに、ROM となるヒューズ（以下、ヒューズ ROM）を同時に形成することが開示されている。このヒューズ ROM を同時に形成したロジック回路の制御により選択的に溶断すれば、その溶断の有無により、二値データをそのヒューズ ROM に書き込み保持させることができる。

【 0 0 0 6 】

上述のようなヘッド基板を実装した記録ヘッドは、ヘッド固有の情報を保持させながらも構造の簡略化、生産性の向上、コストの削減、小型軽量化を実現することができる。

【特許文献 1】特開平 3 - 1 2 6 5 6 0 号公報

【特許文献 2】特許第 3 4 2 8 6 8 3 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 7 】

しかしながら上記従来例で説明した個別情報を記憶可能な記録ヘッドには、以下のような解決すべき課題がある。

【 0 0 0 8 】

記憶すべきデータの容量が多い場合、ヘッド基板とは別に例えば EEPROM などの ROM チップを搭載する構成を用いることは有用であるが、記録ヘッドのコストアップは避けられない。特に、記憶データが大容量でない場合には、近年の記録装置の低価格化を考慮すると、そのような構成は、製品としての価格競争力が得られない。さらに、記録ヘッドの生産性の向上や小型軽量化の点からも不利である。

【 0 0 0 9 】

記憶データの容量が大きくない場合には、記憶素子をヘッド基板上に配置する方が望ましいので、比較的小容量の EEPROM 等を既に提案されているヘッド基板上に配置すると構成も考えられるが、その基板形成のプロセス工程が増加することになり、ヘッド基板全体のコストが増加するため、別に ROM チップを搭載する構成と同様にコストの低減を実現できない。

【 0 0 1 0 】

記憶データの容量が大きくない場合には、基板形成のプロセス工程を増加させずに情報を記憶する手段として電気熱変換素子である発熱素子膜、或いはロジック回路のゲート配線に用いている POLY 配線をヒューズ ROM として配置すると共にロジック回路には従来の製造プロセスを流用する方法がある。この方法の場合、個々の基板となる前のウエハ製造のコストは従来と変わらないためコストを抑えてヒューズ ROM をヘッド基板に搭載することが可能である。

【 0 0 1 1 】

しかしながら、高品位な記録画像を実現する為にヘッド基板内の回路は既に高密度になっており、そのヘッド基板に新たにヒューズ ROM を搭載することは、そのヒューズ ROM の選択的な溶断や読み取りが（例えば、電気熱変換素子にエネルギーを印加して損傷を与えるなど）他の回路の機能を損なうことのないようにする必要がある。また、他の回路の動作によって誤ってヒューズ ROM を切断したりしないように、ヒューズ ROM の配置が十分に考慮される必要もある。例えば、ヒューズ ROM の上下や近傍にはそのヒューズ ROM の破断によって機能が損なわれる可能性があるため、他の回路を置くことはできない。これはヘッド基板の面積を大きくしなければならない要因となり、ヘッド基板のレイアウト設計に大きな問題を与えるものとなる。

【 0 0 1 2 】

そして、これは、ヘッド基板の生産コストの低減が困難であると共に、その開発期間や安全性信頼性の確認のために時間が長くなってしまうことを意味する。

【 0 0 1 3 】

さらに、複数置かれるヒューズROMの溶断や、読み取りを行うためにはヒューズROMを選択する手段が必要となる。ヒューズROMに接続される配線をヘッド基板の外部と接続して、信号を外部に取り出す場合には、ヘッド基板上には外部配線と接続する為にヒューズの数だけ電極パッドが必要となる。記録ヘッドの製造組立後のヒューズROMに情報を記憶させる必要があるデータの容量は多くないと言っても、数10ビット分必要となる。このような情報を入出力するパッドをヘッド基板上に確保するためには、相当のスペースが必要となり、ヘッド基板が大型化する要因となる。また、パッド数に対応してヘッド基板外の配線も増えてしまう。

【 0 0 1 4 】

10

この配線を減らす為に、ヒューズを選択的に駆動することも考えられる。しかしながら、この方法ではヘッド基板内部にヒューズを溶断できる駆動能力を持った駆動素子トランジスタや、ヒューズを選択する為に用いられるシフトレジスタなどロジック回路やその回路に伴う配線を追加することが必要となり、結局のところ、ヘッド基板に新たなスペースが必要になる。

【 0 0 1 5 】

図23は従来のヘッド基板のレイアウト図である。

【 0 0 1 6 】

さらに、情報を確実に記憶する、即ち、確実にヒューズを溶断すると共に、その記憶情報を確実に読み出すためには、ヒューズにかかるエネルギーに情報を記憶するための溶断と読み出しとで大きく差をつける必要がある。そのために、溶断と読み出しを行うために夫々別の回路が必要となり、さらにスペースが必要となる。これもヘッド基板の大型化の要因となる。

20

【 0 0 1 7 】

また、従来のヘッド基板の多くが、その基板の裏から表にむけてインクを供給する大きなインク供給口を持っている。このため、電気熱変換素子やその電気熱変換素子を選択する駆動回路や配線は、インク供給口を避けてヘッド基板上に配置されなければならない配置上の困難性が伴う。このようなヘッド基板に対して、ヒューズおよびその回路をインク供給口を有するヘッド基板に搭載する場合にはさらに困難性を有する。

【 0 0 1 8 】

30

本発明は上記課題を解決するためになされたもので、ヘッド基板サイズをあまり増大させることなく、安全性と信頼性の高い、例えば、ヒューズROMのような記憶素子を備えたヘッド基板、そのヘッド基板を用いた記録ヘッド、その記録ヘッドを用いたヘッドカートリッジ、その記録ヘッド或いはヘッドカートリッジを用いた記録装置、及び情報入出力方法を提供することを目的としている。

【課題を解決するための手段】

【 0 0 1 9 】

上記目的を達成するために本発明のヘッド基板は、以下のような構成からなる。

【 0 0 2 0 】

40

即ち、記録を行うための複数の記録素子と、前記複数の記録素子それぞれに対応し、前記複数の記録素子を駆動する複数の第1の駆動素子と、情報を格納するヒューズROMと、前記ヒューズROMを駆動する第2の駆動素子と、前記複数の記録素子により記録を行うための記録信号と前記複数の記録素子を時分割駆動するためのブロック選択信号とが入力される入力手段と、前記入力手段により入力された記録信号とブロック選択信号とに基づいて、前記複数の第1の駆動素子を選択的に駆動する選択駆動手段と、情報を書込むために前記ヒューズROMに第1の電圧を印加するための第1のパッドと、前記ヒューズROMから前記情報を読み出すために第2の電圧を印加するための第2のパッドとを有し、前記第2の駆動素子を選択駆動して前記ヒューズROMを動作させるために、前記第2の駆動素子は前記選択駆動手段に接続され、前記入力手段から入力される信号に基づいて前記ヒューズROMが選択的に動作することを特徴とする。

50

【 0 0 2 1 】

ここで、前記入力手段は、記録信号がシリアル入力されるシフトレジスタと、前記シフトレジスタに入力された記録信号をラッチするラッチ回路とを有することが望ましく、一方、前記選択駆動手段は、前記ラッチ回路からの出力信号の一部である前記ブロック選択信号が入力され、前記複数の記録素子を時分割駆動するための時分割選択信号を生成するデコーダ回路と、前記時分割選択信号と前記ラッチ回路からの出力信号の一部である前記記録信号との論理積を演算するAND回路を有することが望ましい。

【 0 0 2 2 】

なお、前記複数の記録素子に印加する電圧と第1の電圧とは実質的に同じ電圧、例えば、24Vであることが望ましく、この場合、第1の駆動素子と第2の駆動素子とは実質的に同じ程度の耐圧を有する駆動素子であることが望ましい。一方、前記入力手段と前記選択駆動回路を駆動させる電圧と第2の電圧とは実質的に同じ電圧、例えば、3.3Vであることが望ましい。

【 0 0 2 3 】

また、前記入力手段はヒューズROMを動作させることを選択するヒューズROM選択信号を入力することが望ましい。

【 0 0 2 4 】

さて、ヘッド基板に備えられた回路の信頼性や安全性を高めるために、以下のような態様が考えられる。

(1) AND回路は、さらに、複数の第1の駆動素子及び第2の駆動素子に通電駆動するためのイネーブル信号を入力する構成を用いる。

(2) 複数の第1の駆動素子に通電駆動するために備えられたAND回路だけ、さらに、イネーブル信号を入力する構成を用いる。

(3) (2)の構成に加えて、第2の駆動素子を駆動するために備えられたAND回路は、さらに、ラッチ回路のラッチ動作を指示するラッチ信号を入力する構成を用いる。

【 0 0 2 5 】

さらに、ヒューズROMが切断されていない場合にローレベル(L)出力ができるように第1のパッドと第2のパッドとの間に接続される抵抗には、ヒューズROMの抵抗値に対して十分に大きい抵抗値をもつようにする。

【 0 0 2 6 】

上記のヘッド基板において、複数の記録素子は電気熱変換素子であり、その電気熱変換素子に通電することにより熱を発生し、その発生した熱を利用してインクを吐出させることにより記録を行うように構成することが望ましく、この場合、さらに、そのインクを外部から導入するための矩形のインク供給口を備えることが望ましい。そして、このような構成において、そのインク供給口に沿って、複数の記録素子及び前記複数の第1の駆動素子が配列され、前記インク供給口に対して、その配列された複数の記録素子の列より離れた位置に前記複数の第1の駆動素子が配列され、その配列された第1の駆動素子の列の、少なくともいずれかの端に第2の駆動素子が配置されるようにレイアウト構成がなされることが望ましい。また、前記複数の記録素子及び前記複数の第1の駆動素子の列が、前記インク供給口の両側に配列されることが望ましい。

【 0 0 2 7 】

また他の発明によれば、上記構成のヘッド基板を用いた記録ヘッドを備える。

【 0 0 2 8 】

さらに他の発明によれば、上記記録ヘッドと、その記録ヘッドに供給するためのインクを収容するインクタンクとを有したヘッドカートリッジを備える。

【 0 0 2 9 】

またさらに他の発明によれば、上記構成の記録ヘッド或いはヘッドカートリッジを用いて記録を行う記録装置を備える。

【 0 0 3 0 】

そして、その記録装置には、前記ヒューズROMに情報を書込むために前記第1の電圧

10

20

30

40

50

を前記第 1 のパッドに印加する書込み手段と、前記ヒューズ R O M から情報を読み出すために前記第 2 の電圧を前記第 2 のパッドに印加する読み出し手段と、ヒューズ R O M 選択信号を送信することにより、前記ヒューズ R O M への情報の書込み或いは読み出しと、通常の記録動作とを切り換える切換手段とを備えると良い。

【 0 0 3 1 】

またさらに他の発明によれば、上記構成のヘッド基板への情報入出力方法であって、前記ヘッド基板にヒューズ R O M 選択信号を送信して、前記ヒューズ R O M に対する情報の入出力動作と、通常の記録動作とを切り換える切換工程と、前記第 1 の電圧を前記第 1 のパッドに印加し、前記ヒューズ R O M に情報を書込む書込み工程と、前記第 2 の電圧を前記第 2 のパッドに印加して、前記ヒューズ R O M から情報を読み出す読み出し工程とを有する

10

【発明の効果】

【 0 0 3 2 】

従って本発明によれば、ヒューズ R O M の動作に本来は記録用の入力手段や選択駆動回路を用いることができるので、回路の共用化が図られ、ヒューズ R O M の動作のために余分な回路構成を付け加える必要がないので、ヘッド基板サイズが大型化しないという効果がある。また、記録用の入力手段や選択駆動回路は高い安全性や信頼性をもって設計されているので、これらを共用することで、ヒューズ R O M の動作にも高い安全性や信頼性が確保されるという効果もある。

【発明を実施するための最良の形態】

20

【 0 0 3 3 】

以下添付図面を参照して本発明の好適な実施例について、さらに具体的かつ詳細に説明する。

【 0 0 3 4 】

なお、この明細書において、「記録」（「プリント」という場合もある）とは、文字、図形等有意の情報を形成する場合のみならず、有意無意を問わず、また人間が視覚で知覚し得るように顕在化したものであるか否かを問わず、広く記録媒体上に画像、模様、パターン等を形成する、または媒体の加工を行う場合も表すものとする。

【 0 0 3 5 】

また、「記録媒体」とは、一般的な記録装置で用いられる紙のみならず、広く、布、プラスチック・フィルム、金属板、ガラス、セラミックス、木材、皮革等、インクを受容可能なものも表すものとする。

30

【 0 0 3 6 】

さらに、「インク」（「液体」と言う場合もある）とは、上記「記録（プリント）」の定義と同様広く解釈されるべきもので、記録媒体上に付与されることによって、画像、模様、パターン等の形成または記録媒体の加工、或いはインクの処理（例えば記録媒体に付与されるインク中の色剤の凝固または不溶化）に供され得る液体を表すものとする。

【 0 0 3 7 】

またさらに、「ノズル」とは、特にことわらない限り吐出口ないしこれに連通する液路およびインク吐出に利用されるエネルギーを発生する素子を総括して言うものとする。

40

【 0 0 3 8 】

以下に用いる記録ヘッド用基板（ヘッド基板）とは、シリコン半導体からなる単なる基体を指し示すものではなく、各素子や配線等が設けられた構成を指し示すものである。

【 0 0 3 9 】

さらに、基板上とは、単に素子基板の上を指し示すだけでなく、素子基板の表面、表面近傍の素子基板内部側をも示すものである。また、本発明でいう「作り込み（built-in）」とは、別体の各素子を単に基体表面上に別体として配置することを指し示している言葉ではなく、各素子を半導体回路の製造工程等によって素子板上に一体的に形成、製造することを示すものである。

【 0 0 4 0 】

50

< 記録装置の基本構成 (図1～図2) >

図1は、本発明のインクジェット記録ヘッドもしくはインクジェット記録ヘッドカートリッジ (以下、記録ヘッドもしくは記録ヘッドカートリッジ) を搭載可能な記録装置の一例を示す説明図である。

【0041】

図1に示すように、この記録装置は、以下に示す記録カートリッジヘッドH1000および記録ヘッドカートリッジH1001が位置決めされて交換可能に搭載されるキャリッジ102を有する。キャリッジ102には、記録ヘッドカートリッジH1000およびH1001上の外部信号入力端子を介して各吐出部に駆動信号等を伝達するための電気接続部が設けられている。

10

【0042】

キャリッジ102は、主走査方向に延在して装置本体に設置されたガイドシャフト103に沿って往復移動可能に支持されている。そして、キャリッジ102は、キャリッジモータ104によりモータプーリ105、従動プーリ106およびタイミングベルト107等の駆動機構を介して駆動されるとともに、その位置および移動が制御される。また、キャリッジ102にはホームポジションセンサ130が設けられている。キャリッジ102上のホームポジションセンサ130が遮蔽板136の位置を通過した際に、ホームポジションとなる位置が検出される。

【0043】

記録媒体108は、給紙モータ135がギアを介してピックアップローラ131を回転させることにより、記録媒体108がオートシートフィーダ (ASF) 132から一枚ずつ分離給紙される。さらに、記録媒体108は、搬送ローラ109の回転により、記録ヘッドカートリッジH1000及びH1001の吐出口面と対向する位置 (プリント部) を通って搬送される。この搬送方向を副走査方向という搬送モータ134による駆動は、ギアを介して搬送ローラ109に伝達される。給紙されたかどうかの判定と給紙時の頭出し位置の確定は、記録媒体108がペーパーエンドセンサ133を通過した時点で行われる。ペーパーエンドセンサ133は、記録媒体108の後端が実際にどこに有り、実際の後端から現在の記録位置を最終的に割り出すためにも使用される。

20

【0044】

なお、記録媒体108は、プリント部において平坦なプリント面を形成するように、その裏面がブラテン (不図示) により支持される。この場合、キャリッジ102に搭載された記録ヘッドカートリッジH1000及びH1001は、それらの吐出口面がキャリッジ102から下方へ突出して2組の搬送ローラ対の間で記録媒体108と平行になるように保持されている。

30

【0045】

記録ヘッドカートリッジH1000およびH1001は、各吐出部における吐出口の並び方向がキャリッジ102の走査方向 (主走査方向) に対して交差する方向になるようにキャリッジ102に搭載され、これらの吐出口列から液体を吐出して記録を行う。

【0046】

また、記録ヘッドカートリッジH1001と全く同じ構成で、内部のインクがライトマゼンタ、ライトシアン、ブラックで構成されたカートリッジ記録ヘッドを記録ヘッドカートリッジH1000と交換して使うことで高画質フォトプリンタとして使用することも可能である。

40

【0047】

次に、上述した記録装置の記録制御を実行するための制御構成について説明する。

【0048】

図2は記録装置の制御回路の構成を示すブロック図である。

【0049】

図2において、1700は記録信号を入力するインタフェース、1701はMPU、1702はMPU1701が実行する制御プログラムを格納するROM、1703は各種デ

50

ータ（上記記録信号や記録ヘッドカートリッジに供給される記録データ等）を保存しておくＤＲＡＭである。１７０４は記録ヘッドカートリッジＨ１０００及びＨ１００１に対する記録データの供給制御を行うゲートアレイ（Ｇ．Ａ．）であり、インタフェース１７００、ＭＰＵ１７０１、ＲＡＭ１７０３間のデータ転送制御も行う。

【００５０】

さらに、１７０６は搬送モータ１３４を駆動するためのモータドライバ、１７０７はキャリッジモータ１０４を駆動するためのモータドライバである。

【００５１】

上記制御構成の動作を説明すると、インタフェース１７００に記録信号が入るとゲートアレイ１７０４とＭＰＵ１７０１との間で記録信号がプリント用の記録データに変換される。そして、モータドライバ１７０６、１７０７が駆動されると共に、キャリッジ１０２に送られた記録データに従って記録ヘッドカートリッジＨ１０００、及びＨ１００１が駆動され、記録媒体１０６上への画像記録が行われる。

【００５２】

なお、記録ヘッドカートリッジＨ１０００及びＨ１００１の記録素子部を駆動するに際して、最適な駆動を行なうために、後述するヘッド基板のヒューズＲＯＭに保持されている特性情報が参照され、各記録素子の駆動形態が決定される。

【００５３】

<記録ヘッドの構成（図３～図８）>

図３は記録ヘッドカートリッジＨ１０００の構造を示す斜視図であり、図６は記録ヘッドカートリッジＨ１００１の構造を示す斜視図である。

【００５４】

図３及び図６に示されているように、この実施例の記録装置が搭載する記録ヘッドカートリッジは、インクタンク一体型のものであって、図３（ａ）と（ｂ）に示すような、ブラックインクが充填された記録ヘッドカートリッジＨ１０００と、図６（ａ）と（ｂ）に示すような、カラーインク（シアンインク、マゼンタインク、イエロインク）が充填された記録ヘッドカートリッジＨ１００１とである。記録ヘッドカートリッジＨ１０００、Ｈ１００１は、記録装置のキャリッジ１０２に、位置決め手段および電気的接点によって固定支持されるとともに、キャリッジ１０２に対して着脱可能となっている。充填されているインクが消費されてなくなった場合は、記録ヘッドカートリッジを交換することができる。

【００５５】

以下、記録ヘッドカートリッジＨ１０００、Ｈ１００１それぞれの構成要素を詳細に説明する。

【００５６】

記録ヘッドカートリッジＨ１０００及び記録ヘッドカートリッジＨ１００１は、いずれも電気信号に応じて膜沸騰をインクに対して生じさせるための熱エネルギーを生成する電気熱変換体を備えた記録ヘッドであって、電気熱変換体とインク吐出口とが対向するように配置された、いわゆるサイドシュータ型の記録ヘッドを備えている。

【００５７】

[記録ヘッドカートリッジＨ１０００]

図４は、記録ヘッドカートリッジＨ１０００の分解斜視図である。記録ヘッドカートリッジＨ１０００は、記録ヘッドＨ１１００、電気配線テープＨ１３００、インク供給保持部材Ｈ１５００、フィルタＨ１７００、インク吸収体Ｈ１６００、蓋部材Ｈ１９００、およびシール部材Ｈ１８００から構成されている。

【００５８】

・記録ヘッドＨ１１００

図５は、記録ヘッドＨ１１００の構成を説明するための部分破断斜視図である。記録ヘッドＨ１１００は、例えば、厚さ０．５ｍｍ～１ｍｍのＳｉ基板に、インクをその基板の裏面から流すための貫通口であるインク供給口Ｈ１１０２を形成したヘッド基板Ｈ１１１

10

20

30

40

50

0を有している。

【0059】

ヘッド基板H1110には、インク供給口H1102を挟んでその両側に、このインク供給口に沿って電気熱変換素子H1103が配列されており（この実施例ではインク供給口の両側に1列ずつ並べて配置している）、さらに電気熱変換素子H1103に電力を供給するアルミニウム（Al）などで構成される電気配線（不図示）がインク供給口H1102から所定の距離を離して並設されている。これら電気熱変換素子H1103と電気配線は、既存の成膜技術を利用して形成することができる。この実施例における各列の電気熱変換素子H1103は、インク供給口を挟んだ互いの素子が千鳥状になるように配列されている。即ち、各列の吐出口H1107の位置が、その列方向に直交する方向に並ばないよう、少しずつ配置されている。

10

【0060】

なお、このような千鳥状配置にしたもの以外の構成も本発明に含まれることは言うまでもない。

【0061】

また、ヘッド基板H1110には、電気配線に電力を供給したり、電気熱変換素子H1103を駆動するための電気信号を供給したりするための電極部（接続端子）H1104が、電気熱変換素子H1103の列の両端に位置する側の辺部に沿って配列されており、それぞれの電極部H1104はAuなどからなるバンプH1105が形成されていても良い。

20

【0062】

また、配線および電気熱変換素子H1103などで構成される記憶素子のパターンが形成されたヘッド基板H1110の面上には、電気熱変換素子H1103に対応してインク流路を構成する樹脂材料からなる構造体がフォトリソグラフィ技術によって形成されている。この構造体は、各インク流路を区切るインク流路壁H1106とその上方を覆う天井部とを有し、天井部には吐出口H1107が開口されている。吐出口H1107は、電気熱変換素子H1103のそれぞれに対向して設けられており、これにより吐出口群H1108を形成している。

【0063】

上記のように構成された記録ヘッドH1100において、インク流路H1102から供給されたインクは、各電気熱変換素子H1103の発熱によって発生した気泡の圧力によって、各電気熱変換素子H1103に対向する吐出口H1107から吐出される。

30

【0064】

・電気配線テープH1300

電気配線テープH1300は、記録ヘッドH1100に対してインクを吐出するための電気信号を印加する電気信号経路を形成するもので、記録ヘッドH1100を組み込むために開口部H1303が形成され、さらに、記録装置からの電気信号を受け取るための外部信号入力端子H1302が形成されており、外部信号入力端子H1302と電極端子H1304が連続した銅箔の配線パターンでつながれている。

【0065】

例えば、記録ヘッドH1100の電極部H1104に形成されたバンプH1105と、記録ヘッドH1100の電極部H1104に対応する電気配線テープH1300の電極端子H1304とが接合されることで、電気配線テープH1300と記録ヘッドH1100の電氣的接続がなされている。

40

【0066】

・インク供給保持部材H1500

図4に示すように、インク供給保持部材H1500は、内部にインクを保持し負圧を発生するための吸収体H1600を有することでインクタンクの機能を、記録ヘッドH1100にそのインクを導くためのインク流路を形成することでインク供給の機能をそれぞれ実現している。

50

【0067】

また、記録ヘッドH1100にブラックのインクを供給するためのインク供給口H1200が形成されており、記録ヘッドH1100のインク供給口1102（図5参照）がインク供給保持部材H1500のインク供給口H1200に連通するように、記録ヘッドH1100がインク供給保持部材H1500に対して位置精度良く接着固定されている。

【0068】

・蓋部材H1900

蓋部材H1900には、インク供給保持部材H1500内部の圧力変動を逃がすための細口H1910とそれに連通した微細溝H1920が設けられている。細口H1910と微細溝H1920のほとんどをシール部材H1800で覆い、微細溝H1920の一端部を開口することで、大気連通口H1924（図3参照）を形成している。また、蓋部材H1900は、記録ヘッドH1000を記録装置に固定するための係合部H1930を有している。

10

【0069】

[記録ヘッドカートリッジH1001]

図7は記録ヘッドカートリッジH1001の分解斜視図である。記録ヘッドカートリッジH1001はシアン、マゼンタ、イエロの3色のインクを吐出させるためのもので、図7に示すように、記録ヘッドH1101、電気配線テープH1301、インク供給保持部材H1501、フィルタH1701、H1702、H1703、インク吸収体H1601、H1602、H1603、蓋部材H1901、およびシール部材H1801から構成されている。

20

【0070】

・記録ヘッドH1101

図8はヘッド基板H1101の構成を説明するための部分破断斜視図である。記録ヘッドH1101は、シアン、マゼンタ、イエロ用の3個のインク供給口H1102が並列して形成されている点が記録ヘッドH1100と大きく異なる。それぞれのインク供給口H1102を挟んでその両側に電気熱変換素子H1103と吐出口H1107とが一列に千鳥状に並んで配置されている。ヘッド基板H1110a上には、記録ヘッドH1100におけるヘッド基板H1110同様に、電気配線、ヒューズROM、抵抗、電極部などが形成されている。さらに、ヘッド基板H1110a上には、フォトリソグラフィ技術によって、樹脂材料よりなるインク流路壁H1106や吐出口H1107が形成されている。電気配線に電力を供給するための電極部H1104には、Au等のパンプH1105が形成されている。

30

【0071】

なお、この実施例ではインク吐出口が千鳥状に配置されているが、インク供給口を挟んでインク吐出口が対向配置されていても良い。

【0072】

・電気配線テープH1301

電気配線テープH1301は基本的には電気配線テープH1300と同様の構成なのでその説明は省略する。

40

【0073】

・インク供給保持部材H1501

インク供給保持部材H1501は基本的にはインク供給保持部材H1500と同様の構成と機能を備えるので説明は省略するが、インク供給保持部材H1501は3色のインクを保持するために、3つの独立した空間を備え、それらにインク吸収体H1601、H1602、H1603を収容している。また、インク供給保持部材H1501の底部に設けられた3つのインク供給口H1201は組立て後インク供給口H1102（図8参照）に連通する。

【0074】

・蓋部材H1901

50

蓋部材 H 1 9 0 1 は、蓋部材 H 1 9 0 0 と同様の構成をもっているが、インク供給保持部材 H 1 5 0 1 内部の各空間の圧力変動を逃がすための細口 H 1 9 1 1、H 1 9 1 2、H 1 9 1 3 と、これらにそれぞれ連通した微細溝 H 1 9 2 1、H 1 9 2 2、H 1 9 2 3 を有している。

【 0 0 7 5 】

次に、上述した記録ヘッドのインクジェット記録装置への装着について具体的に説明する。

【 0 0 7 6 】

図 3 及び図 6 に示したように、記録ヘッドカートリッジ H 1 0 0 0 及び記録ヘッドカートリッジ H 1 0 0 1 は、記録装置のキャリッジ 1 0 2 の装着位置に案内するための装着ガイド H 1 5 6 0、ヘッドセットレバーによりキャリッジに装着固定するための係合部 H 1 9 3 0、およびキャリッジの所定の装着位置に位置決めするための X 方向（主走査方向）の突き当て部 H 1 5 7 0、Y 方向（副走査方向）の突き当て部 H 1 5 8 0、Z 方向（インク吐出方向）の突き当て部 H 1 5 9 0 を備えている。これら突き当て部により位置決めされることで、電気配線テープ H 1 3 0 0 および H 1 3 0 1 上の外部信号入力端子 H 1 3 0 2 とキャリッジ内に設けられた電気接続部のコンタクトピンとの正確な電氣的接触が可能となっている。

【 0 0 7 7 】

< コンタクトパッドの構成（図 9 ～ 図 1 0 ） >

・ 記録ヘッドカートリッジ H 1 0 0 1 の場合

図 9 は記録ヘッドカートリッジ H 1 0 0 1 の電気配線テープ H 1 3 0 1 の外部信号入力端子部を拡大した図である。図 9 を参照すると、電気配線テープ H 1 3 0 1 には 3 2 個の外部信号入力端子 H 1 3 0 2 が設けられている。これら外部信号入力端子 H 1 3 0 2 のうち、ID コンタクトパッド H 1 3 0 2 a は 6 個で、その位置は外部信号入力端子 H 1 3 0 2 が設けられた部分のほぼ中央部である。これら ID コンタクトパッド H 1 3 0 2 a は、図 8 に示した記録ヘッド H 1 1 0 1 の 3 つのインク供給口 H 1 1 0 2 それぞれの両端に存在する電極パッド H 1 1 0 4 の一部に各々接続されている。

【 0 0 7 8 】

ID コンタクトパッド H 1 3 0 2 a の列に沿って、その一方の側（図 9 上で上部に位置する側）に隣接して、6 個の V H コンタクトパッド H 1 3 0 2 c が配列されている。これら V H コンタクトパッド H 1 3 0 2 c は、図 8 に示した記録ヘッド H 1 1 0 1 の両端の電極パッド H 1 1 0 4 の一部に接続されている。

【 0 0 7 9 】

ID コンタクトパッド H 1 3 0 2 a の列に沿って、その他方の側（図 9 上で下部に位置する側）には、6 個の G N D H コンタクトパッド H 1 3 0 2 d が配列されている。これら G N D H コンタクトパッド H 1 3 0 2 d は、図 8 に示した記録ヘッド H 1 1 0 1 の両端の電極部 H 1 1 0 4 の一部に接続されている。

【 0 0 8 0 】

なお、ID コンタクトパッド H 1 3 0 2 a、V H コンタクトパッド H 1 3 0 2 c および G N D H コンタクトパッド H 1 3 0 2 d を除く残りの外部信号入力端子 H 1 3 0 2 は、トランジスタ電源供給用や制御信号等、その他の信号用に使用される。

【 0 0 8 1 】

記録ヘッドカートリッジ H 1 0 0 1 の場合、相対的に静電気に弱い ID コンタクトパッド H 1 3 0 2 a が外部信号入力端子 H 1 3 0 2 のほぼ中央部に位置している。この配置は、使用者が記録ヘッドカートリッジ H 1 0 0 1 を手にした場合、ID コンタクトパッド H 1 3 0 2 a に触れ難い位置である。使用者は、基本的には、外部信号入力端子 H 1 3 0 2 に触れないように意識して記録ヘッドを持つことから、中央に位置するパッドほど触れ難いことになる。

【 0 0 8 2 】

加えて、ID コンタクトパッド H 1 3 0 2 a は、V H コンタクトパッド H 1 3 0 2 c 及

10

20

30

40

50

びGNDHコンタクトパッドH1302dに隣接しており、しかもそれらコンタクトパッドの間に挟まれているので、使用者の帯電した指がIDコンタクトパッドH1302aに接近して放電が生じた場合、その放電はVHコンタクトパッドH1302c及びGNDHコンタクトパッドH1302dの方に起こり易い。このように、放電によるヘッド固有情報の破壊や書き換えといった問題が発生し難い構造となっている。

【0083】

・記録ヘッドカートリッジH1000の場合

図10は、記録ヘッドカートリッジH1000における電気配線テープH1300の外部信号入力端子部を拡大した図である。図10を参照すると、電気配線テープH1300には、21個の外部信号入力端子H1302が設けられている。記録ヘッドカートリッジH1000は、ブラックインク用であるため、前述のシアン、マゼンタ、イエロの3色インク用である記録ヘッドカートリッジH1001に比べ、電力供給用や制御信号用の端子が少なくなっている。但し、記録装置本体のキャリアッジ102は、記録ヘッドカートリッジH1000を取り外した位置に記録ヘッドカートリッジH1001と全く同じ形態のフォト用記録ヘッドが装着可能とされているため、21個の外部信号入力端子H1302の位置は、記録ヘッドカートリッジH1001における外部信号入力端子H1302が存在する位置と対応するようになっている。

【0084】

電気配線テープH1300に設けられた外部信号入力端子H1302のうち、IDコンタクトパッドH1302aは6個で、その位置は外部信号入力端子H1302が設けられた部分のほぼ中央部である。これらIDコンタクトパッドH1302aは、図5に示したヘッド基板H1100のインク供給口H1102の両端に存在する電極パッドH1104の一部にそれぞれ接続されている。

【0085】

IDコンタクトパッドH1302aの並びに沿って、その一方の側（図10上で、図面に向かって上側）に隣接して、4個のVHコンタクトパッドH1302cが配列されている。これらVHコンタクトパッドH1302cは、図5に示したヘッド基板H1100の両端の電極パッドH1104の一部に接続されている。

【0086】

IDコンタクトパッドH1302aの並びに沿って、その他方の側（図10上で、図面に向かって下側）には、4個のGNDHコンタクトパッドH1302dが配列されている。これらGNDHコンタクトパッドH1302dは、図5に示したヘッド基板H1100の両端の電極パッドH1104の一部に接続されている。

【0087】

IDコンタクトパッドH1302a、VHコンタクトパッドH1302cおよびGNDHコンタクトパッドH1302dを除く残りの外部信号入力端子H1302は、トランジスタ電源供給用や制御信号等、その他の信号用に使用される。

【0088】

記録ヘッドカートリッジH1000も、記録ヘッドカートリッジH1001と同様、相対的に静電気に弱いIDコンタクトパッドH1302aは、外部信号入力端子H1302のほぼ中央部に位置しているので、使用者が記録ヘッドカートリッジH1000を手にした場合に、IDコンタクトパッドH1302aに触れ難い構成となっている。

【0089】

加えて、IDコンタクトパッドH1302aは、VHコンタクトパッドH1302c及びGNDHコンタクトパッドH1302dに隣接しており、しかもそれらコンタクトパッドの間に挟まれているので、使用者の帯電した指がIDコンタクトパッドH1302aに接近して放電が生じた場合に、その放電によるヘッド固有情報の破壊や書き換えといった問題が発生し難い構造となっている。

【0090】

次に以上のような構成の記録装置、記録ヘッドに適用されるヘッド基板の構成について

10

20

30

40

50

いくつかの実施例について説明する。

【実施例 1】

【0091】

図 11 は、実施例 1 に従うヘッド基板の要部の回路構成及びレイアウトを示した図である。記録ヘッド H1100 はシリコン (Si) で構成される基体に半導体素子と配線を半導体プロセスで形成したヘッド基板 H1110 を有している。

【0092】

図 11 に示すように、ヘッド基板 H1110 には、ヘッド固有の情報を格納するためのヒューズ ROM と必要な周辺回路が形成されている。

【0093】

図 11 において、シリコンの基体に開口した長穴形状のインク供給口 H1102 が設けられている。長穴形状のインク供給口の形状としては、長方形や長円形状、楕円形等があるが、インクが供給可能であって基板の長手方向に延在した開口であればよい。

【0094】

このインク供給口の両側に記録素子を構成する抵抗体などの電気熱変換素子 H1103 を配列している。図 11 においてはインク供給口の両側に配された電気熱変換素子 H1103 は互いに千鳥配置の位置に配置されているが、同じ位置であっても良く、また直線状に配置されていなくても良い。

【0095】

また、各電気熱変換素子 H1103 を駆動するための駆動素子 H1116 がその電気熱変換素子と比較してインク供給口よりも離れた位置に配列されている。駆動素子 H1116 の配置領域よりも基板の端部 (基板の長辺端部) 側には電気熱変換体を選択的に駆動するための信号を供給する信号線が配置されている。

【0096】

H1117 がヒューズ ROM である。この例では、ポリシリコン抵抗体よりなる 4 つのヒューズ H1117 が、インク供給口 H1102 の延長線上の空間に配置されている。インク供給口の延長線上のインク供給口の近傍は、インク供給口をよける必要があるため電気熱変換体を駆動するための回路や配線を設けにくい領域であり、この領域を利用することで、省スペースを達成しつつ近接した位置に上述の回路や配線がない領域にヒューズを配置することができる。

【0097】

なお、この実施例では、ヒューズとしてポリシリコン抵抗体のヒューズを取上げたが、Al などの金属膜で構成されたヒューズや抵抗で構成されたヒューズでも良い。抵抗で構成される場合にはインクを吐出するための電気熱変換素子と同じ材料にすることで、ヒューズと電気熱変換素子とを同じ成膜工程で製造することができるためさらに望ましい。

【0098】

また、各ヒューズ ROM H1117 には、それぞれヒューズの溶融および情報の読み出しを行うための駆動素子 H1118 が接続されている。これら駆動素子 H1118 は、インク供給口の延長線を挟んで両側に配置されており、電気熱変換素子 H1103 を駆動する別の駆動素子 H1116 に隣接して配置されている。

【0099】

この実施例では、インクに熱を与えるための電気熱変換素子 H1103 を駆動する駆動素子 H1116 を選択するための信号を与える信号線を、ヒューズ ROM H1117 を駆動する駆動素子 H1118 を選択するための信号を与える信号線として利用している。この実施例では電気熱変換素子を選択するためのブロックイネーブルの信号線を共用して、切断もしくは情報の読み出しの対象となるヒューズの選択を行っている。

【0100】

このように、ヘッド基板の長辺端部に沿って延在する信号線を共用するため、ヒューズを駆動するための駆動素子 H1118 も電気熱変換体を駆動するための駆動素子 H1116 と同様な構成で形成すると共に同じ列に配置している。そして、インク供給口の延長線

10

20

30

40

50

を挟んで両側に配置されている駆動素子H 1 1 1 8で駆動されるヒューズROM H 1 1 1 7を駆動素子H 1 1 1 8の配列方向の延長線で挟まれた中間領域に配置している。このことでヒューズROMを構成する各ヒューズ間で共通に接続されるID端子をヘッド基板の短辺側から取り出す構成にすることができ、駆動素子、ヒューズROM、ID配線などを効率的に配置することができる。

【0101】

この実施例では、各ヒューズを溶断したり各ヒューズから信号を読み出すために特定のヒューズを選択するための回路として、ヘッド基板外部より信号が入力される信号線（電極パッドは不図示）から、シフトレジスタ（S/R）、ラッチ回路（LT）や、またデコーダ（DECODER）を経て、駆動素子H 1 1 1 8に接続される信号線までの部分は、
10 駆動素子H 1 1 1 6を選択する回路と共通の回路構成としている。また、シフトレジスタなどからの出力により駆動素子H 1 1 1 8を最終的に選択する選択回路（AND回路）H 1 1 1 2は、駆動素子H 1 1 1 6用の選択回路（AND回路）と同様な構造である。

【0102】

VH電源を供給するためのVHパッドH 1 1 0 4 cは、VH配線H 1 1 1 4を介して電気熱変換素子H 1 1 0 3に接続されている。GNDH電源を供給するためのGNDHパッドH 1 1 0 4 dは、GNDH配線H 1 1 1 3を介して、電気熱変換素子H 1 1 0 3に接続された駆動素子H 1 1 1 6とヒューズROM H 1 1 1 7に接続された駆動素子H 1 1 1 8に共通に接続されている。即ち、駆動素子H 1 1 1 6及び駆動素子H 1 1 1 8はGNDH
20 配線H 1 1 1 3をも共用している。

【0103】

このように、この実施例では、駆動素子H 1 1 1 6の選択信号を転送する信号線、時分割選択信号（BLE）を発生するデコーダ（DECODER）、その他の信号を含めたラッチ回路（LT）、シフトレジスタ（S/R）、ヘッド基板外部からの信号入力パッド（不図示）などを、電気熱変換素子H 1 1 0 3を駆動している駆動素子H 1 1 1 6を選択する回路と同じ回路をヒューズROMの選択のために用いる。このことで、新しく信号線や配線領域、回路等を追加することなく、ヒューズROM H 1 1 1 7を駆動する駆動素子H 1 1 1 8を選択することができるようにしている。

【0104】

IDパッドH 1 1 0 4 aは、ヒューズROM H 1 1 1 7の溶断時は、電圧を印加するヒューズ切断電源端子として、ヒューズROMからの情報の読み出し時には、信号出力端子として機能する。具体的には、ヒューズROM H 1 1 1 7の溶断時は、IDパッドH 1 1 0 4 aに溶断用の電圧（例えば、電気熱変換素子の駆動電圧の24Vなどの相対的に高い電圧）を印加して、選択回路によって選択された駆動素子H 1 1 1 8を駆動して対応するヒューズH 1 1 1 7を瞬間的に溶断する。このとき、ヒューズ読み出し用電源端子であるID電源パッドH 1 1 0 4 bは記録装置本体側で記録装置本体の内部回路に影響がない状態になっている。一方、情報の読み出し時は、ID電源パッドH 1 1 0 4 bに読み出し電圧（例えば、ロジック回路の電源電圧の3.3Vなど相対的に低い電圧）を印加することにより、ヒューズROM H 1 1 1 7が溶断していればハイレベル（H）が、溶断していなければヒューズROM H 1 1 1 7の抵抗値より明らかに大きな読み出し抵抗H 1 1 1 1によりローレベル（L）が、IDパッドH 1 1 0 4 aに出力される。
30 40

【0105】

ヒューズの溶断時における端子部分の構成と、ヒューズから情報を読み出すときの端子部分の構成とに関する特徴的な構成は次の3点である。

【0106】

（1）ヒューズROM H 1 1 1 7を溶断するための端子としてIDパッドH 1 1 0 4 aを設けた点、

（2）溶断の有無による情報を読み出すための電源端子としてID電源パッドH 1 1 0 4 bを設けた点、及び

（3）ヒューズROMが切断されていない場合にローレベル（L）出力ができるようにヒ
50

ューズ抵抗に対して十分大きい読み出し抵抗H1111をヒューズ読み出し電源端子H1104bとヒューズROMH1117の間に接続した点である。

【0107】

前述の説明から分かるように、ヒューズROMは、電気熱変換素子を駆動する電圧（例えば、24V）を印加して溶断できるように駆動素子H1116などを構成しているので、記録装置側でも新たに電源を増やすことなく、従来の電源構成でヒューズROMを溶断することができる。同様に、通常、ヘッド基板内で用いているロジック回路の電源電圧を用いることで記録装置は新たに電源を増やすことなく、読み出し時にヘッド基板の素子に損傷を与えないヒューズROMH1117を設計でき、記録装置側では既存の回路を用いてヒューズROMH1117からの信号を受信することができる。

10

【0108】

しかし、電気熱変換素子H1103を駆動する電圧（例えば、24V）と同様のヒューズを溶断するための溶断電圧よりロジック回路の電源電圧（例えば、3.3V）がかなり低い為、ヒューズROMを選択する選択信号を入力するAND回路H1112から直接駆動素子H1118を駆動できない。

【0109】

図12は情報を記憶する1素子分（1ビット分）のヒューズROMを駆動する等価回路を示した図である。

【0110】

図12に示されるように、この実施例では、各々の駆動素子に対応した選択信号の昇圧回路H1121を備える。つまり、駆動素子H1116やH1118の選択信号を与えるAND回路H1112からの出力信号電圧（例えば3.3V）を昇圧回路H1121で中間電圧（例えば、16V）程度まで昇圧している。

20

【0111】

これは、電気熱変換素子H1103を駆動する駆動素子H1116でも同様であり、同じ構成の昇圧回路H1121を組み込む。この選択信号の昇圧回路H1121で用いる中間電源電圧は、電気熱変換素子H1103の駆動電源電圧（例えば、24V）からヘッド基板内で生成されており、駆動素子H1116を選択する選択信号の昇圧回路H1121も同じヘッド基板内の電源（不図示）を用いている。

【0112】

30

さて、ヒューズROMH1117を確実に溶断するには、それぞれのヒューズROMH1117にばらつき無く十分なエネルギーが加わるようにする必要がある。そのため、ヒューズROMH1117以外の寄生抵抗を合わせて、小さくすることでヒューズROMH1117に印加される電圧を十分に高くかつ等しくする必要がある。元来、ヘッド基板において、電気熱変換素子H1103の電源配線は、電気熱変換素子H1103に投入するエネルギーをコントロールする為に、抵抗値を小さくし、ばらつきが少ないよう合わせ込んでいる。

【0113】

この実施例では、GND側の電源配線H1113は電気熱変換素子H1103に接続された駆動素子H1116とヒューズROMH1117に接続された駆動素子H1118で

40

【0114】

また、ヒューズROMH1117の駆動素子H1118に接続されると反対側の電源配線は、近くに配列した各ヒューズROMH1117間で共通とすればよい。これにより、新たに抵抗値を合わせた複数の配線を引く必要なく、ヒューズROMH1117を安定的に溶断できる。さらに、読み出し抵抗H1111は各ヒューズROMH1117で別途に持つ必要は無く、配線H1122によって共通化している。

【0115】

駆動素子H1118を選択する選択信号の昇圧回路H1121は、図12に示されるよ

50

うに、選択信号を入力するAND回路H1112に接続され、時分割選択信号(BLE)を含む複数の信号より選択される。この選択信号を入力するAND回路H1112も駆動素子H1116で用いられるものと同じ構成のものとなっている。

【0116】

図13は図11と同様の構成のヘッド基板H1100の構成レイアウト図であるが、この図は、4個のヒューズROMH1117の内、1つのヒューズROMH1117aが溶断されている様子を示したものである。

【0117】

以上説明したように、ヒューズを溶断する場合にも電気熱変換素子を駆動するのと同様の電圧を用いるので、ヒューズROMを駆動する駆動素子H1118にも電気熱変換素子を駆動する駆動素子1116に求められる耐圧特性と同様の耐圧特性が必要となる。

10

【0118】

従って、この実施例では、電気熱変換素子H1103を駆動する駆動素子H1116と同じプロセスで駆動素子H1118を形成することにより、何ら特別な工程を加えることなく、従来と同様の製造工程で必要な耐圧特性をもった駆動素子を形成している。

【0119】

また、この実施例では、今まで述べたように、ヒューズROM選択に関し、選択信号を転送する信号線より前段の構成等を電気熱変換素子の駆動構成と共有している。また、ヒューズROMH1117の駆動素子H1118から選択信号を入力するAND回路H1112までの構成も、電気熱変換体H1103を駆動するための回路と同様な構造としている。

20

【0120】

そのため、図11及び図13に示すように、ヒューズROMH1117を溶断、読み出しをする為に駆動する駆動素子H1118を、駆動素子配列方向の最外端の駆動素子H1116に隣接して配置することができる。

【0121】

また、各ヒューズROMH1117のための回路に必要な信号線や電源線(AND回路の電源線や駆動素子の為の中間電圧を供給する配線)も、電気熱変換体H1103のための回路と同様に配置する構成となる。このような構成も、図11及び図13に示すように配置すれば、信号線や上記に述べた電源線を新たに追加する必要は無い。もちろん、電気熱変換体H1103にかかわる信号線の配置にも影響を与えない。

30

【0122】

また、ヘッド基板に開口しているインク供給口H1102を避けるための配線の無理な引き回しが必要なく、また、余分な空間が生じることがない。従って、ヒューズROMH1117を選択駆動する回路と電気熱変換体H1103を選択駆動する回路とを同様な構造とすることは、ヘッド基板のサイズの大型化をおさえることに貢献する。さらに、インク供給口H1102を挟んで両側に同様の構成を配置することで、ヘッド基板上のスペースを有効に活用できる。

【0123】

なお、ヒューズROMH1117は溶断によって情報を記憶する為、その上下に論理回路や配線を置くことは不可能である。また、駆動素子H1116及び駆動素子H1118の並ぶ列の延長線上は電気熱変換素子H1103の電源配線がレイアウトされている。

40

【0124】

この実施例の構成での画像形成の性能を維持するには、全ての電気熱変換素子H1103に、等しいエネルギーが印加されるようにすることが非常に重要である。

【0125】

そのため、電気熱変換素子H1103の電源配線は、各配線間での抵抗値をできるだけ正確にあわせる必要がある。また、この電源配線は、抵抗値を下げて配線によるエネルギー損失を抑えるため、基板上で大きな面積を必要とする。このため、電気熱変換素子H1103の電源配線は、ヒューズROMH1117の配置にあわせて迂回することは困難で

50

ある。

【 0 1 2 6 】

従って、図 1 1 や図 1 3 に示すように、駆動素子 H 1 1 1 8 を最外端の駆動素子 H 1 1 1 6 に隣接して配置し、ヒューズ R O M H 1 1 1 7 をインク供給口 H 1 1 0 2 の駆動素子のない短辺側で、かつ、駆動素子 H 1 1 1 6 及び駆動素子 H 1 1 1 8 の並ぶ列より内側（インク供給口 H 1 1 0 2 側）に配置することで、電気熱変換素子 H 1 1 0 3 の電源配線に干渉することがないレイアウト構成を達成している。その結果、その外側の選択信号を転送する信号線の配置に干渉することも無く、ヘッド基板上のスペースを有効に活用できる。

【 0 1 2 7 】

また、この実施例では、ヒューズ R O M H 1 1 1 7 はポリシリコン抵抗体で形成されており、ヒューズ R O M H 1 1 1 7 の上面は、吐出口を形成する有機材料の厚膜でおおわれて信頼性を上げている。また、ヒューズとインク供給口との間の厚膜の一部は除去されているため供給口から厚膜とヘッド基板との間に浸透してヒューズに影響を与えることも防止している。

【 0 1 2 8 】

ここで、実際にヒューズ R O M を選択的に溶断し（即ち、情報を書込み）、その情報を読出す手順の詳細について図 1 4 ～ 図 1 5 を参照して説明する。

【 0 1 2 9 】

図 1 4 はヒューズ R O M への情報入出力に関する信号のタイムチャートである。

【 0 1 3 0 】

なお、図 1 4 において、D A T A _ 1 はモノクロ記録用のブラックインクを吐出する記録ヘッド H 1 0 0 0 に入力されるシリアル信号を示し、D A T A _ 2 はカラー記録用の 3 色のカラーインクを吐出する記録ヘッド H 1 0 0 1 に入力されるシリアル信号を示している。インク吐出を行う吐出口の数は、これら記録ヘッドによって互いに異なるので、記録動作 1 サイクル当たり記録ヘッドに対して転送されるデータ量は異なるが、記録装置ではこれらの記録ヘッドに対する制御を共通とするためにデータ信号（D A T A ）の後のブロック選択信号（B E 0 ～ 3 ）が入力されるタイミングをこれら 2 つの記録ヘッドで合わせるようにしている。

【 0 1 3 1 】

図 1 5 はヒューズ R O M への情報入出力処理を示すフローチャートである。なお、この処理は記録装置の制御回路が独自に或いは記録装置に接続されたホストコンピュータと連携して実行する。

【 0 1 3 2 】

まず、ステップ S 1 0 ではヘッド基板の駆動がヒューズ R O M を選択する動作であるかどうかを調べる。ここで、ヒューズ R O M を選択する動作ではないと判断された場合には、処理はステップ S 2 0 に進み、図 1 4 に示されるようにデータ信号（D A T A ）やブロック選択信号（B E 0 ～ 3 ）などと共に記録ヘッドにシリアル送信されるヒューズイネーブル選択信号（F E S ）に“ O F F ”をセット、ステップ S 3 0 に進む。ステップ S 3 0 では記録ヘッドを駆動して通常の記録動作を実行する。

【 0 1 3 3 】

なお、電気熱変換素子列の端部に配されており記録時には駆動しない電気熱変換素子にヒューズイネーブル選択信号（F E S ）が共用されている。記録時には駆動しない電気熱変換素子とヒューズとの選択駆動はデコーダから出力される選択信号によって選択されている。

【 0 1 3 4 】

これに対して、ヒューズ R O M を選択する動作であると判断された場合には、処理はステップ S 4 0 に進み、ヒューズイネーブル選択信号（F E S ）を“ O N ”にセットし、さらにステップ S 5 0 ではヒューズ R O M の選択による動作がデータ書込み動作であるか、或いはデータ読出し動作であるかを調べる。ここで、今回の動作がデータ書込み動作であ

10

20

30

40

50

ると判断された場合には、処理はステップS 6 0に進む。

【0 1 3 5】

ステップS 6 0では、データ書込み動作（即ち、ヒューズROMの溶断）に先立って、ヒューズ切断電源端子として機能するIDパッドH 1 1 0 4 aに電気熱変換素子H 1 1 0 3の電源電圧（ V_H ）、例えば、24 Vを印加し、また溶断するヒューズH 1 1 1 7に対応したGND側のGNDHパッドH 1 1 0 4 dを0 Vとする。なお、そのときヒューズ読み出し電源端子H 1 1 0 4 bにも電気熱変換素子H 1 1 0 3の電源電圧（ V_H ）が印加されるため記録装置側で対応が必要である。

【0 1 3 6】

次に処理はステップS 7 0においてデータ書込みシーケンスを実行する。ここでは、図14に示すように、電気熱変換素子H 1 1 0 3の駆動素子H 1 1 1 6を選択する場合と同様に、入力パッドH 1 1 0 4 fから入力されるクロック信号（CLK）に同期してデータ信号（DATA）、ブロック選択信号（BE0～BE3）などをシフトレジスタ（S/R）にシリアル入力する。データ信号（DATA）を入力後、入力パッドH 1 1 0 4 hよりラッチ信号（LATCH）を入力してデータ信号をラッチ回路（LT）にラッチし、入力したシリアル信号をパラレル信号に変換する。なお、ヒューズROMを選択駆動する場合のデータ信号には実際の記録とは関係のないダミーデータがセットされている。

【0 1 3 7】

これらの信号は図11と図13に示す構成から明らかなように、ラッチ回路（LT）から直接AND回路H 1 1 1 2に入り、一部はデコーダ（DECODER）を経て時分割選択信号（BLE）としてAND回路H 1 1 1 2に入る。その後、さらに、入力パッドH 1 1 0 4 eからイネーブル信号（ENB）を入力することで、ヒューズROM用の駆動素子H 1 1 1 8が駆動され、選択されたヒューズROMH 1 1 1 7が溶断され、例えば、図13に示すヒューズROMH 1 1 1 7 aの状態となる。

【0 1 3 8】

その後、処理は終了する。

【0 1 3 9】

これに対して、ステップS 5 0において、今回の動作がデータ読み出し動作であると判断された場合には、処理はステップS 8 0に進む。

【0 1 4 0】

ステップS 8 0では、データ読み出し動作に先立って、ヒューズ読み出し電源端子H 1 1 0 4 bにロジック回路の電源電圧（ V_{DD} ）、例えば、3.3 Vを印加するとともに、読み出すヒューズROMH 1 1 1 7に対応したGND側のGNDHパッドH 1 1 0 4 dを0 Vとする。

【0 1 4 1】

次に処理はステップS 9 0においてデータ読み出しシーケンスを実行する。

【0 1 4 2】

ヒューズH 1 1 1 7が溶断されていない場合、溶断時と同じように信号を入力すると、駆動信号が入っている間、読み出し抵抗H 1 1 1 1を介してヒューズH 1 1 1 7に電流がながれる。このとき、読み出し抵抗H 1 1 1 1はヒューズROMH 1 1 1 7に対し十分に抵抗値が大きい為、IDパッドH 1 1 0 4 aの電圧は抵抗による分圧によりほぼ0 Vに近い値となり、ローレベル信号（L）が記録装置に出力される。これに対して、ヒューズROMH 1 1 1 7が溶断され、ヒューズH 1 1 1 7 aのような状態になっていると、ヒューズROMH 1 1 1 7 aは電流が流れない為、IDパッドH 1 1 0 4 aの電圧は電源電圧、例えば、3.3 V、に近い値となり、ハイレベル信号（H）が記録装置に出力される。その後、処理は終了する。

【0 1 4 3】

以上のような処理により、ヒューズROMに印加する電圧を情報の書込み時と読み出し時とで変化させることで、ヘッド情報がヒューズROMに記憶され、またそのヒューズROMから読み出される。

10

20

30

40

50

【 0 1 4 4 】

この構成は、ヘッド基板 H 1 1 0 1 も基本的に同様である。

【 0 1 4 5 】

従って以上説明した実施例に従えば、ロジック回路の構成をヒューズ R O M への情報の書込みと読出しのために一部共用し、さらにロジック回路の間の空間を用いてヒューズ R O M を配置したので、ヘッド基板サイズを大きくすることなく、記憶素子としてのヒューズ R O M を備えたヘッド基板を提供することができ、また、ヒューズ R O M に印加する電圧を切り換えて情報の入出力を行うことができる。

【 0 1 4 6 】

加えて、この実施例によれば、次のような利点もある。

10

【 0 1 4 7 】

元々電気熱変換素子 H 1 1 0 3 は過剰なエネルギー印加に対して非常に弱く、記録装置側からのブロック選択信号 (B 0 ~ B 3) や駆動素子 H 1 1 1 6 のオン時間を決定する信号であるイネーブル信号 (E N B) の送信には細心の注意が払われてきて製品化がなされてきており、その信号系は非常に安全性や信頼性に優れている。

【 0 1 4 8 】

従って、上記構成のようにヒューズ R O M を配置し、電気熱変換素子を駆動するためのロジック回路の一部を、過剰なエネルギーを誤って印加してしまうと情報の書込み誤りが発生するだけではなく、一旦書込んだ情報を消去することはできないヒューズ R O M への情報の書込みと読出しのために共用することは、電気熱変換素子を駆動するのと同様に安全性と信頼性を確保するのに優れている。

20

【 0 1 4 9 】

< 変形例 1 >

選択信号を転送する信号線より前段の構成等を電気熱変換素子の駆動素子と共有しているため、ヒューズ R O M を駆動する駆動素子やその駆動素子を選択する A N D 回路の配置には、いくつかの変形例が考えられる。

【 0 1 5 0 】

図 1 6 ~ 図 1 7 は夫々、ヒューズ R O M を駆動する駆動素子とその駆動素子を選択する A N D 回路のレイアウト構成の変形例を示す図である。

【 0 1 5 1 】

30

図 1 6 に示すように、インク供給口 H 1 1 0 2 の両側に列状に並んだ駆動素子 H 1 1 1 6 の両側に駆動素子 H 1 1 1 8 を隣接して配置しても良いし、或いは図 1 7 に示すように、インク供給口 H 1 1 0 2 の両側に列状に並んだ駆動素子 H 1 1 1 6 の片側だけに駆動素子 H 1 1 1 8 を隣接して配置しても良い。

【 0 1 5 2 】

図 1 6 と図 1 7 のいずれにしても、効率的なレイアウトが可能である。

【 0 1 5 3 】

< 変形例 2 >

ここではヒューズ R O M の配置に関する変形例を説明する。

【 0 1 5 4 】

40

図 1 1 や図 1 3 に示したレイアウト構成によれば、ヒューズ R O M H 1 1 1 7 を駆動するための駆動素子 H 1 1 1 8 は本来は電気熱変換素子 H 1 1 0 3 を駆動するためのものなので、駆動素子 H 1 1 1 8 に隣接する本来電気熱変換素子が形成される空間は配線だけの空間となっている。従って、ヘッド基板の空間の効率的利用という観点からすれば、その配線だけの空間にヒューズ R O M を形成しても良い。

【 0 1 5 5 】

図 1 8 は変形例 2 に従うヘッド基板のレイアウト構成を示す図である。

【 0 1 5 6 】

図 1 8 に示すように、ヒューズ R O M H 1 1 1 7 は、電気熱変換素子 H 1 1 0 3 と同じようにインク供給口 H 1 1 0 2 と駆動素子 H 1 1 1 8 との間に配置されても良い。この場

50

合、一般的にヒューズROM H 1 1 1 7 と電気熱変換素子 H 1 1 0 3 との間隔は、隣接する電気熱変換素子 H 1 1 0 3 の間隔以上であることが信頼性を考えると好ましい。

【 0 1 5 7 】

なお以上説明した変形例は回路的には先に説明したものと同様である。

【実施例 2】

【 0 1 5 8 】

ここでは、より信頼性と安全性の高いヒューズROMに対する情報の入出力を行う構成について説明する。

【 0 1 5 9 】

図 1 9 は実施例 2 に従うヘッド基板 H 1 1 1 0 の主要部の回路構成および回路レイアウト構成を示す図である。この実施例に従うヘッド基板 H 1 1 1 0 も、ヒューズROM H 1 1 1 7 にヘッド固有の情報を書込み／読出しできるように構成されている。

10

【 0 1 6 0 】

なお、図 1 9 において、H 1 1 0 4 e はイネーブル信号 (E N B) 入力パッド、H 1 1 0 4 f はクロック信号 (C L K) 入力パッド、H 1 1 0 4 g はデータ信号 (D A T A) / ブロック選択信号 (B 0 ~ B 3) 入力パッド、H 1 1 0 4 h はラッチ信号 (L A T C H) 入力パッドである。従って、この構成によれば、ヒューズROMに対する情報入出力もイネーブル信号 (E N B) によって制御される。

【 0 1 6 1 】

また、実施例 1 の変形例 2 のように、複数の電気熱変換素子 H 1 1 0 3 の一部を、電気熱変換素子を形成する抵抗素子と同一膜、あるいは前記ロジック回路のゲート配線に用いられる P O L Y 配線等を活用して従来の工程を増やさずに形成した、ヒューズROM H 1 1 1 7 に置き換えた構成を採用している。

20

【 0 1 6 2 】

従来より電気熱変換素子 H 1 1 0 3 、駆動素子 H 1 1 1 6 、選択回路 (A N D 回路) H 1 1 1 2 は、例えば、解像度 6 0 0 d p i など非常に高密度で配置されていることから、その電気熱変換素子の一部分をヒューズROMに置き換えて配置する構成によって、少ない情報量 (例えば、数ビット～数 1 0 ビット程度) であればほとんどチップサイズの増加無くヒューズROM H 1 1 1 7 、ヒューズROMのための駆動素子 H 1 1 1 6 や選択回路 (A N D 回路) H 1 1 1 2 b を配置できる。

30

【 0 1 6 3 】

また、ヒューズROMの選択には従来の電気熱変換素子を選択するのと同様に、この実施例でも、従来から配置されているシフトレジスタ、ラッチ、デコーダ等のロジック回路を兼用するため、選択動作のための素子の増加は全く無い。実施例 1 で説明したように、新たに設けた 3 点についても電極パッド 2 箇所と抵抗素子 1 箇所のみであり、チップサイズの増加はほとんど無いことがわかる。

【 0 1 6 4 】

< 変形例 1 >

前述した実施例 2 では、ヒューズROMの駆動に通常の記録動作を行うためのロジック回路や配線を共用している。しかしながら、ヒューズROMの特性上、書込み、或いは読出しのために用いる駆動素子をオンする時間が電気熱変換素子を駆動時間 (数 1 0 0 n s ~ 2 μ s) よりも長い場合、例えば、図 1 9 に示した構成では入力パッド H 1 1 0 4 e から入力するイネーブル信号 (E N B) のパルス幅を新規に長く設定することが必要となる。

40

【 0 1 6 5 】

一方、既に説明したように安全性と信頼性の面から従来の記録装置では、電気熱変換素子に過剰なエネルギーを印加しないようにイネーブル信号 (E N B) は必要以上に長いパルス幅とならないようにしている。従って、ヒューズROMの駆動条件に合わせてイネーブル信号 (E N B) のパルス幅を長くして使用するようにした場合には、誤ってその長いパルス幅のイネーブル信号 (E N B) が電気熱変換素子に印加されてしまうと、電気熱変

50

換素子に甚大なダメージを与えることもあり得る。

【0166】

記録装置側でヒューズROMを駆動するための信号を制御しているならば、そして、ロジック回路の信号スイッチング速度が高速でAND回路へラッチ回路からの出力信号のオンオフが確定していれば、図19に示す構成であっても、電気熱変換素子は安全に保護されるが、より信頼性と安全性を高め、このような場合に確実に対処するためには、ヒューズROMを駆動する場合には、イネーブル信号(ENB)のオン/オフには関係無く、ラッチ信号(LATCH)によってデータ信号(DATA)やブロック選択信号(B0~B3)が確定した段階でヒューズROMの駆動素子がオンする構成にすると良い。

【0167】

図20は実施例2の変形例1に従うヘッド基板H1110の要部の回路構成及びレイアウトを示す図である。なお、図20において、図11、図13、図18、図19で説明したのと同じ構成要素には同じ参照番号や参照記号を記し、その説明は繰り返さない。

【0168】

図20によれば、図示された4つのヒューズROMH1117を駆動する駆動素子H1118を選択するために用いられるAND回路H1112bには、電気熱変換素子H1103を駆動する駆動素子H1118を選択するために用いられるAND回路H1112aと異なって、破線で囲まれた領域H1119が示すように、イネーブル信号(ENB)が入力されない構成となっている。このような回路構成によると、AND回路H1112bの出力はラッチ信号(LATCH)の入力タイミングによって、ラッチ回路(LT)やデコーダ(DECODER)からの出力信号によりオンとなる。言い換えると、ヒューズの駆動には電気熱変換素子の発熱を制御するイネーブル信号のオン/オフに依存しない構成となっている。

【0169】

またさらに、この例では、ヒューズの駆動を選択するシフトレジスタからの信号(前述したヒューズイネーブル選択信号)は、ヒューズや記録に用いない電気熱変換素子以外、つまり記録に用いる電気熱変換素子を選択するAND回路には論理が反転入力されている。このことで、ヒューズや記録に用いない電気熱変換素子をヒューズイネーブル信号で選択したときには、記録に用いる電気熱変換素子は選択されないよう排他的な回路構成になっており、より安全性を高めている。

【0170】

そして、この例のような構成でも、基本的には素子の増加はないので、回路設計上やヘッド基板のサイズの増大に対して特に影響は生じない。

【0171】

従って、図20に示す構成を用いると、特に、ヒューズROMからのデータ読取において、記録装置側が情報を受信するためにアクセス時間が2 μ s以下では処理が間に合わない場合や、配線の容量成分によりヒューズROMからの出力信号自体が遅延する場合などにはより確実に情報を読み取ることができる。

【0172】

<変形例2>

また、上述した変形例1に示した構成で、ラッチ回路からの出力信号を入力してデコーダ(DECODER)により時分割選択信号(BLE)を決定する場合、デコーダ(DECODER)で信号遅延が発生すると選択すべきヒューズROMと異なるヒューズROMを瞬間的に選択することがあり得る。このような事態の発生を防止し、より高い信頼性をもって確実に所望のヒューズROMを選択するために、図21に示す変形例のような構成を採用すると良い。

【0173】

図21は実施例2の変形例2に従うヘッド基板H1100の構成を示すレイアウト図である。もちろん、ヒューズの配置は図18~図20に示した配置と同じでもかまわない。なお、図21において、図11、図13、及び図18~図20で説明したのと同じ構成要

10

20

30

40

50

素には同じ参照番号や参照記号を記し、その説明は繰り返さない。

【0174】

図21に示す構成によれば、破線で囲まれた領域H1120で示されているように、ヒューズROM H1117を駆動する駆動素子H1118を制御するAND回路H1112bにラッチ信号(LATCH)を入力する。この構成をとれば、データの取り込みが行われている間(ラッチ信号はローレベル“L(オフ)”)、ヒューズROMが駆動されることはない。

【0175】

図22は実施例1の変形例2に従うヘッド基板を用いたヒューズROM駆動に係る信号のタイムチャートである。

10

【0176】

図22に示されているように、ラッチ信号の間隔は電気熱変換素子に電流を流すイネーブル信号(ENB)より必ず長く、別個に設定することができる。このため、電気熱変換素子に過剰なエネルギーを与える長さのイネーブル信号(ENB)を持たなくとも、ヒューズROMの読み出しに十分な時間(L)をとることができる。

【0177】

これは変形例1でも同様である。ただし、変形例1では、図22と異なりラッチ信号(LATCH)がローレベルになっている間(T_{LT})も、ヒューズROMには電流が流れる為、デコーダ(DECODER)などで信号の確定が遅れると他のヒューズROMや、電気熱変換素子に瞬間的に電流がながれる。

20

【0178】

これに対して、図22に示した変形例2では、ラッチ信号(LATCH)がラッチ回路(LT)へのデータ入力のためにローレベルになっている間(T_{LT})は、ヒューズ電流(I_{FUSE})が流れないように制御される。従って、ラッチ信号(LATCH)がローレベルになっている間(T_{LT})を十分な長さに設定すれば、デコーダ(DECODER)での信号遅延が発生している間は、ヒューズ電流(I_{FUSE})は流れず、選択すべきヒューズROMと異なるヒューズROMに電流が瞬間的に流れることを防止できる。

【0179】

さらに、以上の実施例において、記録ヘッドから吐出される液滴はインクであるとして説明し、さらにインクタンクに収容される液体はインクであるとして説明したが、その収容物はインクに限定されるものではない。例えば、記録画像の定着性や耐水性を高めたり、その画像品質を高めたりするために記録媒体に対して吐出される処理液のようなものがインクタンクに収容されていても良い。

30

【0180】

以上の実施例は、特にインクジェット記録方式の中でも、インク吐出を行わせるために利用されるエネルギーとして熱エネルギーを発生する手段(例えば電気熱変換体等)を備え、前記熱エネルギーによりインクの状態変化を生起させる方式を用いることにより記録の高密度化、高精細化が達成できる。

【0181】

加えて、以上の実施例のようなシリアル走査タイプのもので、装置本体に固定された記録ヘッド、あるいは装置本体に装着されることで装置本体との電氣的な接続や装置本体からのインクの供給が可能になる交換自在のカートリッジタイプの記録ヘッドを用いた場合にも本発明は有効である。

40

【0182】

さらに加えて、本発明のインクジェット記録装置の形態としては、コンピュータ等の情報処理機器の画像出力装置として用いられるものの他、リーダ等と組合せた複写装置、さらには送受信機能を有するファクシミリ装置の形態を採るもの等であってもよい。

【図面の簡単な説明】

【0183】

【図1】本発明のインクジェット記録ヘッドを搭載可能な記録装置の一例を示す説明図で

50

ある。

【図 2】記録装置の制御回路の構成を示すブロック図である。

【図 3】記録ヘッドカートリッジ H 1 0 0 0 の構造を示す斜視図である。

【図 4】記録ヘッドカートリッジ H 1 0 0 0 の分解斜視図である。

【図 5】記録ヘッド H 1 1 0 0 の構成を説明するための部分破断斜視図である。

【図 6】記録ヘッドカートリッジ H 1 0 0 1 の構造を示す斜視図である。

【図 7】記録ヘッドカートリッジ H 1 0 0 1 の分解斜視図である。

【図 8】記録ヘッド H 1 1 0 1 の構成を説明するための部分破断斜視図である。

【図 9】記録ヘッドカートリッジ H 1 0 0 1 の電気配線テープ H 1 3 0 1 の外部信号入力端子部を拡大した図である。

10

【図 10】記録ヘッドカートリッジ H 1 0 0 0 の電気配線テープ H 1 3 0 0 の外部信号入力端子部を拡大した図である。

【図 11】実施例 1 に従うヘッド基板の要部の回路構成及びレイアウトを示す図である。

【図 12】情報を記憶する 1 素子分のヒューズ R O M を駆動する等価回路を示した図である。

【図 13】図 11 と同様の回路構成のヘッド基板 H 1 1 1 0 の構成レイアウト図であるが、特に、4 個のヒューズ R O M H 1 1 1 7 の内、1 つのヒューズ R O M H 1 1 1 7 a が溶断されている様子を示した図である。

【図 14】ヒューズ R O M への情報入出力に関係する信号のタイムチャートである。

【図 15】ヒューズ R O M への情報入出力処理を示すフローチャートである。

20

【図 16】、

【図 17】ヒューズ R O M を駆動する駆動素子とその駆動素子を選択する A N D 回路のレイアウト構成の変形例を示す図である。

【図 18】実施例 1 の変形例 2 に従うヘッド基板の要部の回路構成及びレイアウトを示す図である。

【図 19】実施例 2 に従うヘッド基板の構成を示すレイアウト図である。

【図 20】実施例 2 の変形例 1 に従うヘッド基板の要部の回路構成及びレイアウトを示す図である。

【図 21】実施例 2 の変形例 2 に従うヘッド基板の要部の回路構成及びレイアウトを示す図である。

30

【図 22】実施例 2 の変形例 1 と 2 に従うヘッド基板を用いたヒューズ R O M 駆動に係る信号のタイムチャートである。

【図 23】ヘッド基板内部の回路レイアウト図である。

【符号の説明】

【 0 1 8 4 】

H 1 0 0 0、H 1 0 0 1 記録ヘッドカートリッジ

H 1 1 0 0、H 1 1 0 1 記録ヘッド

H 1 1 0 2 インク供給口

H 1 1 0 3 電気熱変換素子

H 1 1 0 4 電極部

H 1 1 0 5 バンプ

H 1 1 0 6 インク流路壁

H 1 1 0 7 吐出口

H 1 1 0 8 吐出口群

H 1 1 1 0 ヘッド基板

H 1 1 1 1 読みだし用抵抗

H 1 1 1 6 駆動素子

H 1 1 1 7 ヒューズ

H 1 2 0 0、H 1 2 0 1 インク供給口

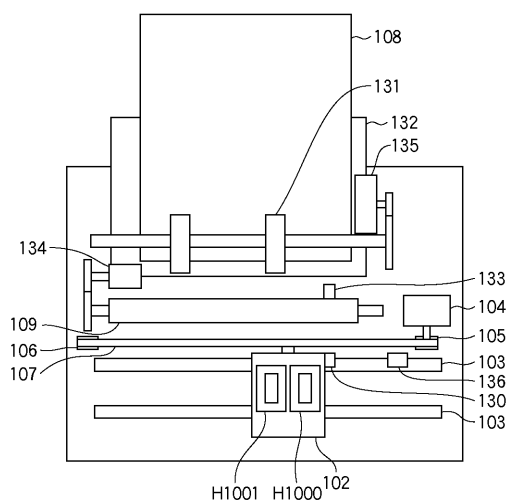
H 1 3 0 0、H 1 3 0 1 電気配線テープ

40

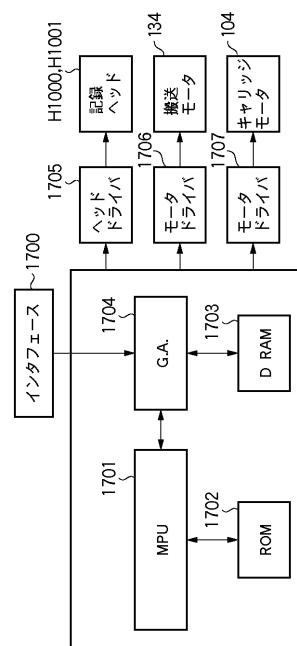
50

- | | |
|---|-----------|
| H 1 3 0 2 | 外部信号入力端子 |
| H 1 3 0 3 | 開口部 |
| H 1 3 0 4 | 電極端子 |
| H 1 5 0 0、H 1 5 0 1 | インク供給保持部材 |
| H 1 5 6 0 | 装着ガイド |
| H 1 5 7 0、H 1 5 8 0、H 1 5 9 0 | 突き当て部 |
| H 1 6 0 0、H 1 6 0 1、H 1 6 0 2、H 1 6 0 3 | インク吸収体 |
| H 1 7 0 0、H 1 7 0 1、H 1 7 0 2、H 1 7 0 3 | フィルタ |
| H 1 8 0 0、H 1 8 0 1 | シール部材 |
| H 1 9 0 0 | 蓋部材 |

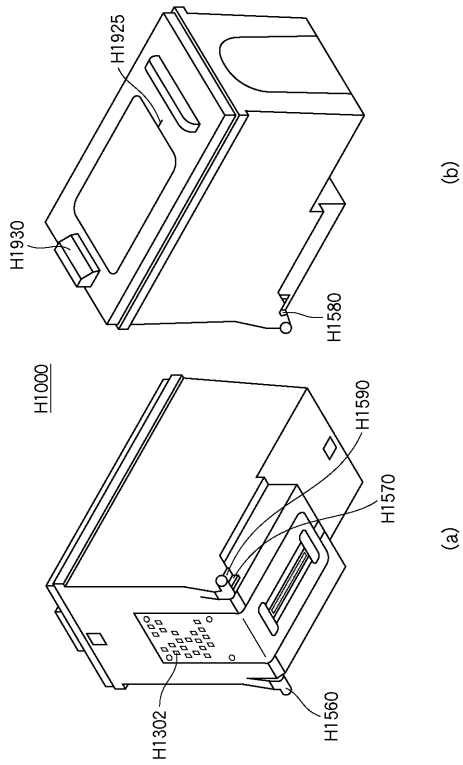
【圖 1】



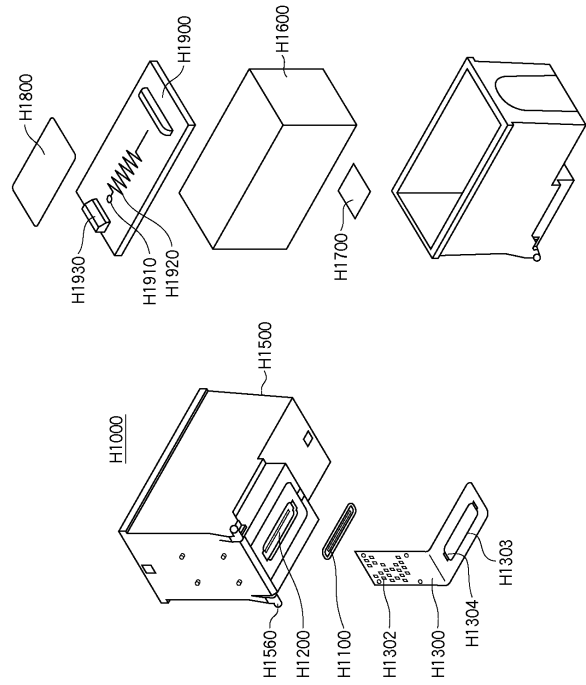
【圖 2】



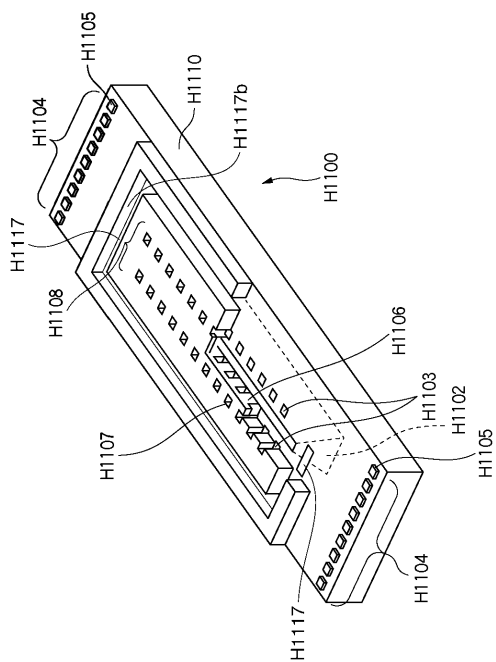
【 図 3 】



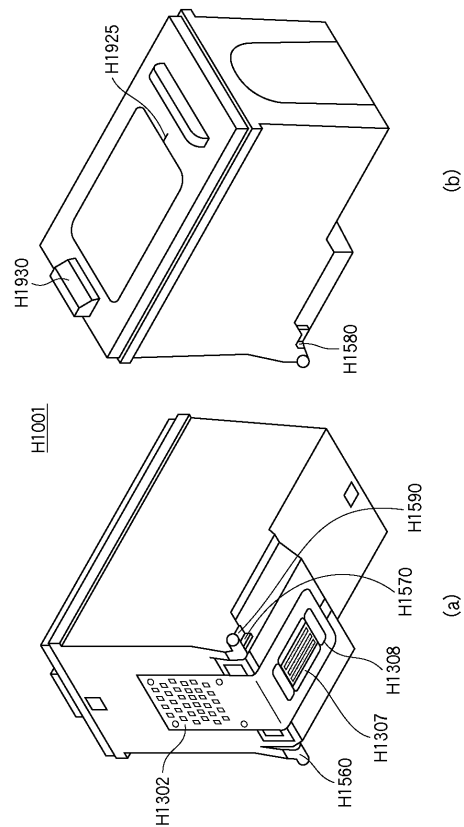
【 図 4 】



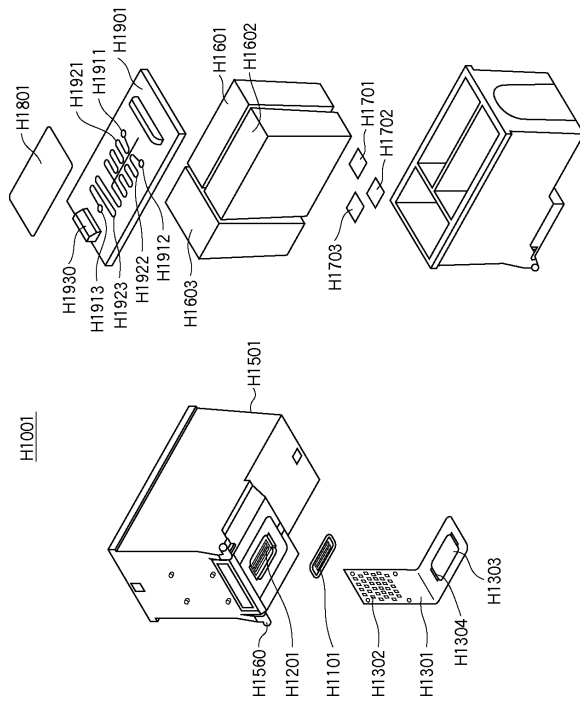
【 図 5 】



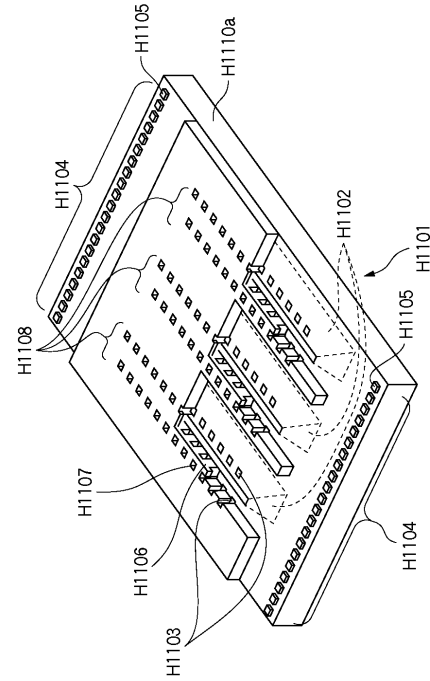
【 図 6 】



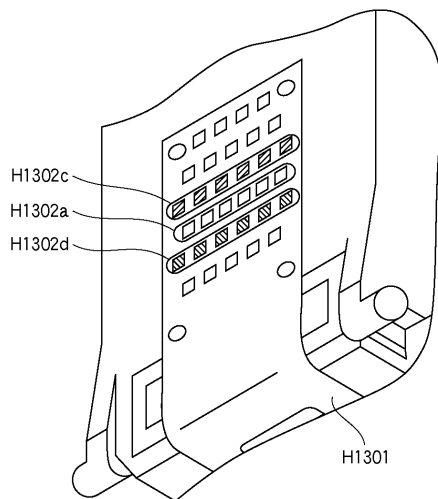
【図 7】



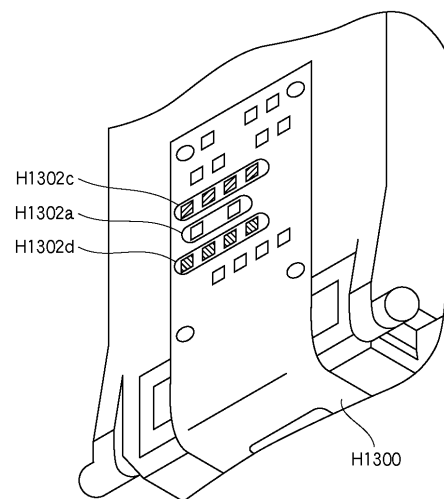
【図 8】



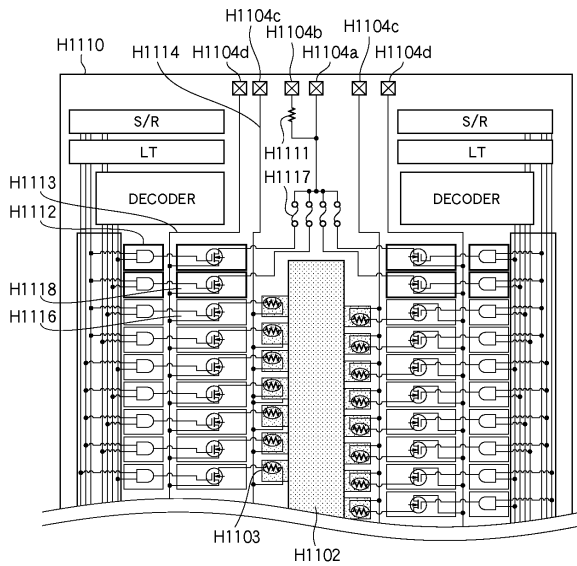
【図 9】



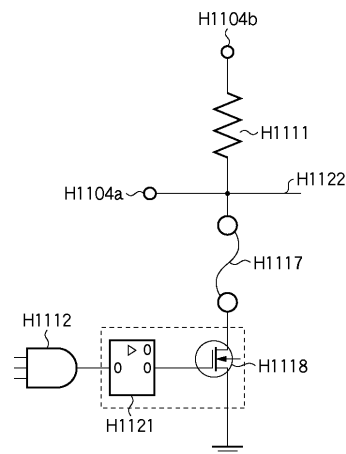
【図 10】



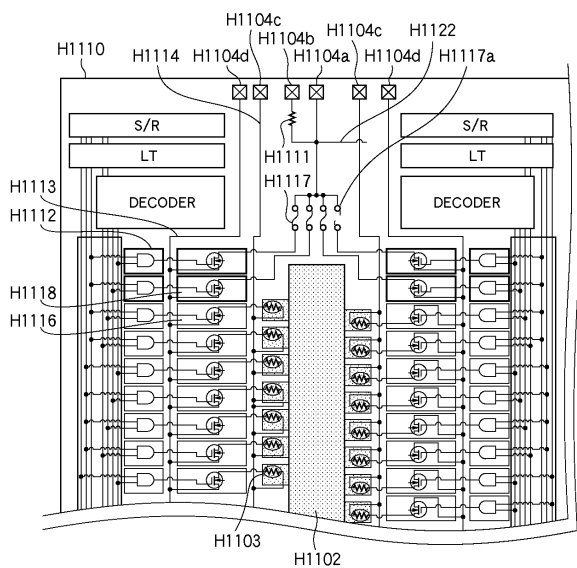
【図 1 1】



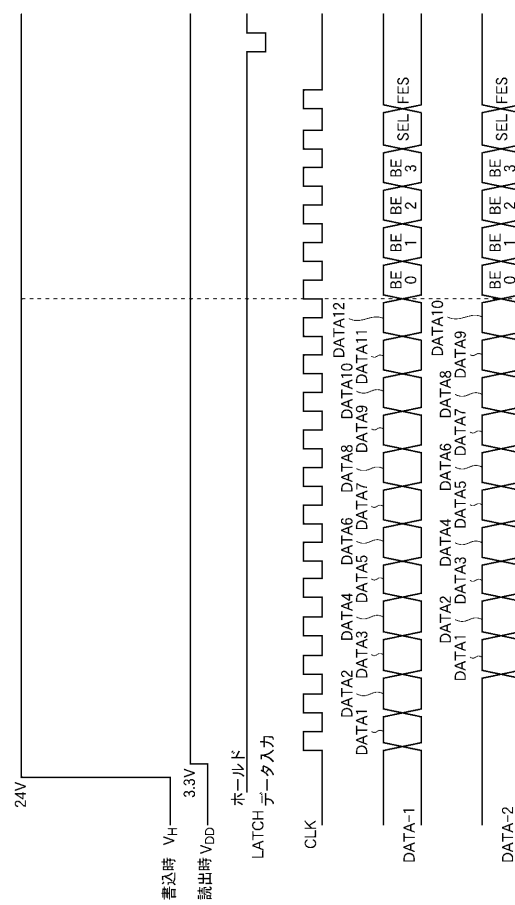
【図 1 2】



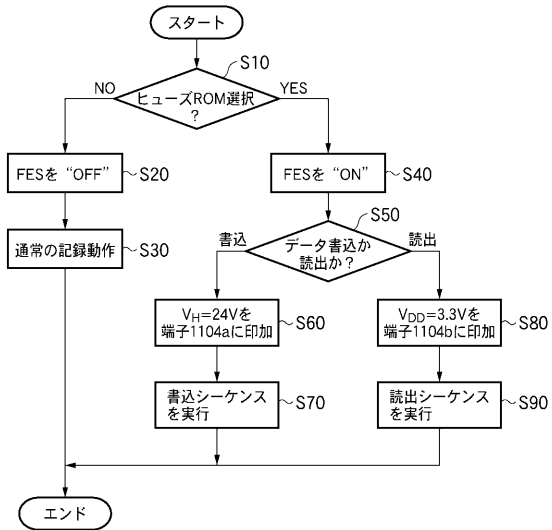
【図 1 3】



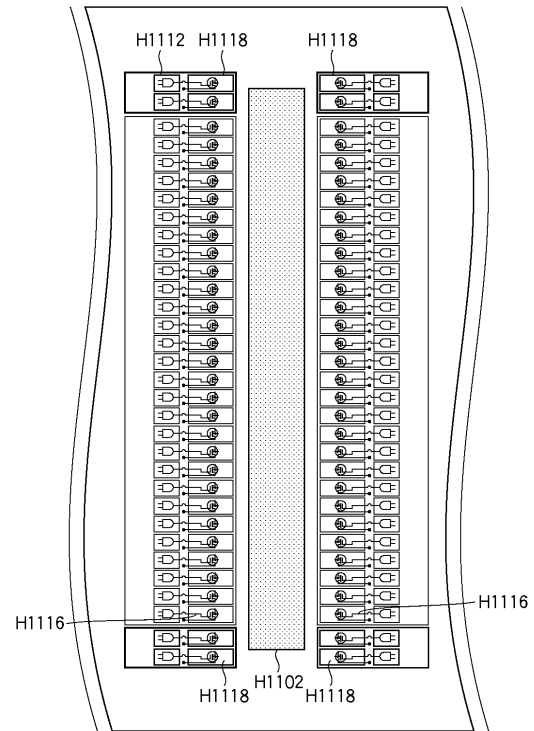
【図 1 4】



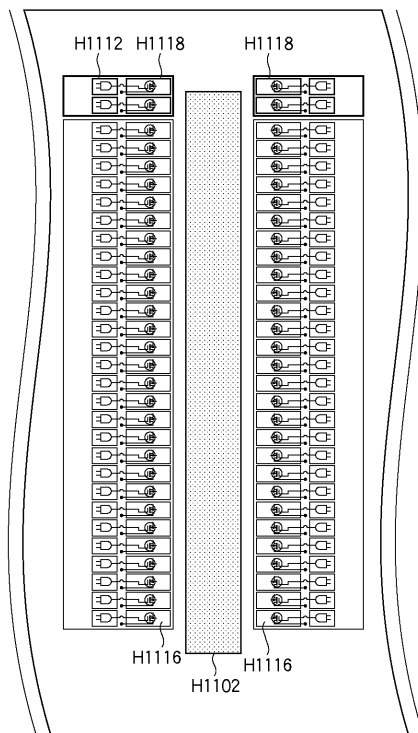
【図 15】



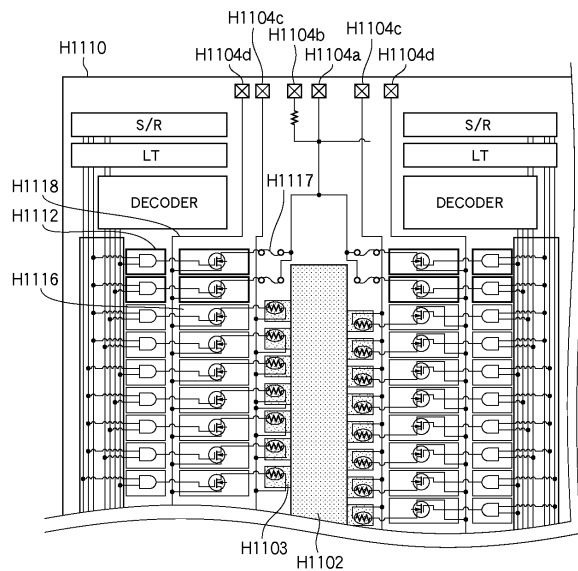
【図 16】



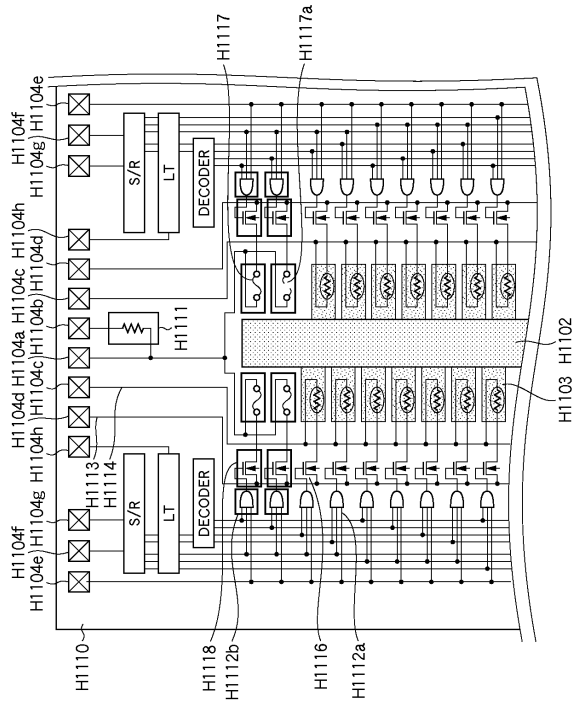
【図 17】



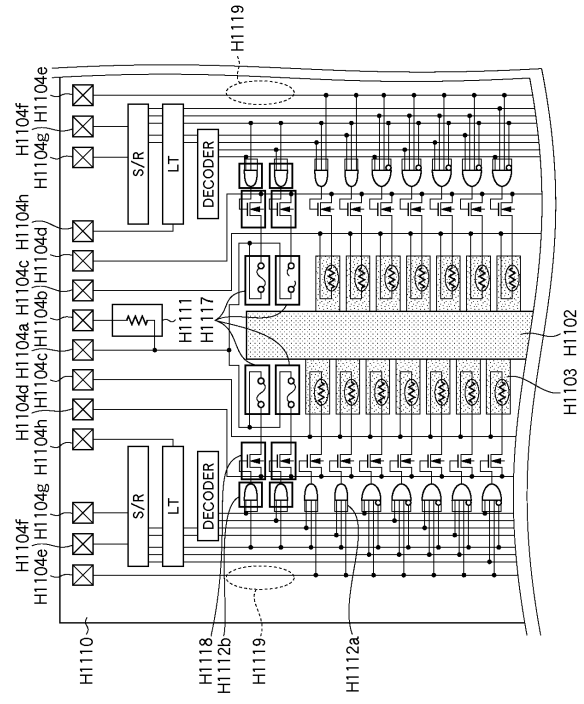
【図 18】



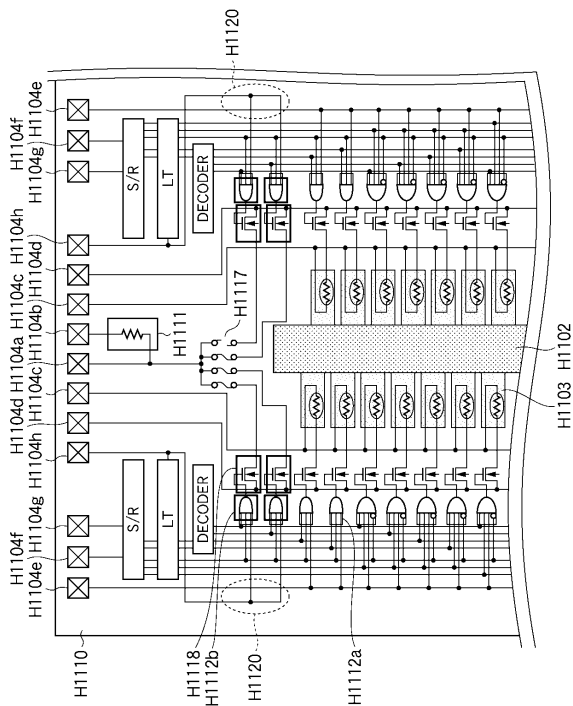
【図 19】



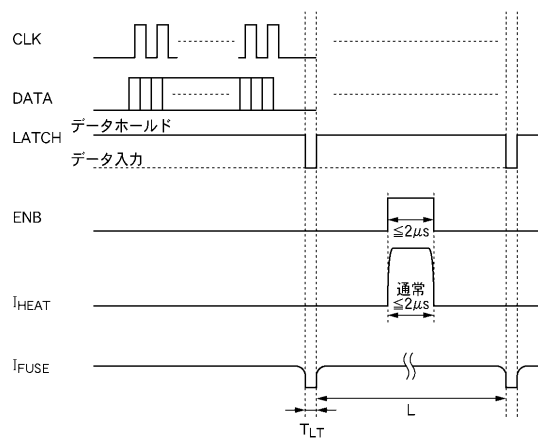
【図 20】



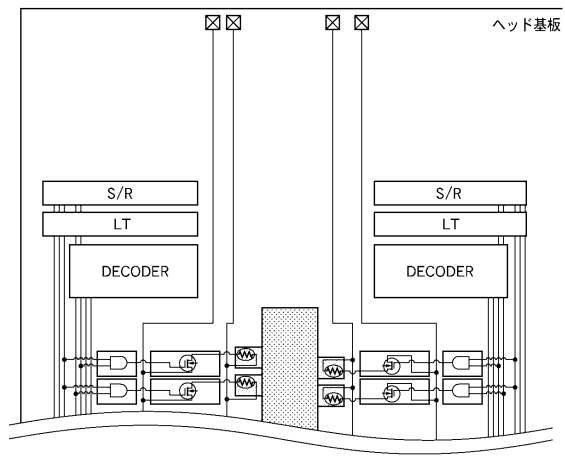
【図 21】



【図 22】



【図 23】



フロントページの続き

- (72)発明者 初井 琢也
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 今仲 良行
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 尾崎 照夫
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 東家 良行
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 塚本 丈二

- (56)参考文献 特開2000-198202(JP, A)
特開平6-957(JP, A)
特開平6-91877(JP, A)
特開平10-138482(JP, A)
特表平5-501684(JP, A)
特開昭62-288065(JP, A)

(58)調査した分野(Int.Cl., DB名)

B 4 1 J	2 / 0 5
B 4 1 J	2 / 0 1
B 4 1 J	2 / 3 4 5
B 4 1 J	2 / 4 4
B 4 1 J	2 / 4 5
B 4 1 J	2 / 4 5 5