



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 978355

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 03.02.81 (21) 3242631/18 -21

с присоединением заявки № -

(23) Приоритет -

Опубликовано 30.11.82. Бюллетень № 44

Дата опубликования описания 02.12.82

(51) М. Кл.³

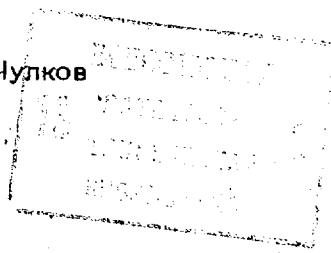
Н 03 К 23/00

(53) УДК 621.374.
.44(088.8)

(72) Авторы
изобретения

А.Д. Глыбовский, Е.П. Попова и В.А. Чулков

(71) Заявитель



(54) ДЕЛИТЕЛЬ ЧАСТОТЫ СЛЕДОВАНИЯ ИМПУЛЬСОВ НА 2^{n-1}

Изобретение относится к импульсной технике и может найти применение в системах синхронизации аппаратуры цифровой магнитной записи, в частности в устройствах записи сигналов сервоинформации.

Известен делитель частоты следования импульсов с нечетным коэффициентом деления, включающий в себя счетчики импульсов и логические вентили [1].

Однако известный делитель частоты имеет сложную структуру и скважность его выходных сигналов не равна двум.

Наиболее близким по технической сущности к предлагаемому является делитель частоты следования импульсов, содержащий счетчик импульсов, вход которого соединен с выходом первого элемента И, а выход - с первым входом элемента ИЛИ, второй вход которого соединен с выходом элемента И, а выход - с входом триггера, первый выход которого соединен с первым входом второ-

го элемента И, второй вход которого соединен с первым входом первого элемента И и входной шиной, при этом второй выход триггера соединен с вторым входом первого элемента И [2].

Недостаток известного устройства заключается в том, что оно не позволяет получить выходные импульсы со скважностью, равной двум.

Цель изобретения - получение выходных импульсов со скважностью, равной двум, при одновременном упрощении устройства.

С этой целью в делителе частоты следования импульсов на 2^{n-1} , содержащем n -разрядный счетчик импульсов, выход n -го разряда которого соединен с первым входом элемента ИЛИ, второй вход которого соединен с выходом элемента И, первый вход которого соединен с выходом триггера, а второй вход - с входной шиной, счетный вход n -разрядного счетчика импульсов соединен с входной шиной, обнуляющий вход -

с выходом элемента ИЛИ, а выходы остальных ($n-1$) разрядов - с соответствующими входами элемента И, выход которого соединен с первым входом триггера, второй вход которого соединен с первым входом элемента ИЛИ.

На фиг. 1 представлена структурная электрическая схема устройства; на фиг. 2 - временные диаграммы, поясняющие его работу.

Устройство содержит элемент ИЛИ 1, триггер 2, n -разрядный двоичный счетчик 3 импульсов, элемент И 4, входную шину 5, выходную шину 6.

Устройство работает следующим образом.

Пусть в исходном состоянии перед приходом первого входного импульса на шину 5 (фиг. 2а) триггер 2 сброшен (единичный уровень на инверсном выходе, фиг. 2ж), ($n-1$) младших разрядов счетчика (фиг. 2б, в) имеют единичное состояние, а n -й разряд (фиг. 2г) - нулевое. На выходе элемента И 4 при этом присутствует нулевой уровень, так как логический нуль в это время действует на шине 5 (пауза между импульсами). Уровень логического нуля обеспечивается и на выходе элемента ИЛИ 1, так как на ее обоих входах присутствуют логические нули. Пришедший первый импульс вызывает появление единичного уровня (фиг. 2д) на выходе элемента И 4 из-за совпадения единичных уровней на его входах. При этом триггер 2 переходит в противоположное состояние (логический нуль на инверсном выходе, фиг. 2ж), и из-за несовпадения единиц на входах элемента И 4 формирование единичного импульса на его выходе прекращается. Длительность этого импульса (фиг. 2д) равна сумме задержек срабатывания триггера 2 и элемента И 4. Этот же импульс проходит через элемент ИЛИ 1 (фиг. 2е) и сбрасывает счетчик 3 (логические нули на всех его выходах). Таким образом, по фронту первого входного импульса начинается формирование отрицательной полуволны напряжения на выходе.

При формировании отрицательной полуволны элемент И 4 не работает, так как нулевой уровень с шины 6 препятствует режиму совпадения на его входах. Счетчик 3 подсчитывает отрицательные перепады входных сигналов до тех пор, пока на выходе старшего

разряда не появится единичный уровень. При этом триггер 2 возвращается в исходное состояние с единичным уровнем на инверсном выходе, в исходное сброшенное состояние возвращается и счетчик 3, так как на выходе элемента ИЛИ 1 появляется импульс сброса (фиг. 2е). Длительность отрицательной полуволны выходного напряжения при этом составляет (фиг. 2ж).

$$\tau_{\text{вых}}^- = (2^{n-1} - 1)T_{\text{вх}} + \tau_{\text{вх}}^+, \quad (1)$$

где $T_{\text{вх}}$ - период входного сигнала;

$\tau_{\text{вх}}^+$ - продолжительность положительной полуволны,

а для случая, показанного на фиг. 2 ($n=3$), $\tau_{\text{вых}}^- = 3T_{\text{вх}} + \tau_{\text{вх}}^+$.

Далее формируется положительная полуволна выходного напряжения. Ее продолжительность складывается из времени, необходимого для приведения ($n-1$) младших разрядов счетчика 3 в единичное состояние, и продолжительности паузы между входными импульсами $T_{\text{вх}}$. Только после этого элементом И 4 фиксируется совпадение единичных уровней на всех его входах и возникающий на его выходе единичный импульс вновь переводит управляющий триггер 2 в состояние с нулевым уровнем на инверсном выходе, а также, пройдя через элемент ИЛИ 1, вновь сбрасывает счетчик 3. Таким образом, продолжительность положительной полуволны составляет

$$\tau_{\text{вых}}^+ = (2^{n-1} - 1)T_{\text{вх}} + \tau_{\text{вх}}^-, \quad (2)$$

а период выходного сигнала согласно (1) и (2) и с учетом равенства

$$\tau_{\text{вх}}^+ + \tau_{\text{вх}}^- = T_{\text{вх}}$$

равен

$$T_{\text{вых}} = \tau_{\text{вых}}^- + \tau_{\text{вых}}^+ = (2^n - 1)T_{\text{вх}}. \quad (3)$$

Скважность выходных сигналов, определяемая отношением

$$T_{\text{вых}} / \tau_{\text{вых}}^+, \text{ при } \tau_{\text{вх}}^+ = \tau_{\text{вх}}^-,$$

точно равна двум.

Предлагаемый делитель частоты выгодно отличается от прототипа более простой конструкцией и имеет скважность выходных сигналов, равную двум.

Формула изобретения

Делитель частоты следования импульсов на $2^n - 1$, содержащий n -разряд-

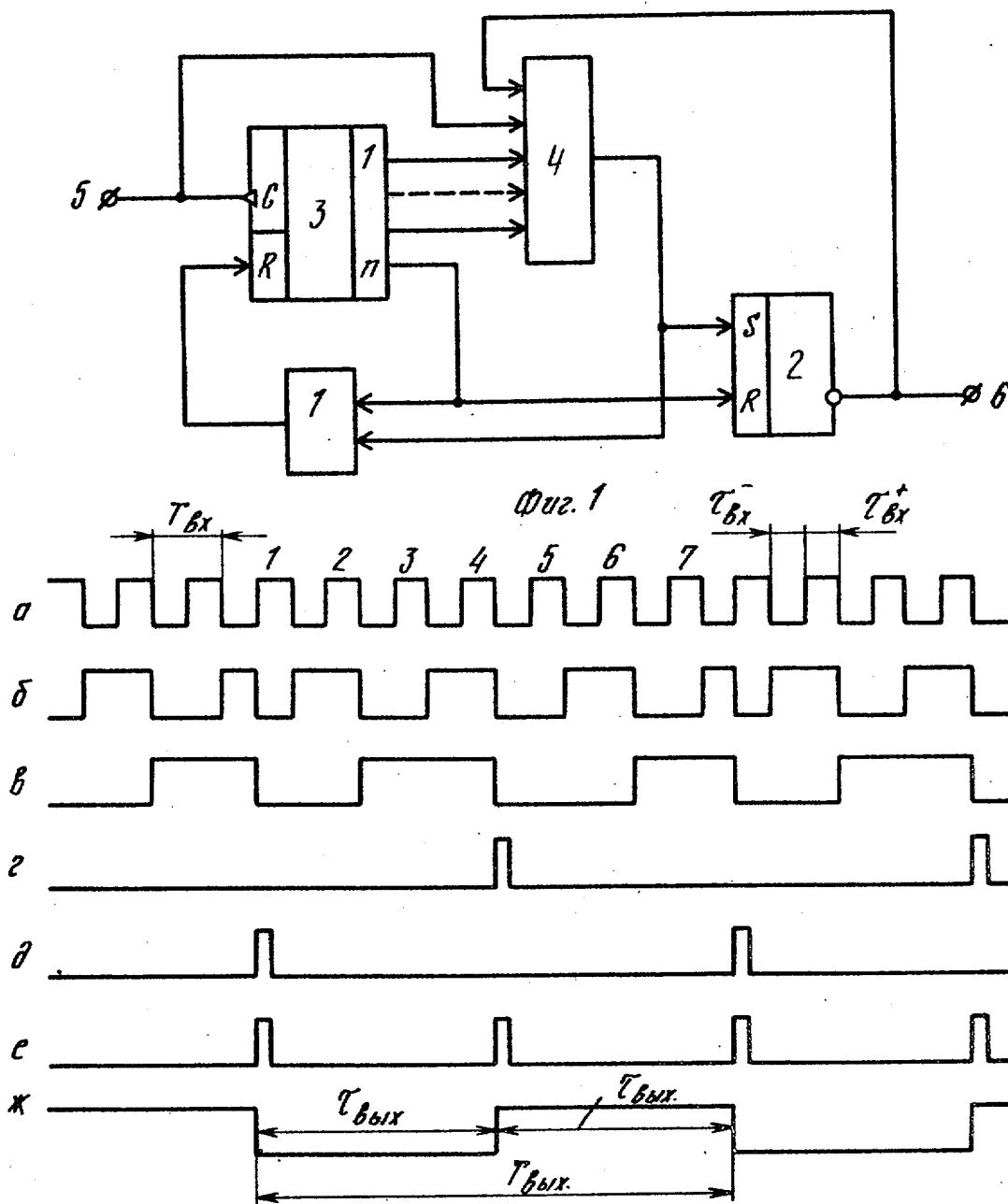
ный счетчик импульсов, выход n -го разряда которого соединен с первым входом элемента ИЛИ, второй вход которого соединен с выходом элемента И, первый вход которого соединен с выходом триггера, а второй вход - с входной шиной, отличающийся тем, что, с целью получения выходных импульсов со скважностью, равной двум, при одновременном упрощении устройства, счетный вход n -разрядного счетчика импульсов соединен с входной шиной, обнуляющий вход - с выходом эле-

мента ИЛИ, а выходы остальных $(n-1)$ разрядов - с соответствующими входами элемента И, выход которого соединен с первым входом триггера, второй вход которого соединен с первым входом элемента ИЛИ.

Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР № 410560, кл. Н 03 К 23/00, 1971.

2. Авторское свидетельство СССР по заявке № 2994579/18-21, кл. Н 03 К 23/00, 1980.



ВНИИПИ

Заказ 9241/75

Тираж 959

Подписное

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4