

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-169455  
(P2012-169455A)

(43) 公開日 平成24年9月6日(2012.9.6)

(51) Int.Cl. F I テーマコード (参考)  
**H O 1 L 21/60 (2006.01)**  
 H O 1 L 21/92 6 O 2 Q  
 H O 1 L 21/92 6 O 3 F  
 H O 1 L 21/92 6 O 3 A

審査請求 未請求 請求項の数 1 O L (全 9 頁)

(21) 出願番号 特願2011-29122 (P2011-29122)  
 (22) 出願日 平成23年2月14日 (2011.2.14)

(71) 出願人 000003207  
 トヨタ自動車株式会社  
 愛知県豊田市トヨタ町1番地  
 (74) 代理人 100070150  
 弁理士 伊東 忠彦  
 (72) 発明者 岩崎 真也  
 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内  
 (72) 発明者 吉野 晶史  
 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

(54) 【発明の名称】 半導体装置

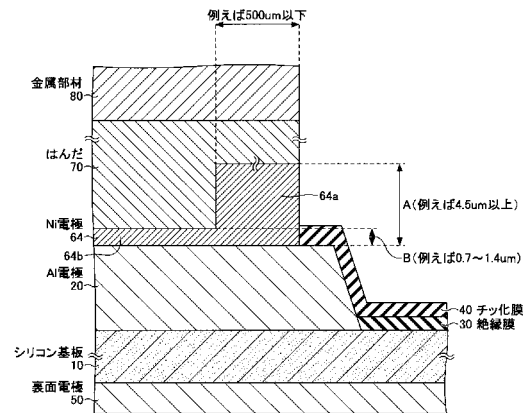
(57) 【要約】

【課題】本発明は、熱サイクルに起因して発生する横方向の応力により半導体素子のA l電極が破壊されることを防ぐとともに、N i膜の内部応力による半導体基板の反りを低減する半導体装置を提供することを目的とする。

【解決手段】半導体基板10の素子形成面上に第1の金属からなる第1電極20が形成され、該第1電極上に前記第1の金属よりヤング率が高い第2の金属からなる第2電極64が形成された半導体装置において、

前記第2電極の外周部領域64aの厚さAが、該外周部以外の領域64bの厚さBよりも厚いことを特徴とする。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

半導体基板の素子形成面上に第 1 の金属からなる第 1 電極が形成され、該第 1 電極上に前記第 1 の金属よりヤング率が大きい第 2 の金属からなる第 2 電極が形成された半導体装置において、

前記第 2 電極の外周部領域の厚さが、該外周部領域以外の領域の厚さよりも厚いことを特徴とする半導体装置。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、半導体装置に関する。

## 【背景技術】

## 【0002】

従来から、半導体基板の素子形成面上に、Al 電極が形成された半導体チップにおいて、Al 電極上に Ni メッキ層を形成し、熱応力による Al 電極破壊を防止するようにした技術が知られている（例えば、特許文献 1 参照）。

## 【先行技術文献】

## 【特許文献】

## 【0003】

【特許文献 1】特開 2005 - 347300 号公報

## 【発明の概要】

## 【発明が解決しようとする課題】

## 【0004】

しかしながら、上述の特許文献 1 に記載の構成では、Ni メッキ層の内部応力により、半導体チップに反りが生じ易いという問題があった。

## 【0005】

そこで、本発明は、熱サイクルに起因して発生する横方向の応力により半導体素子の Al 電極が破壊されることを防ぐとともに、Ni 膜の内部応力による半導体基板の反りを低減する半導体装置を提供することを目的とする。

## 【課題を解決するための手段】

## 【0006】

上記目的を達成するため、本発明の一態様に係る半導体装置は、半導体基板の素子形成面上に第 1 の金属からなる第 1 電極が形成され、該第 1 電極上に前記第 1 の金属よりヤング率が大きい第 2 の金属からなる第 2 電極が形成された半導体装置において、

前記第 2 電極の外周部領域の厚さが、該外周部領域以外の領域の厚さよりも厚いことを特徴とする。

## 【発明の効果】

## 【0007】

本発明によれば、半導体素子の電極の破損を防止しつつ、半導体基板の反りを低減させることができる。

## 【図面の簡単な説明】

## 【0008】

【図 1】本発明の実施例 1 に係る半導体装置の一例を示した概略構成図である。図 1 (A) は、実施例 1 に係る半導体装置の平面構成の一例を示したレイアウト図である。図 1 (B) は、実施例 1 に係る半導体装置の図 1 の A - A 断面における構成図である。

【図 2】実施例 1 に係る半導体装置の一例を示した断面構成拡大図である。

【図 3】実施例 1 に係る半導体装置の製造工程の一例を示したフロー図である。

【図 4】実施例 1 に係る半導体装置の製造方法の Ni 電極製造工程前半における断面構成を示した図である。

【図 5】実施例 1 に係る半導体装置の製造方法の Ni 電極製造工程後半における断面構成

10

20

30

40

50

を示した図である。

【図6】本発明の実施例2に係る半導体装置の製造方法の一例を示したフロー図である。

【図7】本発明の実施例3に係る半導体装置の製造方法の一例を示したフロー図である。

【図8】本発明の実施例4に係る半導体装置の一例を示した断面構成図である。

【図9】本発明の実施例5に係る半導体装置の一例を示した断面構成図である。

【発明を実施するための形態】

【0009】

以下、図面を参照して、本発明を実施するための形態の説明を行う。

【実施例1】

【0010】

図1は、本発明の実施例1に係る半導体装置の一例を示した概略構成図である。実施例1に係る半導体装置は、モールド型パッケージの半導体装置として構成されている。

【0011】

図1(A)は、実施例1に係る半導体装置の平面構成の一例を示したレイアウト図である。図1(A)において、実施例1に係る半導体装置は、半導体素子の表面の中央領域にAl(アルミニウム)電極20が形成され、外周部は、チツ化膜40で覆われた構成を有している。

【0012】

図1(B)は、実施例1に係る半導体装置の図1のA-A断面における断面構成を示した図である。図1(B)において、実施例1に係る半導体装置は、シリコン基板10と、Al電極20と、絶縁膜30と、チツ化膜40と、裏面電極50と、Ni(ニッケル)電極60と、はんだ70と、金属部材80とを備える。

【0013】

シリコン基板10の表面の中央寄りの領域にはAl電極20が形成され、外周部には絶縁膜30が形成されている。また、絶縁膜30の上面とAl電極20の側面を覆うように、チツ化膜40が形成されている。また、シリコン基板10の裏面には、裏面電極50が形成されている。Al電極20上には、上部電極60が形成されている。上部電極60は、Ti(チタン)膜61と、Ni膜62と、Au(金)膜63とから構成される。上部電極60の上には、はんだ70が形成されている。また、はんだ70の上には、金属部材80が設けられている。

【0014】

図1(B)において、シリコン基板10は、本実施例に係る半導体装置の駆動部又は動作部となる半導体素子を形成するための半導体基板である。Al電極20は、シリコン基板10上に形成された半導体素子と外部との導通を図るための電極である。絶縁膜30は、Al電極20を絶縁するための膜であり、チツ化膜40は、絶縁膜30を保護するための保護膜である。裏面電極50は、シリコン基板10に形成された半導体素子とシリコン基板10の裏面から導通を図るための電極であり、Al-Si合金、Ti、Ni、Au等の種々の金属又はこれらの合金から構成されてよい。上部電極60は、はんだ70の拡散を防ぎつつ、Al電極20とはんだ70上の金属部材80との導通を図るための電極である。Ni膜62は、はんだ70とAl電極20とを接合させる際の下地層として機能し、両者の接合を容易にする。Ti膜61は、はんだ70の拡散を防ぐバリア層として機能する膜である。Au膜63は、Ni膜62の表面が酸化することを防止し、はんだ70とNi膜62との接合を容易にするため、やはり下地層的に機能する膜である。はんだ70は、金属部材80を上部電極60上に接合するための接合手段である。金属部材80は、半導体素子の表面側の電極を構成する部材であり、例えば、リードフレーム、Cu(銅)ターミナル等が用いられる。

【0015】

図2は、実施例1に係る半導体装置の一例を示した断面構成拡大図である。図2の断面構成図は、図1(B)とほぼ同様であるが、上部電極60がNi電極64に置き換わっている点で異なっている。実際には、図1(B)に示したように、Ni膜62だけでなく、

10

20

30

40

50

Ti膜61やAu膜63も上部電極60に含まれる場合が多いが、Ti膜61及びAu膜63は、Ni膜62に比較して極めて薄く、無視できる厚さであり、上部電極60はNi膜62で構成されていると考えてよいので、図2においては、Al電極20の上にNi電極64のみが形成されている断面構成を示している。

【0016】

図2において、Ni電極64は、チツ化膜側の外周領域64aが厚く、それ以外の中央側領域64bは、外周領域64aの厚さよりも大幅に薄く構成されている。なお、Ni電極64の外周領域64aの厚さをAで表し、Ni電極64の中央側領域64bの厚さをBで表すものとする。Niは、Alよりもヤング率が3倍程度あり、Alよりも遙かに弾性の高い金属である。よって、熱サイクルに起因して、はんだ70が膨張収縮して変形した場合であっても、ヤング率の高いNi膜から形成されたNi電極64の厚く構成された外周領域64aで熱応力を吸収し、Al電極20の破壊を防止することができる。一方、あまりNi電極64の厚さが厚いと、シリコン基板10が薄板化され、例えば100 $\mu$ m程度の厚さに構成された場合には、Ni膜の内部応力から、シリコン基板10に反りが生じてしまう。そこで、本実施例に係る半導体装置においては、Ni電極64を、外周領域64a以外の中央側領域64bでは薄く構成することにより、シリコン基板10の反りを低減させている。

10

【0017】

このように、本実施例に係る半導体装置においては、Ni電極64の外周領域64aを厚く構成し、それ以外の中央側領域64bを薄く構成することにより、熱応力によるAl電極20の破損と、Ni膜の内部応力によるシリコン基板10の反りの双方を低減させることができる。

20

【0018】

なお、Ni電極64の外周領域64aの幅及び厚さA、中央側領域64bの厚さBは、外周領域64aの厚さAが中央側領域64bの厚さBより厚ければ、半導体素子の構成や材質により種々の設定とすることができるが、例えば、外周領域64aの幅を500 $\mu$ m以下、厚さAを4.5 $\mu$ m以上、中央側領域64bの厚さBを0.7 $\mu$ m~1.4 $\mu$ mとしてもよい。

【0019】

図3は、本発明の実施例1に係る半導体装置の製造工程の一例を示したフロー図である。なお、今まで説明したのと同様の構成要素については、同一の参照番号を付してその説明を省略するものとする。

30

【0020】

ステップ100においては、シリコン基板10に半導体素子の表面工程の加工を行い、Al電極20等を形成する。

【0021】

ステップ110においては、表面工程の加工後、シリコン基板10の裏面を研磨し、シリコン基板10を薄板化する。

【0022】

ステップ120では、半導体素子の裏面工程の加工を行い、裏面電極50を形成する。

40

【0023】

ステップ130では、Al電極20上に、膜厚BのNi電極64を積層して形成する。

【0024】

図4は、実施例1に係る半導体装置の製造方法のステップ130のNi電極製造工程前半における断面構成を示した図である。図4に示すように、Al電極20上に、厚さBの薄いNi電極64が形成される。なお、厚さBは、例えば、0.7~1.4 $\mu$ mであってよい。

【0025】

図3に戻る。ステップ140では、Al電極20の上の外周部領域64aのみに、膜厚Aの厚いNi電極64を形成する。

50

## 【0026】

図5は、実施例1に係る半導体装置の製造方法のステップ140のNi電極製造工程後半における断面構成を示した図である。図5に示すように、厚さBで形成されたNi電極64の上の、外周領域64aのみに厚さA ( $B < A$ )のNi電極64が形成されている。これにより、外周領域64aのみが厚く、その他の中央側領域64bは薄い形状のNi電極64が完成する。なお、厚さAは、例えば4.5  $\mu\text{m}$ 以上であってよく、外周領域64aの幅は、例えば500  $\mu\text{m}$ 以下であってよい。

## 【0027】

図3に戻る。ステップ150では、Ni電極64を、はんだ70を使用し、金属部材80と接合する。これにより、実施例1に係る半導体装置が完成する。

10

## 【0028】

このように、実施例1に係る半導体装置の製造方法によれば、簡素な製造工程により、Al電極20の破損とシリコン基板10の反りの双方を防止できる半導体装置を製造することができる。

## 【実施例2】

## 【0029】

図6は、本発明の実施例2に係る半導体装置の製造方法の一例を示したフロー図である。実施例2に係る半導体装置の製造方法では、製造工程は実施例1に係る半導体装置の製造方法と異なるが、製造して得られる半導体装置は、図1及び図2で説明した実施例1に係る半導体装置と同様である。

20

## 【0030】

図6において、ステップ100～ステップ120は、図3に示した実施例1に係る半導体装置の製造方法と同様であるので、同一のステップ番号を付してその説明を省略する。

## 【0031】

ステップ120で裏面電極50を形成した後、ステップ131では、Al電極20上の外周領域64aのみに膜厚Aの厚いNi電極64が形成される。

## 【0032】

ステップ141では、Al電極20上の外周領域64a以外の中央側領域64bに、膜厚BのNi電極64を形成する。これにより、Ni電極64が完成する。

## 【0033】

ステップ150では、Ni電極64が金属部材80とはんだ接合されるが、このステップは実施例1に係る半導体装置の製造方法と同様である。

30

## 【0034】

このように、Ni電極64の外周領域64aと、その他の中央側領域64bを、独立した工程で各々形成するようにしてもよい。

## 【実施例3】

## 【0035】

図7は、本発明の実施例3に係る半導体装置の製造方法の一例を示したフロー図である。実施例3に係る半導体装置の製造方法においても、製造の結果得られる半導体装置は、図1(B)及び図2に示した実施例1に係る半導体装置と同様である。

40

## 【0036】

図7において、ステップ100～ステップ120及びステップ150は、実施例1に係る半導体装置の製造方法と同様であるので、ステップ132とステップ142について説明する。

## 【0037】

ステップ120で裏面電極50を形成後、ステップ132においては、Al電極20上に厚さAのNi電極を形成する。これにより、Al電極20上の総ての領域に、Ni電極64の外側領域64aと同じ厚さでNi膜が形成される。

## 【0038】

ステップ142では、外周領域64a以外の中央側領域64bのNi電極64の膜厚が

50

厚さBとなるように、Ni電極64をエッチング加工する。エッチング加工は、ウェットエッチングでもよいし、ドライエッチングであってもよく、その加工方法は問わない。

【0039】

このように、実施例3に係る半導体装置の製造方法によれば、エッチング加工を用いて、本実施例に係る半導体装置を製造することができる。

【0040】

なお、実施例1～実施例3において、2つの加工工程により、Ni電極64を形成する例を挙げて説明したが、外側領域64aと中央側領域64bで、成膜レートを変化させることにより、1工程でNi電極64を形成することも可能である。

【0041】

このように、本実施例に係る半導体装置は、種々の製造方法により製造することができる。

【実施例4】

【0042】

図8は、本発明の実施例4に係る半導体装置の一例を示した断面構成図である。実施例4に係る半導体装置は、Ni電極65が、チツ化膜40の上を覆う構成である点で、実施例1に係る半導体装置と異なっている。その他の構成要素については、図1(B)及び図2で説明した実施例1に係る半導体装置と同様であるので、同一の参照符号を付してその説明を省略する。

【0043】

図8に示すように、実施例4に係る半導体装置においては、Ni電極65の外側領域65aの一部が、チツ化膜40の上を覆う構成となっている。そのため、Ni電極65の外側領域65aの厚い部分は、チツ化膜40を覆っている一部の領域の厚さが薄くなっている。しかしながら、Al電極20よりもヤング率の高いNi電極65は、全体としては厚さAを有し、十分に厚い領域を備えているので、熱応力の吸収には何ら問題は無い。また、中央側領域64bは、実施例1に係る半導体装置と同様の構成をしているので、シリコン基板10の反りを低減させることができる。

【0044】

このように、Ni電極65の形状は、厚さAの厚い外側領域65aと、厚さB( $B < A$ )の薄い中央側領域65bを備えていれば、種々の形状とすることができる。

【実施例5】

【0045】

図9は、本発明の実施例5に係る半導体装置の一例を示した断面構成図である。図9において、実施例5に係る半導体装置は、Ni電極66が、Al電極20を完全には覆っておらず、Ni電極66とチツ化膜40との間に隙間があり、隙間部分からAl電極20が露出している点で、実施例1及び実施例4に係る半導体装置とは異なっている。しかしながら、Al電極20よりもヤング率の高いNi電極66の形状自体は、外周領域66aが厚さAで厚く構成され、それ以外の中央側領域66bが厚さBで薄く構成されている点は、実施例1及び実施例4に係る半導体装置と同様である。また、Ni電極66の上に形成されたはんだ70、はんだ70の上に形成された金属部材80は、Ni電極66の外側端面66cと同じ端面を有している。

【0046】

このように、Ni電極66は、必ずしもAl電極20の表面を完全に覆わなくてもよい。はんだ70は、Ni電極66の外側端面66cと共通する端面を有し、Al電極20上には形成されていないので、はんだ70の拡散はAl電極20に及ぶことが無く、Ni電極66ははんだ70の拡散防止という役割を適切に果たしているからである。また、Ni電極66は、厚さAの厚い外周領域66aと、厚さBの薄い中央側領域66bを有するので、横方向の熱応力を外周領域66aで吸収するとともに、中央側領域66bではシリコン基板10に与えるNi電極66の内部応力の影響を最小限とし、シリコン基板10の反りを低減することができる。

10

20

30

40

50

## 【 0 0 4 7 】

なお、その他の構成要素は、実施例 1 に係る半導体装置と同様であるので、実施例 1 と同一の参照符号を付してその説明を省略する。

## 【 0 0 4 8 】

実施例 5 に係る半導体装置によれば、Ni 電極 6 6 が Al 電極 2 0 の表面を完全に覆っていないなくても、はんだ 7 0 の拡散を防止するとともに、Al 電極 2 0 の破損を防止し、シリコン基板 1 0 の反りを低減させることができる。

## 【 0 0 4 9 】

以上、本発明の好ましい実施例について詳説したが、本発明は、上述した実施例に制限されることはなく、本発明の範囲を逸脱することなく、上述した実施例に種々の変形及び置換を加えることができる。

10

## 【 産業上の利用可能性 】

## 【 0 0 5 0 】

本発明は、種々の半導体装置に利用することができ、例えば、モールド型パッケージの半導体装置に好適に利用することができる。

## 【 符号の説明 】

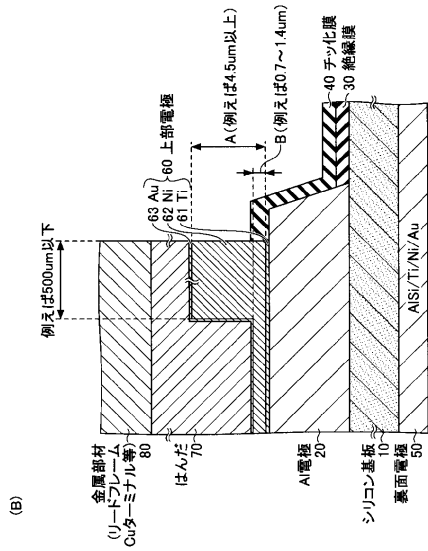
## 【 0 0 5 1 】

- 1 0 シリコン基板
- 2 0 Al 電極
- 3 0 絶縁膜
- 4 0 チッ化膜
- 5 0 裏面電極
- 6 0 上部電極
- 6 1 Ti 膜
- 6 2 Ni 膜
- 6 3 Au 膜
- 6 4、6 5、6 6 Ni 電極
- 6 4 a、6 5 a、6 6 a 外周領域
- 6 4 b、6 5 b、6 6 b 中央側領域
- 6 6 c 外側端面
- 7 0 はんだ
- 8 0 金属部材

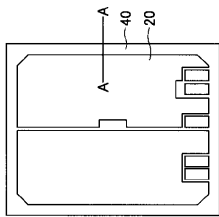
20

30

【 図 1 】

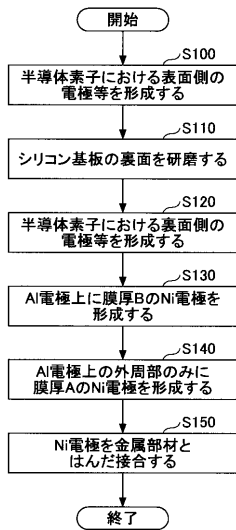


(B)

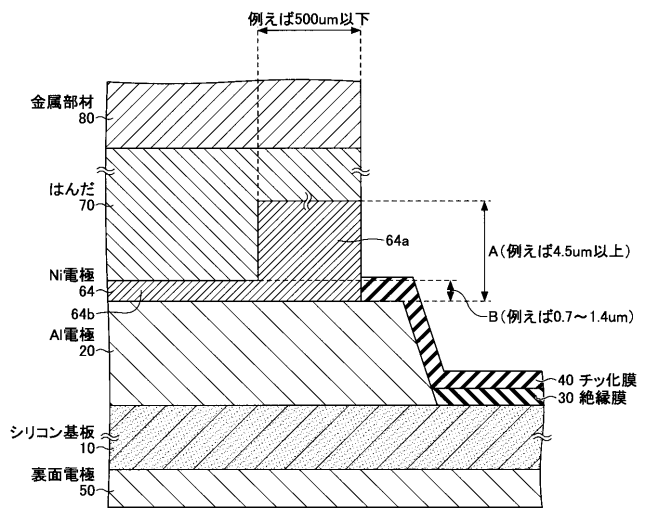


(A)

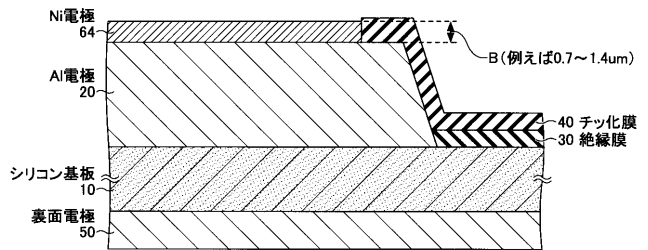
【 図 3 】



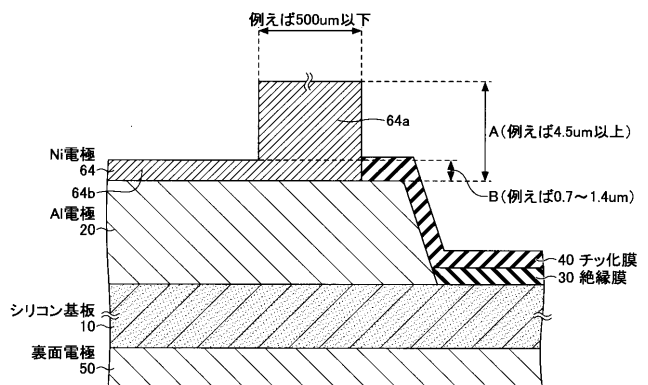
【 図 2 】



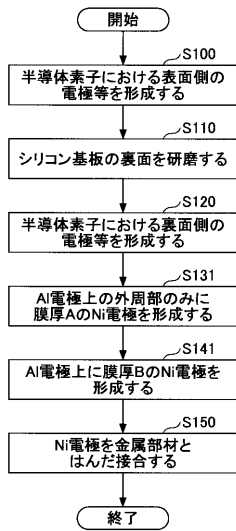
【 図 4 】



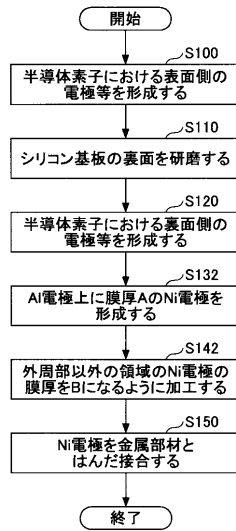
【 図 5 】



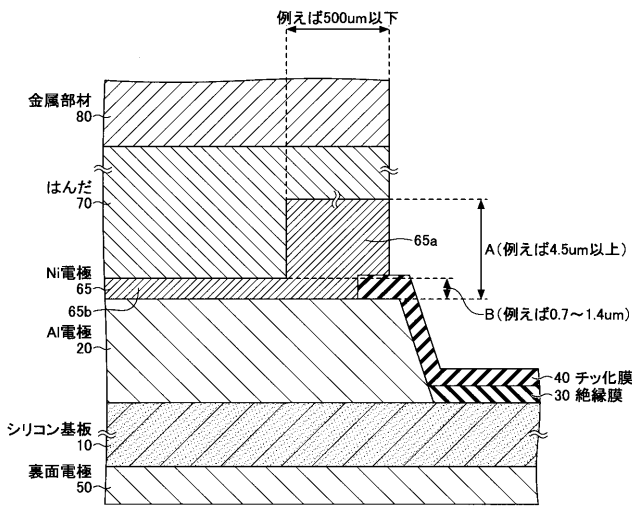
【 図 6 】



【 図 7 】



【 図 8 】



【 図 9 】

