

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2025年5月15日(15.05.2025)



(10) 国際公開番号

WO 2025/100348 A1

(51) 国際特許分類:
H10F 39/12 (2025.01)

奈川県厚木市旭町四丁目14番1号 ソニーセミ
コンダクタソリューションズ株式会社内 (JP).

(21) 国際出願番号: PCT/JP2024/039035

(22) 国際出願日: 2024年11月1日(01.11.2024)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2023-191688 2023年11月9日(09.11.2023) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 (JP).

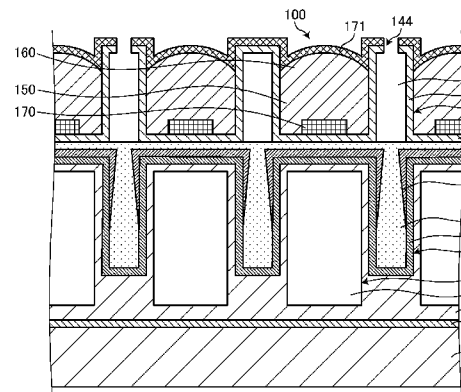
(72) 発明者: 昆野 優太 (KONNO, Yuta); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 (JP). 齊藤 廣志 (SAITO, Hiroshi); 〒2430014 神

(74) 代理人: 弁理士法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎ノ門ダイビルイースト (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(54) Title: PHOTODETECTION ELEMENT

(54) 発明の名称: 光検出素子



(57) Abstract: In the present invention, a light-blocking part in which gaps are utilized is disposed on pixels. This photodetection element includes pixels, on-chip lenses, and a light-blocking part. The pixels are each provided with: a photoelectric conversion part that is disposed on a semiconductor substrate and performs photoelectric conversion of incident light; and a color filter that allows, of the incident light, incident light having a prescribed wavelength to pass therethrough and enter the photoelectric conversion part. Each on-chip lens is disposed on a pixel, is constituted by a member that allows, of incident light, incident light having a prescribed wavelength to pass therethrough, has an incident surface for incident light, said incident surface being formed as a curved surface, and focuses the incident light having the prescribed wavelength so as to cause the same to enter the corresponding photoelectric conversion part via the corresponding color filter. The light-blocking part is disposed at the boundaries of the pixels adjacent to the color filters and includes wall sections and gaps formed inside the wall sections.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

(57) 要約: 空隙を使用する遮光部を画素に配置する。光検出素子は、画素と、オンチップレンズと、遮光部とを有する。画素は、半導体基板に配置されて入射光の光電変換を行う光電変換部及び入射光のうちの所定の波長の入射光を透過させて光電変換部に入射させるカラーフィルタを備える。オンチップレンズは、画素に配置されて、入射光のうちの所定の波長の入射光を透過する部材により構成されるとともに入射光の入射面が曲面に形成され、所定の波長の入射光を集光してカラーフィルタを介して光電変換部に入射させる。遮光部は、カラーフィルタに隣接する画素の境界に配置されて壁部及び当該壁部の内側に形成される空隙を備える。

明 細 書

発明の名称：光検出素子

技術分野

[0001] 本開示は、光検出素子に関する。

背景技術

[0002] 被写体を撮像する光検出素子（撮像素子）は、複数の画素が2次元行列状に配置されて構成される。この画素には、半導体基板に形成されて入射光の光電変換を行う光電変換部、入射光のうちの所定の波長の入射光を透過するカラーフィルタ及び入射光を光電変換部に集光するオンチップレンズ等が配置される。

[0003] このような撮像素子において、カラーフィルタをレンズ形状に構成した撮像素子（固体撮像素子）が提案されている（例えば、特許文献1参照）。この固体撮像素子は、カラーフィルタにより入射光の集光を行うため、オンチップレンズが不要となる。これにより、画素における半導体基板上的光学部材を低背化することができ、集光後の入射光の拡散を軽減することができる。また、隣接する画素同士の間には画素間遮光部が配置される。この画素間遮光部は、カラーフィルタより屈折率が低い部材により構成され、隣接する画素からの光の混入を防止する。この画素間遮光部には、例えば、空気を用いることができる。

先行技術文献

特許文献

[0004] 特許文献1：国際公開第2023/007796号

発明の概要

発明が解決しようとする課題

[0005] しかしながら、上記の従来技術では、空気により構成された画素間遮光部が開示されておらず、空気を使用する画素間遮光部を実現できないという問題がある。

[0006] そこで、本開示では、レンズ形状に構成されるカラーフィルタを使用する画素を備える光検出素子において、空気等による空隙を低屈折率部として使用する遮光部を画素間に配置する光検出素子を提案する。

課題を解決するための手段

[0007] 本開示に係る光検出素子は、半導体基板に配置されて入射光の光電変換を行う光電変換部及び上記入射光のうちの所定の波長の入射光を透過させて上記光電変換部に入射させるカラーフィルタを備える画素と、上記画素に配置されて、上記入射光のうちの所定の波長の入射光を透過する部材により構成されるとともに上記入射光の入射面が曲面に形成され、上記所定の波長の入射光を集光して上記カラーフィルタを介して上記光電変換部に入射させるオンチップレンズと、上記カラーフィルタに隣接する上記画素の境界に配置されて壁部及び当該壁部の内側に形成される空隙を備える遮光部とを有する。

図面の簡単な説明

[0008] [図1]本開示の実施形態に係る光検出装置の構成例を示す図である。
[図2]本開示の第1の実施形態に係る画素アレイ部の構成例を示す図である。
[図3]本開示の第1の実施形態に係る画素の構成例を示す図である。
[図4A]本開示の第1の実施形態に係る光検出素子の製造方法の一例を示す図である。
[図4B]本開示の第1の実施形態に係る光検出素子の製造方法の一例を示す図である。
[図4C]本開示の第1の実施形態に係る光検出素子の製造方法の一例を示す図である。
[図4D]本開示の第1の実施形態に係る光検出素子の製造方法の一例を示す図である。
[図4E]本開示の第1の実施形態に係る光検出素子の製造方法の一例を示す図である。
[図4F]本開示の第1の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図4G]本開示の第1の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図4H]本開示の第1の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図4I]本開示の第1の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図4J]本開示の第1の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図4K]本開示の第1の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図5]本開示の第2の実施形態に係る画素の構成例を示す図である。

[図6A]本開示の第2の実施形態に係る遮光膜の構成例を示す図である。

[図6B]本開示の第2の実施形態に係る遮光膜の構成例を示す図である。

[図6C]本開示の第2の実施形態に係る遮光膜の構成例を示す図である。

[図6D]本開示の第2の実施形態に係る遮光膜の構成例を示す図である。

[図6E]本開示の第2の実施形態に係る遮光膜の構成例を示す図である。

[図6F]本開示の第2の実施形態に係る遮光膜の構成例を示す図である。

[図7A]本開示の第2の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図7B]本開示の第2の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図8]本開示の第3の実施形態に係る画素の構成例を示す図である。

[図9]本開示の第4の実施形態に係る画素の構成例を示す図である。

[図10]本開示の第4の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図11]本開示の第5の実施形態に係る画素の構成例を示す図である。

[図12]本開示の第6の実施形態に係る画素アレイ部の構成例を示す図である。
。

[図13]本開示の第6の実施形態に係る画素の構成例を示す図である。

[図14A]本開示の第6の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図14B]本開示の第6の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図14C]本開示の第6の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図14D]本開示の第6の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図14E]本開示の第6の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図14F]本開示の第6の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図15]本開示の第7の実施形態に係る画素の構成例を示す図である。

[図16A]本開示の第7の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図16B]本開示の第7の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図16C]本開示の第7の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図16D]本開示の第7の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図16E]本開示の第7の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図16F]本開示の第7の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図16G]本開示の第7の実施形態に係る光検出素子の製造方法の一例を示す図である。

[図17]本開示の第8の実施形態に係る画素の構成例を示す図である。

[図18]本開示の第8の実施形態に係る画素の他の構成例を示す図である。

[図19]電子機器に搭載される撮像装置の構成例を示すブロック図である。

[図20]車両制御システムの概略的な構成例を示すブロック図である。

[図21]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0009] 以下に、本開示の実施形態について図面に基づいて詳細に説明する。説明は、以下の順に行う。なお、以下の各実施形態において、同一の部位には同一の符号を付することにより重複する説明を省略する。

1. 第1の実施形態

2. 第2の実施形態

3. 第3の実施形態

4. 第4の実施形態

5. 第5の実施形態

6. 第6の実施形態

7. 第7の実施形態

8. 第8の実施形態

9. 電子機器の構成

10. 移動体への応用例

[0010] (1. 第1の実施形態)

[光検出装置の構成]

図1は、本開示の実施形態に係る光検出素子の構成例を示す図である。同図は、光検出素子1の構成例を表すブロック図である。光検出素子1は、被写体の画像データを構成する画素信号を生成して出力する半導体素子である。光検出素子1は、画素アレイ部10と、垂直駆動部20と、カラム信号処理部30と、制御部40とを備える。

[0011] 画素アレイ部10は、複数の画素100が配置されて構成されたものである。同図の画素アレイ部10は、複数の画素100が2次元行列の形状に配

列される例を表したものである。ここで、画素１００は、入射光の光電変換を行う光電変換部を備え、照射された入射光に基づいて被写体の画素信号を生成するものである。この光電変換部には、例えば、フォトダイオードを使用することができる。また、画素１００には、上述の光電変換部により生成された電荷に基づいて画素信号を生成する画素回路が配置される。それぞれの画素１００には、信号線１１及び１２が配線される。画素１００は、信号線１１により伝達される制御信号に制御されて画素信号を生成し、信号線１２を介して生成した画素信号を出力する。なお、信号線１１は、２次元行列の形状の行毎に配置され、１行に配置された複数の画素１００に共通に配線される。信号線１２は、２次元行列の形状の列毎に配置され、１列に配置された複数の画素１００に共通に配線される。

[0012] 垂直駆動部２０は、上述の画素１００の制御信号を生成するものである。同図の垂直駆動部２０は、画素アレイ部１０の２次元行列の行毎に制御信号を生成し、信号線１１を介して順次出力する。

[0013] カラム信号処理部３０は、画素１００により生成された画素信号の処理を行うものである。同図のカラム信号処理部３０は、信号線１２を介して伝達される画素アレイ部１０の１行に配置された複数の画素１００からの画素信号の処理を同時に行う。この処理として、例えば、画素１００により生成されたアナログの画素信号をデジタルの画素信号に変換するアナログデジタル変換や画素信号のオフセット誤差を除去する相関二重サンプリング（ＣＤＳ：Correlated Double Sampling）を行うことができる。処理後の画素信号は、光検出素子１の外部の回路等に対して出力される。

[0014] 制御部４０は、垂直駆動部２０及びカラム信号処理部３０を制御するものである。同図の制御部４０は、信号線４１及び４２を介して制御信号をそれぞれ出力して垂直駆動部２０及びカラム信号処理部３０を制御する。

[0015] [画素アレイ部の構成]

図２は、本開示の第１の実施形態に係る画素アレイ部の構成例を示す図である。同図は、画素アレイ部１０の構成例を表す平面図である。前述のよう

に、画素アレイ部10は、複数の画素100が2次元行列状に配置されて構成される。

[0016] 画素100の入射光の入射面側には、オンチップレンズ160が配置される。この、オンチップレンズ160は、入射光を集光するとともに所定の波長の入射光を透過する。オンチップレンズ160に付された文字は、透過する入射光の種類を表したものである。具体的には、「R」は赤色光を表し、「G」は緑色光を表し、「B」は青色光を表す。図2の画素アレイ部10は、2行2列の画素100に同色の入射光に対応するオンチップレンズ160がそれぞれ配置される例を表したものである。また、画素アレイ部10は、この2行2列の画素100群がベイヤー配列に配置される例を表したものである。

[0017] オンチップレンズ160の下層には、カラーフィルタ150（不図示）が配置される。このカラーフィルタ150の底部に下地材170が配置される。図2の破線の円は下地材170を表す。この下地材170を配置することにより、オンチップレンズ160の表面を曲面に構成することができる。

[0018] 画素100の境界には遮光部140が配置される。この遮光部140は、画素100同士の間配置され、隣接する画素100からの光の混入を防ぐものである。隣接する画素100からの光が混入する場合、クロストークや混色を生じ、画像データの画質が低下する。遮光部140を配置することにより、クロストーク等を軽減することができる。後述するように、遮光部140は、壁状に構成されるとともに中空形状に構成される。また、遮光部140には、開口部144が配置される。この開口部144は、遮光部140を中空形状にする際に遮光部140の内部に配置された仮壁部149（不図示）を除去するために使用される。遮光部140の製造方法の詳細については後述する。

[0019] [画素の構成]

図3は、本開示の第1の実施形態に係る画素の構成例を示す図である。同図は、画素100の構成例を表す断面図である。なお、同図は、図2のA－

A' 線に沿った断面図である。画素 100 は、半導体基板 110 と、配線領域 120 と、平坦化膜 134 と、遮光部 140 と、カラーフィルタ 150 と、オンチップレンズ 160 と、下地材 170 と、反射防止膜 171 とを備える。

[0020] 半導体基板 110 は、画素 100 の光電変換部 101 や画素回路の素子が形成される半導体の基板である。この半導体基板 110 は、シリコン (Si) により構成することができる。図 3 の半導体基板 110 は、便宜上、p 型のウェル領域を構成するものと想定する。このウェル領域に n 型又は p 型の半導体領域を配置することにより、素子を形成することができる。白抜きの矩形が半導体領域を表す。図 3 には、光電変換部 101 を構成する n 型の半導体領域 111 を記載した。半導体領域 111 と周囲のウェル領域との界面の p n 接合がフォトダイオードを構成する。

[0021] 半導体基板 110 の表側の表面には絶縁膜 119 を介して配線領域 120 が配置される。この配線領域 120 は、画素 100 の素子に信号等を伝達する配線が配置される領域である。

[0022] 半導体基板 110 の裏側の表面には、平坦化膜 134 が配置される。この平坦化膜 134 は、半導体基板 110 の裏側の表面を平坦化するものである。平坦化膜 134 は、例えば、酸化シリコン (SiO_x)、窒化シリコン (SiN) 及び酸窒化シリコン (SiON) により構成することができる。

[0023] また、画素 100 の境界の半導体基板 110 の領域には、分離部 133 が配置される。この分離部 133 は、画素 100 同士を絶縁するものである。分離部 133 は、例えば、酸化シリコン (SiO_x)、窒化シリコン (SiN) 及び酸窒化シリコン (SiON) により構成することができる。分離部 133 は、半導体基板 110 に形成された溝状の凹部 130 に SiO_x 等を配置することにより形成することができる。なお、分離部 133 は、平坦化膜 134 と同じ材料により構成することができる。

[0024] 凹部 130 の壁面を含む半導体基板 110 の裏側の表面には、ピニング層 131 を配置することができる。このピニング層 131 は、半導体基板 11

0の界面準位に起因する暗電流の発生を抑制するものである。ピニング層131は、負の固定電荷を有する高誘電体材料により構成することができる。ピニング層131は、例えば、酸化ハフニウム (HfO_2)、酸化ジルコニウム (ZrO_2)、酸化アルミニウム (Al_2O_3)、酸化タンタル (Ta_2O_5)、酸化チタン (TiO_2)、酸化マグネシウム (MgO) 及び酸化イットリウム (Y_2O_3) 等により構成することができる。

[0025] また、凹部130の壁面を含む半導体基板110の裏側の表面には、反射防止層132を配置することもできる。この反射防止層132は、ピニング層131に隣接して配置される。反射防止層132は、ピニング層131を形成する高誘電体材料の屈折率よりも屈折率が小さい絶縁性材料により構成することができる。反射防止層132は、例えば、酸化タンタル (Ta_2O_5) により構成することができる。

[0026] カラーフィルタ150は、画素100の入射光のうちの所定の波長の入射光を透過するものである。前述したオンチップレンズ160と同様に、カラーフィルタ150は、赤色光、緑色光及び青色光に対応するカラーフィルタ150の何れかが画素100に配置される。このカラーフィルタ150は、所定の波長の光を透過する顔料等を含む樹脂により構成することができる。

[0027] 遮光部140は、カラーフィルタ150に隣接する画素100の境界に配置されて入射光を遮光するものである。この遮光部140は、中空構造に構成される。具体的には、遮光部140は、壁部142及び当該壁部142の内側に形成される空隙143を備える。図3の遮光部140は、平坦化膜134が壁部の一部を構成する。空隙143には、空気等のガスが充填される。空気は、屈折率がカラーフィルタ150を構成する部材より小さいため、入射光は遮光部140により反射される。これにより、隣接する画素100への入射光の混入を防ぐことができる。

[0028] カラーフィルタ150の底部には絶縁膜141が配置される。この絶縁膜141は、壁部142と同じ部材により構成され、壁部142と同時に形成される。

[0029] オンチップレンズ160は、所定の波長の入射光を集光してカラーフィルタ150を介して光電変換部101に入射させるものである。このオンチップレンズ160は、カラーフィルタ150と同様に入射光のうちの所定の波長の入射光を透過する部材により構成される。更に、このオンチップレンズ160は、入射光の入射面が曲面に形成される。オンチップレンズ160は、所定の波長の光を透過する顔料等を含む樹脂により構成することができる。画素100には、同じ波長の入射光を透過するオンチップレンズ160及びカラーフィルタ150を配置することができる。また、オンチップレンズ160は、カラーフィルタ150に隣接して配置することができる。

[0030] また、図3のオンチップレンズ160は、カラーフィルタ150と一体に形成される例を表したものである。図3のカラーフィルタ150の底部の絶縁膜141に隣接して下地材170が配置される。この下地材170は、半導体基板110の法線方向から見てカラーフィルタ150のサイズより小さいサイズに構成される。下地材170は、オンチップレンズ160の表面形状を制御するために使用される。すなわち、下地材170を配置することにより、オンチップレンズ160の表面を凸形状の曲面にすることができる。下地材170の高さは、遮光部140の高さ以下に構成される。また、下地材170は、半導体基板110と同等以下の屈折率の部材、例えば、二酸化ケイ素(SiO_2)により構成することができる。

[0031] 反射防止膜171は、オンチップレンズ160及び遮光部140の表面に配置されて入射光の反射を防止するものである。この反射防止膜171は、例えば、 SiO_2 により構成することができる。

[0032] [光検出素子の製造方法]

図4A-4Kは、本開示の第1の実施形態に係る光検出素子の製造方法の一例を示す図である。図4A-4Kは、光検出素子1のうちの画素100の部分の製造工程の一例を表す図である。なお、図4A-4Kにおいては、配線領域120等の記載を省略している。

[0033] まず、半導体基板110に素子の半導体領域を形成する。次に、半導体基

板 1 1 0 の表側の表面に配線領域 1 2 0 を配置する。次に、半導体基板 1 1 0 の裏側の表面から凹部 1 3 0 を形成し、ピニング層 1 3 1 及び反射防止層 1 3 2 を配置する。次に、分離部 1 3 3 及び平坦化膜 1 3 4 を配置する（図 4 A）。

[0034] 次に、半導体基板 1 1 0 の裏面側に仮壁部 1 4 9 の材料膜 4 0 0 を配置する。この材料膜 4 0 0 は、例えば、非晶質シリコンや銅含有アルミニウム（ AlCu ）により構成することができる。

[0035] 次に、材料膜 4 0 0 の上にレジスト 4 0 1 を配置する。このレジスト 4 0 1 には、遮光部 1 4 0 を形成する領域以外の領域に開口部 4 0 2 が配置される（図 4 C）。

[0036] 次に、レジスト 4 0 1 をマスクとして使用して材料膜 4 0 0 のエッチングを行い、仮壁部 1 4 9 を形成する（図 4 D）。

[0037] 次に、仮壁部 1 4 9 の表面を含む、半導体基板 1 1 0 の裏面側に絶縁物の膜を成膜し、絶縁膜 1 4 1 及び壁部 1 4 2 を形成する（図 4 E）。

[0038] 次に、仮壁部 1 4 9 の間の絶縁膜 1 4 1 の上に、下地材 1 7 0 を配置する（図 4 F）。これは、半導体基板 1 1 0 の裏面側に下地材 1 7 0 の材料膜を配置し、不要な部分をエッチングして除去することにより行うことができる。

[0039] 次に、仮壁部 1 4 9 の間に、カラーフィルタ 1 5 0 及びオンチップレンズ 1 6 0 を配置する（図 4 G）。下地材 1 7 0 の作用により、オンチップレンズ 1 6 0 の表面が曲面形状となる。

[0040] 次に、オンチップレンズ 1 6 0 及び遮光部 1 4 0 の表面に反射防止膜 1 7 1 を配置する（図 4 H）。反射防止膜 1 7 1 には、ALD (Atomic Layer Deposition) により成膜した SiO_2 膜を適用することができる。

[0041] 次に、レジスト 4 0 3 を配置する（図 4 I）。このレジスト 4 0 3 には、開口部 1 4 4 を形成する領域に開口部 4 0 4 が配置される。

[0042] 次に、レジスト 4 0 3 をマスクとして使用して反射防止膜 1 7 1 及び壁部 1 4 2 のエッチングを行い、開口部 1 4 4 を形成する（図 4 J）。開口部 1

４４にて仮壁部１４９が露出することとなる。

[0043] 次に、開口部１４４を介して仮壁部１４９のエッチングを行う。これにより、空隙１４３が形成され、遮光部１４０が形成される（図４Ｋ）。なお、仮壁部１４９のエッチングには、ウェットエッチング又はドライエッチングを適用することができる。以上の工程により、画素１００を製造することができる。

[0044] なお、光検出素子１の構成は、この例に限定されない。例えば、画素１００の反射防止膜１７１を省略することもできる。また、反射防止層１３２を省略することもできる。

[0045] このように、本開示の第１の実施形態の光検出素子１は、空隙１４３を含む遮光部１４０が画素１００のカラーフィルタ１５０及びオンチップレンズ１６０に隣接して配置される。これにより、所定の波長の入射光を集光するオンチップレンズ１６０を有する画素１００におけるクロストークや混色を低減することができる。

[0046] （２．第２の実施形態）

上述の第１の実施形態の光検出素子１は、空隙１４３を有する遮光部１４０を備えていた。これに対し、本開示の第２の実施形態の光検出素子１は、遮光部１４０に遮光膜を配置する点で、上述の第１の実施形態と異なる。

[0047] [画素の構成]

図５は、本開示の第２の実施形態に係る画素の構成例を示す図である。同図は、図３と同様に、画素１００の構成例を表す断面図である。同図の画素１００は、遮光膜１４５を更に備える点で、図３の画素１００と異なる。

[0048] 遮光膜１４５は、遮光部１４０の空隙１４３の底部に配置されて入射光を遮光するものである。この遮光膜１４５は、光を吸収する部材又は光を反射する部材により構成することができる。例えば、遮光膜１４５は、チタン（Ti）、窒化チタン（TiN）、タンタル（Ta）及び窒化タンタル（Ta₂N₃）の単層膜やこれらの材料の積層膜により構成することができる。この遮光膜１４５を配置することにより、遮光部１４０における遮光能力を向上さ

せることができる。

[0049] [遮光膜の構成]

図6A－6Fは、本開示の第2の実施形態に係る遮光膜の構成例を示す図である。図6A－6Fは、遮光膜145のバリエーションを表す断面図である。

[0050] 図6Aは、空隙143と略同じ幅に構成される遮光膜145の例を表したものである。図6Bは、空隙143より狭い幅に構成される遮光膜145の例を表したものである。図6Cは、空隙143よりも広い幅に構成される遮光膜145の例を表したものである。

[0051] 図6Dは、底面がカラーフィルタ150の底面と同じ半導体基板110の表面からの高さに構成される遮光膜145の例を表したものである。図6Eは、底面がカラーフィルタ150の底面より上側に構成される遮光膜145の例を表したものである。図6Fは、底面がカラーフィルタ150の底面より下側に構成される遮光膜145の例を表したものである。

[0052] [光検出素子の製造方法]

図7A及び7Bは、本開示の第2の実施形態に係る光検出素子の製造方法の一例を示す図である。図7A及び7Bは、光検出素子1のうちの画素100の部分の製造工程の一例を表す図である。

[0053] まず、図4Aの工程を実行する。次に、半導体基板110の裏面側に遮光膜145の材料膜405及び仮壁部149の材料膜400を順に積層する（図7A）。

[0054] 次に、材料膜405及び材料膜400のエッチングを行って、遮光膜145及び仮壁部149を形成する（図7B）。その後、図4E－4Kの工程を実行することにより、遮光膜145を有する画素100を製造することができる。

[0055] 上述した以外の光検出素子1の構成は本開示の第1の実施形態における光検出素子1の構成と同様であるため、説明を省略する。

[0056] このように、本開示の第2の実施形態の光検出素子1は、遮光部140に

遮光膜 145 を配置することにより、遮光部 140 の遮光能力を向上させることができる。

[0057] (3. 第3の実施形態)

上述の第1の実施形態の光検出素子1は、画素100にオンチップレンズ160及びカラーフィルタ150が配置されていた。これに対し、本開示の第3の実施形態の光検出素子1は、オンチップレンズ160及びカラーフィルタ150を封止する封止膜を備える点で、上述の第1の実施形態と異なる。

[0058] [画素の構成]

図8は、本開示の第3の実施形態に係る画素の構成例を示す図である。同図は、図3と同様に、画素100の構成例を表す断面図である。同図の画素100は、第1の封止膜172及び第2の封止膜173を備える点で、図3の画素100と異なる。

[0059] 第1の封止膜172は、オンチップレンズ160の入射面側に配置されてオンチップレンズ160を封止するものである。また、第1の封止膜172は、遮光部140の表面側にも配置される例を表したものである。第1の封止膜172を配置することにより、オンチップレンズ160への水分の侵入を軽減することができる。

[0060] また、第2の封止膜173は、遮光部140の壁部142の内側に配置されてカラーフィルタ150を封止するものである。第2の封止膜173を配置することにより、空隙143を介したカラーフィルタ150への水分の侵入を軽減することができる。第1の封止膜172及び第2の封止膜173は、 Al_2O_3 やSiNにより構成することができる。

[0061] 第1の封止膜172及び第2の封止膜173を有する画素100の製造方法について説明する。まず、図4A～4Kの工程を実行する。次に、第1の封止膜172及び第2の封止膜173の材料膜を半導体基板110の裏面側に成膜する。これにより、反射防止膜171の表面側に第1の封止膜172が形成される。同時に、開口部144を介して遮光部140の内側に第2の

封止膜 173 が形成される。

[0062] 上述した以外の光検出素子 1 の構成は本開示の第 1 の実施形態における光検出素子 1 の構成と同様であるため、説明を省略する。

[0063] このように、本開示の第 3 の実施形態の光検出素子 1 は、第 1 の封止膜 172 及び第 2 の封止膜 173 を配置してオンチップレンズ 160 及びカラーフィルタ 150 を封止する。これにより、水分の侵入によるオンチップレンズ 160 及びカラーフィルタ 150 の劣化を軽減する構成することができる。

[0064] (4. 第 4 の実施形態)

上述の第 3 の実施形態の光検出素子 1 は、第 1 の封止膜 172 及び第 2 の封止膜 173 を備えていた。これに対し、本開示の第 4 の実施形態の光検出素子 1 は、カラーフィルタ 150 の底面及び側面に隣接する封止膜を備える点で、上述の第 3 の実施形態と異なる。

[0065] [画素の構成]

図 9 は、本開示の第 4 の実施形態に係る画素の構成例を示す図である。同図は、図 8 と同様に、画素 100 の構成例を表す断面図である。同図の画素 100 は、第 1 の封止膜 172 及び第 2 の封止膜 173 の代わりに第 3 の封止膜 174 を備える点で、図 8 の画素 100 と異なる。

[0066] 第 3 の封止膜 174 は、オンチップレンズ 160 及びカラーフィルタ 150 の側面及び底面の近傍に配置されてオンチップレンズ 160 及びカラーフィルタ 150 を封止するものである。第 3 の封止膜 174 を配置することにより、オンチップレンズ 160 及びカラーフィルタ 150 への水分の侵入を軽減することができる。第 3 の封止膜 174 は、第 1 の封止膜 172 と同様の材料により構成することができる。

[0067] [光検出素子の製造方法]

図 10 は、本開示の第 4 の実施形態に係る光検出素子の製造方法の一例を示す図である。同図は、光検出素子 1 のうちの画素 100 の部分の製造工程の一例を表す図である。

[0068] まず、図4A－4Eの工程を実行する。次に、半導体基板110の裏面側に第3の封止膜174を形成する（図10）。その後、図4F－4Kの工程を実行する。これにより、第3の封止膜174を有する画素100を製造することができる。

[0069] 上述した以外の光検出素子1の構成は本開示の第3の実施形態における光検出素子1の構成と同様であるため、説明を省略する。

[0070] このように、本開示の第4の実施形態の光検出素子1は、第3の封止膜174を配置してオンチップレンズ160及びカラーフィルタ150を封止する。これにより、水分の侵入によるオンチップレンズ160及びカラーフィルタ150の劣化を軽減することができる。

[0071] （5．第5の実施形態）

第3の実施形態の光検出素子1は、第1の封止膜172及び第2の封止膜173を備えていた。これに対し、本開示の第5の実施形態の光検出素子1は、第3の封止膜174を更に備える点で、上述の第3の実施形態と異なる。

[0072] [画素の構成]

図11は、本開示の第5の実施形態に係る画素の構成例を示す図である。同図は、図8と同様に、画素100の構成例を表す断面図である。同図の画素100は、第3の封止膜174を更に備える点で、図8の画素100と異なる。

[0073] 上述した以外の光検出素子1の構成は本開示の第3の実施形態における光検出素子1の構成と同様であるため、説明を省略する。

[0074] このように、本開示の第5の実施形態の光検出素子1は、第1の封止膜172、第2の封止膜173及び第3の封止膜174を備える。これにより、水分の侵入によるオンチップレンズ160及びカラーフィルタ150の劣化を更に軽減することができる。

[0075] （6．第6の実施形態）

上述の第1の実施形態の光検出素子1は、画素100の遮光部140に開

口部 144 が形成されていた。これに対し、本開示の第 6 の実施形態の光検出素子 1 は、開口部 144 を閉塞する点で、上述の第 1 の実施形態と異なる。

[0076] [画素アレイ部の構成]

図 12 は、本開示の第 6 の実施形態に係る画素アレイ部の構成例を示す図である。同図は、図 2 と同様に、画素アレイ部 10 の構成例を表す平面図である。同図の遮光部 140 に記載された破線の円は、開口部 144 を表す。同図の画素アレイ部 10 は、開口部 144 が閉塞される点で、図 2 の画素アレイ部 10 と異なる。

[0077] [画素の構成]

図 13 は、本開示の第 6 の実施形態に係る画素の構成例を示す図である。同図は、図 3 と同様に、画素 100 の構成例を表す断面図である。同図の画素 100 は、閉塞膜 179 を更に備える点で、図 3 の画素 100 と異なる。

[0078] 閉塞膜 179 は、遮光部 140 の上面に配置されて開口部 144 を閉塞するものである。この閉塞膜 179 を配置して開口部 144 を閉塞することにより、遮光部 140 の内部への水分の侵入を防ぐことができる。また、図 13 の閉塞膜 179 は、カラーフィルタ 150 及びオンチップレンズ 160 の間にも配置される。閉塞膜 179 は、酸化シリコン (SiO_x)、窒化シリコン (SiN)、及び酸窒化シリコン (SiON) などの絶縁性材料により構成することができる。なお、壁部 142 及び閉塞膜 179 は、それぞれ異なる材料により構成することができる。例えば、壁部 142 を SiO_x により構成し、閉塞膜 179 を SiN により構成することができる。

[0079] また、閉塞膜 179 を形成する際、開口部 144 を介して遮光部 140 の壁部 142 に閉塞膜 179 の部材の膜が形成されてもよい。

[0080] [光検出素子の製造方法]

図 14A - 14F は、本開示の第 6 の実施形態に係る光検出素子の製造方法の一例を示す図である。図 14A - 14F は、光検出素子 1 のうちの画素 100 の部分の製造工程の一例を表す図である。

[0081] まず、図4A－4Eの工程を実行する。次に、仮壁部149の間にカラーフィルタ150を配置する（図14A）。

[0082] 次に、半導体基板110の裏面側にレジスト411を配置する。このレジスト411には、開口部144を形成する領域に開口部412が形成される（図14B）。

[0083] 次に、レジスト411をマスクとして使用して壁部142のエッチングを行い、開口部144を形成する。その後、レジスト411を除去する（図14C）。

[0084] 次に、仮壁部149をエッチングにより除去する。これにより、空隙143が形成される（図14D）。

[0085] 次に、半導体基板110の裏面側に閉塞膜179を配置する（図14E）。次に、オンチップレンズ160を形成する（図14F）。以上の工程により画素100を製造することができる。

[0086] 上述した以外の光検出素子1の構成は本開示の第1の実施形態における光検出素子1の構成と同様であるため、説明を省略する。

[0087] このように、本開示の第6の実施形態の光検出素子1は、閉塞膜179を配置して開口部144を閉塞する。これにより、遮光部140への水分の侵入を低減することができる。

[0088] （7. 第7の実施形態）

上述の第6の実施形態の光検出素子1は、閉塞膜179によりカラーフィルタ150及びオンチップレンズ160が分離されていた。これに対し、本開示の第7の実施形態の光検出素子1は、カラーフィルタ150及びオンチップレンズ160が隣接して配置される点で、上述の第6の実施形態と異なる。

[0089] [画素の構成]

図15は、本開示の第7の実施形態に係る画素の構成例を示す図である。同図は、図13と同様に、画素100の構成例を表す断面図である。同図の画素100は、閉塞膜179の代わりに閉塞膜178を備え、カラーフィル

タ１５０及びオンチップレンズ１６０が隣接して配置される点で、図１３の画素１００と異なる。

[0090] 閉塞膜１７８は、遮光部１４０の上面に配置されて開口部１４４を閉塞するものである。この閉塞膜１７８を配置することにより、閉塞膜１７９と同様に、遮光部１４０の内部への水分の侵入を防ぐことができる。また、閉塞膜１７８は、カラーフィルタ１５０の側面及び底面に隣接する形状に構成される。このため、図１５の画素１００においては、カラーフィルタ１５０及びオンチップレンズ１６０が隣接する形状に構成される。閉塞膜１７８は、閉塞膜１７９と同じ材料により構成することができる。

[0091] [光検出素子の製造方法]

図１６Ａ－１６Ｇは、本開示の第７の実施形態に係る光検出素子の製造方法の一例を示す図である。図１６Ａ－１６Ｇは、光検出素子１のうちの画素１００の部分の製造工程の一例を表す図である。

[0092] まず、図４Ａ－４Ｅの工程を実行する。次に、仮壁部１４９の間に充填部材４１３を配置する（図１６Ａ）。この充填部材４１３には、例えばレジストを適用することができる。

[0093] 次に、半導体基板１１０の裏面側にレジスト４１４を配置する。このレジスト４１４には、開口部１４４を形成する領域に開口部４１５が形成される（図１６Ｂ）。

[0094] 次に、レジスト４１４をマスクとして使用して壁部１４２のエッチングを行い、開口部１４４を形成する。その後、レジスト４１４を除去する（図１６Ｃ）。

[0095] 次に、仮壁部１４９をエッチングにより除去する。これにより、空隙１４３が形成される。その後、充填部材４１３を除去する（図１６Ｄ）。

[0096] 次に、半導体基板１１０の裏面側に閉塞膜１７８を配置する（図１６Ｅ）。次に、カラーフィルタ１５０を形成する（図１６Ｆ）。

[0097] 次に、オンチップレンズ１６０を形成する（図１６Ｇ）。以上の工程により画素１００を製造することができる。

[0098] 上述した以外の光検出素子 1 の構成は本開示の第 6 の実施形態における光検出素子 1 の構成と同様であるため、説明を省略する。

[0099] このように、本開示の第 7 の実施形態の光検出素子 1 は、閉塞膜 179 を配置して開口部 144 を閉塞する。これにより、遮光部 140 への水分の侵入を低減することができる。

[0100] (8. 第 8 の実施形態)

上述の第 6 の実施形態の光検出素子 1 は、オンチップレンズ 160 が画素 100 の中心に配置されていた。これに対し、本開示の第 8 の実施形態の光検出素子 1 は、オンチップレンズ 160 の位置を調整する点で、上述の第 6 の実施形態と異なる。

[0101] [画素の構成]

図 17 は、本開示の第 8 の実施形態に係る画素の構成例を示す図である。同図は、図 13 と同様に、画素 100 の構成例を表す断面図である。同図の画素 100 は、オンチップレンズ 160 が画素 100 の中心からずれた位置に配置される点で、図 13 の画素 100 と異なる。

[0102] 通常、光検出素子 1 には、撮影レンズにより被写体からの光が集光される。このため、画素アレイ部 10 の中央部の画素 100 では被写体からの光が垂直に入射するのに対し、画素アレイ部 10 の周縁部の画素 100 では被写体からの光が斜めに入射する。そこで、画素アレイ部 10 の周縁部の画素 100 において、オンチップレンズ 160 やカラーフィルタ 150 の位置を被写体からの光の入射角度に応じて調整する。これにより、画素 100 感度の低下を防ぐことができる。このような方法は、瞳補正と称される。図 17 の画素 100 は、図 2 において説明した画素アレイ部 10 の右側の周縁部に配置される画素 100 の例を表したものである。図 17 のオンチップレンズ 160 は、画素 100 の中心に対して図 17 の左方向にずれた位置に配置することができる。このように、オンチップレンズ 160 は、入射光の入射角度に応じて画素 100 における位置を調整することができる。

[0103] [画素の他の構成]

図１８は、本開示の第８の実施形態に係る画素の他の構成例を示す図である。同図は、図１７と同様に、画素１００の構成例を表す断面図である。同図の画素１００は、図１５において説明した閉塞膜１７８が配置される画素１００において瞳補正を行う例を表したものである。同図の画素１００においても、オンチップレンズ１６０の位置を入射光の入射角度に応じて調整することができる。

[0104] 上述した以外の光検出素子１の構成は本開示の第６の実施形態における光検出素子１の構成と同様であるため、説明を省略する。

[0105] このように、本開示の第８の実施形態の光検出素子１は、画素１００においてオンチップレンズ１６０の位置を入射光の入射角度に応じて調整する。これにより、画素アレイ部１０の周縁部の画素１００の感度の低下を防ぐことができる。

[0106] （９．電子機器の構成）

上述したような光検出素子１は、例えば、デジタルスチルカメラやデジタルビデオカメラなどの撮像システム、撮像機能を備えた携帯電話機、または、撮像機能を備えた他の機器といった各種の電子機器に適用することができる。

[0107] 図１９は、電子機器に搭載される撮像装置の構成例を示すブロック図である。図１９に示すように、電子機器７０１は、光学系７０２、光検出装置７０３、ＤＳＰ（Digital Signal Processor）７０４を備えており、バス７０７を介して、ＤＳＰ７０４、表示装置７０５、操作系７０６、メモリ７０８、記録装置７０９、及び電源系７１０が接続されて構成され、静止画像及び動画像を撮像可能である。

[0108] 光学系７０２は、１枚または複数枚のレンズを有して構成され、被写体からの像光（入射光）を光検出装置７０３に導き、光検出装置７０３の受光面（センサ部）に結像させる。

[0109] 光検出装置７０３には、上述したいずれかの構成例の光検出素子１が適用される。光検出装置７０３には、光学系７０２を介して受光面に結像される

像に応じて、一定期間、電子が蓄積される。そして、光検出装置 703 に蓄積された電子に応じた信号が DSP 704 に入力される。

[0110] DSP 704 は、光検出装置 703 からの信号に対して各種の信号処理を施して画像を取得し、その画像のデータを、メモリ 708 に一時的に記憶させる。メモリ 708 に記憶された画像のデータは、記録装置 709 に記録されたり、表示装置 705 に供給されて画像が表示されたりする。また、操作系 706 は、ユーザによる各種の操作を受け付けて電子機器 701 の各ブロックに操作信号を供給し、電源系 710 は、電子機器 701 の各ブロックの駆動に必要な電力を供給する。

[0111] (10. 移動体への応用例)

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0112] 図 20 は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0113] 車両制御システム 12000 は、通信ネットワーク 12001 を介して接続された複数の電子制御ユニットを備える。図 20 に示した例では、車両制御システム 12000 は、駆動系制御ユニット 12010、ボディ系制御ユニット 12020、車外情報検出ユニット 12030、車内情報検出ユニット 12040、及び統合制御ユニット 12050 を備える。また、統合制御ユニット 12050 の機能構成として、マイクロコンピュータ 12051、音声画像出力部 12052、及び車載ネットワーク I/F（Interface）12053 が図示されている。

[0114] 駆動系制御ユニット 12010 は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット 12010 は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆

動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0115] ボディ系制御ユニット１２０２０は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット１２０２０は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウinker又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0116] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0117] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0118] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状

態検出部 12041 から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0119] マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット 12010 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含む A D A S (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0120] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0121] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で取得される車外の情報に基づいて、ボディ系制御ユニット 12020 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0122] 音声画像出力部 12052 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 20 の例では、出力装置として、オーディオスピーカ 12061、表示部 12062 及びインストルメントパネル 12063 が例示されている。表示部 12062 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいて

もよい。

[0123] 図21は、撮像部12031の設置位置の例を示す図である。

[0124] 図21では、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

[0125] 撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102、12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部12105は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0126] なお、図21には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112、12113は、それぞれサイドミラーに設けられた撮像部12102、12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上方から見た俯瞰画像が得られる。

[0127] 撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0128] 例えば、マイクロコンピュータ12051は、撮像部12101ないし1

2104 から得られた距離情報を基に、撮像範囲 12111 ないし 12114 内における各立体物までの距離と、この距離の時間的变化（車両 12100 に対する相対速度）を求めることにより、特に車両 12100 の進行路上にある最も近い立体物で、車両 12100 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 12051 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0129] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 12051 は、車両 12100 の周辺の障害物を、車両 12100 のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 12051 は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 12061 や表示部 12062 を介してドライバに警報を出力することや、駆動系制御ユニット 12010 を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0130] 撮像部 12101 ないし 12104 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 12101 ないし 12104 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われ

る。マイクロコンピュータ 12051 が、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 12052 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 12062 を制御する。また、音声画像出力部 12052 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 12062 を制御してもよい。

[0131] 以上、本開示に係る技術が適用され得る車両制御システムの一例について説明した。本開示に係る技術は、以上説明した構成のうち、撮像部 12031 に適用され得る。具体的には、図 1 の光検出素子 1 は、撮像部 12031 に適用することができる。撮像部 12031 に本開示に係る技術を適用することにより、鮮明な撮影画像を得ることができるため、ドライバの疲労を軽減することが可能になる。

[0132] なお、本開示の第 2 の実施形態の構成は、他の実施形態に適用することができる。具体的には、図 5 の反射防止膜 171 は、本開示の第 3 乃至第 8 の実施形態に適用することができる。

[0133] 本開示の第 3 の実施形態の構成は、他の実施形態に適用することができる。具体的には、図 11 の第 1 の封止膜 172 及び第 2 の封止膜 173 は、本開示の第 2 及び第 6 乃至第 8 の実施形態に適用することができる。

[0134] 本開示の第 4 の実施形態の構成は、他の実施形態に適用することができる。具体的には、図 9 の第 3 の封止膜 174 は、本開示の第 2 及び第 6 乃至第 8 の実施形態に適用することができる。

[0135] なお、本明細書に記載された効果はあくまで例示であって限定されるものではなく、また他の効果があってもよい。

[0136] なお、本技術は以下のような構成も取ることができる。

(1)

半導体基板に配置されて入射光の光電変換を行う光電変換部及び前記入射光のうちの所定の波長の入射光を透過させて前記光電変換部に入射させるカラーフィルタを備える画素と、

前記画素に配置されて、前記入射光のうちの所定の波長の入射光を透過する部材により構成されるとともに前記入射光の入射面が曲面に形成され、前記所定の波長の入射光を集光して前記カラーフィルタを介して前記光電変換部に入射させるオンチップレンズと、

前記カラーフィルタに隣接する前記画素の境界に配置されて壁部及び当該壁部の内側に形成される空隙を備える遮光部と

を有する光検出素子。

(2)

前記オンチップレンズは、前記カラーフィルタに隣接して配置される前記

(1) に記載の光検出素子。

(3)

前記オンチップレンズは、前記カラーフィルタと一体に形成される前記 (2) に記載の光検出素子。

(4)

前記カラーフィルタの底面に配置される前記オンチップレンズの前記曲面を形成するための下地材を更に有する前記 (3) に記載の光検出素子。

(5)

前記オンチップレンズは、前記カラーフィルタと同じ波長の前記入射光を透過する前記 (1) から (4) の何れかに記載の光検出素子。

(6)

前記オンチップレンズの前記入射光が入射する面の側に配置されて前記オンチップレンズを封止する第1の封止膜を更に有する前記 (1) から (5) の何れかに記載の光検出素子。

(7)

前記遮光部の前記壁部の内側に配置されて前記カラーフィルタを封止する第2の封止膜を更に有する前記 (1) から (6) の何れかに記載の光検出素子。

(8)

前記カラーフィルタの側面及び底面の近傍に配置されて前記カラーフィルタを封止する第3の封止膜を更に有する前記（１）から（７）の何れかに記載の光検出素子。

（９）

前記遮光部は、前記壁部に形成される開口部を備える前記（１）から（８）の何れかに記載の光検出素子。

（１０）

前記開口部を閉塞する閉塞膜を更に有する前記（９）に記載の光検出素子。

（１１）

前記閉塞膜は、前記カラーフィルタ及び前記オンチップレンズの間に配置される前記（１０）に記載の光検出素子。

（１２）

前記遮光部の前記空隙の底部に配置される遮光膜を更に有する前記（１）から（１１）の何れかに記載の光検出素子。

（１３）

前記オンチップレンズは、前記入射光の入射角度に応じて前記画素における位置が調整される前記（１）から（１２）の何れかに記載の光検出素子。

符号の説明

- [0137] １ 光検出素子
 １０ 画素アレイ部
 １００ 画素
 １０１ 光電変換部
 １１０ 半導体基板
 １４０ 遮光部
 １４１ 絶縁膜
 １４２ 壁部
 １４３ 空隙

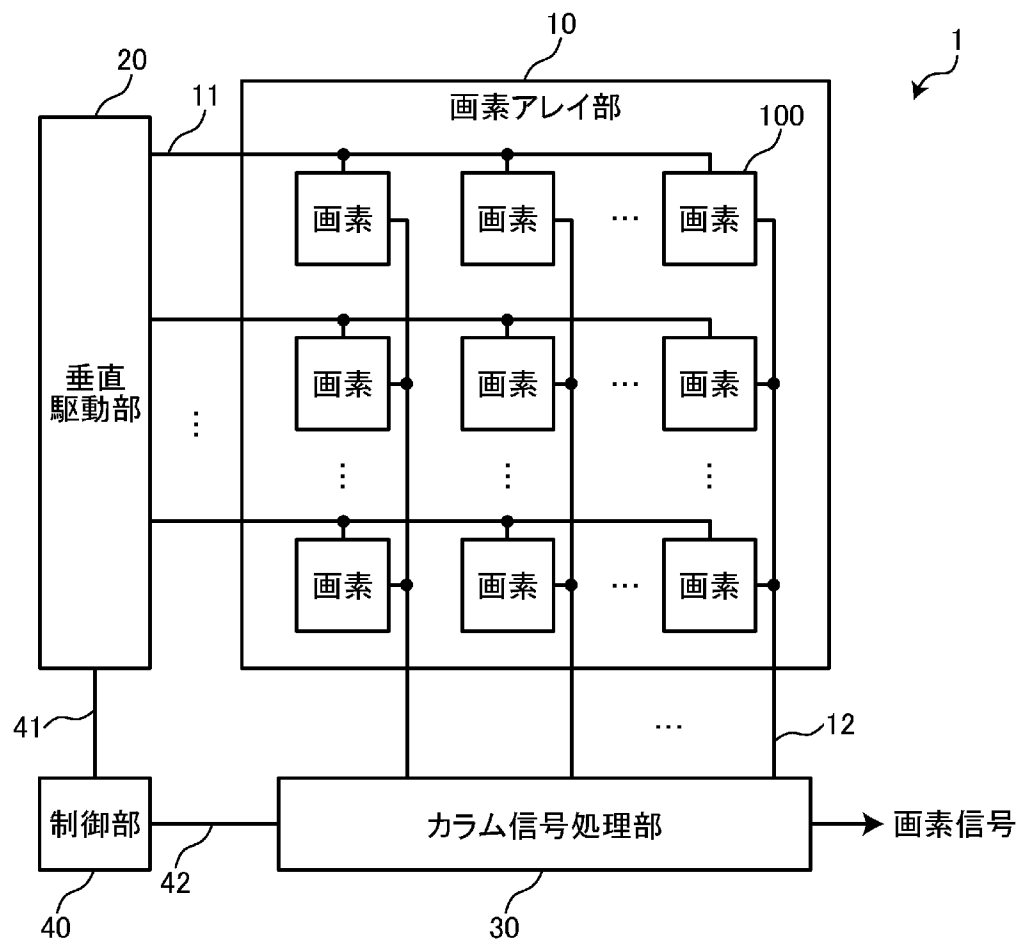
- 1 4 4 開口部
- 1 4 5 遮光膜
- 1 5 0 カラーフィルタ
- 1 6 0 オンチップレンズ
- 1 7 0 下地材
- 1 7 2 第1の封止膜
- 1 7 3 第2の封止膜
- 1 7 4 第3の封止膜
- 1 7 8、1 7 9 閉塞膜
- 7 0 1 電子機器
- 1 2 0 3 1、1 2 1 0 1 ~ 1 2 1 0 5 撮像部

請求の範囲

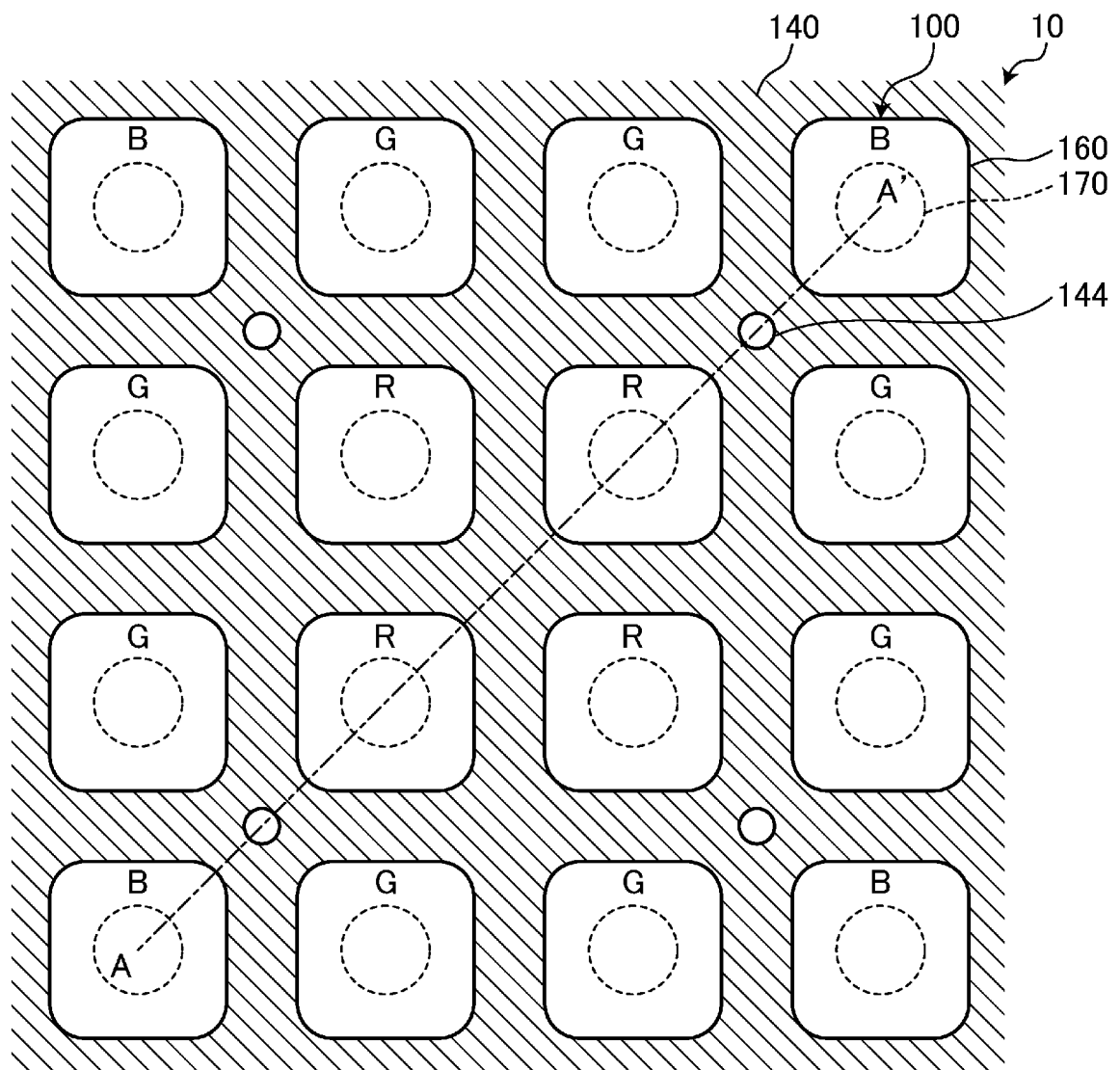
- [請求項1] 半導体基板に配置されて入射光の光電変換を行う光電変換部及び前記入射光のうちの所定の波長の入射光を透過させて前記光電変換部に入射させるカラーフィルタを備える画素と、
- 前記画素に配置されて、前記入射光のうちの所定の波長の入射光を透過する部材により構成されるとともに前記入射光の入射面が曲面に形成され、前記所定の波長の入射光を集光して前記カラーフィルタを介して前記光電変換部に入射させるオンチップレンズと、
- 前記カラーフィルタに隣接する前記画素の境界に配置されて壁部及び当該壁部の内側に形成される空隙を備える遮光部と
- を有する光検出素子。
- [請求項2] 前記オンチップレンズは、前記カラーフィルタに隣接して配置される請求項1に記載の光検出素子。
- [請求項3] 前記オンチップレンズは、前記カラーフィルタと一体に形成される請求項2に記載の光検出素子。
- [請求項4] 前記カラーフィルタの底面に配置される前記オンチップレンズの前記曲面を形成するための下地材を更に有する請求項3に記載の光検出素子。
- [請求項5] 前記オンチップレンズは、前記カラーフィルタと同じ波長の前記入射光を透過する請求項1に記載の光検出素子。
- [請求項6] 前記オンチップレンズの前記入射光が入射する面の側に配置されて前記オンチップレンズを封止する第1の封止膜を更に有する請求項1に記載の光検出素子。
- [請求項7] 前記遮光部の前記壁部の内側に配置されて前記カラーフィルタを封止する第2の封止膜を更に有する請求項1に記載の光検出素子。
- [請求項8] 前記カラーフィルタの側面及び底面の近傍に配置されて前記カラーフィルタを封止する第3の封止膜を更に有する請求項1に記載の光検出素子。

- [請求項9] 前記遮光部は、前記壁部に形成される開口部を備える請求項 1 に記載の光検出素子。
- [請求項10] 前記開口部を閉塞する閉塞膜を更に有する請求項 9 に記載の光検出素子。
- [請求項11] 前記閉塞膜は、前記カラーフィルタ及び前記オンチップレンズの間に配置される請求項 10 に記載の光検出素子。
- [請求項12] 前記遮光部の前記空隙の底部に配置される遮光膜を更に有する請求項 1 に記載の光検出素子。
- [請求項13] 前記オンチップレンズは、前記入射光の入射角度に応じて前記画素における位置が調整される請求項 1 に記載の光検出素子。

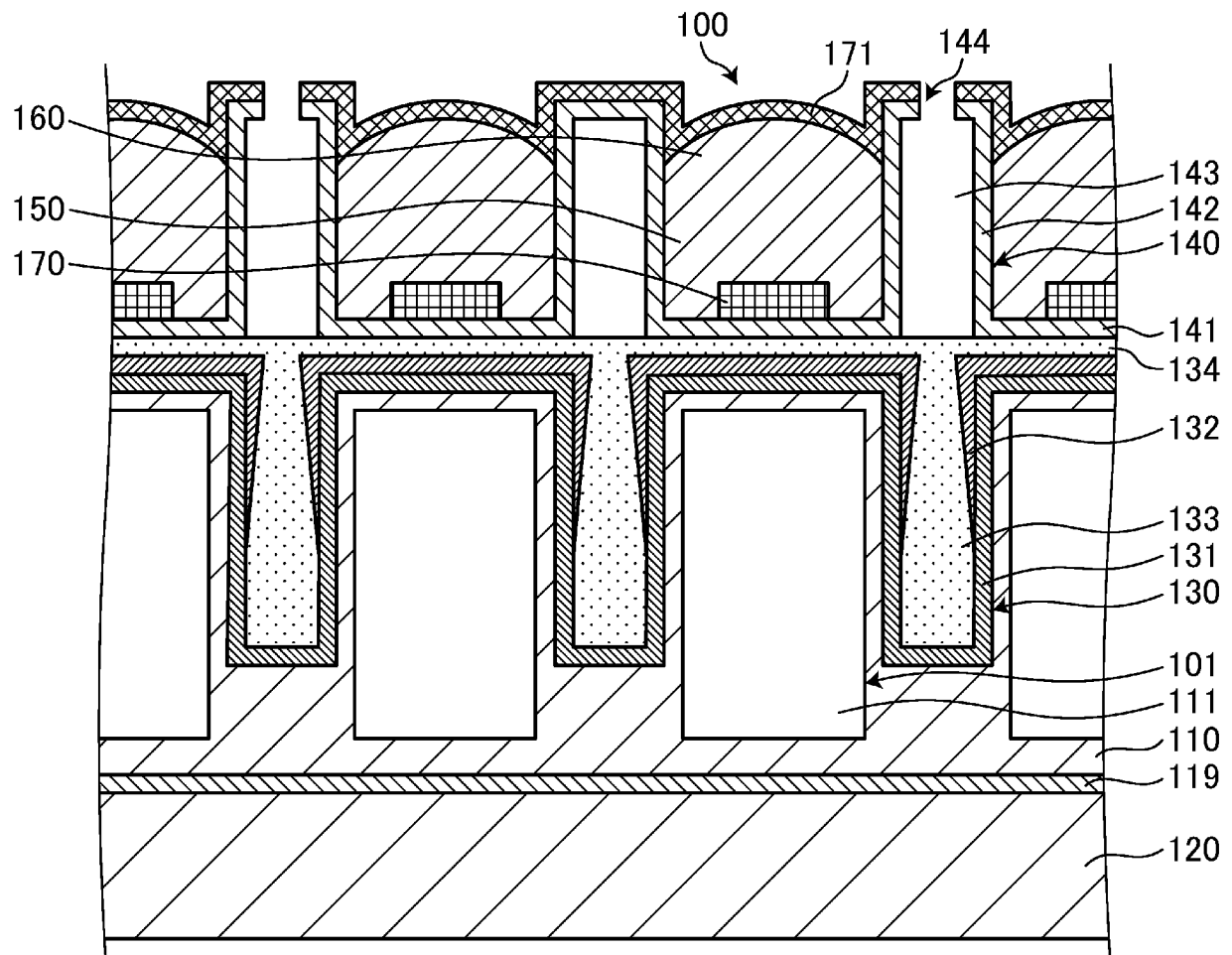
[図1]



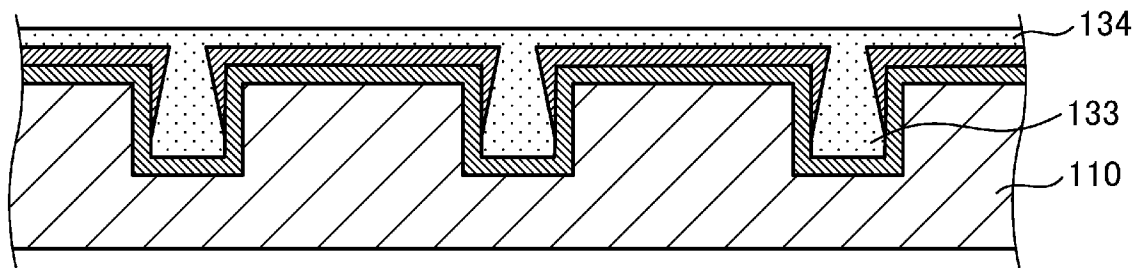
[図2]



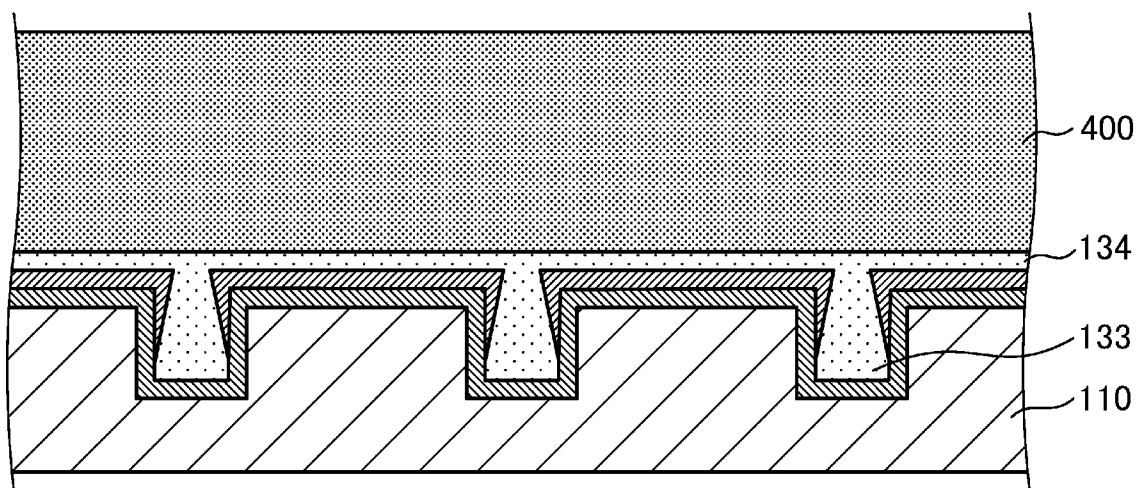
[図3]



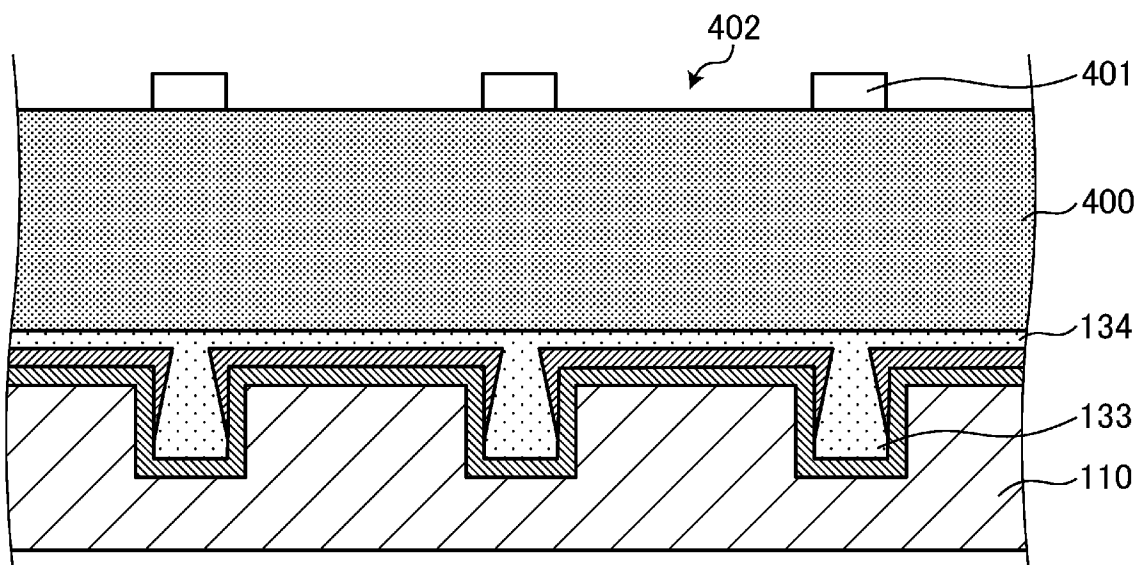
[図4A]



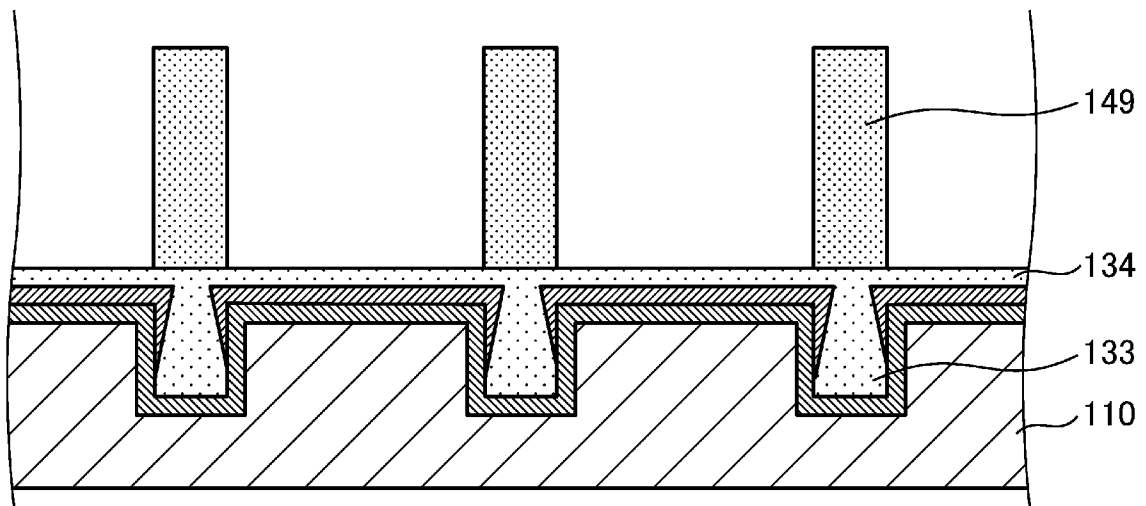
[図4B]



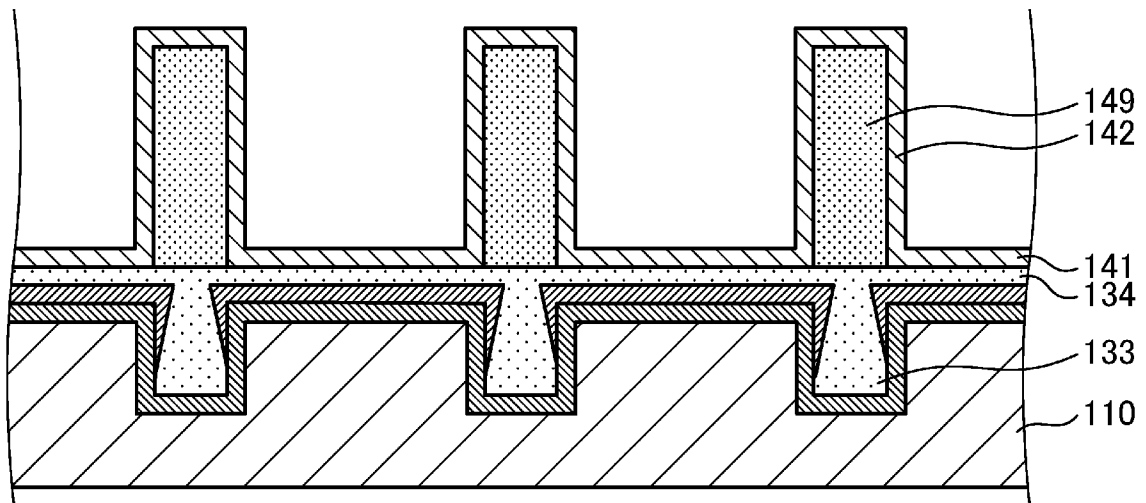
[図4C]



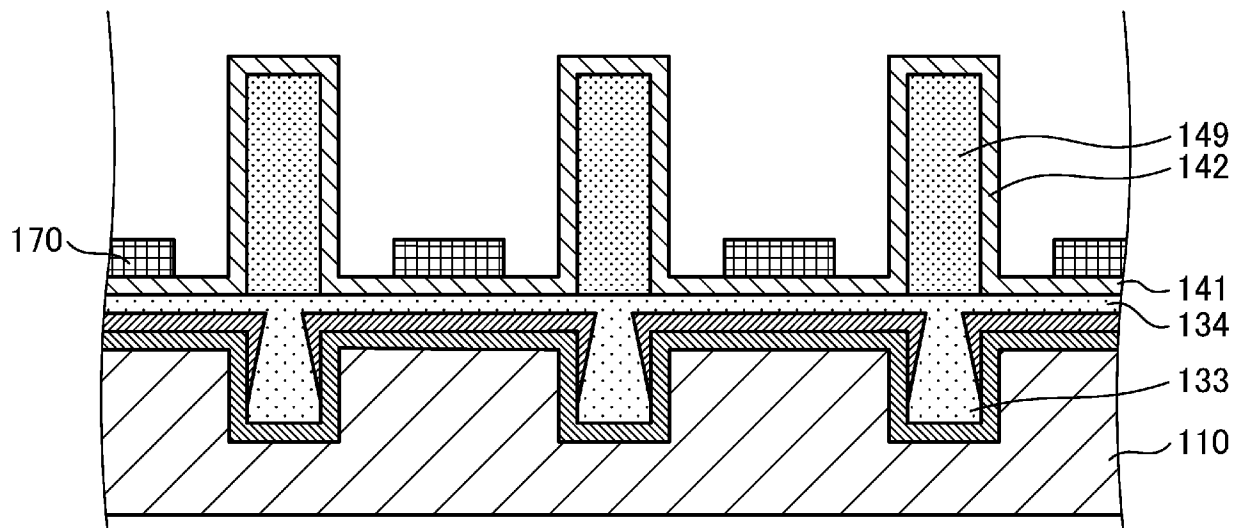
[図4D]



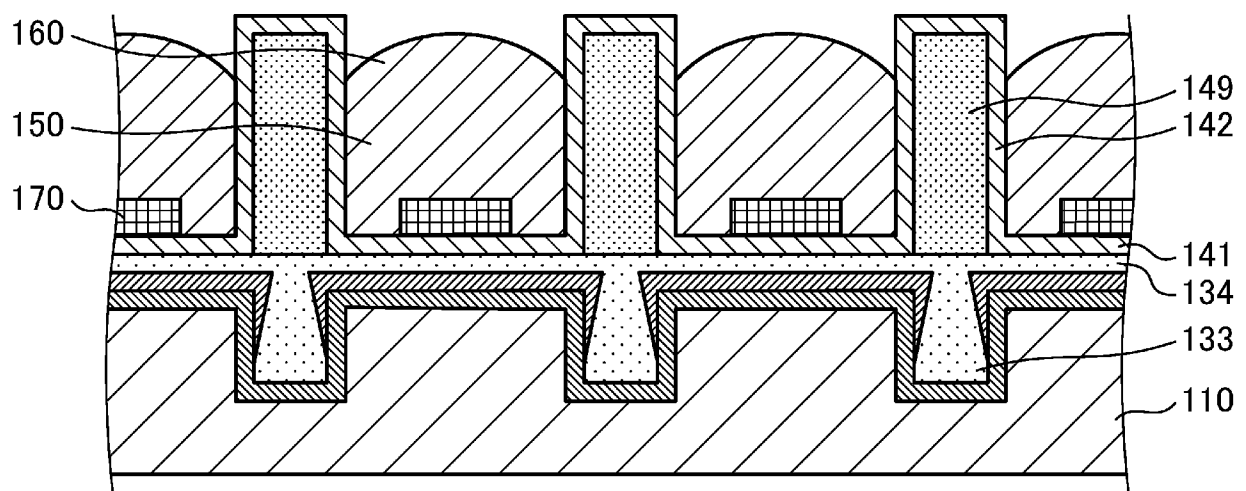
[図4E]



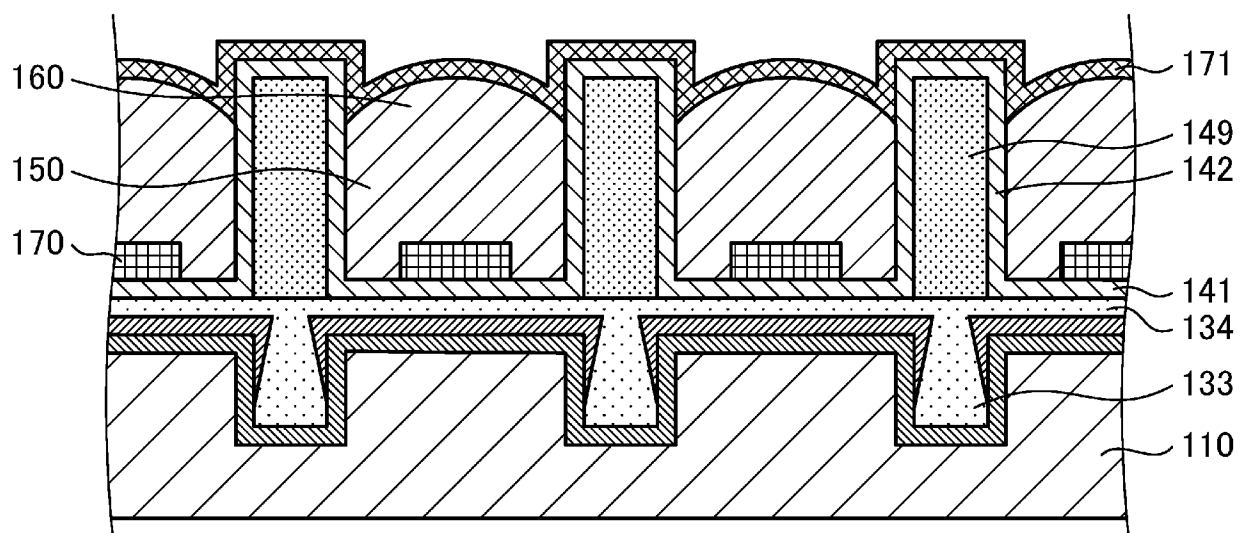
[図4F]



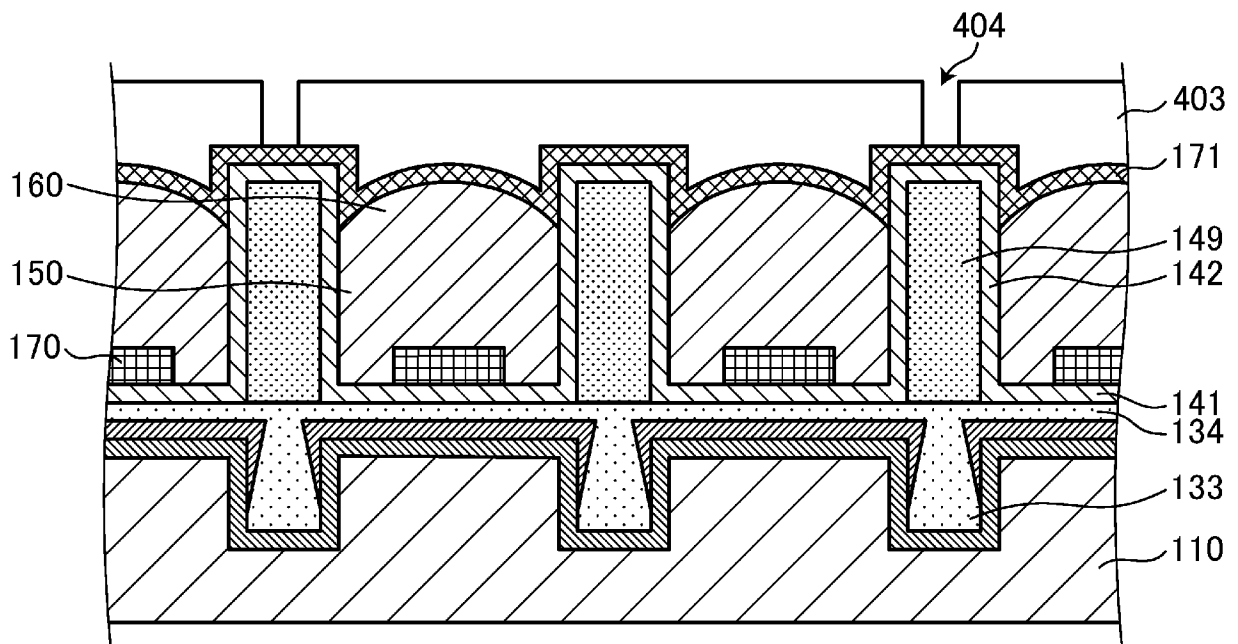
[図4G]



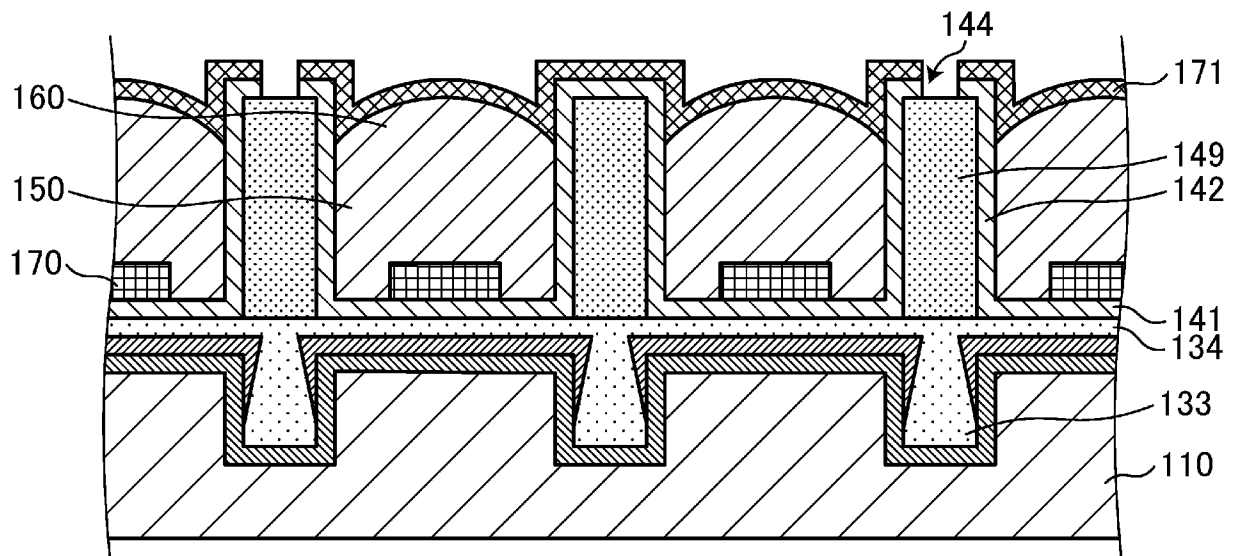
[図4H]



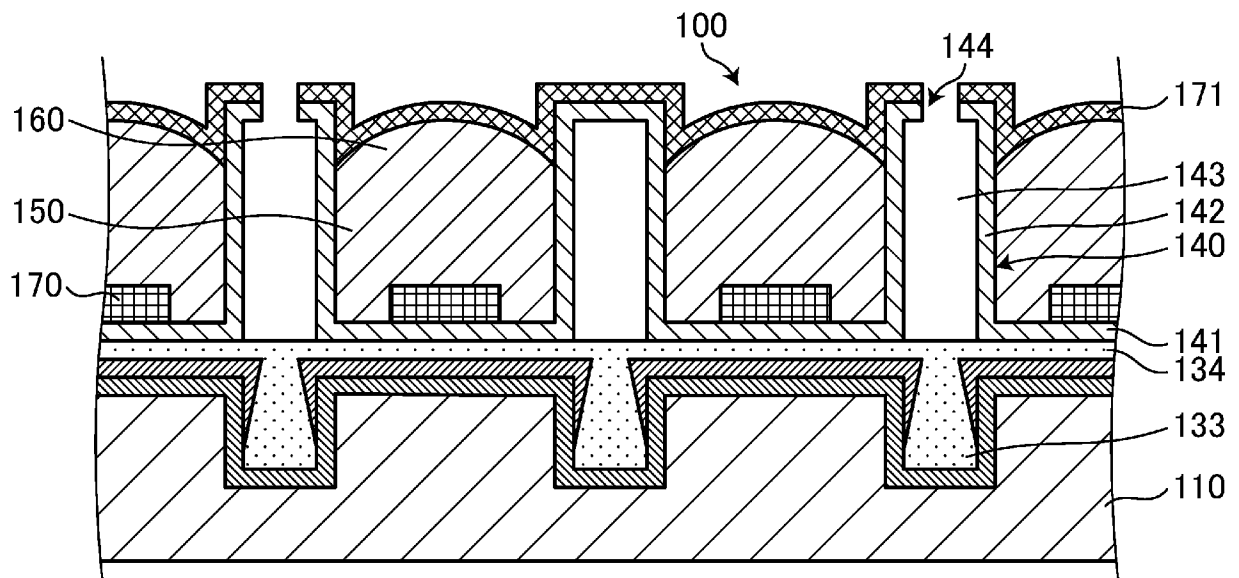
[図4I]



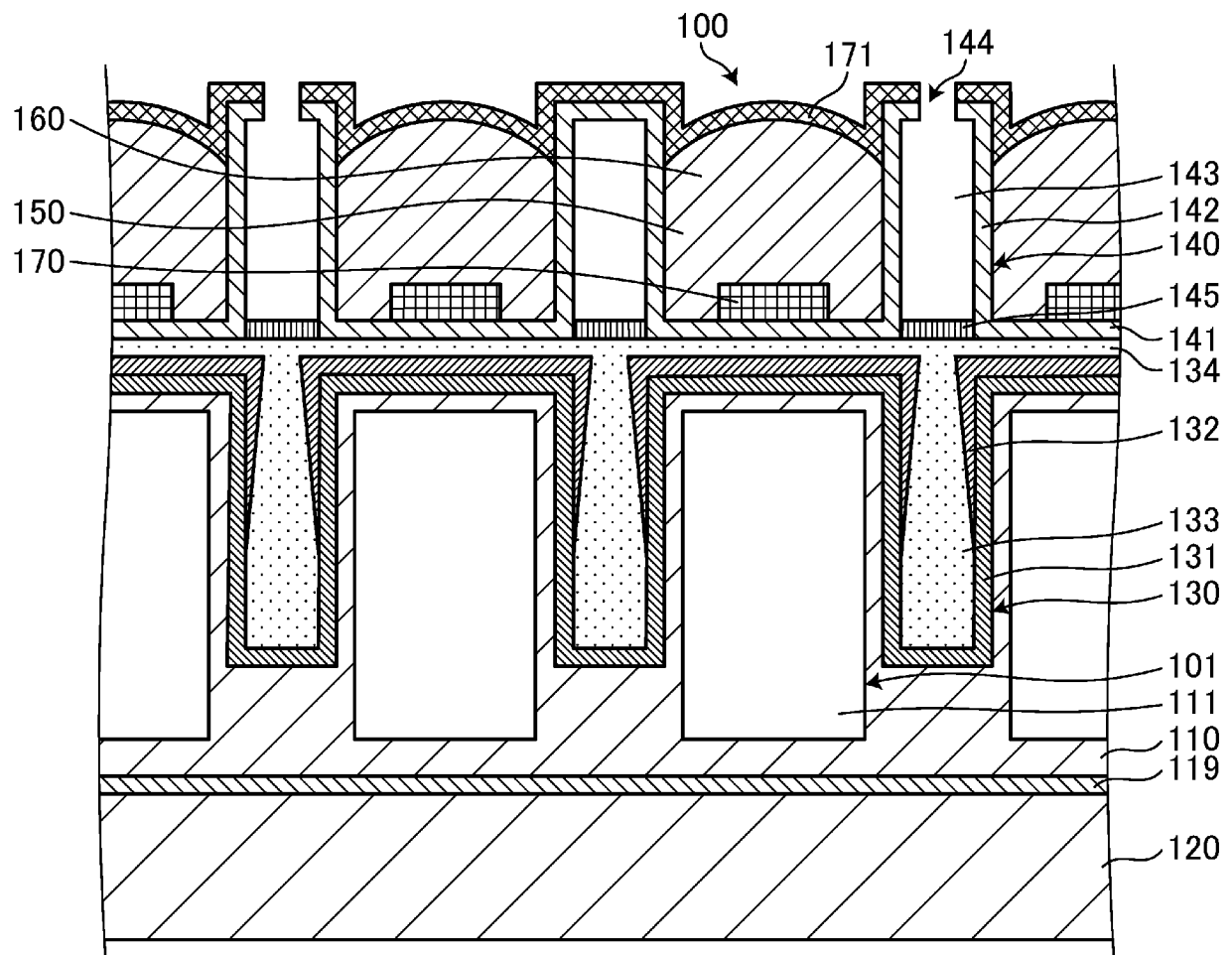
[図4J]



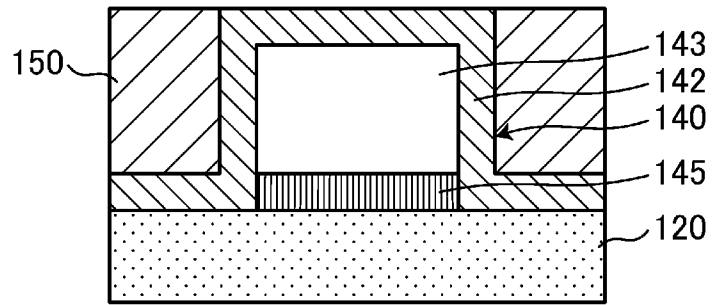
[図4K]



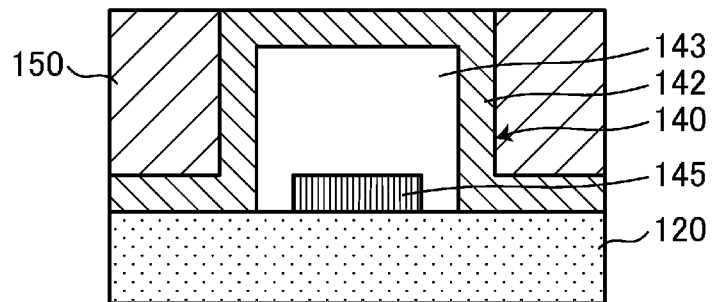
[図5]



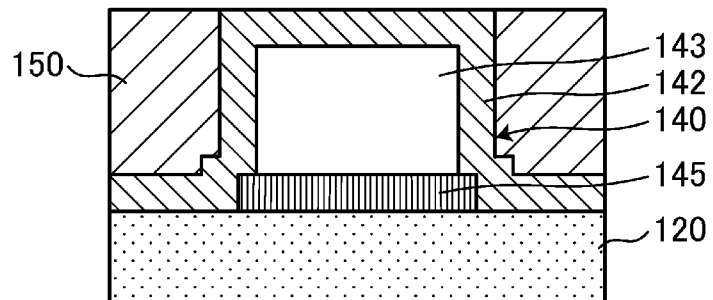
[図6A]



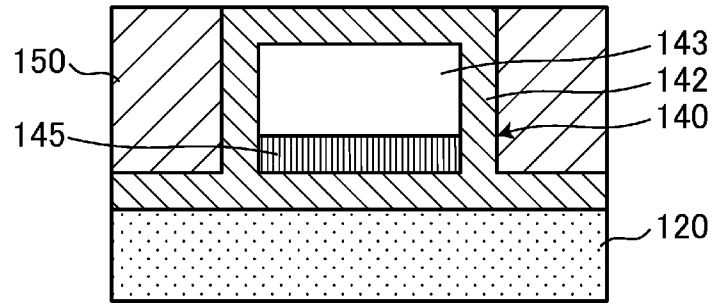
[図6B]



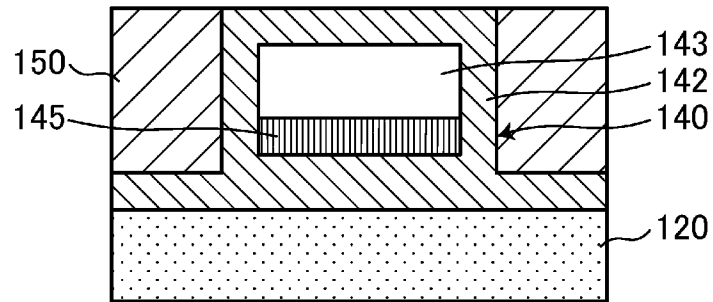
[図6C]



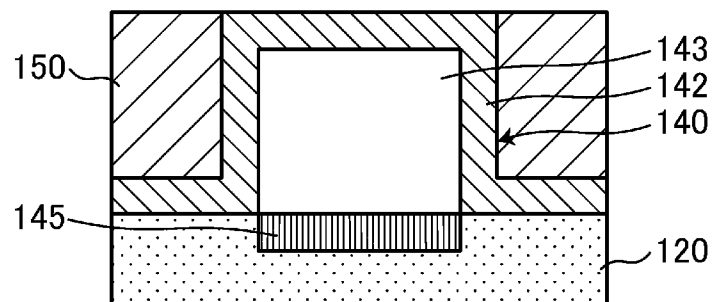
[図6D]



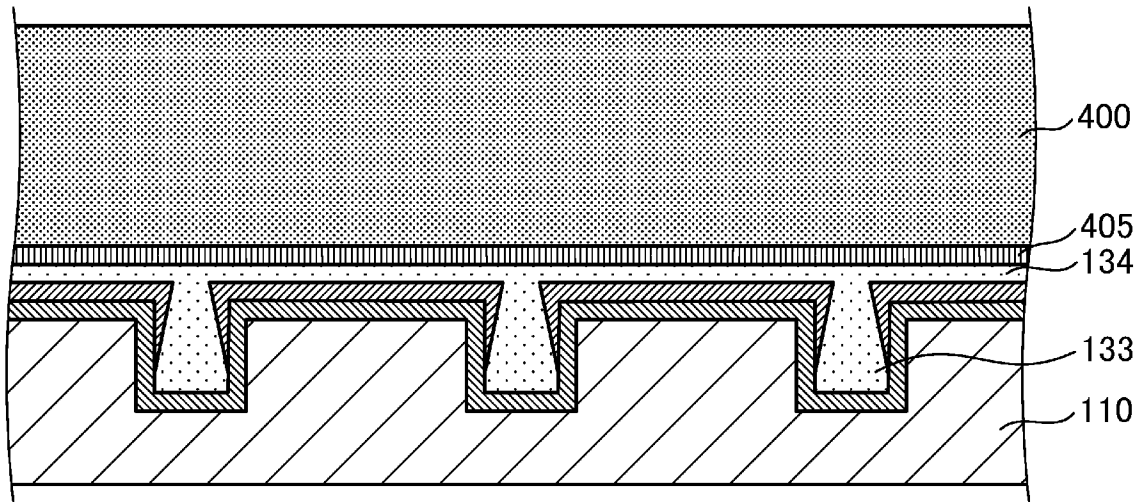
[図6E]



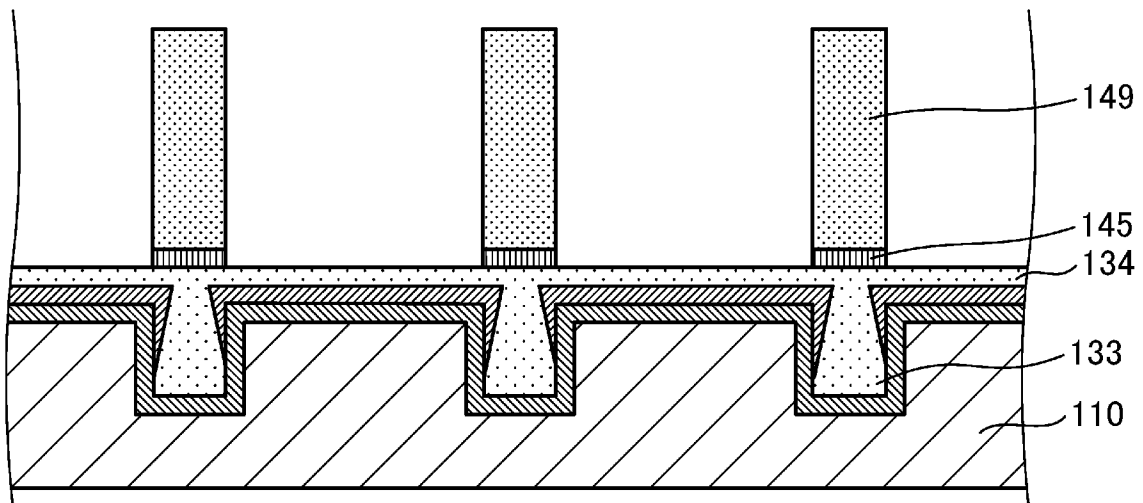
[図6F]



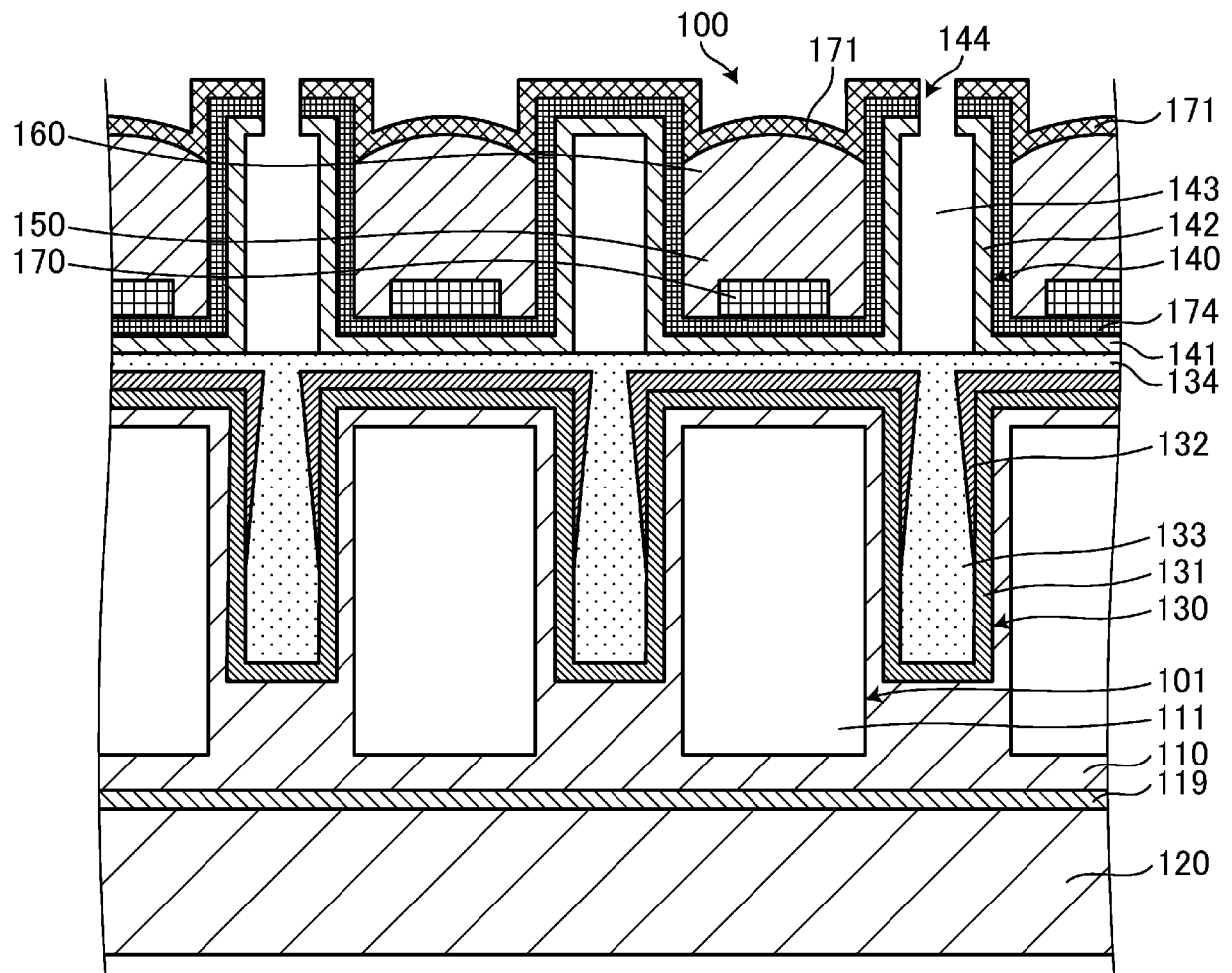
[図7A]



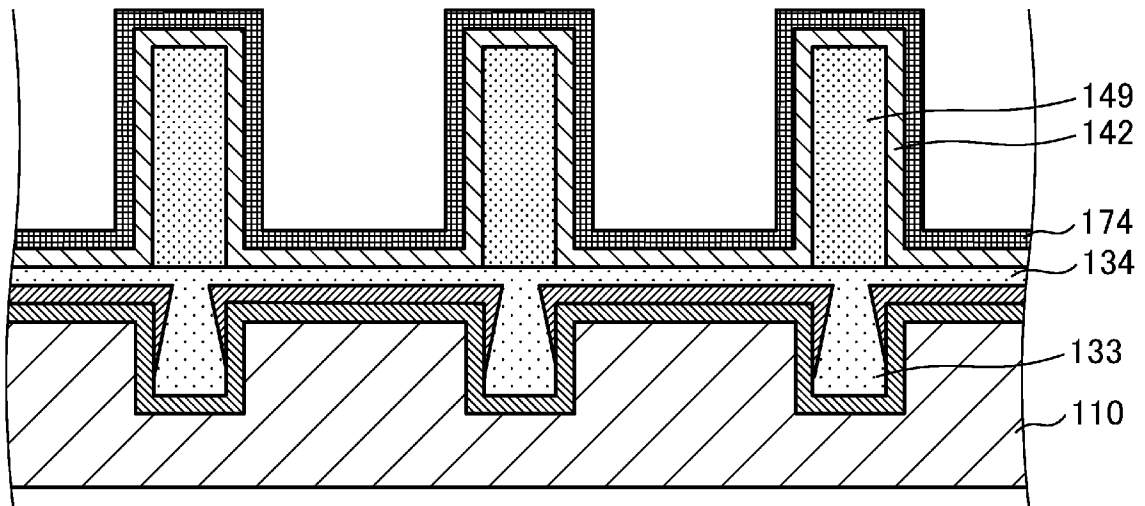
[図7B]



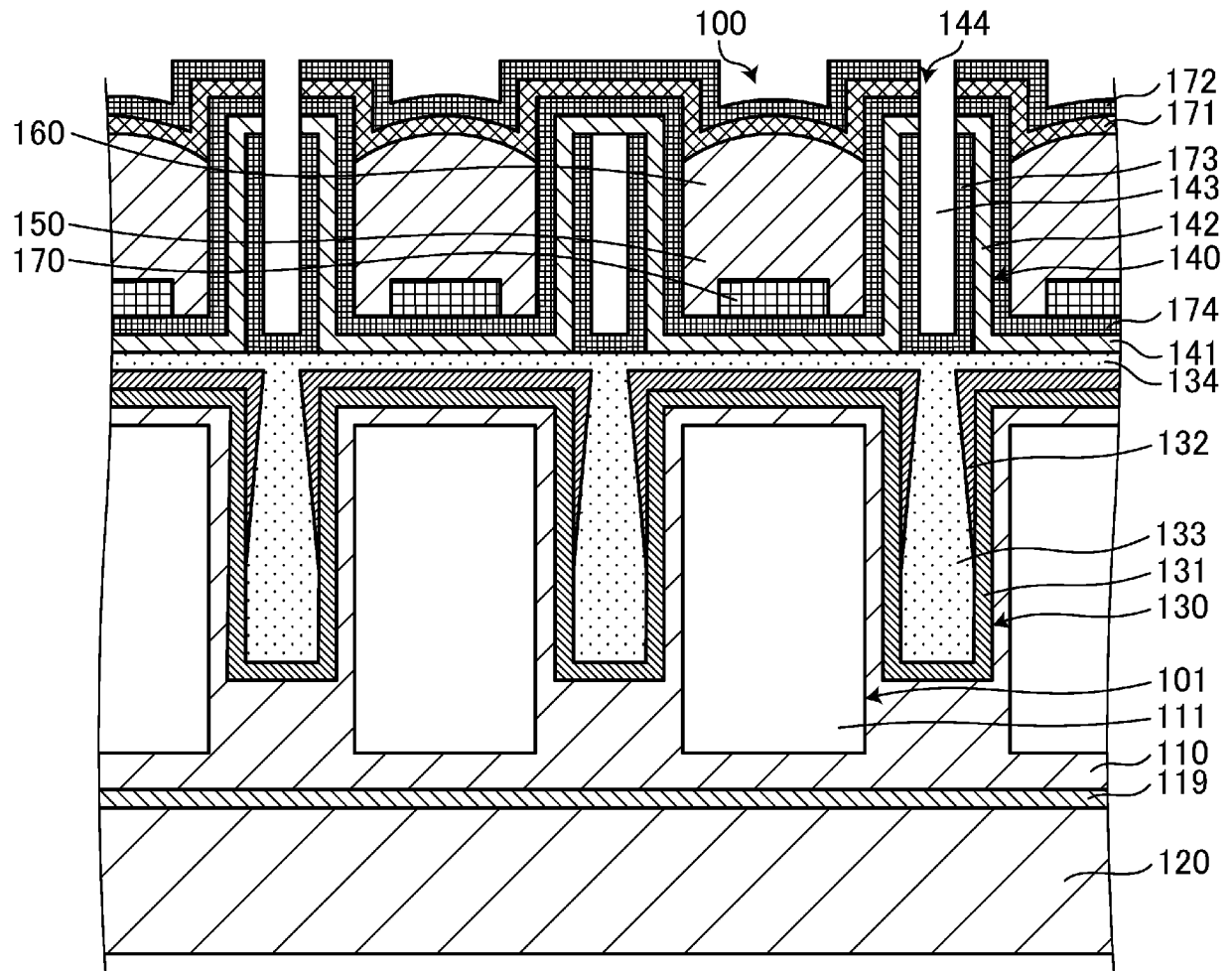
[図9]



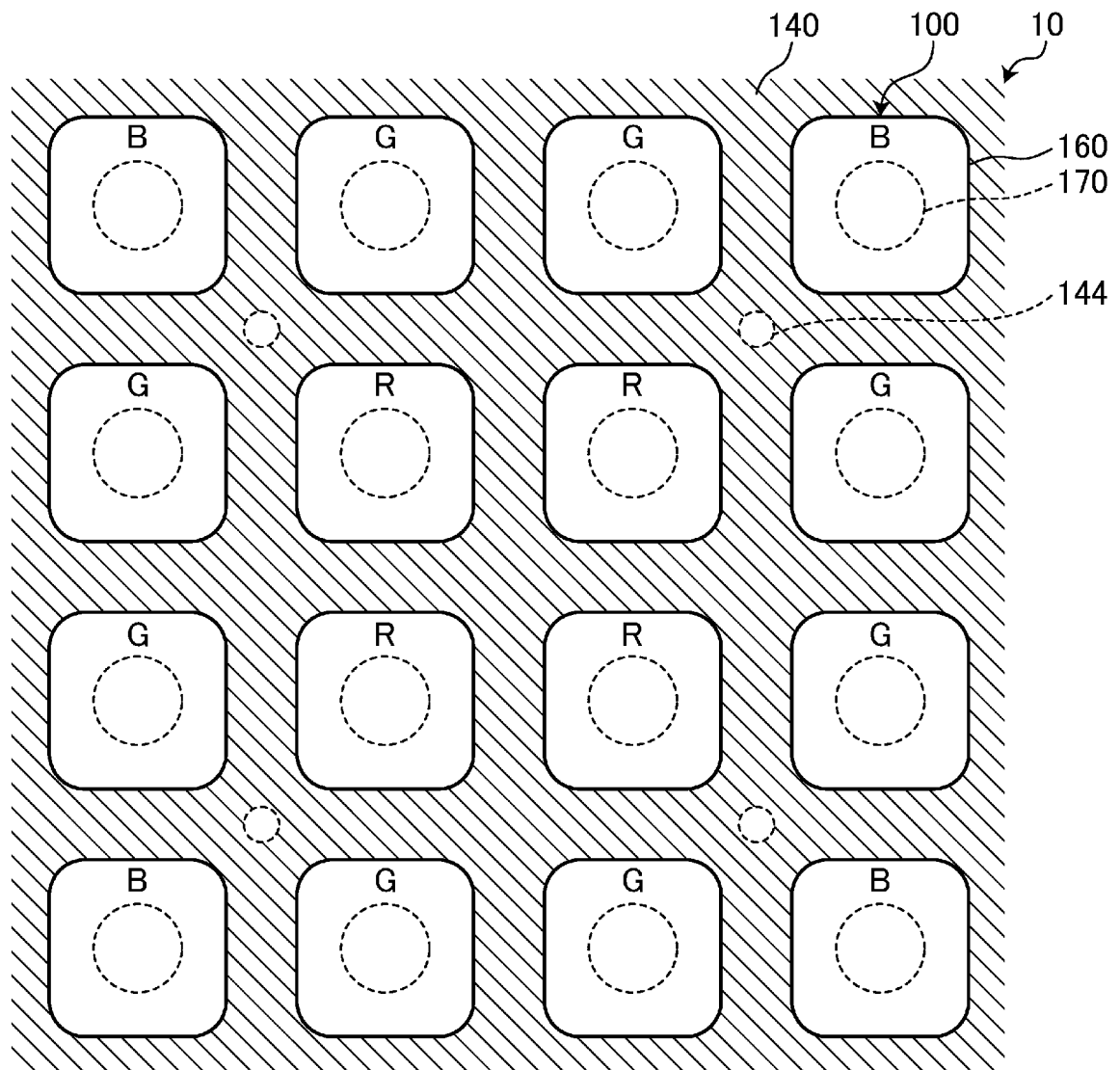
[図10]



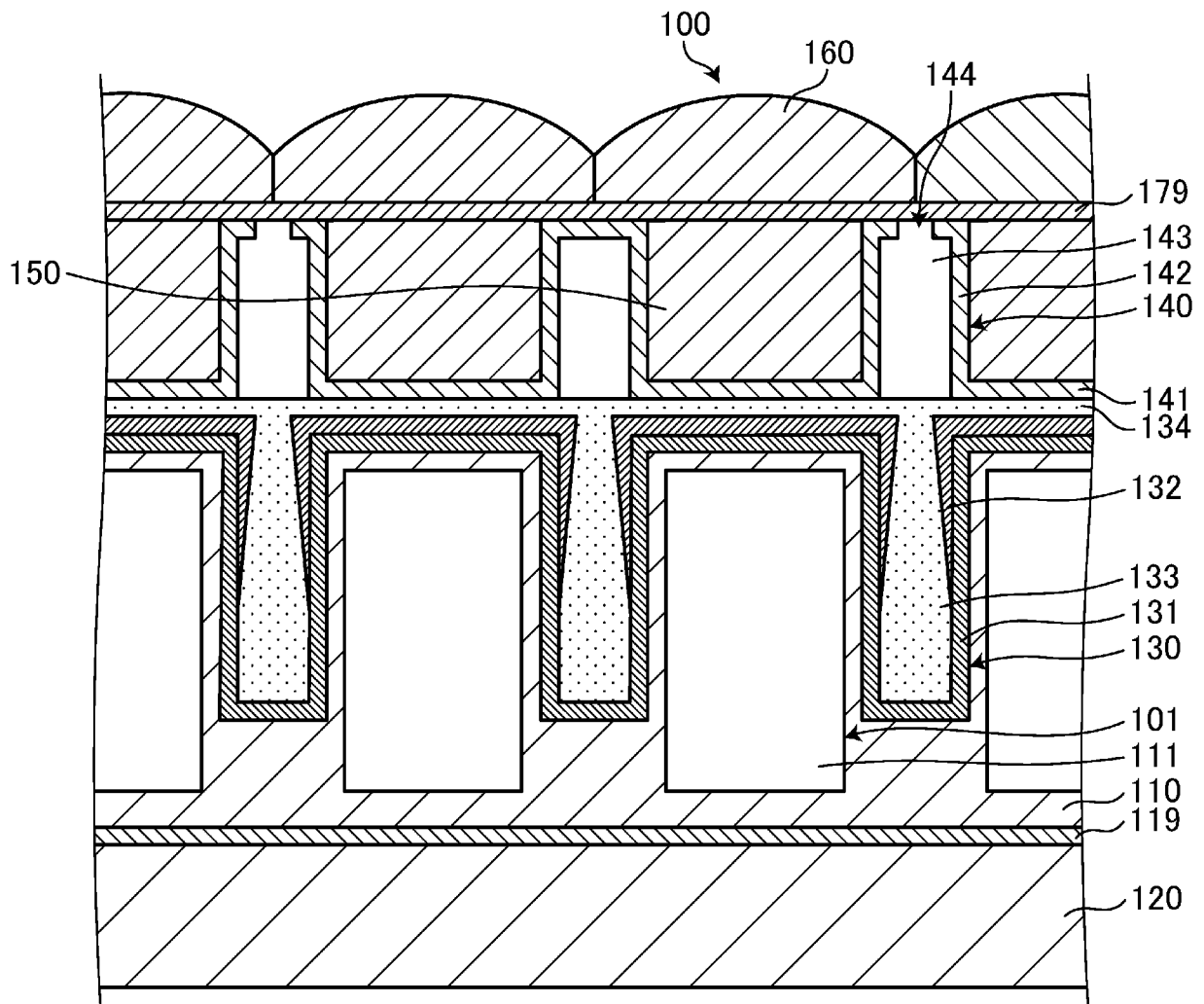
[図11]



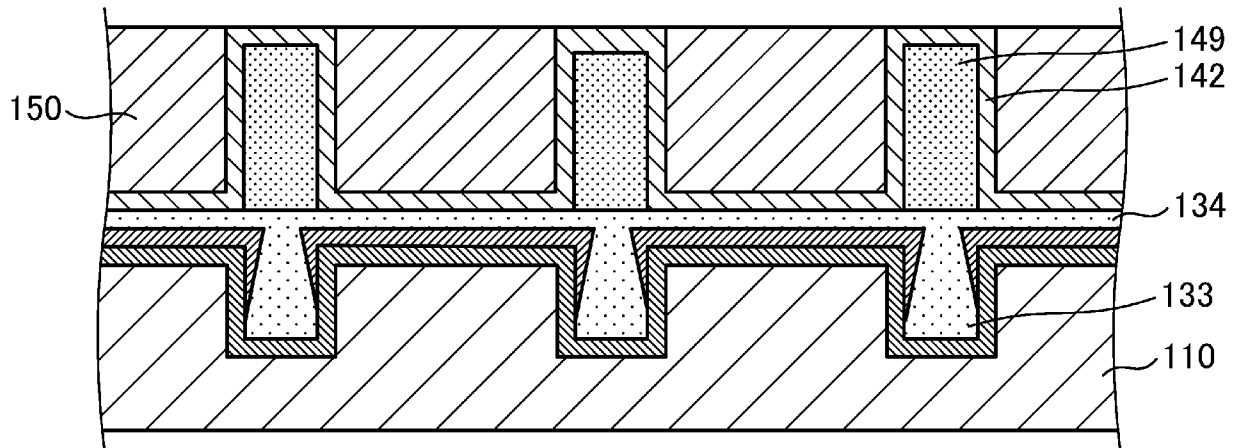
[図12]



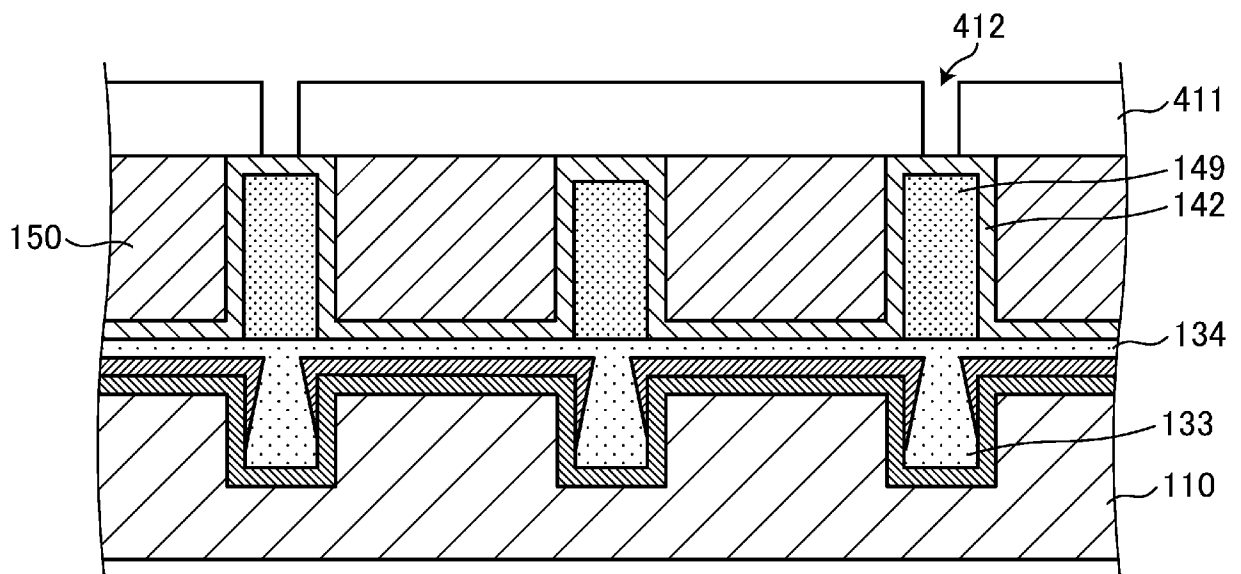
[図13]



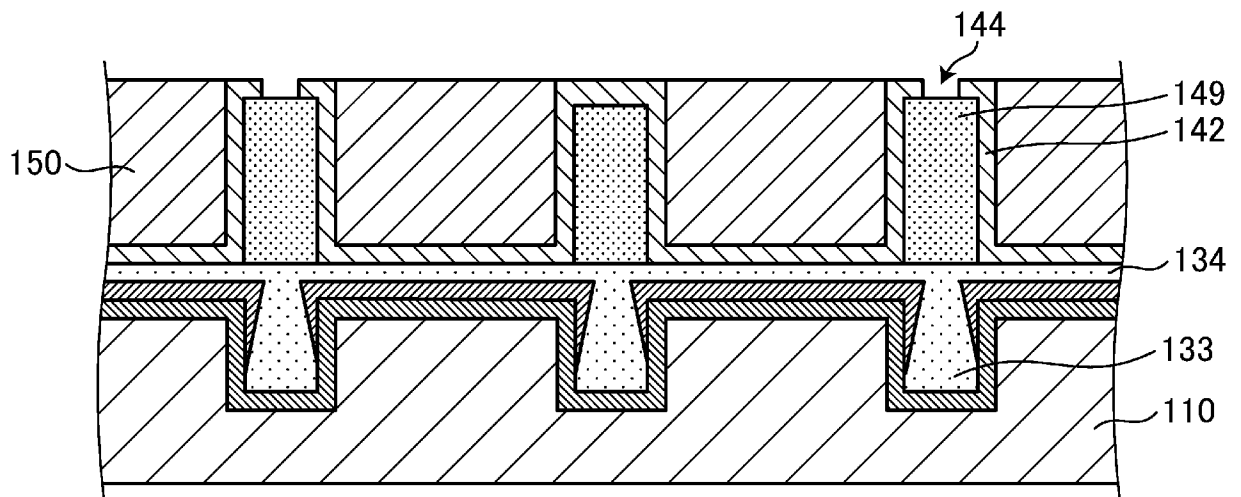
[図14A]



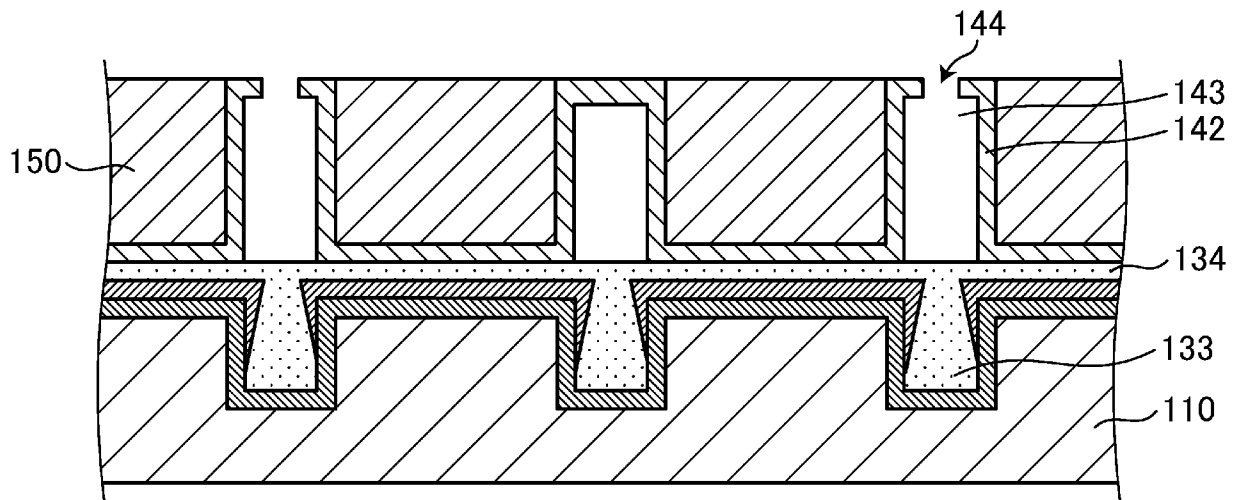
[図14B]



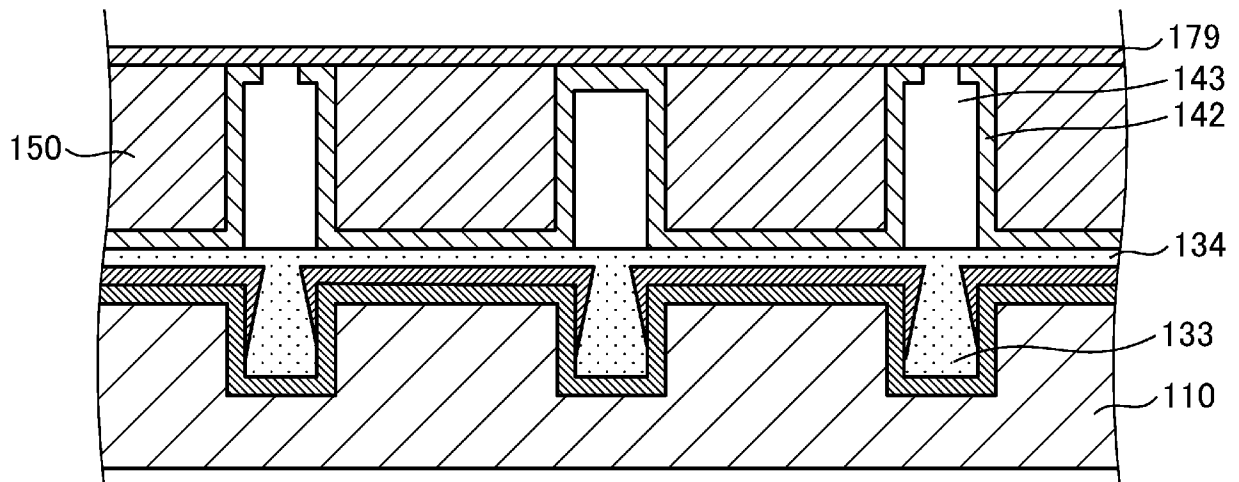
[図14C]



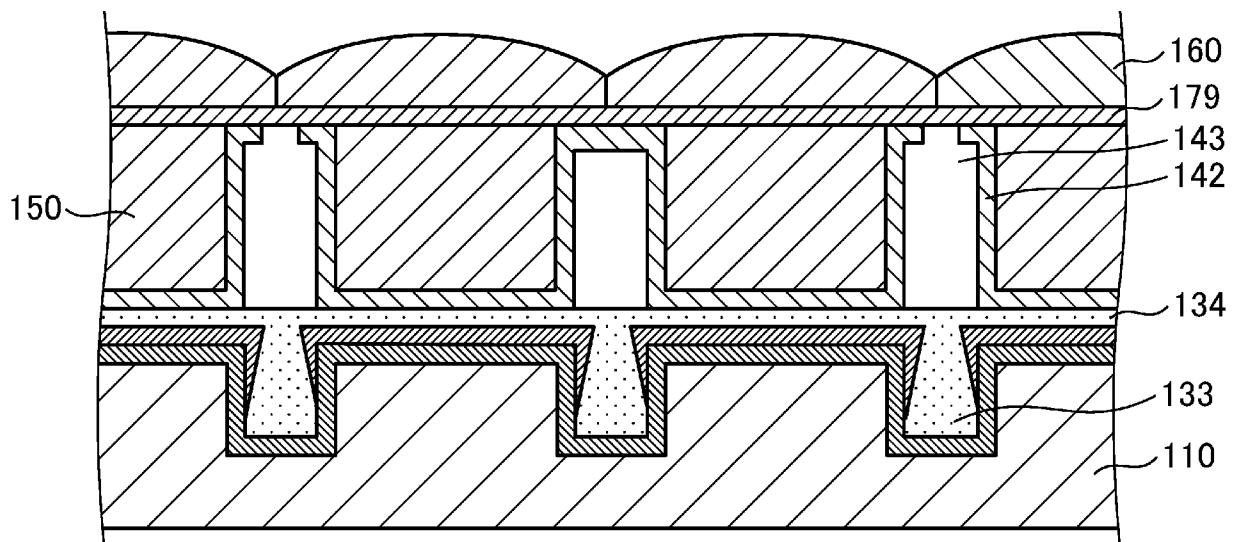
[図14D]



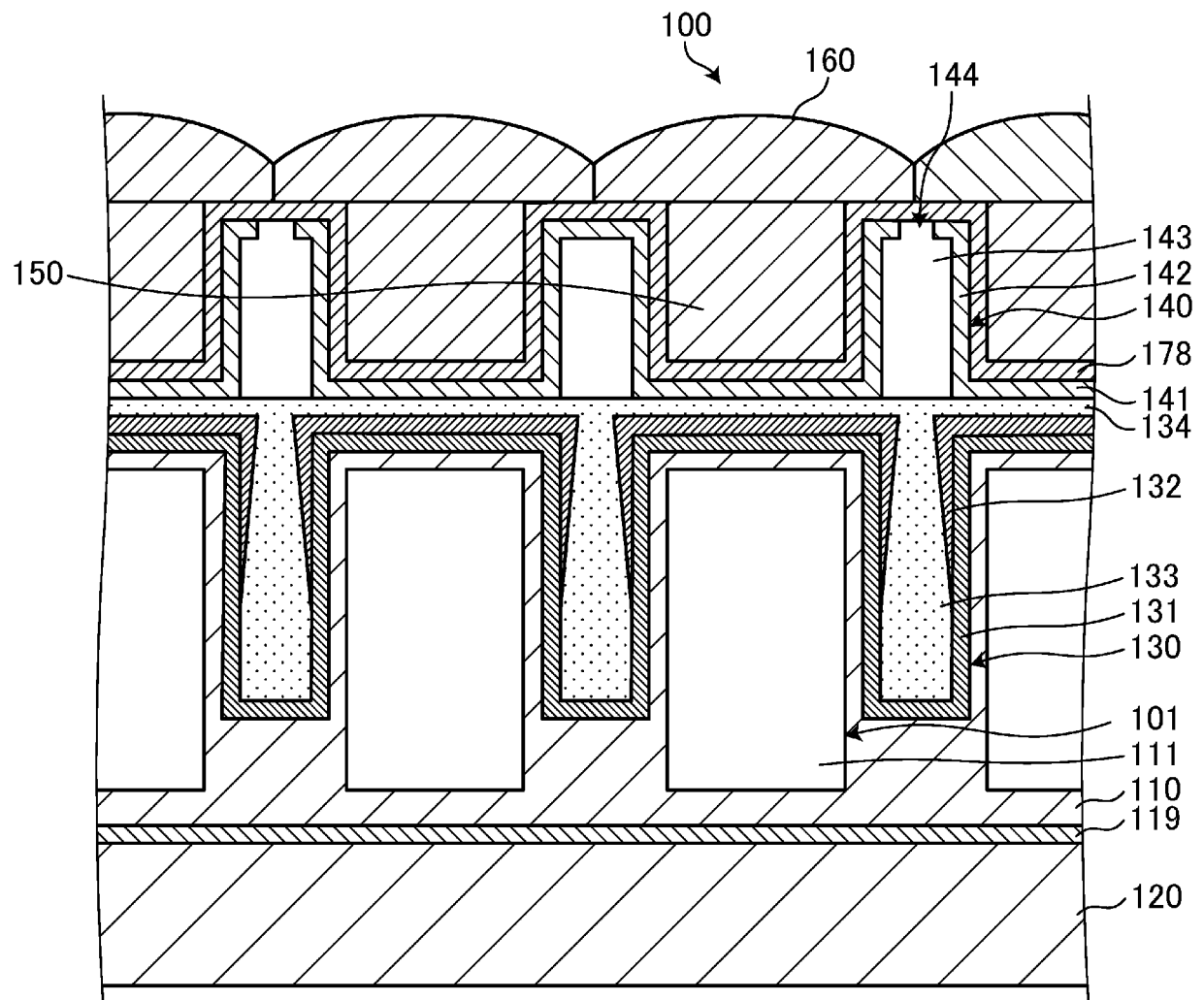
[図14E]



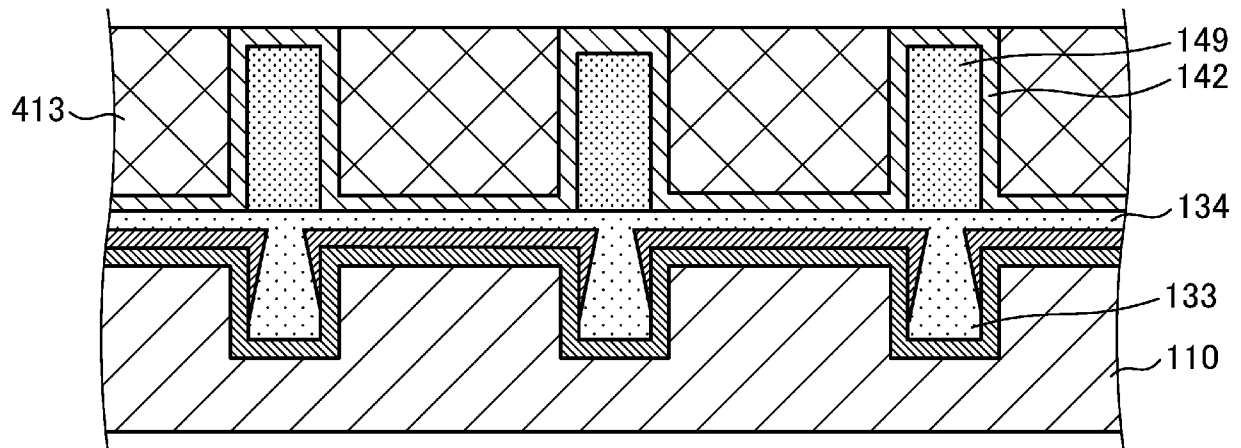
[図14F]



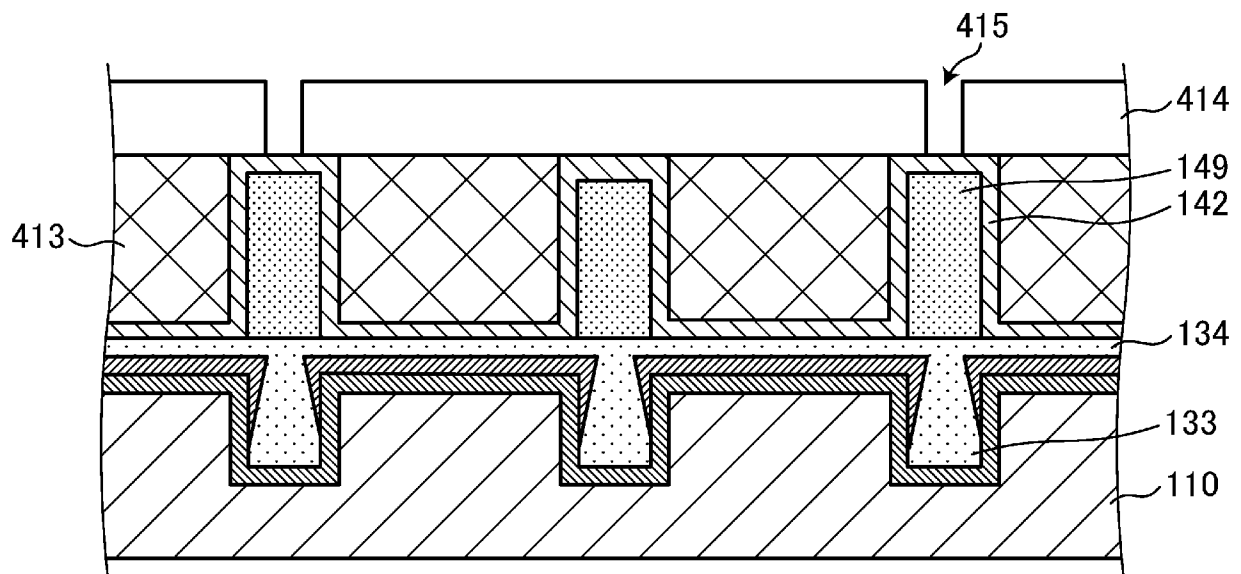
[図15]



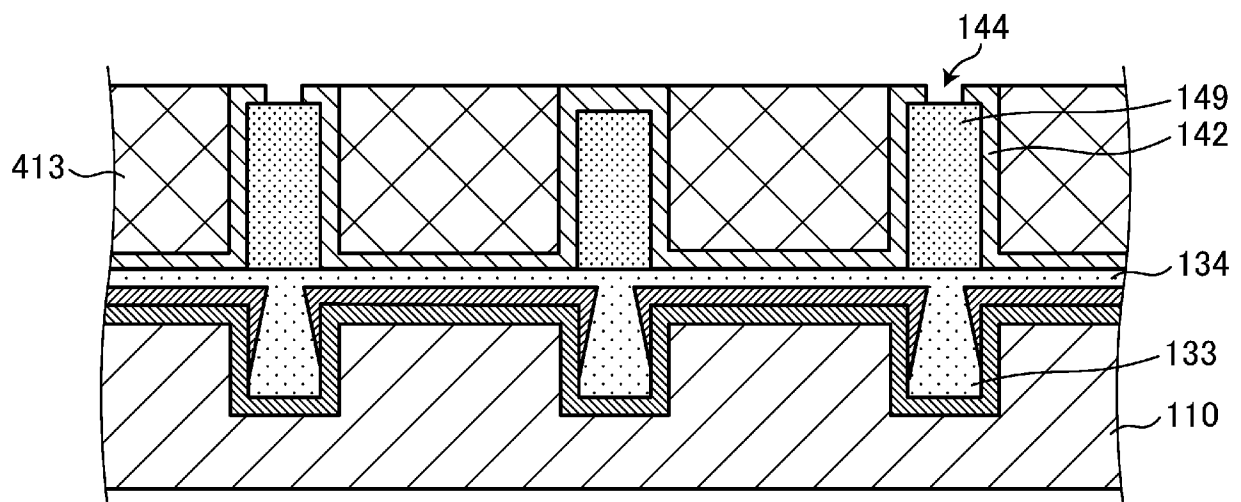
[図16A]



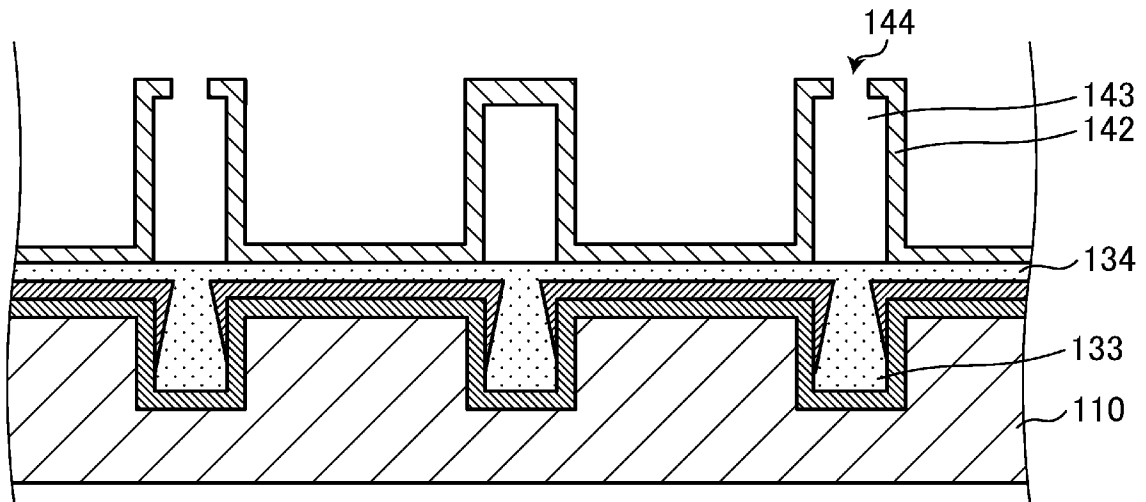
[図16B]



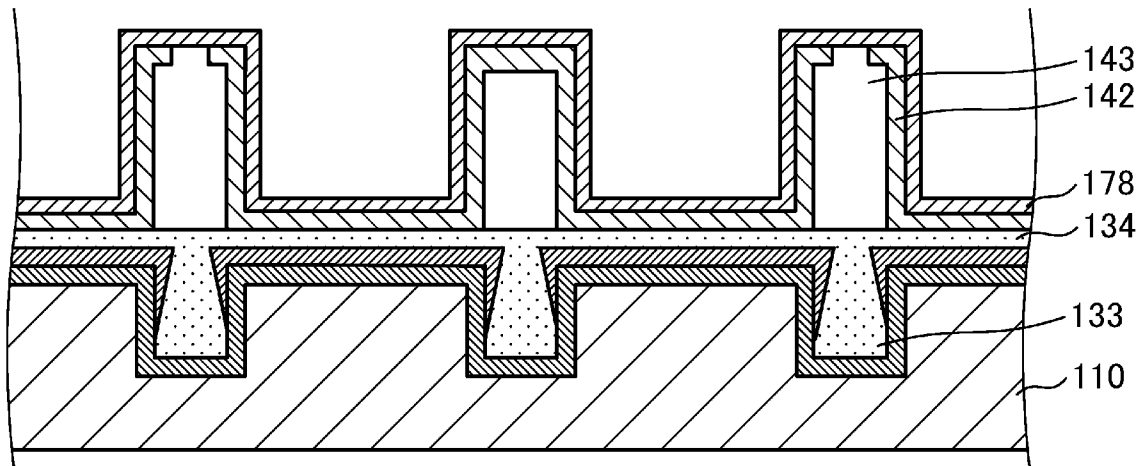
[図16C]



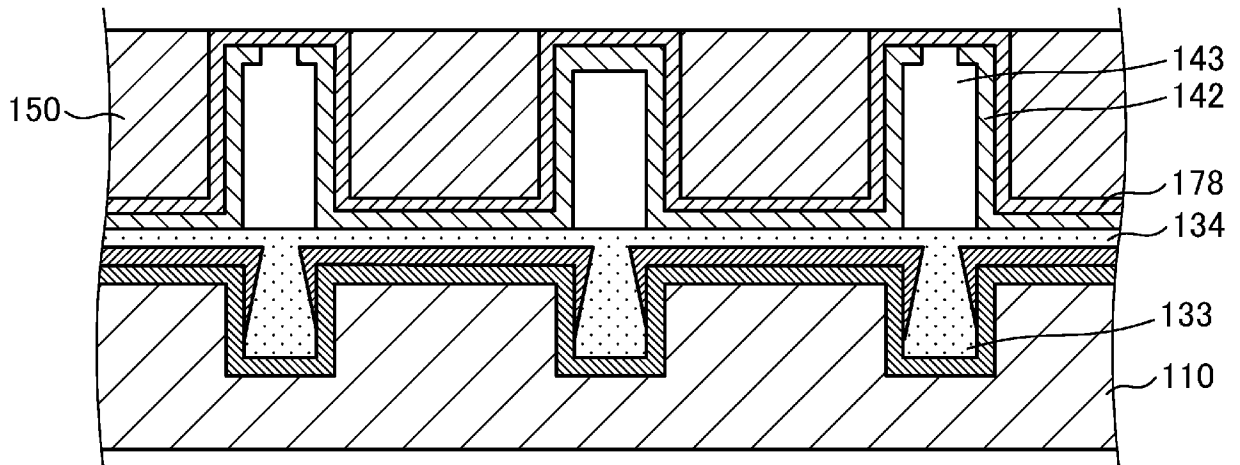
[図16D]



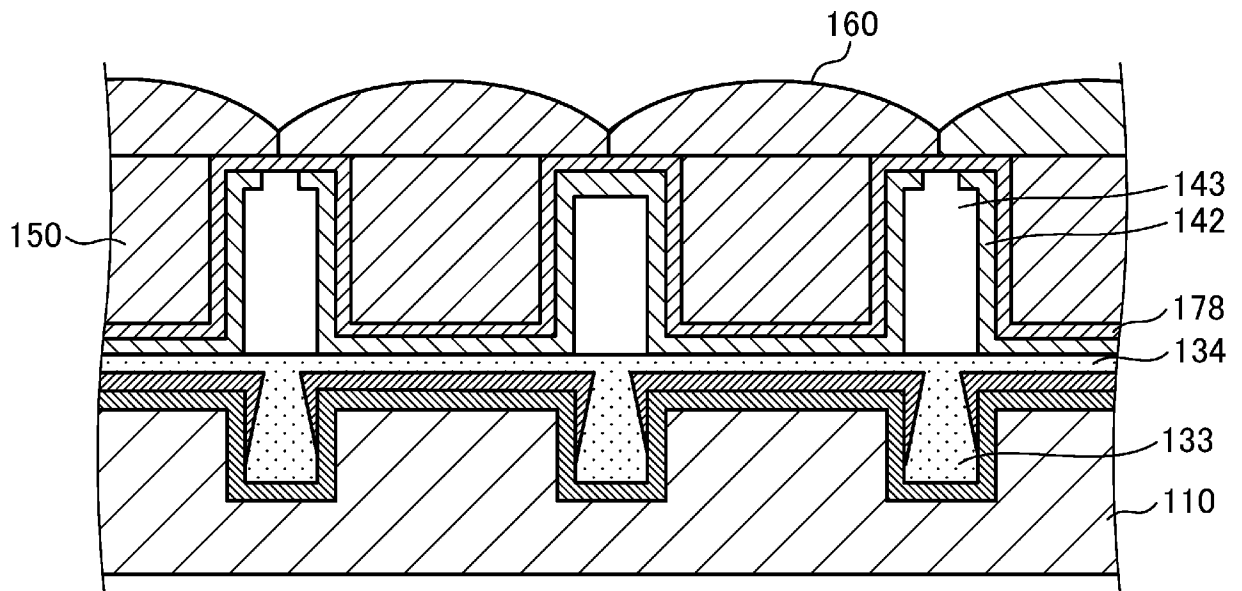
[図16E]



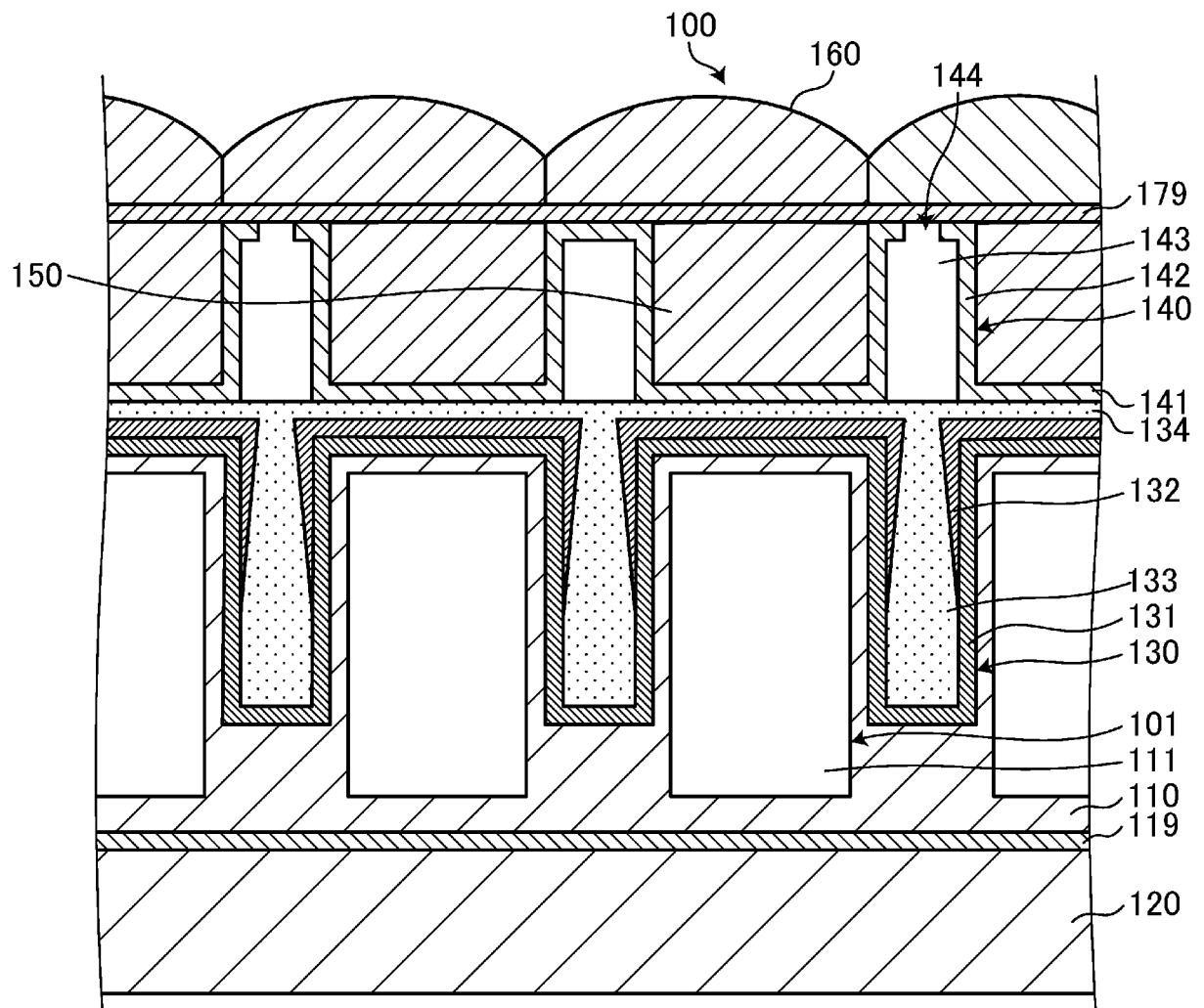
[図16F]



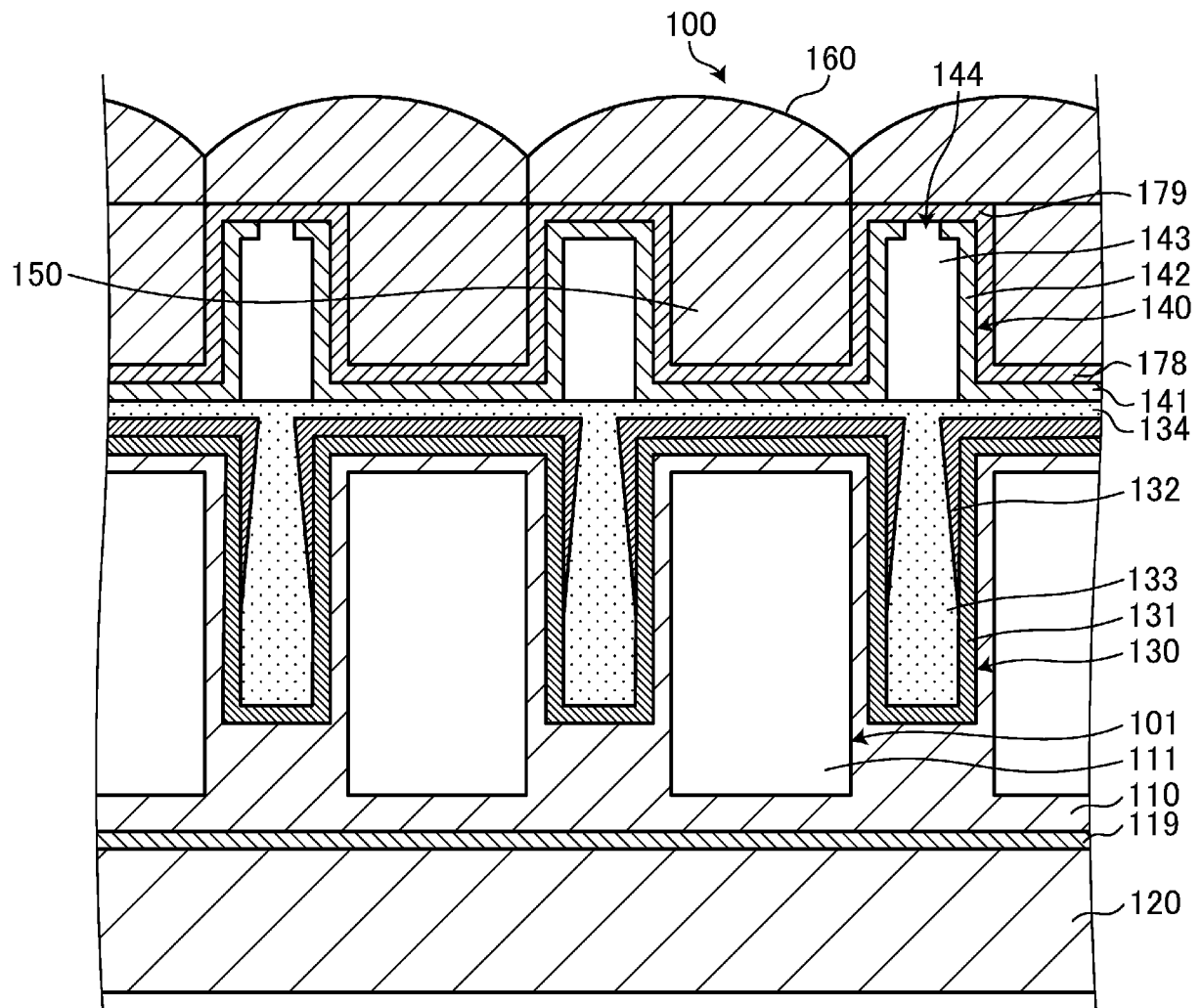
[図16G]



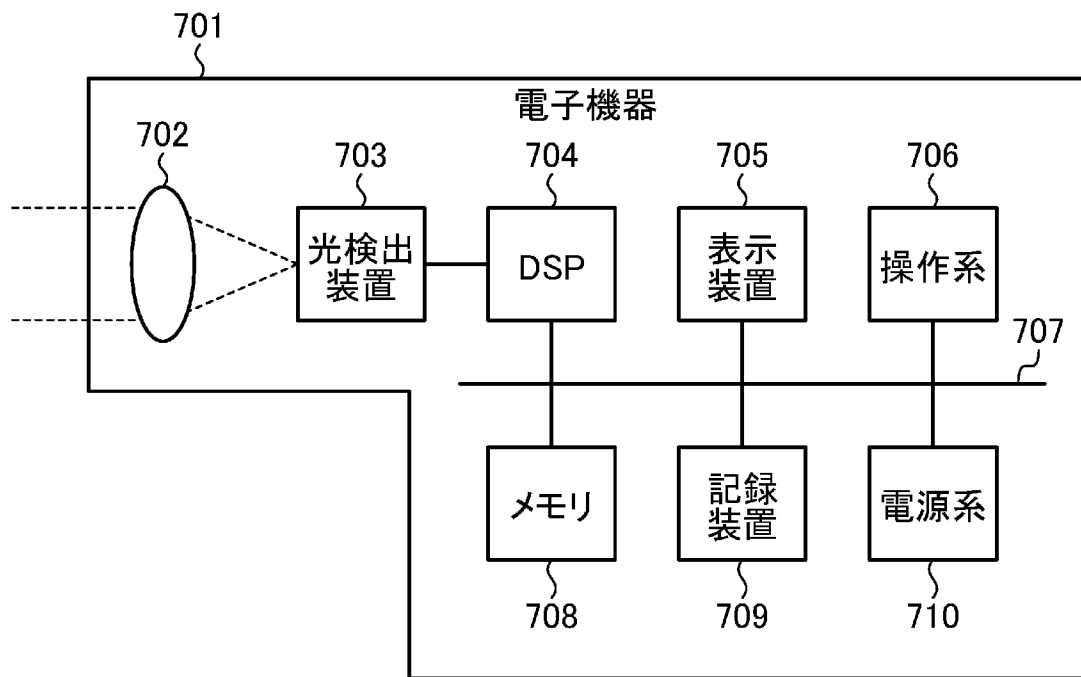
[図17]



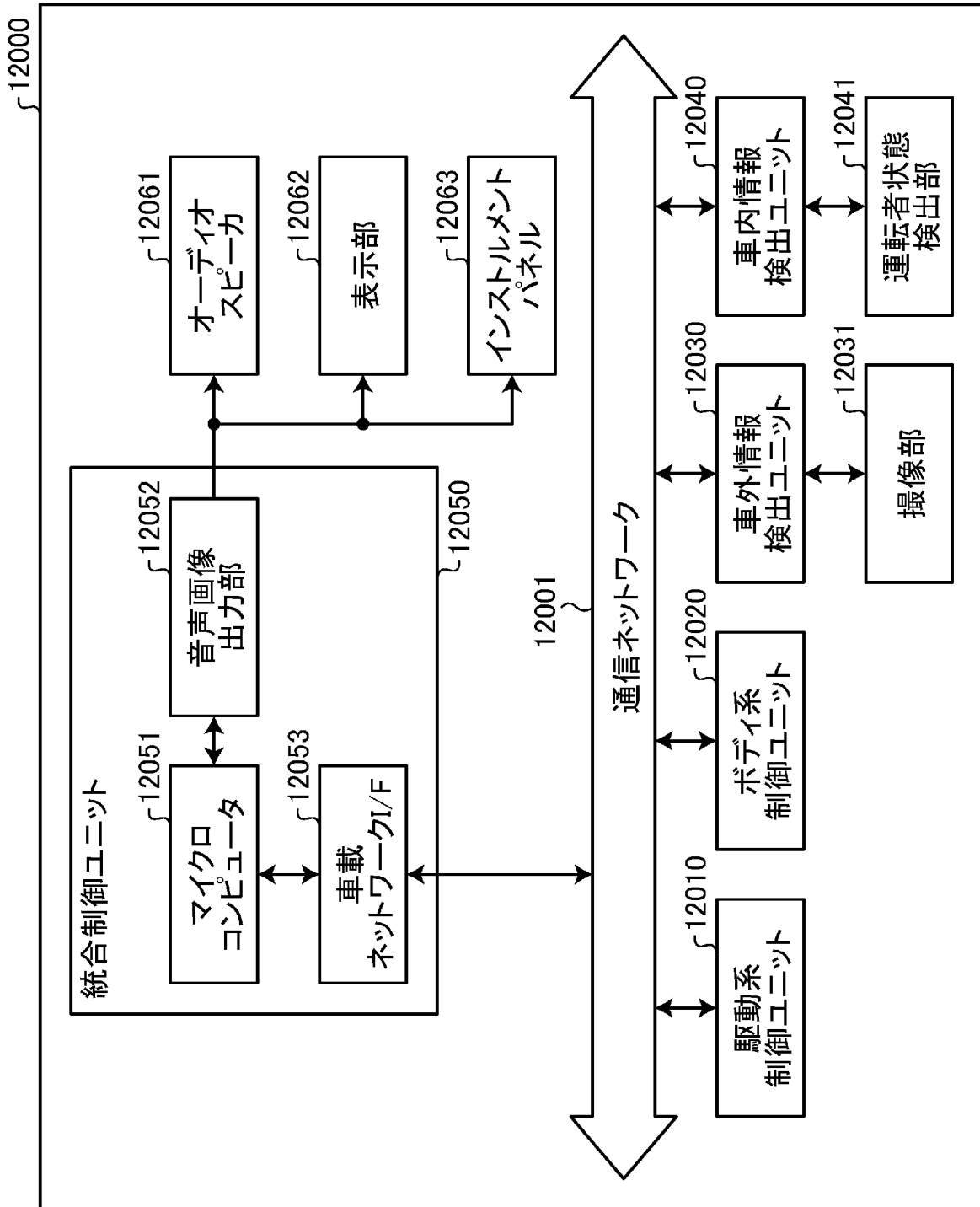
[図18]



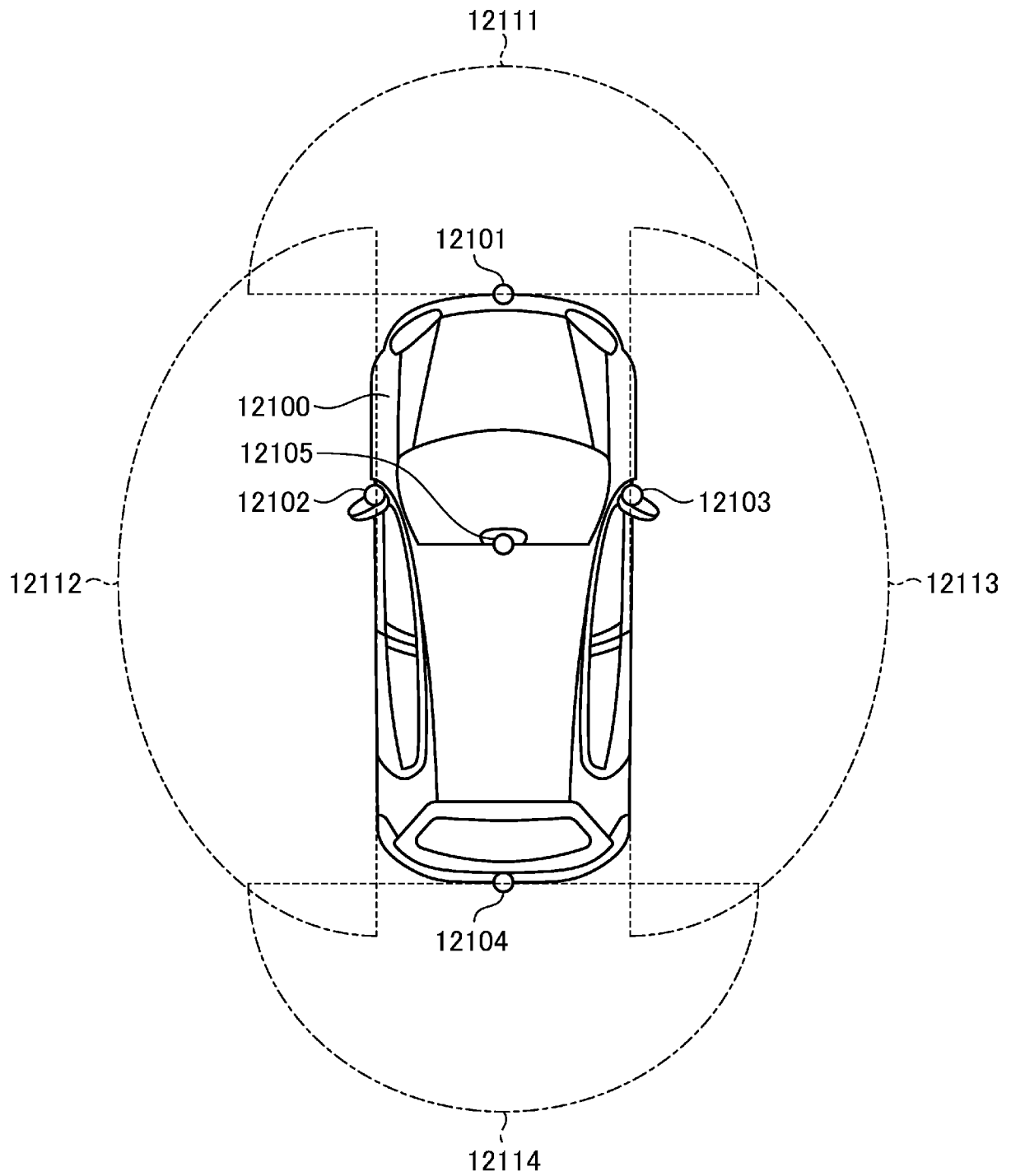
[図19]



[図20]



[図21]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/039035

A. CLASSIFICATION OF SUBJECT MATTER <i>H10F 39/12</i> (2025.01)i FI: H10F39/12 D According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) H10F39/12 Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2025 Registered utility model specifications of Japan 1996-2025 Published registered utility model applications of Japan 1994-2025 Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2023/026913 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 02 March 2023 (2023-03-02) paragraphs [0006], [0014], [0023]-[0025], [0034]-[0035], [0037], [0041], fig. 1-4	1-2, 9-12
Y		3-7, 13
A		8
Y	WO 2023/007796 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 02 February 2023 (2023-02-02) paragraphs [0006], [0016]-[0023], fig. 1	3-5
A		1-2, 6-13
Y	WO 2023/042447 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 23 March 2023 (2023-03-23) paragraphs [0005], [0011]-[0013], [0036], [0041], [0125], fig. 1, 33-34	3, 5-7, 13
A		1-2, 4, 8-12
☒ Further documents are listed in the continuation of Box C. ☒ See patent family annex.		
<p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“D” document cited by the applicant in the international application</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p> <p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p>		
Date of the actual completion of the international search 06 January 2025		Date of mailing of the international search report 14 January 2025
Name and mailing address of the ISA/JP Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2024/039035

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 2022/196169 A1 (SONY SEMICONDUCTOR SOLUTIONS CORPORATION) 22 September 2022 (2022-09-22) entire text, all drawings	1-13
<hr/>		

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/JP2024/039035

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
WO	2023/026913	A1	02 March 2023	EP 4395360 A1 paragraphs [0006], [0014], [0023]-[0025], [0034]-[0035], [0037], [0041], fig. 1-4 CN 117693816 A KR 10-2024-0054968 A	
WO	2023/007796	A1	02 February 2023	US 2024/0321912 A1 paragraphs [0006], [0034]- [0040], fig. 1 CN 117561604 A	
WO	2023/042447	A1	23 March 2023	(Family: none)	
WO	2022/196169	A1	22 September 2022	US 2024/0145507 A1 entire text, all drawings EP 4310911 A1 CN 116802812 A KR 10-2023-0156322 A	

A. 発明の属する分野の分類（国際特許分類（IPC））

H10F 39/12(2025.01)i
FI: H10F39/12 D

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））
H10F39/12

最小限資料以外の資料で調査を行った分野に含まれるもの
日本国実用新案公報 1922 - 1996年
日本国公開実用新案公報 1971 - 2025年
日本国実用新案登録公報 1996 - 2025年
日本国登録実用新案公報 1994 - 2025年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2023/026913 A1（ソニーセミコンダクタソリューションズ株式会社）02.03.2023 (2023 - 03 - 02) [0006], [0014], [0023] - [0025], [0034] - [0035], [0037], [0041], 図1 - 4	1-2, 9-12
Y		3-7, 13
A		8
Y	WO 2023/007796 A1（ソニーセミコンダクタソリューションズ株式会社）02.02.2023 (2023 - 02 - 02) [0006], [0016] - [0023], 図1	3-5
A		1-2, 6-13
Y	WO 2023/042447 A1（ソニーセミコンダクタソリューションズ株式会社）23.03.2023 (2023 - 03 - 23) [0005], [0011] - [0013], [0036], [0041], [0125], 図1, 33 - 34	3, 5-7, 13
A		1-2, 4, 8-12

☒ C欄の続きにも文献が列挙されている。

☒ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

“A” 特に関連のある文献ではなく、一般的技術水準を示すもの

“D” 国際出願で出願人が先行技術文献として記載した文献

“E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

“L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

“O” 口頭による開示、使用、展示等に言及する文献

“P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの

“X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

“Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

“&” 同一パテントファミリー文献

国際調査を完了した日

06.01.2025

国際調査報告の発送日

14.01.2025

名称及びあて先

日本国特許庁(ISA/JP)
〒100-8915
日本国
東京都千代田区霞が関三丁目4番3号

権限のある職員（特許庁審査官）

宮本 博司 5F 6313

電話番号 03-3581-1101 内線 3514

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	W0 2022/196169 A1 (ソニーセミコンダクタソリューションズ株式会社) 22.09.2022 (2022 - 09 - 22) 全文, 全図	1-13

国際調査報告
パテントファミリーに関する情報

国際出願番号
PCT/JP2024/039035

引用文献			公表日	パテントファミリー文献	公表日
WO	2023/026913	A1	02.03.2023	EP 4395360 A1 [0006], [0014], [0023] - [0025], [0034] - [0035], [0037], [0041], 図1 - 4 CN 117693816 A KR 10-2024-0054968 A	
WO	2023/007796	A1	02.02.2023	US 2024/0321912 A1 [0006], [0034] - [0040], 図1 CN 117561604 A	
WO	2023/042447	A1	23.03.2023	(ファミリーなし)	
WO	2022/196169	A1	22.09.2022	US 2024/0145507 A1 全文, 全図 EP 4310911 A1 CN 116802812 A KR 10-2023-0156322 A	