

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 4 区分

【発行日】平成28年6月16日(2016.6.16)

【公開番号】特開2013-232272(P2013-232272A)

【公開日】平成25年11月14日(2013.11.14)

【年通号数】公開・登録公報2013-062

【出願番号】特願2013-93707(P2013-93707)

【国際特許分類】

G 1 1 C 16/02 (2006.01)

G 1 1 C 16/06 (2006.01)

G 1 1 C 29/42 (2006.01)

【F I】

G 1 1 C 17/00 6 1 2 B

G 1 1 C 17/00 6 3 9 C

G 1 1 C 29/00 6 3 1 D

G 1 1 C 17/00 6 3 3 C

【手続補正書】

【提出日】平成28年4月20日(2016.4.20)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

半導体メモリ記憶デバイスにおいて、
複数の不揮発性メモリビットセルを含む不揮発性メモリビットセルのアレイであって、
1 つ以上のブロックに分割されている、不揮発性メモリビットセルのアレイと、
前記アレイに結合されているメモリコントローラと、
前記アレイと前記メモリコントローラとに結合されている誤り訂正符号ユニットとを備え、

前記メモリコントローラは、前記 1 つ以上のブロックのうちの 1 つのブロックに対する消去動作の際、

第 1 の検証動作によって、前記複数の不揮発性メモリビットセルのうちの 1 つの不揮発性メモリビットセルのみが通常消去検証電圧レベルによる消去検証に不合格であるとして検出され、かつ、

第 2 の検証動作によって、前記複数の不揮発性メモリビットセルのうちの 1 つの不揮発性メモリビットセルが前記通常消去検証電圧レベルよりも高い緩和消去検証電圧レベルによる消去検証に不合格であるとして検出された場合、

前記消去動作に成功したと判断するように構成されている、半導体メモリ記憶デバイス。

【請求項 2】

消去されているブロックに対して前記誤り訂正符号ユニットが以前に訂正を実行していない場合、前記消去動作は成功したと判断される、請求項 1 に記載の半導体メモリ記憶デバイス。

【請求項 3】

前記消去動作の際、前記第 1 の検証動作および前記第 2 の検証動作は各消去パルスの後または複数の消去パルスを含む消去パルスのグループの後に実行される、請求項 1 に記載

の半導体メモリ記憶デバイス。

【請求項 4】

前記緩和消去検証電圧レベルによる消去検証に不合格であった前記 1 つの不揮発性メモリビットセルを含む誤り訂正符号セグメントに対して前記誤り訂正符号ユニットが以前に訂正を実行していない場合、前記消去動作は成功したと判断される、請求項 1 に記載の半導体メモリ記憶デバイス。

【請求項 5】

前記メモリコントローラは、前記 1 つのブロックに対する前記消去動作の際、前記第 1 の検証動作によって、前記複数の不揮発性メモリビットセルのうちの 1 つのメモリビットセルのみが前記通常消去検証電圧レベルによる消去検証に不合格であるとして検出され、前記第 2 の検証動作によって、前記複数の不揮発性メモリビットセルのすべてが前記緩和消去検証電圧レベルによる消去に成功したとして検出された場合、消去パルスの最大数に達したときに前記消去動作に成功したと判断するように構成されている、請求項 1 に記載の半導体メモリ記憶デバイス。

【請求項 6】

前記通常消去検証電圧レベルによる消去検証に不合格であった前記 1 つの不揮発性メモリビットセルを含む誤り訂正符号セグメントに対して前記誤り訂正符号ユニットが以前に訂正を実行していない場合、前記消去動作は成功したと前記メモリコントローラによって判断される、請求項 5 に記載の半導体メモリ記憶デバイス。

【請求項 7】

前記通常消去検証電圧レベルによる消去検証に不合格であった前記 1 つの不揮発性メモリビットセルを含む前記 1 つのブロックに対して前記誤り訂正符号ユニットが以前に訂正を実行していない場合、前記消去動作は成功したと判断される、請求項 5 に記載の半導体メモリ記憶デバイス。

【請求項 8】

前記第 1 の検証動作に不合格であった不揮発性メモリビットセルの数をカウントする前に、所定数の消去パルスが前記メモリコントローラによって実行される、請求項 1 に記載の半導体メモリ記憶デバイス。

【請求項 9】

前記所定数の消去パルスは 5 ～ 10 個の消去パルスである、請求項 8 に記載の半導体メモリ記憶デバイス。

【請求項 10】

不揮発性メモリに記憶される 1 つ以上の誤り訂正符号インジケータを含む誤り訂正符号記録部をさらに備え、前記誤り訂正符号インジケータの各々は前記複数の不揮発性メモリビットセルの前記複数のブロックのうちの対応するブロックに割り当てられており、誤り訂正符号による訂正が前記対応するブロックに対して実行されたか否かを示す、請求項 1 に記載の半導体メモリ記憶デバイス。

【請求項 11】

不揮発性メモリに記憶される 1 つ以上の誤り訂正符号インジケータを含む誤り訂正符号記録部をさらに備え、前記誤り訂正符号インジケータの各々は前記複数の不揮発性メモリビットセルの対応する誤り訂正符号セグメントに割り当てられており、誤り訂正符号による訂正が前記対応する誤り訂正符号セグメントに対して実行されたか否かを示す、請求項 1 に記載の半導体メモリ記憶デバイス。

【請求項 12】

半導体メモリ記憶デバイスを消去する方法であって、

複数の不揮発性メモリビットセルを含む不揮発性メモリビットセルのアレイの一部の不揮発性メモリビットセルに対して消去動作を実行する工程と、

前記消去動作の際、第 1 の検証動作によって、前記複数の不揮発性メモリビットセルのうちの 1 つの不揮発性メモリビットセルのみが通常消去検証電圧レベルによる消去検証に不合格であるとして検出され、第 2 の検証動作によって、前記複数の不揮発性メモリビッ

トセルのすべてが前記通常消去検証電圧レベルよりも高い緩和消去検証電圧レベルによる消去に成功したとして検出された場合、消去パルスの最大数に達したときに前記消去動作を成功とする工程と、を備える方法。

【請求項 13】

前記消去動作の際、第1の検証動作によって、前記複数の不揮発性メモリビットセルのうちの1つの不揮発性メモリビットセルのみが通常消去検証電圧レベルによる消去検証に不合格であるとして検出され、かつ、

第2の検証動作によって、前記複数の不揮発性メモリビットセルのうちの1つの不揮発性メモリビットセルが前記通常消去検証電圧レベルよりも高い緩和消去検証電圧レベルによる消去検証に不合格であるとして検出された場合、

前記消去動作を成功とする工程をさらに備える、請求項12に記載の方法。

【請求項 14】

消去されている前記一部の不揮発性メモリビットセルに対して誤り訂正符号による訂正が以前に実行されていない場合、前記消去動作を成功とする工程をさらに備える、請求項12に記載の方法。

【請求項 15】

前記緩和消去検証電圧レベルによる消去検証に不合格であった前記1つの不揮発性メモリビットセルを含む誤り訂正符号セグメントに対して誤り訂正符号ユニットが以前に訂正を実行していない場合、前記消去動作は成功したと判断される、請求項12に記載の方法。

【請求項 16】

前記消去動作の際、前記第1の検証動作および前記第2の検証動作は各消去パルスの後または複数の消去パルスを含む消去パルスのグループの後に実行される、請求項13に記載の方法。

【請求項 17】

前記通常消去検証電圧レベルによる消去検証に不合格であった前記不揮発性メモリビットセルを含む前記一部の不揮発性メモリビットセルの誤り訂正符号セグメントに対して誤り訂正符号による訂正が以前に実行されていない場合、前記消去動作を成功とする工程をさらに備える、請求項13に記載の方法。

【請求項 18】

前記通常消去検証電圧レベルによる消去検証に不合格であった前記1つの不揮発性メモリビットセルを含む前記一部の不揮発性メモリビットセルに対して誤り訂正符号ユニットが以前に訂正を実行していない場合、前記消去動作を成功とする工程をさらに備える、請求項13に記載の方法。

【請求項 19】

不揮発性半導体メモリデバイスを消去する方法であって、

複数のビットセルを含むビットセルのアレイにおける一部のビットセルについて、消去動作中に消去検証に不合格であったビットセルの数を決定する工程と、

前記一部のビットセルに対して誤り訂正符号による訂正が以前に実行されたか否かを判定する工程と、

所定数の消去パルスの後に消去検証に不合格であったビットセルの数が閾値未満であり、かつ、前記誤り訂正符号による訂正が前記一部のビットセルに対して実行されていない場合、前記消去動作に成功したとする工程と、を備える方法。

【請求項 20】

前記一部のビットセルに対する前記消去動作の際、第1の検証動作によって、前記所定数のビットセルが通常消去検証電圧レベルによる消去検証に不合格であるとして検出され、

第2の検証動作によって、前記所定数のビットセルが緩和消去検証電圧レベルによる消去検証に不合格であるとして検出される場合、

前記消去動作を成功とする工程をさらに備える、請求項19に記載の方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

以上、複数の不揮発性メモリビットセルを含む不揮発性メモリビットセルのアレイであって、1つ以上のブロックによるパーティションに分割されている不揮発性メモリビットセルのアレイを備える半導体メモリ記憶デバイスが提供されたことが認められる。この半導体メモリ記憶デバイスは、前記アレイに結合されているメモリコントローラと、前記アレイと前記メモリコントローラとに結合されている誤り訂正符号ユニットとをさらに備える。前記メモリコントローラは、前記1つ以上のブロックのうちの1つのブロックに対する消去動作の際、第1の検証動作によって、前記複数の不揮発性メモリビットセルのうちの1つの不揮発性メモリビットセルのみが通常消去検証電圧レベルによる消去検証に不合格であるとして検出され、かつ、第2の検証動作によって、前記複数の不揮発性メモリビットセルのうちの1つの不揮発性メモリビットセルが前記通常消去検証電圧レベルよりも高い緩和消去検証電圧レベルによる消去検証に不合格であるとして検出された場合、前記消去動作に成功したと判断するように構成されている。この半導体メモリ記憶デバイスは、消去されているブロックに対して前記誤り訂正符号ユニットが以前に訂正を実行していない場合、前記消去動作は成功したと判断されるという特徴をさらに有してもよい。この半導体メモリ記憶デバイスは、前記消去動作の際、前記第1の検証動作および前記第2の検証動作は各消去パルスの後または複数の消去パルスを含む消去パルスのグループの後に実行されるという特徴をさらに有してもよい。この半導体メモリ記憶デバイスは、前記緩和消去検証電圧レベルによる消去検証に不合格であった前記1つの不揮発性メモリビットセルを含む誤り訂正符号セグメントに対して前記誤り訂正符号ユニットが以前に訂正を実行していない場合、前記消去動作は成功したと判断されるという特徴をさらに有してもよい。この半導体メモリ記憶デバイスは、前記メモリコントローラは、前記1つのブロックに対する前記消去動作の際、前記第1の検証動作によって、前記複数の不揮発性メモリビットセルのうちの1つのメモリビットセルのみが前記通常消去検証電圧レベルによる消去検証に不合格であるとして検出され、前記第2の検証動作によって、前記複数の不揮発性メモリビットセルのすべてが前記緩和消去検証電圧レベルによる消去に成功したとして検出された場合、消去パルスの最大数に達したときに前記消去動作に成功したと判断するように構成されているという特徴をさらに有してもよい。この半導体メモリ記憶デバイスは、前記通常消去検証電圧レベルによる消去検証に不合格であった前記1つの不揮発性メモリビットセルを含む誤り訂正符号セグメントに対して前記誤り訂正符号ユニットが以前に訂正を実行していない場合、前記消去動作は成功したと前記メモリコントローラによって判断されるという特徴をさらに有してもよい。この半導体メモリ記憶デバイスは、前記通常消去検証電圧レベルによる消去検証に不合格であった前記1つの不揮発性メモリビットセルを含む前記1つのブロックに対して前記誤り訂正符号ユニットが以前に訂正を実行していない場合、前記消去動作は成功したと判断されるという特徴をさらに有してもよい。この半導体メモリ記憶デバイスは、前記第1の検証動作に不合格であった不揮発性メモリビットセルの数をカウントする前に、所定数の消去パルスが前記メモリコントローラによって実行されるという特徴をさらに有してもよい。この半導体メモリ記憶デバイスは、前記所定数の消去パルスは5～10個の消去パルスであるという特徴をさらに有してもよい。この半導体メモリ記憶デバイスは、不揮発性メモリに記憶される1つ以上の誤り訂正符号インジケータを含む誤り訂正符号記録部をさらに備えてよく、その場合、前記誤り訂正符号インジケータの各々は前記複数の不揮発性メモリビットセルの前記複数のブロックのうちの対応するブロックに割り当てられており、誤り訂正符号による訂正が前記対応するブロックに対して実行されたか否かを示す。この半導体メモリ記憶デバイスは、不揮発性メモリに記憶される1つ以上の誤り訂正符号インジケータを含む誤り訂正符号記録部をさ

らに備えてもよく、その場合、前記誤り訂正符号インジケータの各々は前記複数の不揮発性メモリビットセルの対応する誤り訂正符号セグメントに割り当てられており、誤り訂正符号による訂正が前記対応する誤り訂正符号セグメントに対して実行されたか否かを示す。